

计 算 机 基 础 教 育 丛 书



谭浩强 主编

大学计算机硬件 技术基础教程

(理工类)

高等院校非计算机专业教学用书



王启智 申功迈 周立 王辉 编著

科 学 出 版 社
龍 門 書 局



计 算 机 基 础 教 育 丛 书



谭浩强 主编

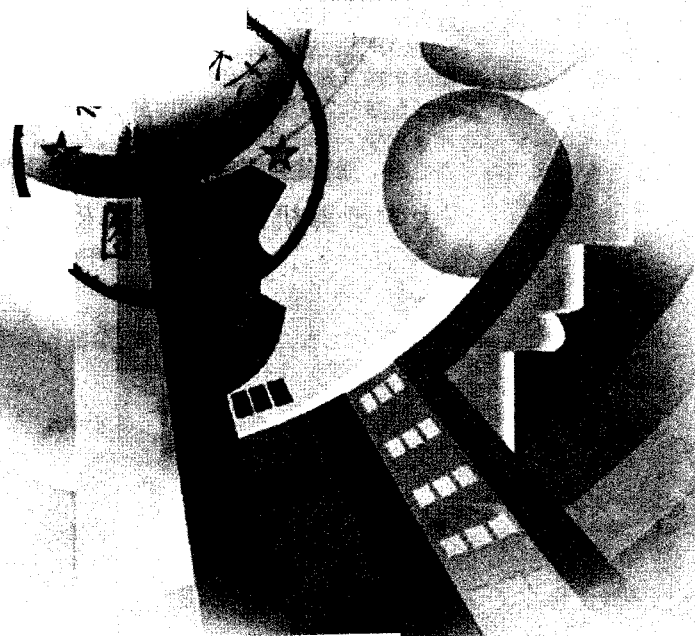
00009414

TP360.8
06



大学计算机硬件 技术基础教程

高等院校非计算机专业教学用书



刁迈 周立 王辉 编著



科 学 出 版 社
龍 門 書 局

内 容 简 介

本书是基于高等院校计算机基础课程 21 世纪教育改革方案的思想而编写的。该方案将高校计算机基础教育分为三个层次：公共基础层(面向各专业)、专业技术基础层和结合专业的专业技术层。在第二层中分硬件技术基础和软件技术基础两门课程。本书即为第二层其硬件技术基础课程教材。

本技术教程重在培养学生掌握计算机硬件知识和使用、组装、维护计算机的能力。本教程共分 9 章，内容包括微型计算机概论、微处理器、指令系统、存储系统、总线、输入输出技术、计算机主板、计算机功能扩展、计算机组装和维护等。内容围绕 Pentium II 和 Pentium III 技术展开讨论，辅以大量图片予以说明，每一章均附有习题和思考题，读者可根据自己的环境和需要选做。

本书可作为高等院校非计算机专业计算机硬件技术基础课程教材；也可作为计算机硬件技术基础知识培训的通用教材。本书可供高校非计算机专业学生、教师使用。

需要本书或需要得到技术支持的读者，请与北京海淀 083 信箱北京希望电子出版社（邮编 100080）联系。网址：www.bhp.com.cn，E-mail：qrh@hope.com.cn。电话：010-62562329，62541992，62637101，62637102，010-62633308，62633309（发行、技术支持）；010-62613322-215（门市）；010-62531267（编辑部）。传真：010-62579874。

计算机基础教育丛书 大学计算机硬件技术基础教程

（理工类）

谭浩强 主编

王启智 申功迈 周立 王辉 编著

责任编辑：刘晓融

科学出版社

龙 门 书 局 出版

北京东黄城根北街 16 号

邮政编码：100717

北京双青印刷厂 印刷

新华书店北京发行所发行 各地新华书店经售

*

2000 年 3 月第 一 版	开本·787×1092 1/16
2000 年 3 月第一次印刷	印张：16 3/4
印数 1—5000	字数 381 000

ISBN 7-03-006302-3/TP·856

定价：23.00 元

《计算机基础教育丛书》序

自 80 年代初以来,高等学校中非计算机专业的计算机教育迅速发展起来,最初只是理工类部分专业开设计算机课程,继而很快扩展到农、林、医、经济、管理、师范、文科以至体育、艺术各专业。几乎所有的高校都已开设了计算机课程,并且被列入必修的基础课。计算机知识已成为当代大学生必备的知识了。显然,到 21 世纪,不会使用计算机的人,就不配当大学生。

20 年来,计算机普及和计算机基础教育的内容发生了很大的变化。初期带有一定的扫盲性质,主要是知识性的普及。而现在,则侧重于应用,强调根据需要组织学习内容,学以致用。80 年代,多数学校只开设一门高级语言课(多数是 BASIC 语言),现在大多数学校都根据不同特点设计了计算机基础教育的层次结构,由浅到深、逐步深入地进行学习。计算机基础教育无论在广度上和深度上都比十多年前大大地扩展和提高了。

全国高等院校计算机基础教育研究会自 1984 年成立以来,团结了广大高校教师,深入探索教学目标、课程设置、教学内容和教学办法。在总结许多学校经验的基础上,于 1985 年提出了“按四个层次组织教学”的方案,受到全国高校的欢迎,许多高校按此指导思想规划了课程。经过了十多年的实践,又取得了许多有益的经验。许多学校按照计算机公共基础—计算机技术基础—计算机应用课程这样三个层次开展教学。

一个好的计算机基础教育方案应当具有以下一些特点:

1. 跟踪信息科学技术及应用的发展,面向 21 世纪,体现出先进性;
2. 从国情和校情出发,充分考虑实际需要的可能条件,做到切实可行。切忌照搬外国、照搬计算机专业、照搬外校,体现出可行性;
3. 要有一定的弹性,有必修课,也有选修课,以适应不同专业、不同基础、不同需要的学生,体现出灵活性;
4. 方案应当是动态的,随着发展而不断丰富完善,体现出可拓展性。

在 1998 年举行的全国高等院校计算机基础教育会'98 学术年会上,研究会课程建设委员会向大会提出了两个参考方案,一个适用于理工科专业,一个偏重于非理工科专业,引起各校的興趣。许多学校希望提供按照这两个方案编写的教材,以便更好地推动教学。根据大家的要求,我们特委托这两个方案的起草人张基温教授、王启智教授分别组织编写了两套教材,供各校选用和参考。第一批拟出版以下几册:

1. 大学计算机公共基础实用教程
2. 大学计算机公共基础实验教程
3. 大学计算机软件技术基础教程
4. 大学计算机硬件技术基础教程
5. 大学计算机应用基础教程

6. 大学计算机应用实验教程

7. 大学计算机技术基础教程

8. 大学计算机技术实验教程

其中 1~3 适用于理工类, 4~7 适用于非理工类, 以后将根据需要陆续推出其他新的教材。

应当说明, 在教学改革过程中, 应当提倡百花齐放, 推陈出新。中国如此之大, 各校差别如此明显, 根本不可能用一本统一的教材包打天下。不同内容、不同风格、不同层次的教材不断涌现, 是教育改革深入和学术繁荣的标志。各校可以从不同内容、不同风格、不同层次的教材中选择适合自己需要的教材, 在实践中优胜劣汰, 学生才能真正用到优秀的教材。

我们组织本丛书只是为了抛砖引玉, 希望能有助于教学改革的深入, 有助于教材的百花齐放, 有助于计算机的普及教育。我们将会根据广大读者的意见把本丛书组织得符合教学的需要, 符合广大读者的需要。

全国高等院校计算机基础教育研究会

理事长 谭浩强

1999 年 4 月

前 言

“计算机硬件技术基础”是国家教育部高教司和全国高等院校计算机基础教育研究会关于高等院校非计算机专业计算机基础教育第二层次——计算机技术基础教育中一门重要的课程，是计算机基础教育中唯一一门培养学生计算机硬件知识和能力的课程。这门课程学的好坏，直接关系到学生计算机硬件的实际动手能力的强弱。

有关计算机硬件技术基础的书，特别是适用于作教材的书，市场上很少。早期的“微机原理及接口技术”方面的书不算少，但内容陈旧；理论不少，但叙述难懂；篇幅不小，但缺少实用。

《大学计算机硬件技术基础》定位在非计算机专业理工科机电专业大学本科生，用于大三第一学期的相应课教材。建议该课总时为 60~72，课时与机时比为 1:1，即课时为 30~36，机时 30~36。在机时中可安排六个实验（12 学时）、一个课程设计（18~24 学时）。课程设计的内容为 PC 机制作：由若干个学生编为一组，自费攒装、调试一台 PC 机。

本书不去泛泛地介绍计算机硬件技术，而是力求突出微型计算机——PC 机的硬件技术，目的在于紧密结合大学生在校和毕业后使用的主要计算机机型，针对大学生学习和工作的无处不在的硬件平台。

本书除第一章综述微型计算机的基本硬件组成及组成原理，以及简述各种常见微型计算机的特点外，其他八章分别对微型计算机的微处理器、指令系统、存储系统、总线系统、输入输出技术、主板技术、功能施展和微型计算机的选购、组装和维修等硬件技术作既详实又有节制，既有一定广度又有一定深度，既有原理理论知识又有实际应用的描述。书中大部分图表是作者自制并力求在阐述问题上做到图文并茂。书中所介绍的硬件产品均属目前市场上最常见，也是最新、最先进的著名品牌。

本书侧重单机，兼顾网络互联设备，对数据压缩技术、视频显示技术与视频卡、音频技术与声卡，网络技术中的网卡、集线器、路由器和 MODEM 等均做了深度、广度适当的描述。我们认为这些内容对于机电专业的大学本科生来说是必要的，这些技术基础对学生拓宽知识和扩展硬件技术是有益的，也是够用的。

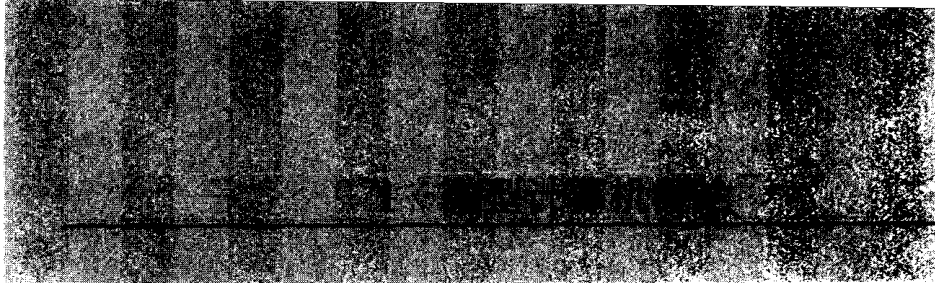
全书强调基本理论和基本概念，注重基本技术和基本应用，故它既可以作为理工科机电专业大学本科生相应课的基本教材，也可以作为计算机工程技术人员的参考书和自学教材。

本书由王启智教授策划和主持，并由他编写第一章。全书由王启智和陈恒荣作了全面、细致地修订。本书第二、三章由申功迈编写，第四、六、八章由王辉编写，第五、七、九章由周立编写。本书的主要编写者都是多年从事计算机基础教育，特别是计算机硬件技术教学的，既有较高理论水平又有比较丰富的实际硬件技术经验的老师。因此，本书可以看成是他们硬件技术经验的总结。把自己宝贵的经验无私地介绍给读者，把他们多年积累的知识财富无保留地奉献给寄托着祖国殷切希望的大学生们，没有别的打算，就是企盼“科教兴国”多出硕果，大学生早日成材！

本书在策划、编写过程中多次得到全国高校计算机基础教育研究会理事长、本书主编谭浩强教授的支持、关心和指导。北京希望电子出版社刘晓融副社长对本书的出版给予了很多帮助。在此对他们和所有帮助过本书编写、出版的同志一并致谢!

编著者谨启

1999年12月30日



尽管计算机的发展史已逾半个世纪，但当代计算机的结构体系仍沿袭着冯·诺伊曼的基本框架，在这 50 多年中，计算机的发展如此迅猛，决定性的原因之一是构成计算机开关逻辑部件的电子器件发生了几次重大的技术革命。传统的计算机发展年代划分就是以不同时代的开关逻辑部件所使用的电子器件为标志。在这 50 多年中，计算机的应用又带有鲜明的计算模式上的差别，20 世纪五六十年代，计算机的应用主要是以大、中、小型机为中心的“主机时代”，即“以主机为中心的计算”（Mainframe-Centric Computing）。七八十年代，计算机的应用主要是以个人机为中心的“个人机时代”，即“以个人机为中心的计算”（Person-Centric Computing）。九十年代，个人计算机的普及加速了它在网络中的应用，先是在局域网（LAN），后是在因特网（Internet）上，把计算机的应用带入到客户机/服务器（Client/Server）的时代，形成了以网络为中心的计算（Network-Centric Computing）模式。

不论是计算机开关逻辑部件的发展，还是计算机应用中计算模式的发展，都是以计算机硬件的更新换代为基础的。没有计算机应用的不断增长的需求，就没有先进的硬件的产生，也就不会有先进的软件逻辑功能的实现。不论哪种计算模式，计算机对信息的处理速度和对信息的存储程度，都构成了计算机硬件技术不断发展的巨大驱动力。图 1.1 比较醒目地说明了计算机针对不同年代的应用所提供的运算速度和存储容量。世纪之交，超级计算机的运算速度已达 3.9 万亿次/秒（美国 IBM 的“太平洋蓝”），微型计算机的运算速度已达 100 亿次/秒，存储容量已超过 10 万兆字节。

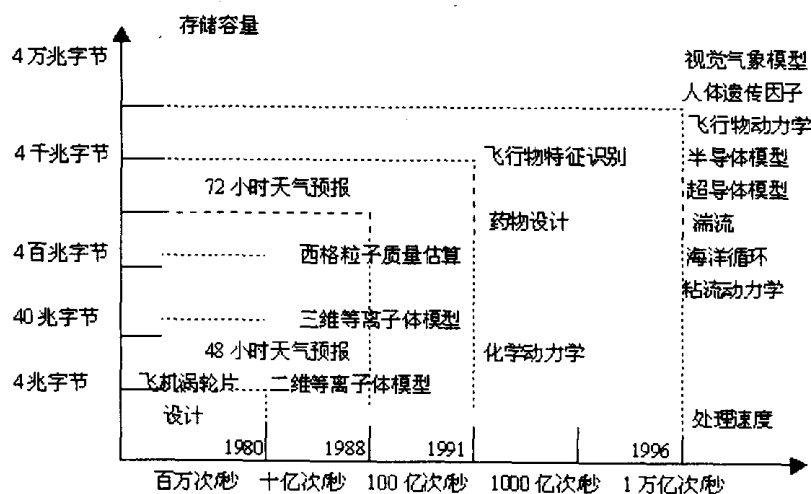


图 1.1 应用对计算机处理速度和存储容量提出的要求

1.1 微型计算机的硬件组成原理

1.1.1 微型计算机的基本硬件组成

微型计算机像其他冯氏机一样也是由运算器、控制器、存储器、输入设备和输出设备等五大部件组成。其基本硬件结构如图 1.2 所示。

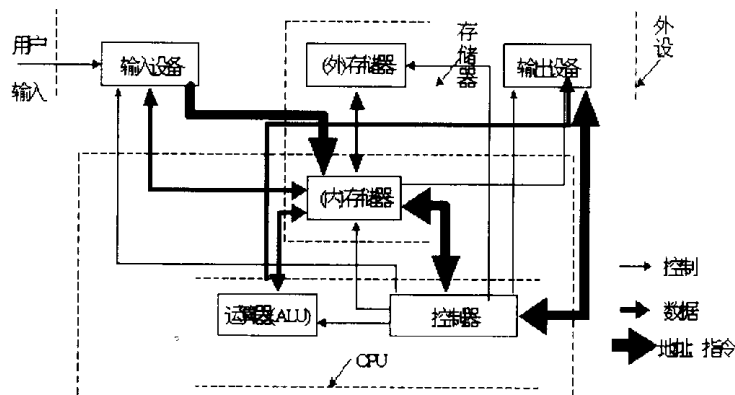


图 1.2 微型计算机的基本硬件结构

在微型计算机中，运算器与控制器总是集成在一块芯片上，通常把这块芯片叫做中央处理单元（Central Processing Unit），简称 CPU，也称微处理器（Microprocessor），它是微型计算机的核心。运算器是微型计算机中进行算术运算和逻辑运算的部件，故又称算术逻辑单元（Arithmetic Logic Unit），简称 ALU。

1. 运算器（ALU）

运算器可以对二进制数值进行加、减、乘、除算术运算，对逻辑值进行与、或、非和异或等逻辑运算。运算器由累加器、加法器和各种寄存器组成，它的核心是一个 N 位字长的全加器（Full Adder）。图 1.3 是一个简化了的运算器示意框图。

(1) 累加器 A（Accumulator）实际是一个 N 位字长寄存器，它的功能是在每次加法运算之前存放被加数。在加法运算过程中，存放中间结果。加法运算结束时，存放最后和数。二进制数值减法运算可以通过把二进制带符号数转换为补码的补码器（Two's Complementer）进行加法运算。二进制数的乘、除法运算可以通过寄存器的移位进行加法运算。

(2) 暂存器 R（暂时寄存器：Temporary Register）的主体实际上也是一个 N 位寄存器，但它的每个 D 触发器的输入端都接一个由 3 个与门作为输入端的与或门（具体可见习题 1.1 中的图），以便可以接收来自累加器和数据总线 DB 的数据。

(3) 加法器 Σ （Adder Σ ）由 N 个全加器构成。所谓全加器是指当本位相加时，既要考虑来自低位的进位，又要考虑相加后向高位的进位。

每个全加器都有两个输入：一个是来自累加器 A 的数据，另一个是来自暂存器 R 的数据。前者受控于控制信号 $A \rightarrow a$ ，后者受控于控制信号 $N \rightarrow R$ 。每个全加器有一个输出，在 $\Sigma \rightarrow A$ 控制信号的作用下，把各全加器相应位的和数送入累加器 A。最后在 $A \rightarrow DB$ 控制信号的作用下，把各相应位的数发送给数据总线 DB。

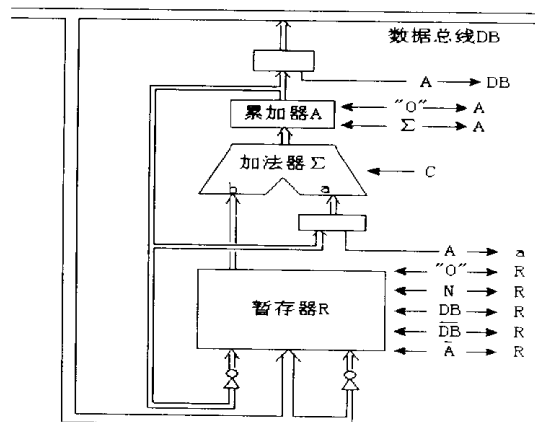
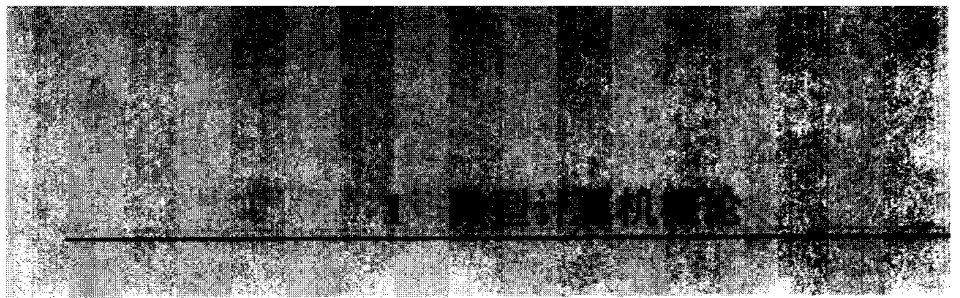


图 1.3 运算器逻辑结构示意框

图 1.3 中的数据总线 DB（Data Bus）是指计算机中各大部件之间进行数据交换的一束（N 位字长）公共通信导线。任何连到数据总线上的部件都可以把数据发送到 DB 总线上，或从 DB 总线上接收数据。



2. 控制器(Controller)

控制器是微型计算机工作的指挥控制中心,它控制着计算机从内存中按顺序取出程序中的各条指令,使各部件协调一致地工作。每取出一条指令,就根据指令的功能向相关部件发出控制命令,以期完成指令中规定的任务,这一切都是在严格的时序(Sequence in time)中高速准确地进行。

图 1.4 示出了控制器发出存取和运算命令的通道。图中各实线箭头是程序指令和数据通道,各虚线箭头是控制器发出的控制命令通道。各部件执行完控制器发出的命令之后都要向控制器发回任务完成情况的反馈信息,以使使控制器决定是否取出和发出下一条控制命令。

例如,控制器取出第一条指令,经控制器分析、识别为加法指令,于是就发出如下控制命令到相关部件:

- 给出指令地址,取出第一条指令并识别为加法指令;
- 向内存发出取数命令,按指令所给出的地址取出加数;
- 把取出的加数通过数据总线送到运算器,把从累加器取出的被加数在加法器中进行加法运算;
- 向内存发出存数命令,把累加器 A 中的和数通过数据总线和数据寄存器,存放到主内存存储器中指定的存储单元。

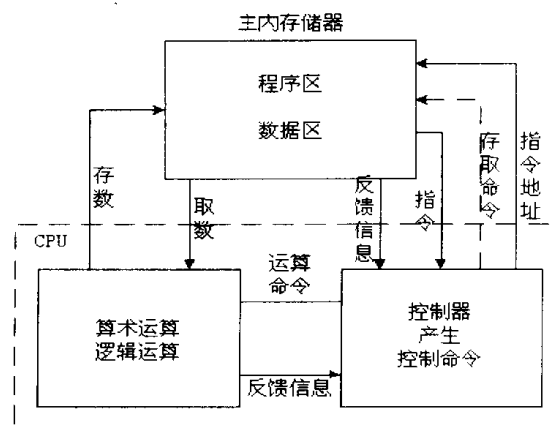


图 1.4 控制器发出命令的通道

图 1.5 是控制器逻辑结构示意图。

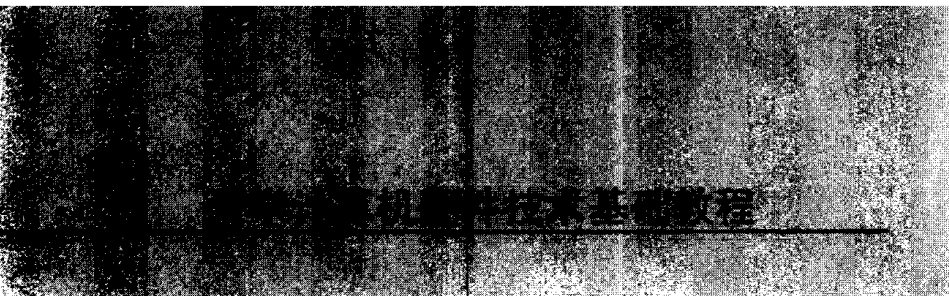
(1) 指令寄存器 IR (Instruction Register) 是暂时寄存从存储器取出并将要执行的指令的地方。

寄存在指令寄存器中的指令,是以十六位或三十二位二进制码的形式存放的。此十六位或三十二位码是以规定的格式存放的。它的高四位或高八位为操作码 OC (Operation Code),用来指示计算机的操作内容。后面的十二位或二十四位为地址码 AC (Address Code),用来指示参与操作的数所存放的存储单元地址,亦称操作数 (Operand)。

指令码中的操作码部分送到指令译码器,译码后送到操作控制器,识别出操作内容后,按时序部件的定时要求,产生执行此操作码所需要的一组微控制命令,然后,按照时序通过控制总线发送到各相关部件。指令码中的地址码部分送到地址形成部件,产生实际地址并通过地址总线送到主内存存储器。

控制总线 CB (Control Bus) 是 CPU 把控制命令送往各大部件的公共通用线路。与 CB 相连的各人部件,不是从 CB 上获得控制命令,就是通过 CB 向控制器发回反馈信息。

(2) 指令译码器 ID (Instruction Decoder) 的输入是指令寄存器指令码中的操作码,而在其 2^n (n 为操作码的位数) 的输出中只有指定的操作码输出为高电平。该高电平输出送给操作控制器,用来产生为完成本条指令所需要的一组微控制命令,通过控制总线分别送给运算器、存储器等部件。



(3) 操作控制器 (Operation Controller) 的功能是根据指令译码器的输出, 确定完成其指令所需要的步骤以及完成每一步骤所需要的控制信号组合。时序部件 (Sequence Component) 给出定时信号以确定产生控制信号的具体时间, 从而保证计算机有条不紊地执行各条指令, 达到设计的预定目的。

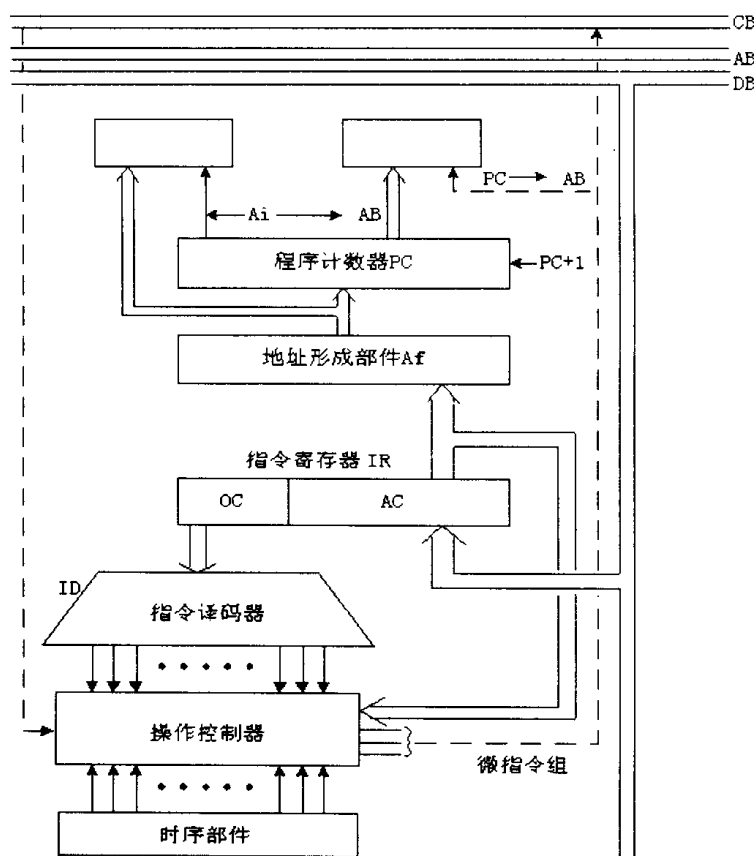


图 1.5 控制器逻辑结构示意图

计算机在运行过程中, 对程序的执行一般有三种方式:

- 顺序控制: 一条指令执行完再依次执行下一条指令;
- 超前控制: 一条指令尚未执行完, 提前将要执行的下一条指令取出, 以缩短执行指令周期;
- 流水线控制: 指令执行的各操作周期相同, 各周期操作独立进行, 可在第一条指令的执行过程中, 重新选定后续指令的指令周期中的某些步骤, 以提高计算机的运行速度。现代计算机在硬件上将越来越多地使用并行结构, 在软件上将越来越多地使用并行算法, 程序执行的控制方式将更加突出运行速度, 以保证多任务的并行处理。

(4) 地址形成部件 (Address Former)。指令码中的地址码段所给出的一般不是真正可用的实际物理地址, 必须经过地址形成部件, 甚至经过运算器加工才能产生指令中操作数存放在内存储器数据区的存储单元的真正地址。

(5) 程序计数器 PC (Program Counter) 又称指令计数器。它的作用是指出后继指令在内存储器程序区的存储单元地址, 以便准确及时地将下一条指令取出并立即送入指令寄存器。

程序总是按顺序执行的，程序的指令序列在内存中一般也是按连续的地址单元存放的。在开始运行程序之前，总是将第一条指令的地址放入程序计数器。当第一条指令执行完，控制器就使 PC 内容自动加 1，实际上是在第一条指令在内存的地址上加 1，指明下一条要执行的指令所存放的存储单元地址。然后从 PC 的新内容 $((PC) + 1 \rightarrow PC)$ 所代表的存储单元中取出并执行下一条指令。新的一条指令执行完，控制器又使 PC 自动加 1，……周而复始，直到整个程序的指令序列执行完。

3. 内部存储器 (Internal Memory)

计算机中运行的程序（以二进制代码表示的指令序列）和参与处理的数据（以二或十六进制数表示）全部存放在存储器中，而急需执行的程序和急需处理的数据都必须放在内部存储器中。内部存储器（简称内存）都使用半导体存储器。内部存储器包括 RAM 和 ROM。下面简单介绍主要由随机存取存储器 RAM 构成的存储器及其存储原理。

(1) 存储器芯片结构

图 1.6 是由一个 4×4 共 16 个存储单元组成的存储器芯片结构示意图。

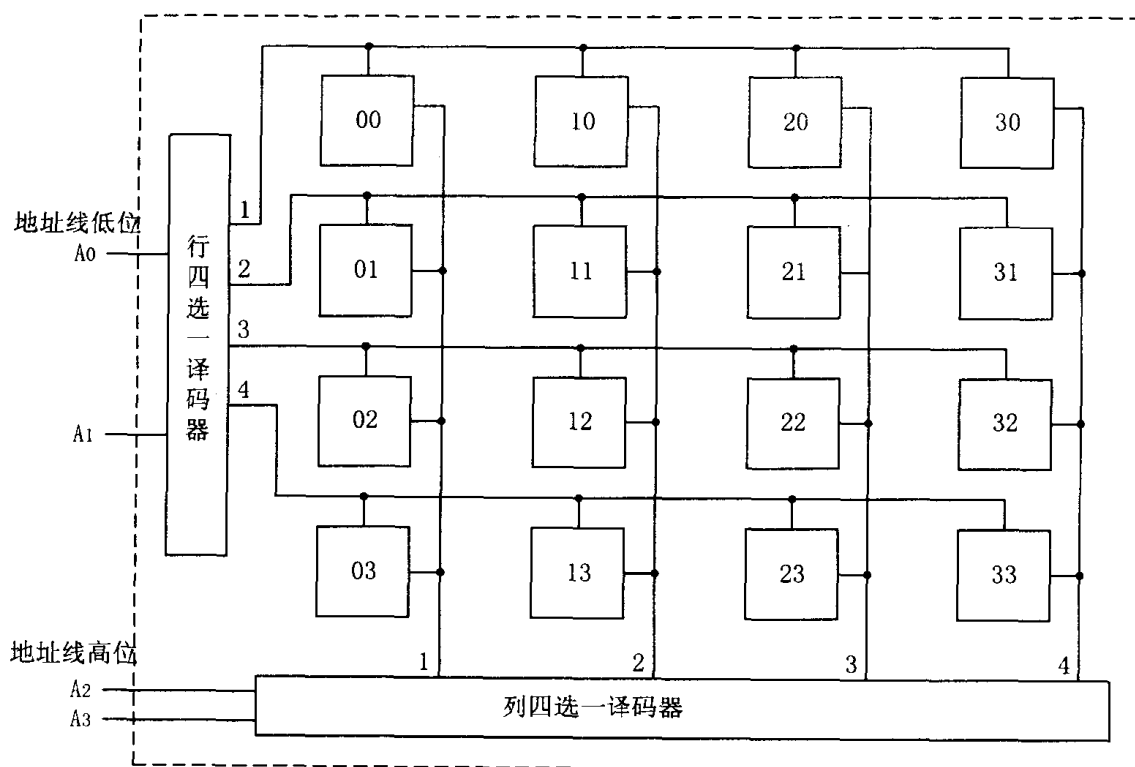


图 1.6 存储器芯片结构示意图

从图 1.6 可看出它有 4 根地址线 $A_3 A_2 A_1 A_0$ ， $A_1 A_0$ 输入到行地址译码器，从行四选一译码器输出的 4 根选择线，分别选择第 1 行至第 4 行。 $A_3 A_2$ 输入到列地址译码器，从列四选一译码器输出的 4 根选择线，分别选择第 1 列至第 4 列。利用这 4 根地址线就可以确定被访问的存储单元，例如，当 $A_3 A_2 A_1 A_0 = 1001$ 时，即当 $A_3 A_2 = 10$ 时，表示芯片结构的第 3 列（因为 $A_3 A_2$ 共 4 种组合：00、01、10、11 分别代表第 1、2、3、4 列）。当 $A_1 A_0 = 01$ 时，表示芯片结构的第 2 行（因为 $A_1 A_0$ 共 4 种组合：00、01、10、11 分别代表第 1、2、3、4 行）。列译码器输出和行译码器输出的交会处是标号为 21 的存储单元， $A_3 A_2 A_1 A_0 = 1001$ 表

示标号为 21 的存储单元的地址码。要向标号为 21 的存储单元输入或从标号为 21 的存储单元输出数据，只要输入 1001 地址码即可。

(2) 存储器的硬件基本结构

计算机内部存储器的硬件基本结构如图 1.7 所示。

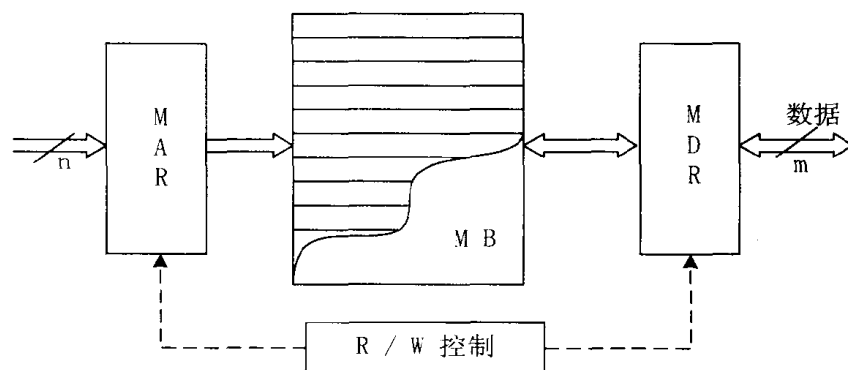


图 1.7 存储器的基本结构

计算机内部存储器的基本结构由四部分组成：

存储体（MB）、存储器地址寄存器（MAR）、存储器数据寄存器（MDR）和读/写控制线路 R/W。

中央处理单元（CPU）送来的地址代码（ n 位）输入给地址寄存器，在 R/W 控制线路的作用下，对存储体某一选定存储单元（道理与上面介绍的芯片结构相似）进行读/写操作。即在 CPU 控制信号的作用下，将选定存储单元中的暂时存放在数据寄存器 MDR 中的数据（ m 位）写入到选定的存储单元，或从选定存储单元读出暂时存放在数据寄存器 MDR 中的数据。

(3) 内存的硬件组成及存储原理

图 1.8 是内部存储器的结构框图。用它简要说明内存的组成和存储原理。

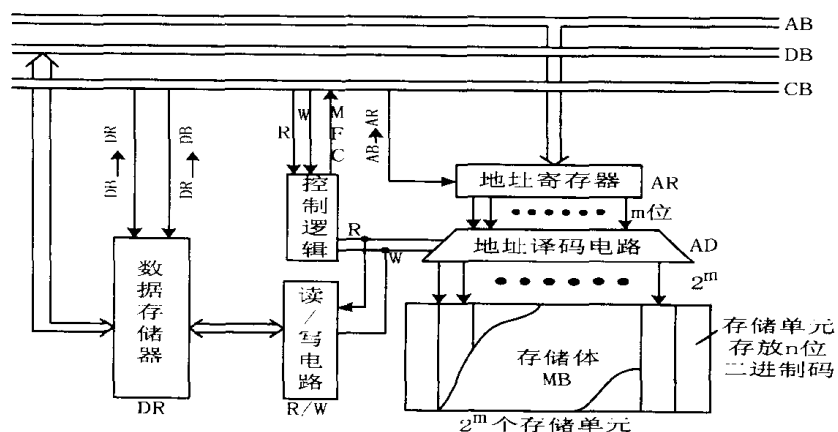
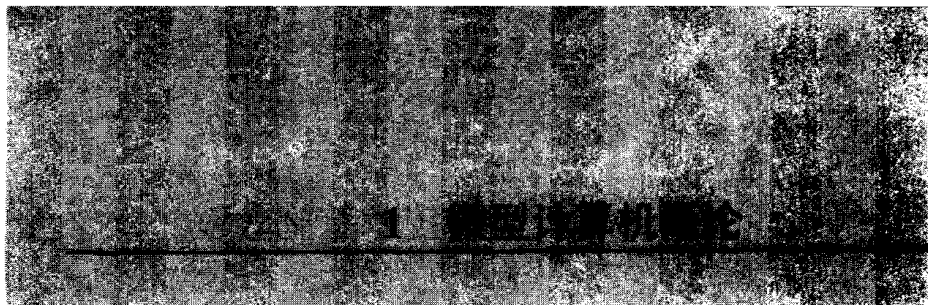


图 1.8 存储器结构框图

计算机内部存储器一般由地址寄存器 AR、地址译码器 AD、存储体、读/写电路、逻辑控制电路和数据寄存器 DR 组成。

- 地址寄存器 AR（Address Register）为了能按指定的地址码访问相应的存储单元，先将地址码在控制信号的作用下从地址总线 AB 上接收下来并存放在地址寄存器



中。它的输出与地址译码电路相连。

- 地址译码器 AD (Address Decoder) 的输入是来自地址寄存器 AR 的 m 位二进制地址码, 它的输出应该是 2^m 个不同的地址码, 它们分别与存储体中 2^m 个存储单元相连。当地址寄存器从地址总线上接收某个指定地址代码并经过地址译码电路“译”出 (即只有这个地址代码输出为高电平), 也只有与这个高电平相连的存储单元与读 / 写电路相通, 从而为存储单元中的数据读出 (或往存储单元写入数据) 做好准备。
- 读 / 写电路 (R/W)。当控制逻辑电路从控制总线上接收到读 (或写) 的命令后, 就把地址译码电路 (实际上是选中的存储单元) 与数据寄存器连通起来, 从而使指定的存储单元中的数据读出到数据寄存器并发送到数据总线, 或将从数据总线上接收来的并暂时寄存在数据寄存器中的数据写入到选中的存储单元。
- 数据寄存器 DR (Data Register) 在控制信号 $DR \rightarrow DB$ 的作用下, 向数据总线发送数据, 执行读操作; 在控制信号 $DB \rightarrow DR$ 的作用下, 从数据总线接收数据, 执行写操作。
- 控制逻辑电路 (Control Logic Circuit) 从控制总线上接收读/写控制信号, 使存储器在严格的时序逻辑中执行读或写操作, 并在完成读或写的操作之后, 通过控制总线向控制器发回 MFC (Memory Finish Command) 反馈信息。
- 地址总线 AB (Address Bus) 是一束用于各大部件之间传送地址码的公共通用线路。它主要在控制器、存储器、输入、输出设备之间进行地址信息的交换。

计算机的硬件组成除上面介绍的五大部件外, 还有总线、接口、主板、外存储器等。这些将构成本书的以后章节加以介绍, 它们都是理工科机电专业大学本科生必备的硬件知识基础。

1.1.2 假想计算机的硬件组成及工作过程

上一节我们分别介绍了构成计算机五大部件中主要部件的运算器、控制器和存储器, 都是用它们的结构示意图来描述的, 实际的结构要复杂得多, 而且千差万别, 我们的介绍不能面向机器, 只能面向大同小异的原理。如果把上面三大部件的结构示意框图连接起来, 并配上计算机的另外两个部件——输入设备和输出设备 (当然也是它们的结构示意图), 就构成了一个假想的计算机结构示意图, 如图 1.9 所示。

计算机是如何完成一个操作的呢? 我们就用上面这个假想的计算机硬件结构框图, 举一个完成加法运算的例子来介绍计算机的工作过程。当然, 计算机的每一操作步骤都是在软件的程序指令指挥下完成的。假如程序中的加法指令规定为 ADD, 则计算机在识别此指令之后, 就按下面的步骤完成加法运算。

为了简化步骤, 我们假设参与加法运算的被加数已经放在累加器 A 中。这样, 加法运算的第一步就只有把含有加法运算的操作码和含有加数存放地址的操作数的指令取出来并送到控制器的指令寄存器 IR。

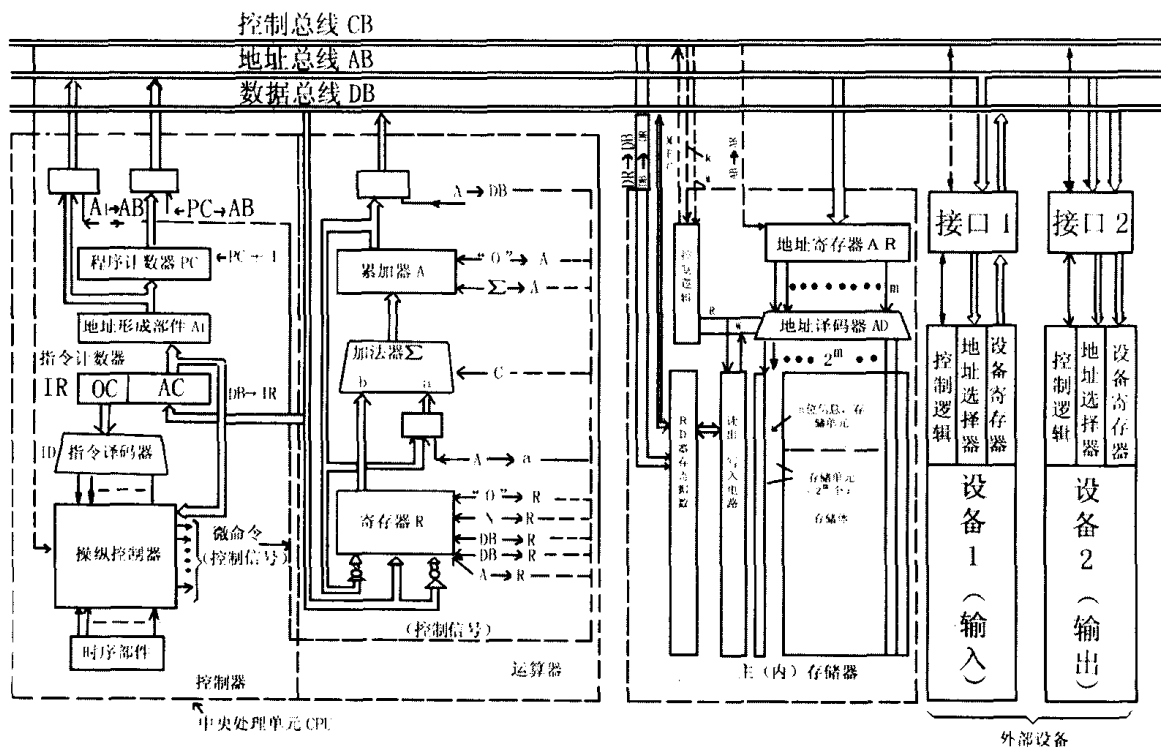


图 1.9 假想计算机硬件结构示意图框图

要取出含有加法运算的操作码和含有加数存放地址的操作数，要首先找到存储它们的指定单元的地址。到哪里去找？前面已经介绍过，控制器的程序计数器（PC）中放着后继指令在内部存储器程序区存储单元的地址。如何把这个地址找出来？要在控制器发出把 PC 的内容送到地址总线 AB 的命令和从地址总线 AB 上把这个地址送入内部存储器的地址寄存器 AR 的命令之后，再经过地址译码器 AD 译码，才能把这个指定的存储单元找出来。用符号箭头表示，就是下面过程：

PC $\rightarrow$ AB, AB $\rightarrow$ AR
(PC) $\rightarrow$ AR $\rightarrow$ AD

经过地址译码器 AD “译”出的地址码就是指令所在的存储单元“门牌号”，(PC) 表示程序计数器 PC 中的内容。

在控制信号“读”(R)的作用下，找到的存储单元的内容被送到数据寄存器 DR：

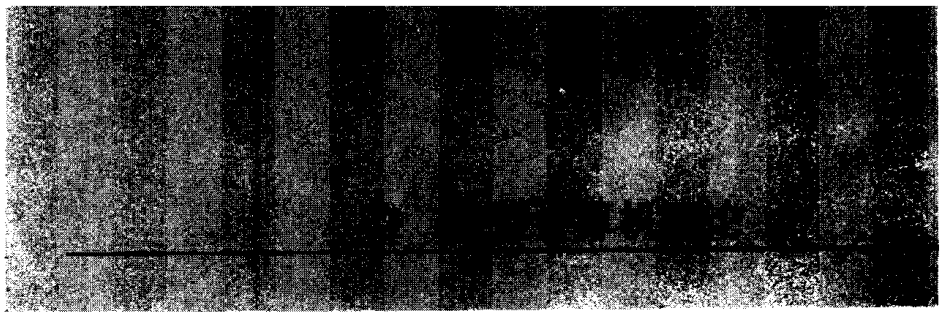
R
(M) $\rightarrow$ DR

(M) 表示找到的某指定存储单元的内容。把数据寄存器 DR 中的指令（用 (DR) 表示），在控制信号的作用下经数据总线送到控制器的指令寄存器 IR：

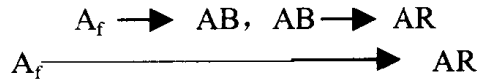
DR $\rightarrow$ DB, DB $\rightarrow$ IR
(DR) $\rightarrow$ DB $\rightarrow$ IR

指令中的操作码经指令译码器后识别出是加法运算的操作，于是，操作控制器将按时序部件的要求产生一套微命令。其中包括找出参与运算的加数所在存储单元的实际地址和把加数取出送到运算器的命令。这就是操作步骤的第二步要完成的任务。

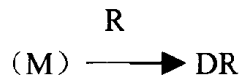
第二步 取加数。



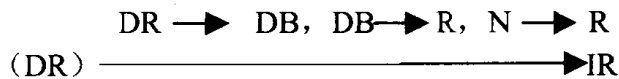
指令中的地址码 AC 经地址形成部件 A_f 产生实际地址，通过地址总线 AB 送到地址寄存器：



存储器存放加数的存储单元的内容在“读”(R)控制信号作用下读出到数据寄存器 DR：



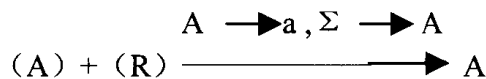
数据寄存器 DR 的内容在控制信号的作用下送到数据总线 DB 和运算器的暂存寄存器 R：



(其中 $N \rightarrow R$ 是 N 个 D 触发器的时钟控制信号，当此控制信号作用时，构成暂存寄存器 R 的各个 D 触发器的输入才有效)。

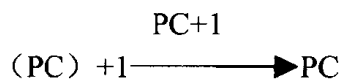
第三步 求和数

把累加器 A 中的被加数和暂时寄存器 R 中的加数，在控制信号的作用下，送入加法器，最后把和数送入累加器 A：



第四步 修改 PC

加法操作完成后，程序计数器自动加 1，为取出下一条指令做好准备：



1.2 微型计算机的类型及台式 PC 机

1.2.1 微型计算机的分类

微型计算机的种类很多,分类的方法也不尽相同,而且随着计算机的迅速发展,不同类型计算机之间的界限越来越模糊,很难分得清楚。当前人们通常习惯用微处理器可同时处理数据的位数或字长分为 16 位机、32 位机和 64 位机等。也可根据使用场合分为商用机、企业机、家用机、移动机、办公用机、专用机和工作站用机等。还可根据外观来分,有单片机、台式机(又分卧式、塔式)、便携机、掌上机等。又可根据应用特点分为普通台式机、笔记本电脑、多媒体计算机、网络计算机等。一般所说的和本书所介绍的微型计算机主要是指台式个人机。

1.2.2 台式 PC 机

应该说,PC 机最早还是以台式机的形式出现的,微型计算机发展到今天,仍然以台式 PC 机为主。这一方面说明微型计算机的发展越来越带有个性化,另一方面还说明微型计算机更适合人体的基本学习和工作姿态——坐姿,无论是办公、计算,还是学习、实验,无论是网上浏览、收发邮件,还是个人娱乐、家庭影院,都适合在台式机上操作。

台式机自 1981 年 8 月由 IBM 公司首先利用 Intel 的 8088 微处理器推出人类第一台 8 位

字长的微机 IBM PC。到今天, PC 机历经近 20 年的发展、变化, 已经完全变了样。1981 年 8 月 12 日, IBM 正式在纽约宣布 5150 个人电脑问世。这台使用 Intel 8088 芯片的 PC 机, 主频只有 4.77MHz, 字长 8 位, 内存为 64KB, 配有 5.25 英寸 (1 英寸=2.54 厘米, 下同) 软盘, 操作系统为微软公司的 MS-DOS, 售价为 9000 美元。差不多 20 年之后的今天, 生产 PC 机的再不是 IBM 一家了, 而是成千上万个, 个人机的品牌琳琅满目, 而且它们的面孔简直是“朝三暮四”, 随时都在发生着变化。还是拿 IBM 的台式品牌机 Aptiva 来说, 它使用的是 AMD 公司的 Athlon 微处理器, 主频已增加到 650MHz (20 年增加 136 倍), 字长 64 位 (20 年增加 8 倍), 内存为 128MB (20 年增加 2000 倍), 软盘由 20KB 的 5 寸盘改为 1.44MB 的 3 寸盘 (20 年增加 72 倍), 性能大大提高了, 但价格却由 9000 美元降至 2500 美元, 并且具有多媒体功能和网络功能。20 年的变迁, 已经“今非昔比”了。不仅 CPU 的芯片更新换代使人目不暇接 (如 Intel 的 Pentium 系列、AMD 的 K 系列、Cyrix 的 M 系列等等), 而且在主板上的革新 (如 ATX 主板规范发挥着越来越大的作用, 它把 AT 规范的易扩展性和 LPX 规范的高集成性有机地结合在一起, 使主板朝着高集成度、高稳定性、高智能化的方向迅速发展。而 NLX 主板规范又使主板向立体化迈进了一大步。外设的推陈出新 (如数码相机的出现、投影机的出现, 都为 PC 机的视觉输入设备和视觉输出设备开辟了图像亮度和分辨率更高、体积更小、重量更轻、价格更低的光明前景)。

1.3 笔记本电脑

顾名思义, 笔记本电脑的外形看上去如同一个笔记本, 虽然其大小、重量都超过普通笔记本, 但它却代表了微型计算机的一种发展方向——便携式计算机 (Portable Computer)。

便携式计算机随着“移动计算” (Mobile Computing) 模式和 Internet 的普及而迅速发展。继过去的膝上型 (Laptop)、笔记本型 (Notebook)、掌上型 (Palm PC)、个人数字助理 PDA (Personal Digital Assistance) 之后, 又出现了亚笔记本 (Subnotebook)、小型笔记本 (Mininotebook)、手持机 (Hand-held Computer) 等, 它们相继展示了自己的特色和优势, 建立了庞大的便携式计算机家族, 真可谓琳琅满目, 各领风骚。

最近几年, 由于 CPU 不断地更新换代, 笔记本电脑也在不断推陈出新, 现在的笔记本电脑在功能上已毫不逊色于台式 PC 机。另外, 由于笔记本电脑的液晶显示技术更趋成熟, 价格不断降低, 特别是富有个性的设计, 使它充满了比台式机更大的魅力和受到更多人的青睐。笔记本电脑不仅是人们旅途中轻便有效的办公工具, 而且将是办公室台式机的取代品。当然, 这要取决于笔记本电脑自身存在问题的解决程度。

1.3.1 关于 CPU

笔记本电脑在很长一段时期基本上使用台式机的 CPU (Desktop CPU), 近几年来, 随着笔记本电脑档次的不断提高, 对其使用的 CPU, 除对它继续要求具有一定的处理能力和运算速度外, 还提出了更加符合“便携”的要求:

- (1) 要求 CPU 体积更小, 以便为缩小整机体积提供条件;
- (2) 要求 CPU 发热更小, 以便降低整机设计中解决散热的难度;
- (3) 要求 CPU 耗电要少, 以便延长机用电池的工作时间和电池的更换周期。

Intel 公司推出了专门为笔记本电脑设计的专用 CPU, 它采用 0.25 微米技术, 并把控制