

AT91系列 ARM微控制器 体系结构与开发实例

朱义君 杨育红 编著
赵 凯 段志英

AT91
ARM



北京航空航天大学出版社

AT91 系列 ARM 微控制器 体系结构与开发实例

朱义君 杨育红 编著
赵 凯 段志英

北京航空航天大学出版社

内 容 简 介

本书详细介绍了 AT91 系列微控制器的体系结构、片内资源、指令集、开发平台、软件编程、操作系统移植等内容,同时结合作者的开发实际,给出了具体的实用程序和设计实例。全书共 7 章,包括 AT91 系列微控制器的体系结构、AT91 系列微控制器的片内资源、ARM 指令集和汇编程序设计、AT91 的 C/C++ 编程和调试、 μ C/OS-II 在 AT91 上的移植以及基于 AT91M40800 的嵌入式 WEB 服务器的设计等。

本书内容比较全面,设计实例详细,可作为 AT91 应用技术人员的参考手册和 ARM 开发课程的参考用书。

图书在版编目(CIP)数据

AT91 系列 ARM 微控制器体系结构与开发实例/朱义君
等编著. —北京:北京航空航天大学出版社,2005.4

ISBN 7-81077-600-2

I. A… II. 朱… III. ①微控制器,AT91—系统结
构②微控制器,AT91—系统开发 IV. TP332.3

中国版本图书馆 CIP 数据核字(2005)第 020391 号

AT91 系列 ARM 微控制器体系结构与开发实例

朱义君 杨育红 编著
赵 凯 段志英
责任编辑 王慕冰

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:(010)82317024 传真:(010)82328026

<http://www.buaapress.com.cn> E-mail:bhpress@263.net

北京市松源印刷有限公司印装 各地书店经销

*

开本:787×1092 1/16 印张:23 字数:589 千字

2005 年 4 月第 1 版 2005 年 4 月第 1 次印刷 印数:5 000 册

ISBN 7-81077-600-2 定价:34.00 元

前 言

嵌入式系统是继网络技术之后又一个新的技术发展方向。ARM 公司的 32 位 IP 核因其卓越的性能和良好的扩展性为广大嵌入式系统设计者所喜爱,目前,它在 32 位 RISC 处理器市场的占有率已经超过了 75%。使用 ARM 芯片构造嵌入式系统正成为嵌入式系统设计的一个极为重要的分支。

AT91 系列微控制器是 ATMEL 公司推出的采用 ARM 核的 32 位微控制器,主要有 AT91X408xx、AT91M42800A、AT91M55800、AT91RM3400、AT91SAM7AX 和 AT91RM9200 等 6 个子系列。其中 AT91RM9200 嵌入的是 ARM9TDMI 内核,其他 5 个系列嵌入的是 ARM7TDMI 内核。

为了使读者能对 AT91 系列 ARM 微控制器有一个全面的了解,本书详细介绍了 AT91 系列微控制器的体系结构、片内资源、指令集、开发平台、软件编程、操作系统移植等内容,同时结合作者的开发实际,给出了具体的实用程序和设计实例。全书共 7 章,各章节内容安排如下:

第 1 章 AT91 系列微控制器的体系结构。在给出 AT91 系列微控制器总体结构的基础上,介绍最为常用的 AT91X408xx、AT91M55800A 和 AT91RM9200 等 3 个系列器件的特点、资源和引脚配置等。

第 2 章 AT91 系列微控制器的片内资源。其中包括 AT91 内部的外部总线接口、中断控制器、I/O 口、定时器和电源管理等部分的使用和配置方法。

第 3 章 ARM 指令集和汇编程序设计。其中包括 ARM 和 Thumb 每条指令的编码格式、语法格式、寻址方式、执行的操作、使用方法以及 ARM 汇编程序设计的基本方法等。

第 4 章 AT91 的 C/C++ 编程和调试。其中包括 ARM C/C++ 编译器的使用方法、ARM C/C++ 的语言扩展以及 ARM C/C++ 的运行库。

第 5 章 $\mu\text{C}/\text{OS}-\text{II}$ 在 AT91 上的移植。介绍了嵌入式操作系统 $\mu\text{C}/\text{OS}-\text{II}$ 在 AT91 上的移植和接口函数的编写方法。

第 6 章 AT91 应用设计实例。给出了一些详细的 AT91 编程实例。

第 7 章 基于 AT91M40800 的嵌入式 WEB 服务器的设计。详细介绍了以 AT91M40800 设计嵌入式 WEB 服务器的硬件电路和 TCP/IP 协议栈的软件编程方法。

参加本书编写的主要人员有朱义君、杨育红、赵凯、段志英;全书由朱义君修改并定稿。田忠骏、张福新、薛源和季建峰等同志在本书的绘图、初稿录入、校对等方面做了大量的工作,在此对他们表示衷心的感谢。此外,本书的编写参考了国内外众多的书籍及文献,仅将主要参考资料附书后,同时向原作者表示深深的谢意。

由于书中的内容覆盖面较广,目前国内可参考的中文资料较少,加之作者水平有限,错漏之处恳请读者批评指正。

编 者

2004 年 10 月

目 录

第 1 章 AT91 系列微控制器的体系结构

1.1 AT91 系列微控制器概述	1
1.2 AT91X408xx 系列微控制器	3
1.2.1 体系结构	3
1.2.2 存储器映射	9
1.2.3 内嵌 Flash 的 AT91X408xx 系列微控制器	10
1.3 AT91M55800A 微控制器	17
1.4 AT91RM9200 微控制器	24

第 2 章 AT91 系列微控制器的片内资源

2.1 外部总线接口 EBI	35
2.1.1 功能介绍	35
2.1.2 寄存器描述	44
2.2 省电模块 PS	47
2.2.1 功能介绍	47
2.2.2 寄存器描述	48
2.3 先进中断控制器 AIC	50
2.3.1 功能介绍	51
2.3.2 寄存器描述	56
2.4 并行 I/O 控制器 PIO	60
2.4.1 功能介绍	60
2.4.2 寄存器描述	64
2.5 看门狗定时器 WD	70
2.5.1 功能介绍	70
2.5.2 寄存器描述	71
2.6 特殊功能寄存器 SF	73
2.6.1 功能介绍	73
2.6.2 寄存器描述	74
2.7 通用同步/异步收发器 USART	77
2.7.1 功能介绍	77
2.7.2 寄存器描述	83
2.8 定时器/计数器	94
2.8.1 功能介绍	94

2.8.2 寄存器描述	102
2.9 先进电源管理控制器 APMC	114
2.9.1 功能介绍	114
2.9.2 寄存器描述	121
2.10 实时时钟 RTC	128
2.10.1 功能介绍	128
2.10.2 寄存器描述	130
2.11 串行外围接口 SPI	137
2.11.1 功能介绍	138
2.11.2 寄存器描述	144
2.12 A/D 转换器	152
2.12.1 功能介绍	152
2.12.2 寄存器描述	154
2.13 D/A 转换器	158
2.13.1 功能介绍	159
2.13.2 寄存器描述	160

第 3 章 ARM 指令集和汇编程序设计

3.1 ARM 编程模型	164
3.1.1 微处理器工作状态	164
3.1.2 处理器模式	164
3.1.3 寄存器组织	165
3.1.4 异常	170
3.2 ARM 的寻址方式	176
3.2.1 寄存器寻址	176
3.2.2 立即寻址	176
3.2.3 寄存器偏移寻址	176
3.2.4 寄存器间接寻址	177
3.2.5 基址寻址	177
3.2.6 相对寻址	177
3.2.7 多寄存器寻址	178
3.2.8 堆栈寻址	178
3.2.9 块拷贝寻址	178
3.3 ARM 指令集	180
3.3.1 ARM 指令的分类与格式	180
3.3.2 条件执行	181
3.3.3 指令分类说明	182
3.4 Thumb 指令集	198
3.4.1 Thumb 指令集与 ARM 指令集的区别	198

3.4.2 指令分类说明	198
3.5 ARM 汇编程序设计	209
3.5.1 ARM 汇编程序规范	209
3.5.2 ARM 分支程序设计	211
3.5.3 ARM 循环程序设计	214
3.5.4 ARM 模块化程序设计	215
3.5.5 伪指令	216

第 4 章 ARM C/C++ 的编译和调试

4.1 ARM C/C++ 编译器	232
4.2 ARM C/C++ 语言扩展	247
4.3 ARM 中的 C/C++ 库	252
4.3.1 ARM 中 C/C++ 运行时库的类型	252
4.3.2 ARM 中 C/C++ 库的目录结构	253
4.3.3 ARM C/C++ 库的可重入性和静态数据	253
4.3.4 建立一个使用 C/C++ 库的应用程序	254
4.3.5 建立一个不使用 C/C++ 库的应用程序	256
4.3.6 裁剪 C/C++ 运行时库	258

第 5 章 AT91 应用程序设计实例

5.1 用汇编语言编写 AT91 的启动程序	260
5.2 AT91 中断的自动定向和优先级管理	269
5.2.1 中断的自动定向	269
5.2.2 中断的优先级管理	270
5.2.3 AT91 中断管理的软件实现	270
5.3 AT91 中 DMA 的软件实现	271
5.3.1 快速 DMA 的编程实现	272
5.3.2 DMA 通道的编程实现	273
5.4 用 AT91 定时器/计数器产生脉宽调制信号	276
5.5 AT91X408xx 与 I ² S 接口音频数/模转换器的连接	279
5.5.1 I ² S 总线简介	279
5.5.2 AT91X408xx 与 DAC3550 连接电路	279
5.5.3 接口转换电路的 CPLD 实现	280
5.5.4 软件接口	285
5.6 AT91RM9200 与硬盘的连接	285

第 6 章 μ C/OS-II 在 AT91 上的移植

6.1 目录和文件	296
6.2 OS_CPU.H 文件	296

6.2.1	数据类型	296
6.2.2	代码临界区	297
6.2.3	堆栈增长方向	297
6.2.4	任务级切换	298
6.2.5	中断级切换标志	298
6.2.6	函数原型	298
6.3	OS_CPU_C.C 文件	298
6.3.1	OSInitHookBegin()	299
6.3.2	OSInitHookEnd()	299
6.3.3	OSTaskCreateHook()	299
6.3.4	OSTaskDelHook()	300
6.3.5	OSTaskIdleHook()	300
6.3.6	OSTaskStatHook()	300
6.3.7	OSTaskStkInit()	301
6.3.8	OSTaskSwHook()	302
6.3.9	OSTCBInitHook()	303
6.3.10	OSTimeTickHook()	303
6.4	OS_CPU_A.S 文件	303
6.4.1	OSStartHighRdy()	303
6.4.2	OSCtxSw()	304
6.4.3	OS_CPU_SR_Save()	305
6.4.4	OS_CPU_SR_Restore()	306
6.4.5	OS_IntCtxSw()	306
6.5	INCLUDES.H 文件	307

第 7 章 基于 AT91M40800 的 WEB 服务器的设计

7.1	基于 AT91M40800 的 WEB 服务器系统的组成	308
7.1.1	WEB 服务器存储器部分的设计	309
7.1.2	WEB 服务器以太网部分的设计	311
7.1.3	WEB 服务器 LCD 显示部分的设计	316
7.1.4	WEB 服务器键盘接口的设计	321
7.2	WEB 服务器中 TCP/IP 协议栈的实现	325
7.2.1	ARP 协议的实现	326
7.2.2	IP 协议的实现	331
7.2.3	ICMP 协议的实现	334
7.2.4	UDP 协议的实现	335
7.2.5	TCP 协议的实现	337
7.2.6	HTTP 协议的实现	352

第 1 章 AT91 系列微控制器的体系结构

1.1 AT91 系列微控制器概述

AT91 系列微控制器是 ATMEL 公司基于 ARM 内核的 16/32 位微控制器,其核心为 32 位 RISC 体系结构,并具有高密度的 16 位 Thumb 指令集和极低的功耗。该系列微控制器片内大量的分组寄存器和 8 个优先级向量中断控制器非常适合于快速中断处理,是实时控制系统和嵌入式系统的理想选择。

一个典型的 AT91 系列微控制器的组成框图如图 1-1 所示。从图中可以看出,AT91 系列微控制器片内集成了 ARM7TDMI 核、嵌入式 ICE 接口、存储器和外围部件,其内部有先进系统总线 ASB(Advanced System Bus)和先进外围总线 APB(Advanced Peripheral Bus)两条主要总线。ARM7TDMI 通过 ASB 实现与片内 32 位存储器、外部总线接口 EBI 以及 AMBA 桥的互连。AMBA 桥用来驱动 APB,APB 用来访问片内外围部件。

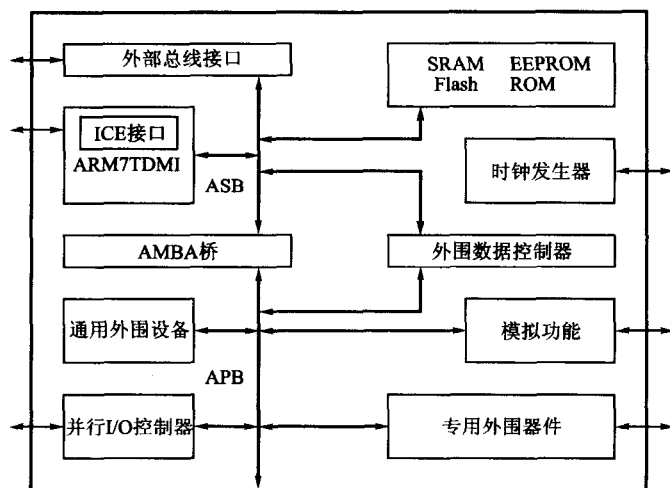


图 1-1 AT91 系列微控制器结构

AT91 系列微控制器集成的片内外围部件可分为通用外围部件和专用外围部件。通用外围部件主要包括外部总线接口 EBI、先进中断控制器 AIC、并行 I/O 口控制器 PIO、通用同步/异步收发器 USART、定时器/计数器 TC 和看门狗定时器 WD 等。专用外围部件主要包括高级电源管理控制器 PS、实时时钟 RTC、片内外围数据控制器 PDC 和多处理器接口 MPI 等。模拟功能包括 A/D 转换器 ADC 和 D/A 转换器 DAC 等。

目前,AT91 系列微控制器主要有 AT91X408xx、AT91M42800A、AT91M55800、AT91RM3400、AT91SAM7AX 和 AT91RM9200 等 6 个子系列。一些常见的 ARM7TDMI 微控制器的主要片内资源如表 1-1 所列。

表 1-1 常见 AT91 微控制器的主要片内资源

器件型号	A/DD/A	定时网络 接口	典型 频率 /MHz	Flash /KB	ROM /KB	I/O	封装	PDC	PWM	RTC	SPI	SRAM /KB	SSC	TWI	UART	USB 设备	主控 USB	内核 电压/V	I/O 电压/V
AT90F40816		3	47	2 048		85	BGA120	4	6			8			2			2.7~3.6	2.7~3.6
AT91FR40162		3	82	2 048		85	BGA121	4	6			256			2			1.65~1.95	2.7~3.6
AT91FR4042		3	82	512		85	BGA121	4	6			256			2			1.65~1.95	2.7~3.6
AT91M40800		3	47			81	TQFP100	4	6			8			2			1.8~3.6	1.8~3.6
AT91M42800A		6	38			108	TQFP144 BGA144	8	12	1	2	8			2			2.7~3.6	2.7~5.5
AT91M55800A	8	2	41			137	TQFP176 BGA176	10	12	1	1	8			3			2.7~3.6	2.7~5.5
AT91R40008		3	82			81	TQFP100	4	6			256			2			1.65~1.95	2.7~3.6
AT91R40807		3	40			81	TQFP100	4	6			136			2			1.8~3.6	1.8~3.6
AT91RM3400		6	66		256	63	LQFP100	20		1	1	96	3	1	4	1		1.65~1.95	1.65~3.6
AT91RM9200		6	1	180	128	196	PQFP208 BGA256	20	12	1	1	16	3	1	4	1	2	1.65~1.95	1.65~3.6
AT91SAM7A1	8	9	40			120	TQFP144	11	4		1	4			3			3.0~3.6	3.0~5.5
AT91SAM7A2	16	10	30			147	TQFP176	10	4		1	16			2			3.0~3.6	3.0~5.5

1.2 AT91X408xx 系列微控制器

AT91X408xx 是最常见、最典型的 AT91 系列 ARM 核微控制器。最基本的 AT91X408xx 微控制器有 AT91M40800、AT91R40807、AT91M40807 和 AT91R40008 等 4 种。它们的片内资源主要有 8~256 KB 的 SRAM、外部总线接口、3 个定时器/计数器、2 个通用同步/异步收发器、1 个看门狗定时器和 1 个先进电源管理控制器。除此之外,AT91X408xx 系列还包括 AT91F40816、AT91FR4042、AT91FR4081 和 AT91FR40162 等 4 种片内嵌入了 Flash 存储器的微控制器。

AT91X408xx 系列 ARM 核微控制器的主要特点如下:

- 高性能 32 位 RISC 体系结构和高代码密度的 16 位 Thumb 指令集。
- 支持三态模式和在电路仿真 ICE。
- 32 位数据总线宽度,单时钟访问周期的片内 SRAM 和 ROM。
- 完全可编程的外部总线接口 EBI。EBI 的最大寻址空间为 64 MB,8 条片选线和 24 条地址线。
- 8 个优先级、可单独屏蔽的向量中断控制器。4 个外部中断,包括一个高优先级、低延迟的中断请求。
- 32 个可编程 I/O 口。
- 3 个 16 位定时器/计数器。每个定时器都有 1 个可选的外部时钟输入引脚和 2 个多功能的 I/O 引脚。
- 2 个 USART。每个 USART 都有 2 个用于收发的专用外围数据控制器 PDC 通道。
- 可编程的看门狗定时器。
- 优良的省电性能。CPU 和各种外围都可以单独停止工作。
- 全静态工作。内核电压为 1.8 V 时,工作频率范围为 0~16 MHz;内核电压为 2.7 V 时,工作频率范围为 0~33 MHz;内核电压为 3.0 V 时,工作频率范围为 0~40 MHz。

AT91X408xx 系列微控制器的存储器配置和工作电压范围如表 1-2 所列。

表 1-2 AT91X408xx 系列微控制器的存储器配置和工作电压

型 号	SRAM/KB	扩展 SRAM/KB	ROM/KB	内核电压/V	I/O 口电压/V
AT91M40800	8	—	—	1.8~3.6	1.8~3
AT91M40807	8	128	—	1.8~3.6	1.8~3
AT91R40008	256	—	—	1.65~1.95	2.7~3
AT91R40807	8	—	128	1.65~1.95	2.7~3

1.2.1 体系结构

AT91X408xx 系列微控制器采用 100 引脚 TQFP 封装,其引脚排列如图 1-2 所示,每个引脚功能的具体描述如表 1-3 所列。

AT91X408xx 系列微控制器的组成方框图如图 1-3 所示。按照功能的不同,AT91X408xx 系列微控制器可分为外部总线接口、先进中断控制器、定时器/计数器、通用同

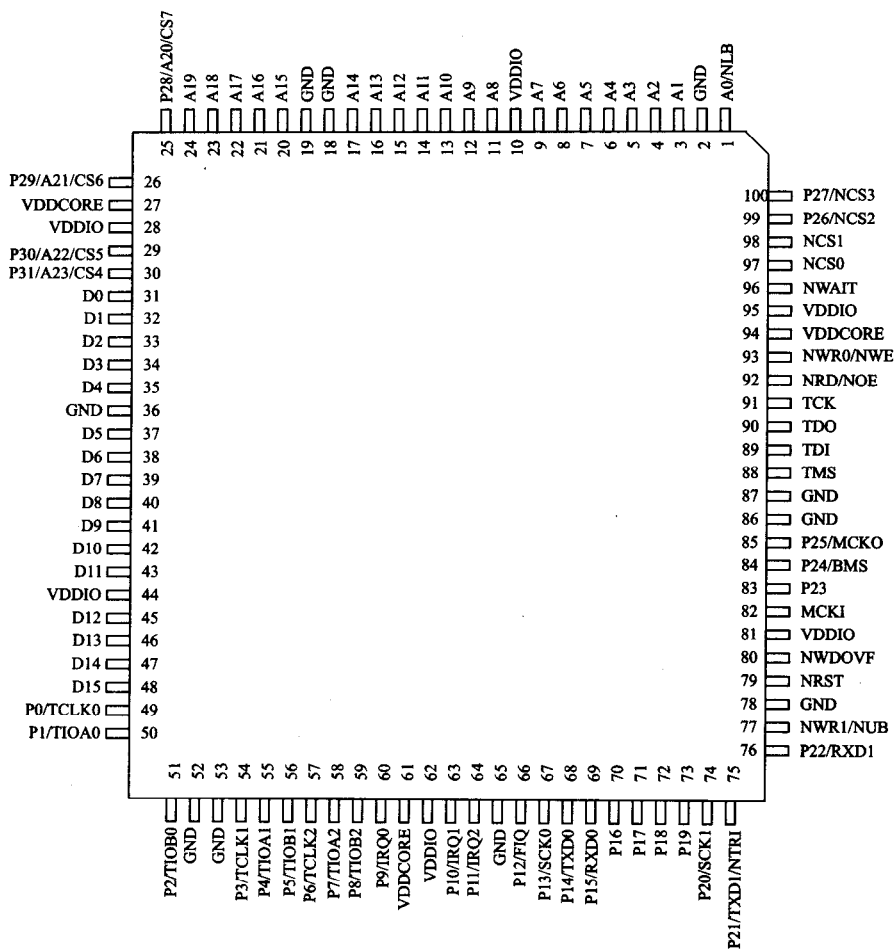


图 1-2 AT91X408XX 系列引脚图

步/异步收发器、并行 I/O 口、看门狗定时器、时钟、复位、嵌入式 ICE 和电源等 10 个部分。下面将分别介绍图 1-3 中各个部分的主要功能。

1. 电 源

AT91X408xx 系列微控制器有 2 个电源引脚——VDDCORE 和 VDDIO。其中，VDDCORE 为芯片内核提供电源（包括 ARM7TDMI、片内 SRAM 和 ROM 及片内外围等）；VDDIO 为 I/O 口线提供电源。AT91M40800、AT91M40807 和 AT91R40807 只用一个电源电压，使用时需将 VDDIO 和 VDDCORE 连接在一起。其中 AT91M40807 和 AT91R40807 的 I/O 口能承受的最高电平为器件的电源电压，而 AT91M40800 的 I/O 引脚可以直接与 5 V 器件相连而无需附加其他接口器件，甚至当其工作于 3 V(2 V) 时，也可以接受 5 V(3 V) 的输入。AT91R40008 微控制器有一个单独的 I/O 电源，允许用户根据外部器件信号电平的不同进行调整。

表 1-3 AT91X408xx 系列微控制器引脚功能描述

模 块	名 称	功 能	类 型	有效电平	注 释
EBI	A0~A23	地址总线	输出	—	复位后有效
	D0~D15	数据总线	I/O	—	
	NCS0~NCS3	片选	输出	低	
	CS4~CS7	片选	输出	高	复位后为 A23~A20
	NWR0	低字节写信号	输出	低	用于字节写方式
	NWR1	高字节写信号	输出	低	用于字节写方式
	NRD	读信号	输出	低	用于字节写方式
	NWE	写使能	输出	低	用于字节选择方式
	NOE	输出使能	输出	低	用于字节选择方式
	NUB	高字节选择	输出	低	用于字节选择方式
	NLB	低字节选择	输出	低	用于字节选择方式
	NWAIT	输入等待	输入	低	
	BMS	启动模式选择	输入	—	复位期间采样
AIC	FIQ	快速中断请求	输入	—	复位后受 PIO 控制
	IRQ0~IRQ2	外部中断请求	输入	—	复位后受 PIO 控制
TC	TCLK0~TCLK2	定时器外部时钟	输入	—	复位后受 PIO 控制
	TIOA0~TIOA2	多功能 I/O 引脚 A	I/O	—	复位后受 PIO 控制
	TIOB0~TIOB2	多功能 I/O 引脚 B	I/O	—	复位后受 PIO 控制
USART	SCK0~SCK1	外部串行时钟	I/O	—	复位后受 PIO 控制
	TXD0~TXD1	发送数据输出	输出	—	复位后受 PIO 控制
	RXD0~RXD1	接收数据输入	输入	—	复位后受 PIO 控制
PIO	P0~P31	并行 I/O 口	I/O	—	
WD	NWDOVF	看门狗溢出	输出	低	开漏输出
时钟	MCKI	主时钟输入	输入	—	施密特触发
	MCKO	主时钟输出	输出	—	
复位	NRST	硬件复位输入	输入	低	施密特触发
	NTRI	三态模式选择	输入	低	复位时采样
ICE	TMS	测试模式选择	输入	—	施密特触发内部上拉
	TDI	测试数据输入	输入	—	施密特触发内部上拉
	TDO	测试数据输出	输出	—	
	TCK	测试时钟	输入	—	施密特触发内部上拉
电源	VDDIO	I/O 电源	电源	—	
	VDDCORE	内核电源	电源	—	
	GND	地	地	—	

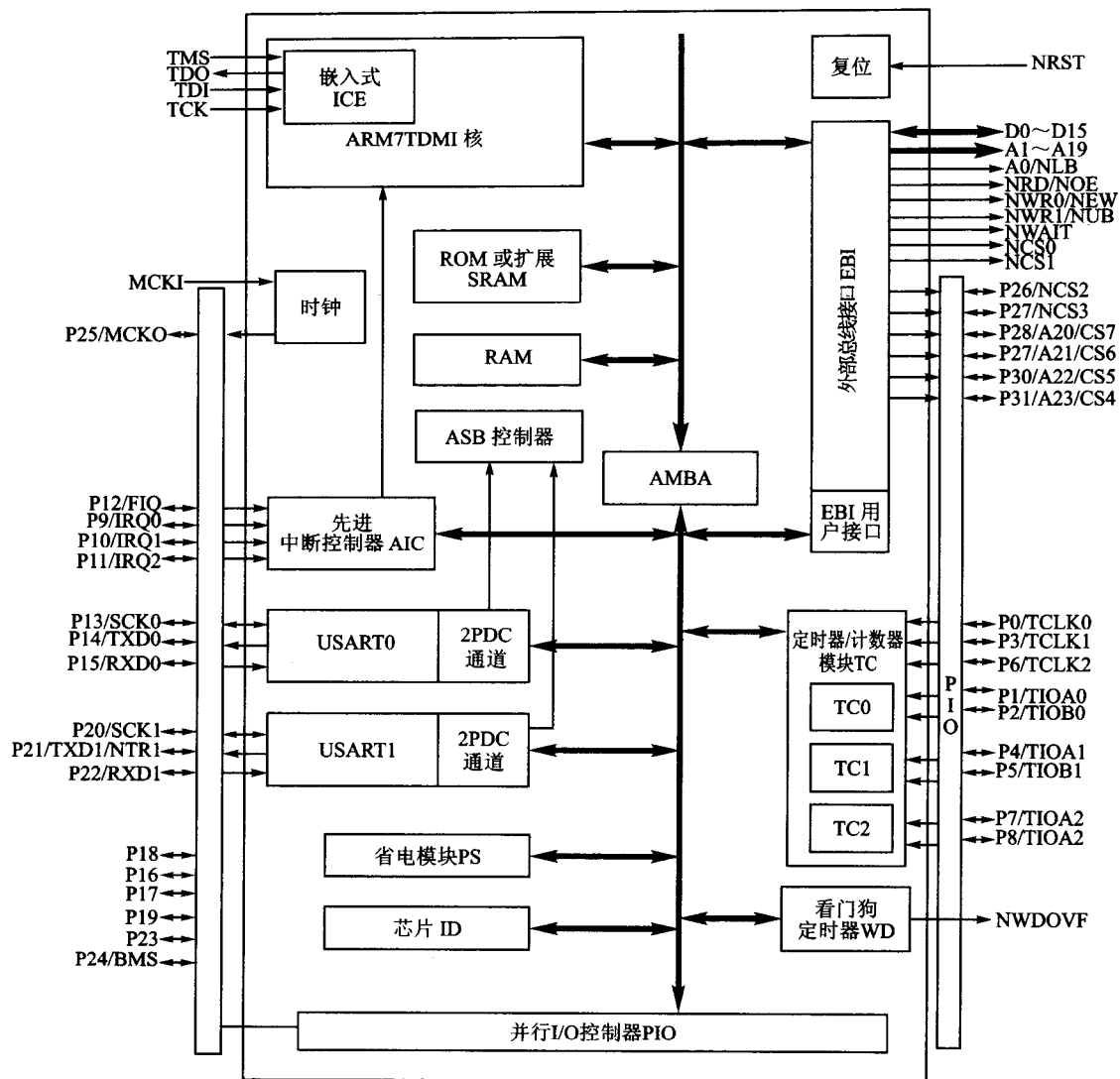


图 1-3 AT91X408xx 系列微控制器体系结构图

2. 时 钟

AT91X408xx 系列微控制器采用全静态设计,工作时的主时钟 MCK 由外部输入引脚 MCKI 提供。主时钟还可通过 MCKO 引脚向外输出。当 NRST 有效时,MCKO 保持低电平。复位完成后,通过对 PIO 控制器编程,可在 MCKO 引脚上输出 MCK 的映像时钟。

3. 复 位

复位将恢复用户接口寄存器为默认值,并强迫 ARM7TDMI 从地址 0 开始执行,除了程序计数器之外,ARM7TDMI 核的其他寄存器没有定义复位状态。复位后,所有 I/O 引脚默认为输入方式。AT91X408xx 系列微控制器的复位途径有 NRST 外部输入复位和看门狗复位 2 种。

NRST 复位为低电平有效。在 NRST 信号上升沿之前,MCKI 至少要维持 10 个时钟周

期,以确保 ARM7TDMI 核能够正常复位。ARM7TDMI 核的第一次取指令发生在 NRST 上升沿之后的第 80 个时钟周期。

看门狗可以通过编程产生内部复位。看门狗复位与 NRST 的复位效果基本一致;惟一的不同是,看门狗复位时,处理器不对 BMS 和 NTRI 采样,即使此时 BMS/NTRI 引脚电平发生变化,引导模式和三态模式也不会得到更新。如果 NRST 和看门狗同时复位,则 NRST 复位的优先级比看门狗复位高。

4. 仿真功能

AT91X408xx 系列微控制器提供了三态模式用于调试。在三态模式下,AT91X408xx 系列微控制器所有输出引脚都被禁止,这样在不卸掉微控制器的情况下,仿真器就可直接连到目标板上运行。进入三态模式的方法是,在 NRST 变高之前的 10 个时钟内保持 NTRI 为低电平。正常使用时,NTRI 必须通过 400 k Ω 上拉电阻保持为高电平。NTRI 与 PIO 的 P21 以及 USART1 的 TXD1 是复用的。一般情况下,标准的 RS232 驱动器内部都有 400 k Ω 上拉电阻。如果与 TXD1 引脚相连的器件没有上拉电阻,则必须保证在 NRST 有效时 NTRI 为高电平。

AT91X408xx 系列微控制器的 JTAG/ICE 接口提供了 ARM 标准的在线仿真。引脚 TDI、TDO、TCK 和 TMS 为专用 ICE 引脚,可以通过外部 ICE 接口将其与主机相连。

5. 外部总线接口

AT91X408xx 的外部总线接口 EBI 的地址空间是 0x00400000~0xFFC00000。当 ARM 核对这个地址空间进行访问时,EBI 将产生相应的访问控制信号。通过软件配置,EBI 地址空间可配置成 8 个 1 MB 的存储区到 4 个 16 MB 的存储区。EBI 支持字节(Byte)、半字(Half-word)和字(Word)等 3 种方式的对齐访问操作。

对于每一个存储区,可编程的参数如下。

- 等待周期数。
- 数据总线浮空时间(访问结束后的等待时间,以防止由于外部器件释放总线太慢而引起总线竞争)。
- 数据总线宽度(8 位或 16 位)。
- 对于 16 位数据总线,可通过编程来选择是字节选择访问模式还是字节写访问模式。其中字节选择访问模式既可以对 16 位数据进行读/写,也可以分别对其高低 8 位进行读和写;字节写访问模式除了对 16 位数据进行读/写之外,只能分别对其高低 8 位进行写操作。

EBI 还支持早读协议,在单周期访问的情况下可以减少对外部器件的访问时间。

6. 引导存储器

AT91X408xx 系列微控制器的复位向量位于地址 0。当复位完成后,ARM7TDMI 首先执行位于地址 0 的指令。也就是说,复位完成后,地址 0 必须映射到非易失性存储器。引导存储器由 NRST 上升沿之前第 10 个时钟周期时的 BMS 引脚输入电平决定。当 BMS 为高电平时,引导存储器还与微控制器内部是否有 ROM 或扩展 SRAM 有关。各种型号的 AT91X408xx 系列微控制器的引导存储器与 BMS 的具体关系如表 1-4 所列。

表 1-4 AT91X408xx 系列微控制器引导存储器

BMS	产 品	引导存储器
1	AT91M40800	NCS0 控制的 8 位外部存储器
	AT91R40807	内部 32 位扩展 SRAM
	AT91M40807	内部 32 位 ROM
	AT91R40008	NCS0 控制的 8 位外部存储器
0	所有产品	NCS0 控制的 16 位外部存储器

7. 省电模块 PS

省电模块用于优化系统功耗。通过软件编程可以停止 ARM7TDMI 内核时钟,使 AT91X408xx 系列微控制器进入空闲(Idle)模式,直到中断或复位后再重新激活。此外,片内外围时钟的启用和停止也可以单独控制,以满足不同应用场合的功耗需求。

8. 先进中断控制器 AIC

AIC 有一个 8 优先级、可单独屏蔽的向量中断控制器,并通过以下 3 个信号来驱动 ARM7TDMI 的 NIRQ 和 NFIQ:

- 外部快速中断输入 FIQ;
- 3 个外部中断请求输入 IRQ0~IRQ2;
- 片内外围产生的中断信号。

AIC 具有易编程、使用灵活的特点,其向量化特征减少了实时中断处理的开销。

9. 并行 I/O 控制器 PIO

AT91X408xx 系列微控制器有 32 个可编程的 I/O 口,其中 6 个为通用 I/O,其他 26 个均与片内外围复用。在每个 PIO 引脚上都插入了一个简单的输入毛刺滤波器,如果输入电平变化,PIO 控制器可以产生中断。

10. 看门狗 WD

16 位看门狗定时器可用来防止软件进入死循环而使系统死锁。看门狗定时器超时后,可以产生内部复位、中断信号或在专用的 NWDVOF 引脚输出有效电平。所有与看门狗相关的可编程寄存器都有密码保护,以防止程序无意更改它们的配置。

11. 特殊功能寄存器 SF

AT91X408xx 系列微控制器的特殊功能寄存器主要有以下几种:

- 芯片标识 ID 寄存器。芯片标识 ID 寄存器用来表示芯片的版本、非易失性程序存储器容量、非易失性数据存储器容量、易失性数据存储器容量、非易失性程序存储器种类以及芯片体系结构等基本信息。
- 复位状态寄存器。复位状态寄存器用来表示复位是由 NRST 外部复位还是内部看门狗复位引起的。
- 保护模式寄存器。保护模式寄存器包括保护模式寄存器密码和 AIC 保护模式使能 2 个部分。写入正确的密码后,可以选择 AIC 是运行在普通模式还是保护模式。
- AT91R40807 片内 128 KB 扩展 SRAM 存储器写保护寄存器。这个寄存器用来表示是否可以对 AT91R40807 片内扩展 SRAM 进行写操作。如果该寄存器的内容为 0,

则表示扩展 SRAM 存储器是写保护的,此时,对扩展 RAM 的写操作将引起数据中止。

12. 通用同步/异步收发器 USART

AT91X408xx 系列微控制器有 2 个完全相同的全双工通用同步/异步收发器 USART。每个 USART 都有自己的波特率发生器和 2 个专用的片内外围数据控制器 PDC。USART 的数据格式是 1 个起始位、8 个数据位、1 个可选的可编程奇偶位和 1~2 个停止位。此外,接收超时寄存器和 PDC 一起可用来接收长度可变的数据帧,而时间警戒寄存器则可用于与慢速远程设备相连。

片内外围数据控制器 PDC 用来在 USART 和片/内外存储器之间提供一个无须微控制器干预的、类似 DMA 的数据传送通道。这样,PDC 省去了 ARM 核中断处理开销,使得系统无须重新编程起始地址,就可以传送多达 64 KB 的数据。

13. 定时器/计数器 TC

AT91X408xx 系列微控制器的定时器/计数器模块包括 3 个完全相同的 16 位定时器/计数器。每个 TC 都可以独立编程,以实现不同的任务,如频率测量、事件计数、间隔测量、脉冲产生、延时和脉冲宽度调制等。此外,3 个 TC 还可以同时启动并且链接在一起使用。

1.2.2 存储器映射

ARM7TDMI 的寻址空间为 4G。存储控制器对内部 32 位地址总线进行译码,并定义了 3 个地址空间:

- 位于最低 4 MB 的地址空间分配给内部存储器;
- 位于中部的地址空间分配给由 EBI 控制的存储器或外设;
- 位于最高 4 MB 的地址空间分配给片内外围。

对于以上 3 个地址空间,ARM7TDMI 都只能工作在小端(Little Endian)模式。

AT91X408xx 系列微控制器片内集成了 8 KB(或 256 KB)的主 SRAM,主 SRAM 重映射前的地址是 0x300000,重映射后的地址是 0x0。可以在重映射前把 ARM 异常向量和引导代码复制到 SRAM 内,从而实现 ARM7TDMI 的中断和异常向量的软件修改。SRAM 的其余空间可用于堆栈分配,或作为关键算法的数据和程序存储器。AT91R40807 还集成了 128 KB 的扩展 SRAM 存储器,映射地址为 0x00100000,它可用来仿真内部集成有 128 KB 只读存储器 ROM,映射地址同样为 0x00100000 的 AT91M40807。上电复位后,AT91R4087 片内的扩展 SRAM 是写保护的,通过向特殊功能模块中的保护模式寄存器写入 0x1 可以取消写保护,这样代码就可从外部非易失性存储器或通过调试器下载到 AT91R40807 的片内扩展 SRAM 中。通常在开发的初期,用 AT91R40807 来仿真 AT91M40807,当大批量应用时,则使用低成本的 AT91M40807。

ARM7TDMI 中断向量(复位、中止、数据中止、预取中止、未定义指令、中断、快速中断)的映射地址为 0x0~0x20。为了使程序可以动态地修改这些向量,AT91X408xx 系列产品引入了重映射命令来实现引导存储器和内部主 SRAM 地址的切换。重映射命令可通过对 EBI 用户接口中重映射控制寄存器 EBI_RCR 的 RCB 位写 1 来实现。如果系统要访问连接在片选线 1~7 上的其他外部器件,则必须执行重映射命令。重映射命令执行后,只有通过复位才能回到重映射之前的状态。