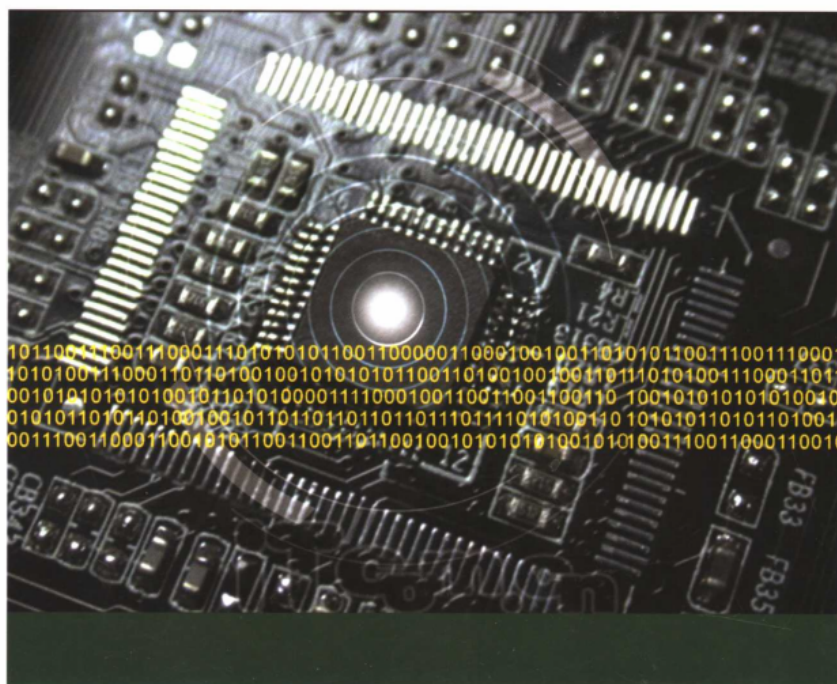


赵负图 主编

DSP处理器和 微控制器硬件电路



Chemical Industry Press



化学工业出版社
工业装备与信息工程出版中心

化学工业出版社电子类手册

● 常用集成电路实测数据手册

共收集、整理国内外厂家生产的1000多种常用集成电路的实测数据，这些集成电路主要应用于工业电器、计算机、音像电器、通信电器、家用电器、车用及专用电器等方面。

定价：88.00元

● 无线接收发射应用集成电路手册

收集目前国内外先进的无线通信、遥测、遥控、定位、卫星广播接收发射和相关混频、变频、调制、解调、振荡、RF检测、锁相环、频率合成、对数、功率放大集成电路以及高频、低频通用电压、频率、电流变换和信号处理、滤波、电位器、开关、控制用接口等。

定价：150.00元

● 光电检测控制电路手册

国内外各种光电检测控制传感器电路原理、结构、应用及必要的性能参数、生产厂家。

定价：78.00元

● 传感器集成电路手册

最新传感器电路资料，包括图像、压力、应力、加速度、温度、湿度、气敏等各种传感器，方便电路设计人员选用。

定价：115.00元

● 信号采集与处理集成电路手册

高频无线信号如雷达、通信、卫星定位、导航、电子对抗以及直流、低频信号如传感器信号、仪器仪表信号、设备控制信号的采集和处理，包括A/D变换、D/A变换、多路开关、跟踪、保持、采样、基准、信号放大调解等电路。

定价：98.00元

● 电源集成电路手册（上、下册）

全面介绍当前世界先进的电源集成电路的原理、拓扑结构、工作电路、应用电路、技术特性、性能参数。

定价：136.00元

● 机电控制集成电路手册

用于电机控制、机电、汽车、仪表、功率驱动、灯光控制、功率因数调解、电源外围控制、低压降稳压控制等的最新集成电路特点、应用、管脚、功能、技术参数、实用电路和生产厂家。

定价：120.00元

ISBN 7-5025-7793-9



9 787502 577933 >

销售分类建议：电子电工

ISBN 7-5025-7793-9

定价：58.00元

DSP 处理器和微控制器硬件电路

赵负图 主编



化学工业出版社
工业装备与信息工程出版中心

· 北 京 ·

(京) 新登字 039 号

内容提要

本书介绍了当前世界先进的 DSP 信号处理器、不同结构芯片、混合信号控制器芯片、芯片与外围连接电路、应用电路块图、开发工具、常用外围电路等内容。

本书适用于数字信号处理、自动控制、智能化领域的设计、开发、生产的工程技术人员使用,也可供高等和中等院校师生单片机培训和嵌入式系统研发人员参考。

图书在版编目(CIP)数据

DSP 处理器和微控制器硬件电路/赵负图主编. —北京:化学工业出版社,2005.10

ISBN 7-5025-7793-9

I. D… II. 赵… III. ①数字信号-信号处理-微处理器-硬件-电路②微控制器-硬件-电路 IV. ①TN911.72
②TP332.3

中国版本图书馆 CIP 数据核字 (2005) 第 125709 号

DSP 处理器和微控制器硬件电路

赵负图 主编

责任编辑:刘哲宋辉

文字编辑:朱磊

责任校对:洪雅妹

封面设计:尹琳琳

*

化学工业出版社 出版发行
工业装备与信息工程出版中心
(北京市朝阳区惠新里 3 号 邮政编码 100029)

购书咨询:(010) 64982530

(010) 64918013

购书传真:(010) 64982630

<http://www.cip.com.cn>

*

新华书店北京发行所经销
北京永鑫印刷有限责任公司印刷
三河市前程装订厂装订

开本 787mm×1092mm 1/16 印张 25¼ 字数 644 千字

2006 年 3 月第 1 版 2006 年 3 月北京第 1 次印刷

ISBN 7-5025-7793-9

定价:58.00 元

版权所有 违者必究

该书如有缺页、倒页、脱页者,本社发行部负责退换

编写人员

主 编 赵负图

参加编写人员

赵负图	李 思	吴学孟	常华瑞
吴长虹	赵 民	徐宇逊	谢思齐
贺桂琴	张亚卿	王 剑	郑小龙
黄君焕	李哲恒	赵 军	李双梅

前 言

DSP 处理器和微控制器是现代集成电路应用的核心技术。世界上许多公司的产品广泛用于国防、工农业、交通运输、环保、医疗等各领域。

DSP 处理器和微控制器芯片产品品种多、数量大、规格不统一。每一种芯片都有独特的硬件结构，针对不同的应用目标，集成不同的芯片。每一种芯片还有一套开发工具和专门的指令系统。这一切给学习开发 DSP 处理器和微控制器带来不少困难。选择一种比较典型和先进的芯片，深入了解和掌握其结构原理及应用，对 DSP 处理器和微控制器学习开发举一反三是一种行之有效的方法。本书选择模拟器件公司的 DSP 芯片、美国得州仪器公司的微控制器芯片和其他公司的常用外围电路作介绍，希望对读者有所帮助。本书在编写过程中，得到模拟器件公司 Charles Lee 和李川先生以及得州仪器公司同仁和利尔达单片机技术有限公司的段焕春先生的支持，在此表示感谢。由于编者水平有限，疏漏和不妥之处在所难免，恳请读者批评指正。

编 者

2005 年 8 月

目 录

第 1 章 DSP 控制器及微计算器芯片	1
1.1 ADSP-21991 混合信号 DSP 控制器芯片	2
1.2 ADSP-2195 DSP 微计算器芯片	35
第 2 章 SHARC®DSP 微控制器芯片	66
2.1 SHARC®DSP 微控制器 ADSP-21161N 芯片 (SHARC 是 AD 公司注册商标) ...	66
2.2 ADSP-2106×SHARC®DSP 微控制器系列	83
第 3 章 TigerSHARC®嵌入式处理器芯片	118
3.1 TigerSHARC®嵌入式处理器 ADSP-TS201S 芯片	118
3.2 TigerSHARC®嵌入式处理器 ADSP-TS101S 芯片	135
第 4 章 BLACKfin 嵌入式处理器芯片	170
第 5 章 应用电路块图及其他	184
5.1 应用电路块图	184
5.2 ADSP 芯片选择表	187
第 6 章 MSP430 混合信号微控制器芯片	189
6.1 MSP430×13×, MSP430×14×, MSP430×14×1 混合信号微控制器芯片	189
6.2 MSP430×41×混合信号微控制器芯片	209
6.3 MSP430×15×, MSP430×16×, MSP430×161×混合信号微控制器芯片	227
6.4 应用电路块图及 MSP430 开发工具	243
第 7 章 通用外围电路	263
7.1 计数、寄存器电路	263
7.2 多工器及锁存电路	280
7.3 触发、缓冲、驱动及检测电路	297
7.4 逻辑串/并行转换电路	308
7.5 时钟产生、分布、驱动、延迟、恢复电路	328
7.6 频率合成控制及门电路	347
7.7 电源电路	365

第 1 章

DSP 控制器及微计算器芯片

DSP 数字信号处理器与其他微处理器相比有许多优点。主要有：单周期乘法-加法运算；实时性能；模拟/仿真；能兼容模拟与混合信号解决方案；优化高级语言编译程序；有入门套件与评估模块；功能丰富的集成开发环境及应用软件；有较高灵活性和可靠性；高的系统性能和低的系统成本。

数字处理技术有多种应用，用户应根据应用选择 DSP 数字处理器。

目前 DSP 应用主要有如下几点。

[音频应用] 通过提供灵活，低价的数字的端到端音频解决方案，利用 DSP 与模拟技术的可编程性、性能与设计灵活性，用户能创造功能丰富的音频产品。音频应用领域包括互联网音频、数字音频放大器、数字收音机、家庭娱乐、语音识别、分组语音、耳机、语音/传真以及其他众多方面。

[数字控制] DSP 数字信号控制器具有灵活性，效率与性能的最佳组合。使电机控制设计能以更多定制功能，更好地解决硬件与软件的组合设计。专用软件，以汇编和“C”源代码等应用几乎包含任何类型的电机，包括单相、三相、有传感器、无传感器以及 AC 感应电机。

[汽车电子] 汽车音响，遥控，导航，GPS 定位，汽车通信等。

[视频类应用] 影像系统和网络视频系统。数字影像，数码相机，数字媒体处理，视频流服务器与客户机，视频会议，宽带视频代码转换器，高速扫描影像处理，3D 图形，网络相机多媒体网关，指纹/模式识别等。

[无线通信] EDGE、GPRS、GSM 等蜂窝手持设备。无线基站收发器，无线 LAN，软件无线电，个人便携产品 2G、2.5G、3G 基站，个人通信系统（PCS），数字蜂窝通信等。

[电话] 用户端电话，开发远程数据采集系统应用，以及解决电话协助处理或话音频带处理应用。多信道声码技术，IP 电话，局用交换机，用户交换机（PBX）。

[其他应用] 调制解调器组，数字用户环路（XDSL），CPIP 引擎，呼叫处理，电子图书，GPS 收发器，生物识别，增强型游戏，销售点设备，医疗器件，业界专用 PDA，远程信息，安全性，寻呼机，个人数字处理，计算机电话，工业控制，电气，压缩机，伺服与电机控制，汽车刹车与操纵系统，电气仪表，工业自动化机器人，电子冷却系统，消费类商品加油泵，工业频率转换器，远程控制，ID 标签阅读器，照明，光纤网络（ONET），激光打印机与复印机，扫描仪，条形码扫描仪，智能传感器，可调激光等。

DSP 应用基本步骤有如下几点。

- a. 根据应用和工作环境选择 DSP 处理器。
- b. DSP 技术与工具评估, 分析评估实施方案和开发工具。
- c. 初始开发, 选择开发工具和评估模块。
- d. 产品开放, 包括硬件和软件。

1.1 ADSP-21991 混合信号 DSP 控制器芯片

【用途】 工业电机驱动; 无断续电源; 光网控制; 数据采集系统; 测试和测量系统; 便携式仪表。

【特点】 ADSP-219 $\times$, 16 位, 定点 DSP 核有可达 160MIPS 持续特性; 芯片上 RAM40K 字, 配置为芯片上 RAM24 位程序 32K 字和芯片上 8K 字 16 位数据 RAM; 外部存储器接口; 专用存储器 DMA 控制器用于在内部/外部存储器之间数据/指令传送; 可编程 PLL 和灵活时钟产生电路使能从低速输入时钟全速运行; IEEEJTAG 标准 1149.1 测试存取端口支持芯片上仿真和系统除错; 8 通道, 20MSPS, 14 位模拟至数字变换器系统; 3 相 16 位中心基本 PWM 产生单元具有 12.5ns 分辨率; 专用 32 位编码器接口单元具有编码器事件时计配对双 16 位辅助 PWM 输出; 16 个通用标志 I/O 端子; 3 个可编程 32 位区间计时; SPI 通信端口具有主控或受控操作; 同步串行通信端口 (SPORT) 有软件 UART 仿真功能; 集成看门狗定时器; 专用外设中断控制器用软件优先控制; 多板引导型式; 精密 1.0V 电压基准; 集成电源通复位 (POR) 产生器; 灵活电源控制可选择降低功耗和备用型式; 2.5V 内部工作用 3.3V I/O; 工作温度范围 $-40\sim 85^{\circ}\text{C}$; 196 球形最小——BGA 封装 (注: BGA 球式栅格陈列); 176 端子 LQFP 封装。

注: 数据资料对 ADSP-21991 混合信号数字信号处理器提供常用信息。

ADSP-21991 是基于 ADSP-219 $\times$ DSP 核的混合信号 DSP 控制器, 适用于多种高性能电机控制和信号处理应用, 要求高性能 DSP 组合和混合信号嵌入式控制外设集成, 如模拟数字交换。ADSP-21991 集成 160MIPS, 定点 ADSP-219 $\times$ 系列基本结构有一个串行端口, 一个 SPI 兼容端口, 一个 DMA 控制器, 3 个可编程计时器, 通用可编程标志端子, 扩大的中断功能, 芯片上程序和数据寄存器空间, 一个全部的嵌入式控制外设允许快速电机控制和高的综合环境信号处理。ADSP-21991 结构与根据 ADMC $\times\times\times$ 产品制造的前面 ADSP-217 $\times$ 代码兼容。虽然结构是兼容的, ADSP-21991 与 ADSP-219 $\times$ 结构有一定数增强超过早期结构。增强了计算单元, 数据地址产生器和程序定序器使 ADSP-21991 更灵活和比以前的 ADSP-21 $\times\times$ 嵌入式 DSP 更容易编程。间接地址选择提供寻址更灵活——予修改不需要校正, 通过一个快速 8 位前后修改, 2 的互补值和基地址寄存器易于实现圆柱型缓冲器。

ADSP-21991 集成芯片上 40K 字存储器, 构成 32K 字 (24 位) 程序 RAM 和 8K 字 (16 位) 数据 RAM。制造用高速低功耗, CMOS 工艺, ADSP-21991 工作具有 6.25ns 指令周期时间 (160MIPS)。除 2 个多字指令外, 全部指令执行单个 DSP 周期。ADSP-21991 的灵活结构和综合指令集支持并行多极运行。例如, 在一个处理器周期, ADSP-21991 能:

产生一个地址用于下一个指令找取;

找取下一个指令;

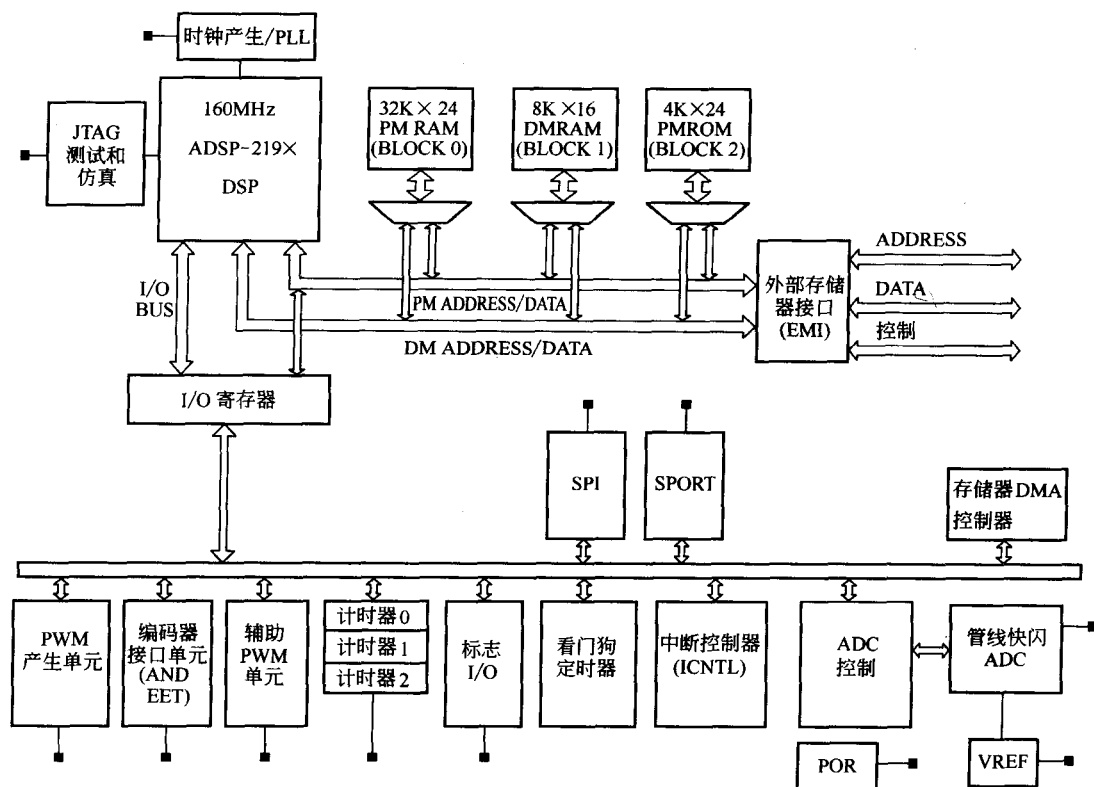


图 1-1 功能块图

完成一个或两个数据移动；
最新一个或两个数据地址指示；
完成一个计算操作。
当处理器继续时这些操作产生：
通过串行端口接收和传送数据；
接收或传送数据通过 SPI 端口；
地址外部存储器通过外部存储器接口；
减计数器；
操作嵌入式控制外设（ADC，PWM，EIU 等）。

[DSP 核结构] 6.25ns 指令周期时间（内部），可达 160MIPS 持续特性；ADSP-218× 系列代码同样易用代数语法兼容；单周期指令执行；当地址存储器空间有 24 位定址宽度时可达 1M；双用途程序存储器可用于指令也可用于数据存储；完全透明指令高速缓冲存储器允许双运算找取（在每个指令周期）；统一的存储器空间允许灵活地址产生，用两个独立的 DAG 单元；独立的 ALU，乘法器/累加器和具有 40 位累加器的圆柱式移位器计算单元；在两集计算和 DAG 寄存器之间单周期上下文交换；并行执行计算和存储器指令；管线结构支持有效代码执行速度可达 160MIPS；寄存器文件计算全部无条件，无并行计算指令；大的程序定序器提供零开销循环和条件指令执行；结构增强编译 C 代码效率；结构增强除 ADSP-218× 系列外支持指令集延伸至增加寄存器、端口和外设。

ADSP-21991 时钟产生器模数包括时钟控制逻辑，它允许用户选择和修改主时钟频

率。模数产生两个输出时钟：DSP 核时钟，CCLK；外设时钟，HCLK。CCLK 能支持时钟值达到 160MHz，当 HCLK 能等于 CCLK 或 CCLK/2 时，值可达最大 80MHz 外设时钟。

ADSP-21991 指令集提供灵活数据移动和多功能（具有计算的 1 个或 2 个数据移动）指令。在单处理器周期每个单字指令能执行。ADSP-21991 汇编语言用一个代数语法，易编码和易阅读。综合开发工具集支持程序开发。

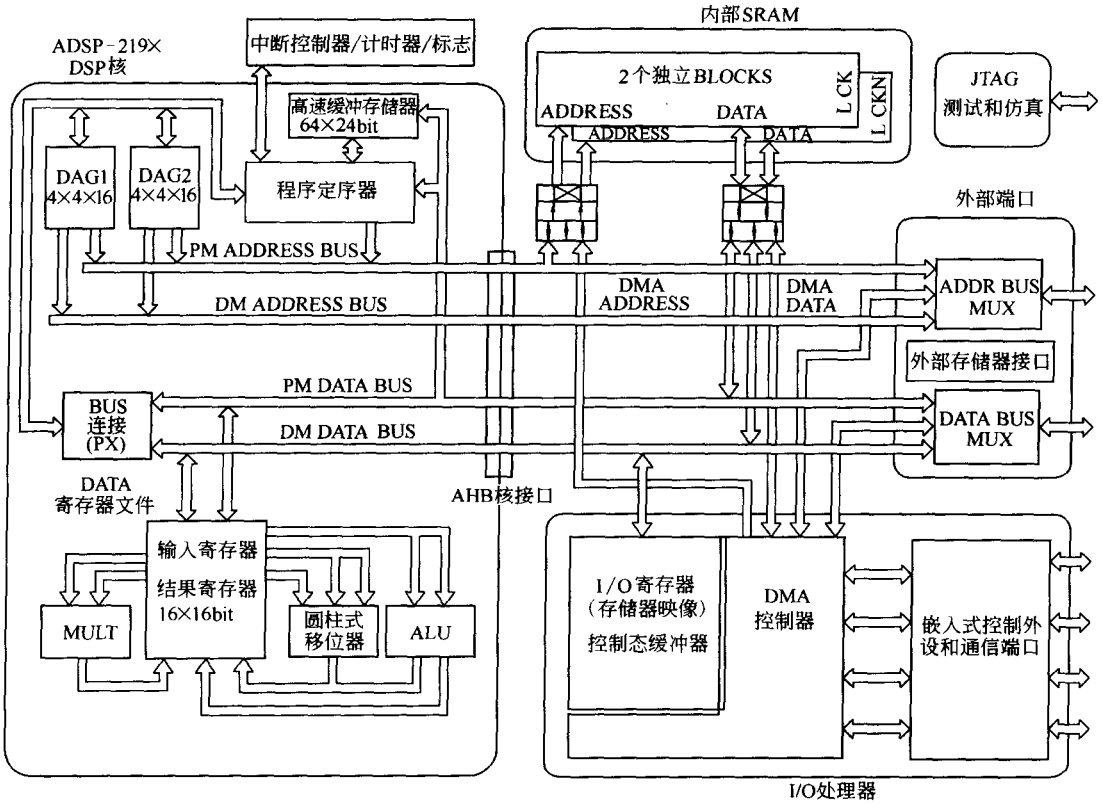


图 1-2 ADSP-21991DSP 块图

ADSP-21991DSP 块图表示嵌入式 ADSP-219×核的结构。它包含 3 个独立的计算单元：ALU，乘法器/累加器（MAC）和移位器。计算单元处理来自寄存器文件的 16 位数据和保证支持多精密计算。ALU 完成标准集算术计算和逻辑操作。MAC 完成单周期乘，乘/加和乘/减操作。MAC 有 2 个 40 位累加器可抑制溢出。用移位器有效实现数字格式控制，包括多字和块浮点表示。寄存器使用规则影响输入和结果在计算单元内的布局。对大多数操作，计算单元数据寄存器作用像数据寄存器文件，允许任一输入或结果寄存器提供输入至任一单元用于计算。对于反馈操作，计算单元允许任一单元输出（结果），在下一周期输入至任一单元。对于条件和多功能指令，可限制由每个计算单元产生的数据寄存器可以提供输入或接收。大的程序定序器控制指令执行流程。定序器支持条件跳越，子程序呼叫，低/中断开销。用内部环路计数器和环路堆栈，ADSP-21991 执行具有零开销环路代码；没有明显跳越指令要求保持循环。两个数据地址产生器（DAG）提供地址同时双运算元找取（从数据存储器和程序存储器）。每个 DAG 保持和适时修正 4 个 16 位地址指示字。每当对存取数据（间接寻址）用指示字时，它是通过 4 个可能的修改寄存器中一

个的值预先或最后修改。长度值和基地址与每个指示字有关，实现自动模数寻址用于圆柱型缓冲器。在 DAG 中页寄存器允许圆柱型寻址在 256 存储器页中每一个 64K 字范围内，但是这些缓冲器不能跨越页的边界范围。第二个寄存器复制在 DAG 中的全部初次寄存器；在初和次寄存器间交换提供一个快速上下文交换。在核中完成有效数据传送用了内部总线：

- 程序存储器地址（PMA）总线；
- 程序存储器数据（PMD）总线；
- 数据存储器地址（DMA）总线；
- 数据存储器数据（DMD）总线；
- 直接存储器存取地址总线；
- 直接存储器存取数据总线。

两个地址总线（PMA 和 DMA）共用一个单个外部地址总线，允许存储器扩展至芯片外，两个数据总线（PMD 和 DMD）共用一个单个外部数据总线。引导存储器空间和 I/O 存储器空间同样共用外部总线。程序存储器能存储指令或数据，允许 ADSP-21991 在单周期内找取两个运算元，一个来自程序存储器和一个来自数据存储器。DSP 的双存储器总线同样允许嵌入式 ADSP-219 $\times$ 核找取来自数据存储器的一个运算元，在单周期内找取来自程序存储器的下一个指令。

〔存储器结构〕 ADSP-21991 提供芯片上 SRAM 存储器的 40K 字。这存储器分成两块：一个 32K $\times$ 24 位（块 0）和一个 8K $\times$ 16 位（块 1）。此外 ADSP-21991 提供一个 4K $\times$ 24 位块程序存储器引导 ROM（也就是通过 ADI 引导加载例行程序储备）。

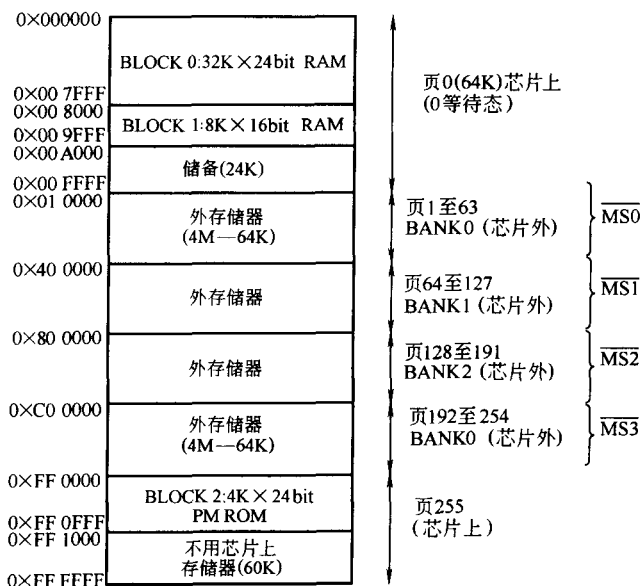


图 1-3 ADSP-21991DSP 核在复位时存储器映像

注：外存储器地址限制 20 个地址线，由外部数据宽度和外部存储器空间包装决定，能编程选通信号（MS3 $\sim$ MS0），允许用户改变起始页地址运行时间。

图中表示两个内部存储器 RAM 块存在于存储器页 0 内。全部 DSP 存储器图由 256 页（页 0 $\sim$ 255）组成，每页是 64K 字长。外部存储器空间由 4 个存储器组（组 0 $\sim$ 3）组

成, 支持许多存储器部件。每个组选择用统一的存储器选择线 ($\overline{MS3} \sim \overline{MS0}$), 构成页的范围, 等待态, 等待态型式。芯片上 4K 字引导 ROM 提供填充 255 页顶部, 而其余 254 页可寻址芯片外。I/O 存储器不同于外存储器, 它们是 1K 字长, 外部 I/O 页有它们自己的选择脚 ($\overline{IOMS}$)。I/O 存储器页 0~31 空间存在于芯片上, 包含用于外设的结构寄存器。ADSP-219×核和 DMA 功能外设能存取 DSP 的全部存储器。

[内部 (芯片上) 存储器] ADSP-21991 的统一程序和数据存储器空间由 16M 定位组成。存取可通过两个 24 位地址总线, PMA 和 DMA 总线。DSP 用略不同的机构, 对每个总线产生 24 位地址。DSP 有 3 个功能支持存取全部存储器。

DAG 产生 24 位地址用于从全部 DSP 存储器地址范围对数据找取, 因为 DAG 索引 (地址) 寄存器是 16 位宽和保持低于 16 位地址。每个 DAG 有它自己的 8 位页寄存器 (DMPG×) 保持最大有效 8 地址位。因为一个 DAG 产生一个地址, 程序必须放置 DAG 的 DMPG×至合适的存储器页。当存取外部存储器时, DMPG1 寄存器同样作页寄存器。

程序定序器产生地址用于指令找取。对于相对定址指令, 程序定序器基地址用于相对跳越、呼叫, 24 位循环程序计数器 (PC)。在直接地址指令 (两个字指令) 中, 指令提供一个瞬时 24 位地址值。PC 允许全部 24 位地址范围的线性定址。

对于间接跳越和呼叫用一个 16 位 DAG 地址寄存器。程序定序器取决于一个 8 位间接跳越页 (IJPg) 寄存器供给最高有效 8 地址位。因为跨越页跳越或呼叫, 程序必须设置程序定序器的 IJPg 寄存器至合适的存储器页。

ADSP-21991 有 4K 字的芯片 ROM 保持引导例行程序。DSP 从芯片上引导 ROM 启动执行指令, 启动引导程序。芯片上引导 ROM 是配置在 DSP 的存储器空间的页 255 上, 启动地址 0XFF0000。

[外 (芯片外) 部存储器] ADSP-21991 的芯片外存储器的每一个空间有一个独立的控制寄存器, 因此, 对每个空间应用能构成统一的存取参量。存取参量包括读和写等待计数, 等待态完成型式, I/O 时钟分数比, 写保持时间延伸, 选通极性和数据总线宽度。核时钟和外设时钟比影响外部存储器选通宽度。芯片外存储器空间是: 外部存储器空间 ($\overline{MS3} \sim \overline{MS0}$ 端子); I/O 存储器空间 ($\overline{IOMS}$ 端子); 引导存储器空间 ($\overline{BMS}$ 端子)。

这些芯片外存储器的全部空间寻址通过外部端口, 外部端口能构成 8 位或 16 位数据宽。

[外存储器空间] 外存储器空间由 4 个存储器组组成。这些组 (Bank) 能包含一个 64K 字页结构数。在复位时, 外存储器的页范围有 Bank0 包含页 1~63, Bank1 包含页 64~127, Bank2 包含页 128~191 和 Bank3 包含页 192~254。 $\overline{MS3} \sim \overline{MS0}$ 存储器 Bank 脚选择 Bank3~Bank0。ADSP-219×核和 DMA 功能外设能存取 DSP 的外部存储空间。用外部存储器接口单元 (EMI) 控制全部存取外部存储器。

[I/O 存储器空间] ADSP-21991 支持一个增加的外部存储器呼叫 I/O 存储器空间。I/O 空间由 256 页组成, 每个包含 1024 地址。这空间设计支持简单连至外设 (如数据转换器和外部寄存器) 或至总线接口 ASIC 数据寄存器。第 1 个 32K 地址 (I/O 页 0~31) 是用于芯片外设储备。上部 224K 地址 (I/O 页 32~255) 可用于外部外设器件。外部 I/O 页有它自己的选择脚 ($\overline{IOMS}$)。DSP 指令集提供用于存取 I/O 空间的指令。

[引导存储器空间] 引导存储器空间由一个芯片外 Bank (有 254 页) 组成。 $\overline{BMS}$ 存储器 Bank 脚选择引导存储器空间。ADSP-219×核和 DMA 功能外设能存取 DSP 的芯片外引导存储器空间。复位后, DSP 总是启动执行来自芯片上引导 ROM 的指令。

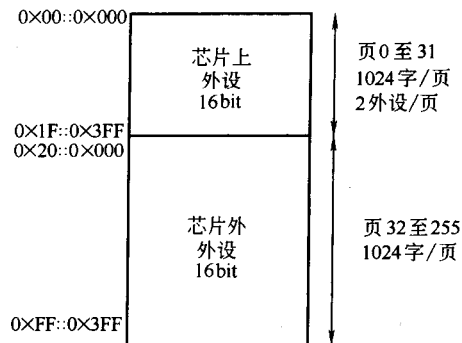


图 1-4 ADSP-21991 I/O 存储器映像

[总线请求和总线应答] ADSP-21991 能把数据和地址总线控制交给一个外部器件。当一个外部器件请求对总线存取时，它确定总线请求 ($\overline{\text{BR}}$) 信号。用核和外设请求判断 ($\overline{\text{BR}}$) 信号。外部总线请求有一个最低优先。如无另外内部请求判定，外部总线请求将响应。由于同步和判断延迟，总线请求应答将具有 3 个外设时钟最小延迟。ADSP-21991 将响应总线应答通过：3 个启动数据和地址总线 和 $\overline{\text{MS3}} \sim \overline{\text{MS0}}$ ， $\overline{\text{BMS}}$ ， $\overline{\text{IOMS}}$ ， $\overline{\text{RD}}$ 和 $\overline{\text{WR}}$ 输出驱动器；确定总线应答 ($\overline{\text{BG}}$) 信号。

如果总线应答一个外部器件和一个指令 取或进行对外部通用或外设存储器空间的数据 读/写请求，ADSP-21991 将停止程序执行。如 果一个指令请求两个外部存储器空间读存取， 在两个存取之间总线将不能应答。如果一个指 令请求一个外部存储器读和一个外部存储器写存取，在两个存取之间总线可以应答。能构 成外部存储器接口，因此核将有惟一的接口应用。DMA 和总线请求将应答。当外部器件 释放 $\overline{\text{BR}}$ 时，DSP 释放 $\overline{\text{BG}}$ 和从这支承点连续执行程序。

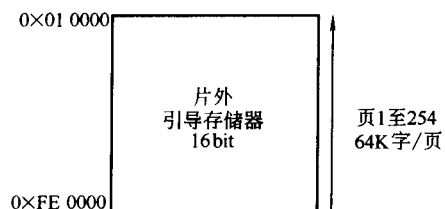


图 1-5 ADSP-21991 引导存储器映像

[DMA 控制器] ADSP-21991 有一个 DMA 控制器，对于 DSP 核用最小开销支持自 动数据传送。在 ADSP-21991 的内部存储器和它的 DMA 功能外设中任一之间周期丢失 DMA 传送能发生。在 DMA 功能外设中任一和连至外存储器接口的外部器件之间能完 成 DMA 传送。DMA 功能外设包括 SPORT、SPI 端口和 ADC 控制模数。每个独立的 DMA 功能外设有一个专用 DMA 通道。说明每个 DMA 序列，DMA 控制器用一集参 量——呼叫一个 DMA 描述信息。当需要连续 DMA 顺序时，DMA 描述信息能串列或菊 链一起，因此，一个 DMA 序列完成自动初始化和启动下一个程序。全部 DMA 传送器用 DMA 总线。因为所有外设用同样总线，需要判断 DMA 总线存取。判断 DMA 总线存取 见表 1-1。

表 1-1 I/O 总线判优

DMA 总线主控器	判 优	DMA 总线主控器	判 优
SPORT 接收 DMA	0——最高	SPIO 接收/发送 DMA	3
SPORT 发送 DMA	1	存储器 DMA	4——最低
ADC 控制 DMA	2		

[DSP 外设结构] ADSP-21991 包含一定数的专用嵌入式控制外设，见功能块图。

ADSP-21991 包含一个高性能, 8 通道, 14 位 ADC 系统, 有双通道同时采样能跨 4 对输入。一个精密电压基准同样适用于 ADC 系统零件。此外, 3 相, 16 位, 中心偏置 PWM 产生单元能用于产生高精度 PWM 信号。ADSP-21991 同样包含一个灵活的增量编码器接口单元用于位置传感器反馈; 两者可调节频率辅助 PWM 输出, 16 线数字 I/O; 16 位看门狗计时器; 3 个通用计时器和一个管理全部外设中断的中断控制器。最后, ADSP-21991 包含一个集成电源通复位 (POR) 电路, 能用作产生要求复位信号。ADSP-21991 有一个外部存储器接口, 与 DSP 核共用, 与 DMA 控制器和 DMA 功能外设共用, 包括 ADC, SPORT 和 SPI 通信端口。外部端口由一个 16 位数据总线, 一个 20 位地址总线和控制信号组成。数据总线可配置提供 8 位或 16 位对外存储器接口。支持字包允许 DSP 从外部存储器存取 16 或 24 位字与外部数据总线宽度无关。存储器 DMA 控制器允许 ADSP-21991 从两个存储器空间移动数据和指令: 内部至外部, 内部至内部, 外部至外部。芯片上外设同样能用这控制器用于 DMA 传送。嵌入式 ADSP-219 $\times$ 核能在任一给定时间响应可达 17 条中断; 3 个内部 (堆栈、仿真、降低功耗), 2 个外部 (仿真和复位), 12 个用户规定 (外设) 中断。程序员指定 32 个外设中断中的每 1 个, 要求 12 个用户规定中断中的 1 个。这些给定值决定每个外设中断服务的优先。

下面介绍 ADSP-21991 外设的综合功能。

串行外设接口 (SPI) 端口;

串行外设接口 (SPI) 端口提供根据 SPI 标准通用可配置串行端口接口功能, 它能使 DSP 与多极 SPI 兼容器件通信。SPI 端口的主要特点是:

至主机微控制器或串行 EEPROM 接口;

主控或受控操作 (3 线接口, MISO, MISI, SCK);

数据速率至 20M 波特率 (16 位波特率选择器);

8 或 16 位传送;

可编程时钟相位和极性;

扩播型式———主控器, 多极受控器;

DMA 功能和专用中断;

用 PFO 作为受控选择输入线;

PF1~PF7 能用作外部受控选择输出。

SPI 是一个 3 线接口, 由 2 个数据脚 (MOSI, MISO), 1 个时钟脚 (SCK) 和一个单受控器选择输入 (SPISSO) 具有 PFO 标志 I/O 线多 I 输入和 7 个受控选择输出 (SPISEL1 至 SPISEL7) 具有 PF1~PF7 标志线多 I 输出组成。用 SPISSO 输入选择 ADSP-21991 作为受控至外部主控器。在一个多器件 SPI 配置中, 通过 ADSP-21991 (作用如主控器) 用 SPISEL1~SPISEL7 输出选择/使能达 7 个外部受控器。在多主控器或多器件结构中, 全部 MOSI 脚连在一起, 全部 MISO 脚连在一起和全部 SCK 脚连在一起。在传送时, SPI 端口连续发送和接收在串行数据线上串行移位数据输入和输出。串行时钟线同步在数据串行线上的移位和采样数据。在主控器型式, DSP 的核完成下列序列建立和预置 SPI 传送器。

① 使能和配置 SPI 端口工作 (数据大小和传送格式)。

② 选择目标受控器使之具有 SPESEL $\times$ 输出脚 (重新配置可编程标志脚)。

③ 在 I/O 存储器空间的页 0 规定一个或多个 DMA 说明信息 (只在 DMA 型式选择)。

④ 使能 SPIDMA 引擎和规定传送方向 (只在 DMA 型式选择)。

⑤ 只在非 DMA 型式，读或写 SPI 端口接收或发送数据缓冲。

SCK 线产生可编程时钟脉冲用于在 MOSI 上同时移位数据输出，在 MISO 上移位数据输入。只在 DMA 型式，传送连续至 SPIDMA 字数从 1~0 转换。在受控型式，DSP 核完成下列步序建立 SPI 端口至从主控发射器接收数据。

① 使能和配置 SPI 受控端口在主控器上（数据大小和传送格式），SPI 发送器建立匹配工作参量。

② 在存储器空间页 0 内规定和产生一个接收 DMA 描述信息至数据传送器端中断（只在 DMA 型式选择）。

③ 使能 SPIDMA 引擎用于接收存取（只在 DMA 型式选择）。

④ 在接近 SCK 沿上开始接收数据，接收之后，SPI 芯片在 $\overline{\text{SPISSO}}$ 输入脚上选择（重新配置可编程标志脚）。

只在 DMA 型式，接收连续至 SPIDMA 字数从 1~0 转换。DSP 核能连续，通过排列上至下一个 DMA 描述信息。

[DSP 串行端口 (SPORT)] ADSP-21991 包含一个完全同步串行端口 (SPORT) 用于串行和多处理器通信。SPORT 支持下列功能。

① 双向：SPORT 有独立的发送和接收部分。

② 双缓冲：SPORT 部分（可接收和发送）有一个数据寄存器用于传送数据字和来自处理器的另一个部件，一个寄存器用于移位数据输入输出，双缓冲提供另外时间服务 SPORT。

③ 定时：SPORT 能用外部串行时钟或产生它自己的一个字宽频率降至 0Hz，最大时钟值是 40MHz 用于内部产生时钟。

④ 字长：每个 SPORT 部分支持串行数据字长从 3~16 位，能传送 MSB 第一位或 LSB 第一位。

⑤ 信息段划分：每个 SPORT 部分（接收和发送），对每个数据字，能用或不用帧同步信号工作；用内部产生或外部产生帧信号；用有效高或有效低帧信号；可用两个脉宽也可用帧定时。

⑥ 硬件中压扩：根据 CCITT 推荐 G.711，每个 SPORT 部分能完成 A 定律和 μ 定律。

⑦ 直接存储器存取用单周期开销：用内置式 DMA 主控器，SPORT 能自动接收和/或发送多极存储器数据缓冲，DSP 周期每个数据字用一个开锁。芯片 DSP 通过链路串行存储器空间，驻留 DMA 描述参量块在 SPORT 和存储器空间之间能构成传送。链接表能动态配置和适时校正。

⑧ 中断：每个 SPORT 部分（接收和发送）当完成一个数据字传送时产生一个中断，如用 DMA 传送一个完全缓冲或缓冲时产生一个中断。

⑨ 多通道功能：SPORT 从串行位流的通道能选择地接收和发送数据，时间分割多工器成 128 通道。特别适用于 T1 接口或多处理器网络通信。SPORT 同样支持 T1 和 E1 加载系统。

⑩ 每个 SPORT 通道 (TX 和 RX) 支持一个 DMA 缓冲可达 8, 16 位传送。

⑪ SPORT 工作频率可达 $1/2\text{HCLK}$ 时钟频率。

⑫ SPORT 是 UART 软件仿真的功能。

[模拟至数字变换系统] ADSP-21991 包含一个快速、高精度、多输入模拟至数字变

换系统，并具有同时采样功能。A/D 变换系统完成快速精确模拟信号转换需要高性能嵌位系统。ADC 系统的关键特点是：

- ① 14 位管（6 级管线）快闪模拟至数字变换器；
- ② 8 专用模拟输入；
- ③ 双通道同时采样功能；
- ④ 可编程时钟速率至 20MSPS 最大；
- ⑤ 在转换后（在 20MSPS）第 1 通道 ADC 数据有效接近 400ns；
- ⑥ 全部 8 输入接近 800ns（在 20MSPS）；
- ⑦ 2.0V 峰-峰输入电压范围；
- ⑧ 多转换起始源；
- ⑨ 内部或外部电压基准；
- ⑩ 超量程检测；
- ⑪ DMA 从 ADC 至存储器能转换传送。

ADC 系统是根据一个管线快闪变换器核和包含双输入采样和保持放大器，因此支持两个输入信号同时采样。ADC 提供一个模拟输入电压范围 2.0PP 和提供具有时钟速率可达 20MHz 的 14 位性能。ADC 系统能编程工作时钟速率，从 $HCLK/4 \sim HCLK/20$ 可编程至最大 20MHz。ADC 输入结构支持 8 个独立模拟输入，其中 4 个是多工器至一个采样和保持放大器（A-SHA）和另外 4 个是多工器至另外一个采样和保持放大器（B-SHA）。在 20MHz HCLK 速率，在转换起始指令后，第一个数据值有效近似 400ns。全部 8 通道转换用约 800ns。ADSP-21991 核提供 14 位数据，如在 ADC 数据寄存器存储数据值是 14 位宽。

[电压基准] ADSP-21991 包含一个板上带隙基准，用它产生 1 个精密 1.0V 输出，用于 A/D 系统，外部 VREF 脚偏置和电平移位功能。此外，如需要，ADSP-21991 可配置工作用外部基准加至 VREF 脚。

[PWM 产生单元] 3 相 PWM 产生单元的主要特点是：

- ① 16 位中心依据 PWM 产生单元；
- ② 可编程 PWM 脉宽，分辨率可达 12.5ns（在 80MHz）；
- ③ 单/双校正型式；
- ④ 可编程空载时间和开关频率；
- ⑤ 2 的补码实现完成平滑转换成全通和全断状态；
- ⑥ 常用同步 PWM 产生给外同步；
- ⑦ 专为 BDCM 工作做好准备（交接和输出使能功能）；
- ⑧ 多种专用转换磁阻（SR）工作型式；
- ⑨ 输出极性和时钟门控制；
- ⑩ 专用异步 PWM 停机信号；
- ⑪ 多停机源与每个单元无关。

ADSP-2199 集成一个灵活和可编程 3 相 PWM 波形产生器，它能编程产生所需开关模式驱动一个 3 相电压源反相器，用于感应（ACIM）或永久磁体同步（PMSM）电机控制。此外，PWM 块含有专用功能，它考虑要求 PWM 开关模式产生简化，用于电子换向电机（ECM）或无刷直流电机（BDCM）的控制。连专用脚， $\overline{PWMSR}$ ，至 GND 使能专用型式，用于转换磁阻电机（SRM）。6 个 PWM 输出信号由 3 个高边驱动脚（AH，BH