

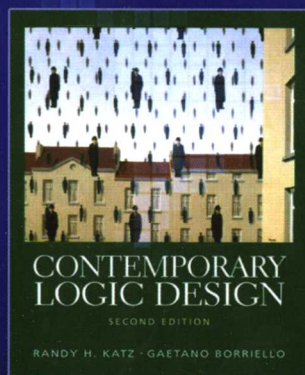
国外电子与通信教材系列



# 现代逻辑设计

(第二版)

Contemporary Logic Design  
Second Edition



[美] Randy H. Katz 著  
Gaetano Borriello

罗 嵘 刘 伟 罗 洪 刘勇攀 等译



电子工业出版社

Publishing House of Electronics Industry  
<http://www.phei.com.cn>

国外电子与通信教材系列

# 现代逻辑设计

(第二版)

Contemporary Logic Design  
Second Edition

[美] Randy H. Katz 著  
Gaetano Borriello

罗嵘 刘伟 罗洪 刘勇攀 等译

电子工业出版社  
Publishing House of Electronics Industry  
北京·BEIJING

## 内 容 简 介

本书保持第一版重点介绍数字逻辑设计的基本内容、概念和方法这一特点,又结合目前数字设计技术的发展,更新了相应的硬件技术,加入了最新的可编程逻辑技术的知识,还引入了电子设计自动化的设计工具,通过使用目前在数字逻辑设计中占主导地位的硬件描述语言 Verilog 描述了一些典型的设计实例,帮助读者和工程师用硬件描述语言进行更深入的数字系统设计。全书共分三部分:第1章是对逻辑设计的整体概述;第2章至第5章涵盖组合逻辑的内容;第6章至第10章则是有关时序逻辑的介绍。

本书结构安排合理,清楚地定义了概念、技术、工具和实际问题,提供了大量的设计实例,并用这些例子明确论述了设计经验和规则。本书非常适合作为大专院校数字逻辑设计课程的教材,也可作为从事数字逻辑设计的工程技术人员的参考书。

Simplified Chinese edition Copyright © 2006 by PEARSON EDUCATION ASIA LIMITED and Publishing House of Electronics Industry.

Contemporary Logic Design, Second Edition, ISBN: 0201308576 by Randy H. Katz, Gaetano Borriello. Copyright © 2005. All rights reserved.

Published by arrangement with the original publisher, Pearson Education, Inc., publishing as Prentice Hall.

This edition is authorized for sale only in the People's Republic of China (excluding the Special Administrative Region of Hong Kong and Macau).

本书中文简体字翻译版由电子工业出版社和Pearson Education培生教育出版亚洲有限公司合作出版。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

本书封面贴有Pearson Education培生教育出版集团激光防伪标签,无标签者不得销售。

版权贸易合同登记号 图字:01-2005-1635

### 图书在版编目(CIP)数据

现代逻辑设计(第二版)/(美)卡茨(Katz, R. H.)等著;罗嵘等译.-北京:电子工业出版社,2006.3  
(国外电子与通信教材系列)

书名原文:Contemporary Logic Design, Second Edition

ISBN 7-121-02307-5

I. 现... II. ①卡... ②罗... III. 数字逻辑-逻辑设计-教材 IV. TP302.2

中国版本图书馆CIP数据核字(2006)第012880号

责任编辑:马 岚

印 刷:北京市顺义兴华印刷厂

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编:100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:32.5 字数:832千字

印 次:2006年3月第1次印刷

定 价:45.00元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换;若书店售缺,请与本社发行部联系。联系  
电话:(010)68279077。质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

## 序

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。

我国领导部门对教材建设一直非常重视。20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。



中国工程院院士、清华大学教授  
“国外电子与通信教材系列”出版委员会主任

## 出版说明

进入 21 世纪以来,我国信息产业在生产和科研方面都大大加快了发展速度,并已成为国民经济发展的支柱产业之一。但是,与世界上其他信息产业发达的国家相比,我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入 WTO 后的今天,我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社,我们始终关注着全球电子信息技术的发展方向,始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在 2000 年至 2001 年间,我社先后从世界著名出版公司引进出版了 40 余种教材,形成了一套“国外计算机科学教材系列”,在全国高校以及科研部门中受到了欢迎和好评,得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,将有助于我国信息产业培养具有国际竞争能力的技术人才,也将有助于我国国内在电子与通信教学工作中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见,我们决定引进“国外电子与通信教材系列”,并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商,其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等,其中既有本科专业课程教材,也有研究生课程教材,以适应不同院系、不同专业、不同层次的师生对教材的需求,广大师生可自由选择 and 自由组合使用。我们还将与国外出版商一起,陆续推出一些教材的教学支持资料,为授课教师提供帮助。

此外,“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助,其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核,并得到教育部高等教育司的批准,纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为做好该系列教材的翻译工作,我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望,具有丰富的教学经验,他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外,对于编辑的选择,我们达到了专业对口;对于从英文原书中发现的错误,我们通过作者联络、从网上下载勘误表等方式,逐一进行了修订;同时,我们对审校、排版、印制质量进行了严格把关。

今后,我们将进一步加强同各高校教师的密切关系,努力引进更多的国外优秀教材和教学参考书,为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足,在选题、翻译、出版等方面的工作中还有许多需要改进的地方,恳请广大师生和读者提出批评及建议。

电子工业出版社

## 教材出版委员会

|     |     |                                                                |
|-----|-----|----------------------------------------------------------------|
| 主 任 | 吴佑寿 | 中国工程院院士、清华大学教授                                                 |
| 副主任 | 林金桐 | 北京邮电大学校长、教授、博士生导师                                              |
|     | 杨千里 | 总参通信部副部长, 中国电子学会会士、副理事长<br>中国通信学会常务理事                          |
| 委 员 | 林孝康 | 清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长<br>教育部电子信息科学与工程类专业教学指导分委员会委员  |
|     | 徐安士 | 北京大学教授、博士生导师、电子学系主任<br>教育部电子信息与电气学科教学指导委员会委员                   |
|     | 樊昌信 | 西安电子科技大学教授、博士生导师<br>中国通信学会理事、IEEE 会士                           |
|     | 程时昕 | 东南大学教授、博士生导师、移动通信国家重点实验室主任                                     |
|     | 郁道银 | 天津大学副校长、教授、博士生导师<br>教育部电子信息科学与工程类专业教学指导分委员会委员                  |
|     | 阮秋琦 | 北京交通大学教授、博士生导师<br>计算机与信息技术学院院长、信息科学研究所所长                       |
|     | 张晓林 | 北京航空航天大学教授、博士生导师、电子信息工程学院院长<br>教育部电子信息科学与电气信息类基础课程教学指导分委员会委员   |
|     | 郑宝玉 | 南京邮电大学副校长、教授、博士生导师<br>教育部电子信息与电气学科教学指导委员会委员                    |
|     | 朱世华 | 西安交通大学副校长、教授、博士生导师、电子与信息工程学院院长<br>教育部电子信息科学与工程类专业教学指导分委员会委员    |
|     | 彭启琮 | 电子科技大学教授、博士生导师、通信与信息工程学院院长<br>教育部电子信息科学与电气信息类基础课程教学指导分委员会委员    |
|     | 毛军发 | 上海交通大学教授、博士生导师、电子信息与电气工程学院副院长<br>教育部电子信息与电气学科教学指导委员会委员         |
|     | 赵尔沅 | 北京邮电大学教授、《中国邮电高校学报(英文版)》编委会主任                                  |
|     | 钟允若 | 原邮电科学研究院副院长、总工程师                                               |
|     | 刘 彩 | 中国通信学会副理事长、秘书长                                                 |
|     | 杜振民 | 电子工业出版社原副社长                                                    |
|     | 王志功 | 东南大学教授、博士生导师、射频与光电集成电路研究所所长<br>教育部电子信息科学与电气信息类基础课程教学指导分委员会主任委员 |
|     | 张中兆 | 哈尔滨工业大学教授、博士生导师、电子与信息技术研究学院院长                                  |
|     | 范平志 | 西南交通大学教授、博士生导师、计算机与通信工程学院院长                                    |

## 译 者 序

正如本书作者所言:“具有短暂的50年历史的计算机硬件已经在容量和成本上经历了人类历史上最令人瞩目的进步”。无论如何进步,计算机硬件的基础都离不开逻辑设计。随着集成电路和计算机技术的发展,尽管逻辑设计仍然包括组合和时序逻辑设计两部分,但也增加了很多新的内容和方法,硬件设计除了采用逻辑门等小规模集成电路器件以外,还更多地使用了中规模和大规模集成电路器件(如可编程逻辑器件)。另外,通过引入电子设计自动化技术,设计者可以利用硬件描述语言完成从系统级到逻辑级的设计,使得设计效率更高,设计成本更低而速度更快。

本书的作者 Randy H. Katz 和 Gaetano Borriello 都是美国著名大学的教授,不仅有丰富的教学经验,还在电子工程和计算机科学方面从事相关领域的研究,取得了很多成果。他们集多年教学和科研经验而出版了本书。本书分为10章和3个附录。第1章是对逻辑设计的整体介绍。第2章至第5章涵盖组合逻辑的内容。第6章至第10章则涵盖时序逻辑的内容。该书保持了前一版注重介绍数字逻辑设计的基本内容、概念和方法的特点,并结合目前数字设计技术的发展,更新了相应的硬件技术,加入了最新的可编程逻辑技术的新内容,还引入了电子设计自动化的设计工具,尤其是用目前在数字逻辑设计中占主导地位的硬件描述语言Verilog描述了一些典型的设计实例,从而有利于读者或者工程师利用硬件描述语言进行更深入的数字系统设计。

本书的翻译工作由罗嵘副教授、刘伟、罗洪和刘勇攀共同完成。其中罗嵘副教授翻译了第1章、第10章、附录A和附录B,并负责审校全书;刘伟翻译了第2章至第5章,刘勇攀翻译了第6章,罗洪翻译了第7章至第9章。参加本书翻译工作的还有高红莉和魏鼎力。王桂颖博士帮助对本书的译文进行了审校,提出了很多修改意见,在此一并表示衷心感谢。

在翻译过程中,我们已经对照从网上找到的针对本书英文版的一些勘误信息,做了相应的修改。由于译者水平有限,本书译文中难免有误,敬请读者批评指正。

# 前 言

## 第二版

在本书第一版出版以来的10年间,数字设计技术一直在不断地发展。这些变化都是沿着下面两项非常接近的技术发展起来的,即底层的物理工艺技术以及推动新器件应用的软件工具。第一版中曾指出,这些技术的发展趋势比以前更强,而且还会继续存在一段时间。特别是,可编程逻辑实际上已经成为数字设计者采用的标准器件,并且现在的数字设计技术要求数字设计者必须掌握处理硬件描述语言的软件能力。

在每位设计者的书架上,我们再也看不到那熟悉的黄色封面TTL数据手册了。事实上,在许多应用场合,甚至是曾经作为20世纪70年代和80年代中流砥柱的小规模可编程逻辑器件也在迅速消失。对于规模更小、功耗更低以及更便携的器件的不断增长的市场需求,几乎促进了每个产品的集成度的提高。这种情况也改变了优化的本质,现在注重的是每个芯片的内容,而不是用于实现设计的单个门的集合。如今的设计优化越来越频繁地出现在结构级,而不是在开关级。

目前,硬件设计者的时间主要花费在软件处理上。特别是,这些工具必须有效地把数字设计下载到那些不断涌现的越来越复杂的可编程器件上。硬件设计者使用适合描述硬件并行操作的语言,在软件中实现设计指标,使用软件工具仿真其设计,然后用所选择的实现工艺来综合设计。基于市场压力,需要价格合理并且性能好的产品,这些产品还必须迅速投放到市场上,所以从根本上讲应该减少设计时间。

尽管不断增长的设计复杂性更加抽象,但其基本原理并没有改变。事实上,现代数字设计者必须具备对计算学科的更广泛的理解,其中既包括硬件,也包括软件。本书第二版就给出了更广阔的视角。

## 与第一版的区别

本书第二版与第一版的不同之处有很多,这些变化大致分成4个方面。首先,更新了本书讨论的硬件技术;其次,加入了设计者工具包中常用软件工具的更完整的处理方法,尽管给出的仍是介绍性的内容;再次,对过去多年中收到的许多使用过本书的同行和从业者给出的意见和建议进行了反馈;最后,合理安排了本书的内容结构,以便更清晰地定义概念、技术、工具和一些实际问题。

## 新绪论

绪论已经从注重设计过程转到了介绍计算、编码、序列和指令解释的概念。绪论为本书的其他部分展示了一幅更好的蓝图。本书包括更多的实例研究,旨在帮助学生在实际设计过程中理解设计理念,而不是抽象地讨论这些设计过程。

## 素材的重新分配

组合和时序逻辑这两项主要内容都被分成了几章进行讨论。这些章节首先介绍基本概念,然

后描述把某种逻辑变换成不同形式的原则,紧接着讨论可用的优化方法和工具以及对可用来建立逻辑电路的技术的总体看法。每部分内容都以一系列详尽的设计实例研究作为结尾,使得各个问题更具体。

## 更强调可编程逻辑

本书加入了最新的可编程逻辑技术的内容,这种技术迅速成为了实现数字设计的主要方式。本书并不打算提供使用所有技术的全面信息。对于各种不同情况,所用技术的差异很大。因此,需要一个针对具体技术安装规范的实验指南来补充本书的内容。本书强调的是基本概念。我们希望能以网上资源的形式提供实验指南,以便能够很容易地根据已经出现的变化进行定制,并且随着新技术的涌现而随时更新这些内容。

## 包含硬件描述语言

设计团队在过去10年间完全接受了硬件描述语言,使之成为目前更重要的设计工具。本书仅给出占统治地位之一的Verilog的基本介绍,重点讨论行为描述并涵盖了HDL仿真模型的基础知识。本书强调语言在这两方面的能力:使设计更参数化和定制化以及使设计者更有效率。

## 新的设计实例研究

除了让学生自己进行设计以外,没有什么其他方法能帮助他们学到更多的设计知识。稍微逊色一些的方法是给出大量实例,用这些例子明确地论述设计经验和规则。这样就可以通过举例来帮助新的数字设计者在更短的时间内进入实际应用世界,而不是钻入与设计规范相关的常规问题中。在两个着重介绍组合逻辑和时序逻辑设计实例的篇幅较大的章节中,分布着很多范围更广的新的设计实例。

## 删除关于数据通道、控制和寄存器-转移的章节

本书删除了第一版的最后两章,这两章主要介绍数据通道和寄存器-转移设计,以及一个简单的处理器。毫无疑问,这些内容很重要,但从反馈情况来看,最好是在深入探讨数字设计时再涉及这些内容,而不必包含在篇幅受限的本书里。相反,本书选择了对可编程逻辑以及HDL的更深入探讨,并且使用了内容有深度而规模较小的设计实例。我们计划在网上提供所删内容的补充材料。

## 本书结构

本书共分为10章和3个附录。第1章是对逻辑设计的整体介绍。第2章到第5章涵盖了组合逻辑的内容。第6章到第10章则涵盖了时序逻辑的内容。3个附录分别给出了一些有用的背景材料,这些材料可能已经包含在计算机工程或电气工程课程体系中。

第1章试图通过数字硬件发展的简史和两个简单例子来介绍许多数字设计的概念。读者可能会发现这部分内容太快地介绍了过多的概念,以至于学生无法抓住重点。但无论如何,这不是作者的本意。我们完全可以预料到在例子中出现的大量新概念会让学生感到不安。本章的目标是提供对逻辑设计领域的总体介绍,以便当学生在后续章节中看到更详细、更深入的相关内容时,能较容易地了解这些内容是如何连贯在一起的。

紧接着的4章内容围绕着组合逻辑设计的概念展开,最后给出了一系列详尽的实例。

第2章涵盖了从简单的门到其时间行为的组合逻辑的基本内容。这一章展示了两级逻辑和多级逻辑的概念,并启发我们了解为什么希望简化逻辑。本章重点介绍了实现逻辑操作的基本方法中的一些手工方法。

第3章对组合逻辑的处理方法进行了深入研究。本章以描述当前CAD工具的算法开始,以对硬件描述语言的总体看法结束。并且,本章用Verilog语言描述了关键部分,其中包括对离散仿真概念的讨论,以便阐明硬件描述语言的结构。这些或许不够详细,不能使本书成为用CAD工具完成实验的惟一指导书,但我们希望本书的重点是关键概念,而非注重特殊工具的细节。如果需要用到适合这些特殊工具的手册,学生们可以去自己的实验室里找。本章更详细地涵盖了时序问题,包括冒险和消除冒险的策略。

第4章介绍了逻辑设计者在设计组合逻辑时可用的实现技术的完整内容。本章与介绍时序逻辑实现技术的第9章同为一组。本章一开始介绍了基本逻辑门(与传统的基于TTL的课程一样),但很快便进入到可编程逻辑(PLD和两级形式),然后是现场可编程门阵列。本章也讨论了其他类型的逻辑结构,例如三态和集电极开路逻辑。与此相关的基本电子线路可参见附录B。

第5章通过引用7个复杂度递增的实例,将本书的组合逻辑部分的内容推到了顶点。本章强调根据最初的设计指标来解决问题,并根据所做的假设,提供了相当多的关于如何把最初的不规范问题描述转换成精确的合理陈述的讨论。本章的目标是给出逻辑设计的范围、判定设计折中的原则以及利用设计优化的时机。

剩下的5章内容涵盖了时序逻辑的设计内容,与第2章到第5章介绍的组合逻辑的内容相似。

第6章开始引入了带反馈的电路的概念和相应的分析方法。通过概述时序逻辑、锁存器和触发器的发展史,逐步展开这些元件的基本内容。这些内容与有关时序方法的讨论相互联系,使得大型时序逻辑系统的设计更具实际意义。可以利用移位寄存器的简单时序系统来说明这些方法。本章最后补充说明了第3章所提出的硬件描述语言,并且延伸到基本时序逻辑部分。

第7章涵盖了有限状态机的核心概念。本章首先介绍作为FSM的一个简单的形式化计数器,然后介绍实现时序行为的摩尔型和米利型模型。与第2章一样,第7章在最后总结了各种优化动机。

第8章扩展了第7章的基本概念,通过依次进行状态化简、状态编码和FSM划分,详述了FSM优化的方法。本章最后新增的一节内容给出了用HDL构造FSM描述的一些指导方法。

第9章讨论了设计实现技术。本章重新概述了第4章引入的所有用于组合逻辑的相关技术,但着重讨论了其中的时序逻辑部分。

第10章包含了使用本书中所有概念的6个详尽设计实例,与本书开头的内容紧密相连,以第1章中的时序逻辑例子为起点进行了非常详细的讨论,然后以字符从键盘到显示器的连续传送的例子为结尾。后面的实例强调了把设计问题通过两个方面划分成相互通信的部分,即并行状态机以及数据通道和控制的划分。

3个附录分别包括了数制、基本电子线路和触发器类型等内容。前两个附录覆盖了学生已经在数学、物理、电气工程或计算机科学导论课程中见过的概念,但并未深入介绍,只提供了与本书主要内容最直接相关的背景资料。基于历史完整性,最后一个附录提供了有关触发器类型的内容。

## 完整的教学包

本书内容很容易满足为期一个季度的课程要求,因此可以充裕地作为一个学期的课程。事实上,根据为期一个学期的课程所适用的课程体系,可能还应该包括一些补充内容。这些内容有:对

CAD算法的彻底深入的讨论,包括数据结构、效率和实现方法;对于特殊实现技术(如FPGA)中的设计折中的更深入讨论;可作为一个学期课题的设计问题,以突出规模和调试问题;有关计算机结构的主题,着重强调把计算机结构划分成数据通道和控制以及对这两部分进行优化后的结构。当然,个别教师也可能发现重新安排这些材料更适合其教学。例如,并行地讲授两部分内容,而不是按顺序讲解。可以将第2章、第6章和第7章一起讲解,紧接着是第3章和第8章,然后是第4章和第9章,最后是第5章和第10章中的更大规模的设计实例。也可以完全跳过许多主题,例如把CAD工具和算法划入另一课程。同样,如果设计环境集中在原理图级的设计,那么不必包括硬件描述语言。从技术的角度看,也可以跳过FPGA,因为后续有关更先进设计方法的课程可能会包括这部分内容。在进行本书的结构安排时,我们的目标是使以上这些定制更容易实现。

我们正在制作大量补充材料,以提供给本课程的教师和学生使用<sup>①</sup>。本书出版商的网站上包括

- 一套支持本书提出的所有概念的CAD工具
- 一套全面的讲稿幻灯片
- 可能的实验作业和课题的实例
- 本书所有习题的答案
- 为那些在其介绍性的逻辑设计课程中使用计算机结构内容的教师提供有关计算机体系结构的补充材料

这里衷心希望读者能够认同我们的观点,即本书是第一版内容的有价值的继承。

Randy H. Katz  
Gaetano Borriello

---

<sup>①</sup> 使用本书作为教材,可获得相关教学辅助资料,详见书末的“教学支持说明”——编者注。

# 目 录

|                        |    |
|------------------------|----|
| 第1章 绪论 .....           | 1  |
| 1.1 对书名的仔细分析 .....     | 2  |
| 1.1.1 设计 .....         | 2  |
| 1.1.2 逻辑设计 .....       | 3  |
| 1.1.3 现代逻辑设计 .....     | 4  |
| 1.2 逻辑设计简史 .....       | 5  |
| 1.3 计算 .....           | 7  |
| 1.3.1 开关、继电器和电路 .....  | 7  |
| 1.3.2 晶体管 .....        | 9  |
| 1.3.3 数字表示法 .....      | 11 |
| 1.3.4 编码 .....         | 12 |
| 1.4 实例 .....           | 12 |
| 小结 .....               | 20 |
| 深入阅读 .....             | 21 |
| 习题 .....               | 22 |
| 第2章 组合逻辑 .....         | 26 |
| 2.1 输出是输入的函数 .....     | 26 |
| 2.1.1 组合逻辑的定义 .....    | 26 |
| 2.1.2 组合逻辑实例 .....     | 27 |
| 2.2 布尔逻辑的定律和定理 .....   | 29 |
| 2.2.1 布尔代数的公理 .....    | 31 |
| 2.2.2 布尔代数的定理 .....    | 33 |
| 2.2.3 对偶定律和德摩根定律 ..... | 36 |
| 2.3 布尔公式的实现 .....      | 37 |
| 2.3.1 逻辑门 .....        | 37 |
| 2.3.2 逻辑模块和逻辑层次 .....  | 39 |
| 2.3.3 时间行为和波形 .....    | 41 |
| 2.3.4 门和连线数目的最小化 ..... | 42 |
| 2.3.5 实例研究:七段译码器 ..... | 44 |
| 2.4 两级逻辑 .....         | 45 |
| 2.4.1 规范形式 .....       | 45 |

|            |                             |           |
|------------|-----------------------------|-----------|
| 2.4.2      | 不完全确定的函数 .....              | 50        |
| 2.5        | 两级简化的动机 .....               | 52        |
| 2.5.1      | 布尔表达式的图形化 .....             | 53        |
| 2.5.2      | 布尔立方体 .....                 | 54        |
| 2.5.3      | 卡诺图 .....                   | 56        |
| 2.6        | 多级逻辑 .....                  | 62        |
| 2.7        | 多级简化的动机 .....               | 65        |
| 2.7.1      | 因式分解形式 .....                | 66        |
| 2.7.2      | 多级简化标准 .....                | 67        |
| 小结         | .....                       | 68        |
| 深入阅读       | .....                       | 68        |
| 习题         | .....                       | 69        |
| <b>第3章</b> | <b>组合逻辑的分析 .....</b>        | <b>76</b> |
| 3.1        | 两级逻辑简化 .....                | 76        |
| 3.1.1      | 布尔最简的过程 .....               | 81        |
| 3.1.2      | 回顾卡诺图:五变量函数和六变量函数 .....     | 84        |
| 3.2        | 两级简化的自动化 .....              | 85        |
| 3.2.1      | Quine-McCluskey 算法 .....    | 86        |
| 3.2.2      | espresso 算法 .....           | 89        |
| 3.2.3      | S-o-P 和 P-o-S 逻辑网络的实现 ..... | 90        |
| 3.3        | 多级简化 .....                  | 94        |
| 3.4        | 多级简化的自动化 .....              | 99        |
| 3.4.1      | 多级逻辑优化方法 .....              | 100       |
| 3.4.2      | 多级逻辑网络的实现 .....             | 102       |
| 3.5        | 组合网络的时间响应 .....             | 105       |
| 3.5.1      | 门延时 .....                   | 105       |
| 3.5.2      | 时序波形 .....                  | 106       |
| 3.5.3      | 脉冲整形电路的分析 .....             | 106       |
| 3.5.4      | 冒险和毛刺 .....                 | 107       |
| 3.5.5      | 两级网络的冒险检测和消除 .....          | 108       |
| 3.5.6      | 多级网络的静态冒险 .....             | 111       |
| 3.5.7      | 静态无冒险多级电路的设计 .....          | 112       |
| 3.5.8      | 动态冒险 .....                  | 113       |
| 3.6        | 硬件描述语言 .....                | 114       |
| 3.6.1      | 结构描述 .....                  | 115       |
| 3.6.2      | 行为描述 .....                  | 116       |
| 3.6.3      | 延时 .....                    | 117       |

|                              |     |
|------------------------------|-----|
| 3.6.4 事件驱动仿真 .....           | 117 |
| 小结 .....                     | 119 |
| 深入阅读 .....                   | 119 |
| 习题 .....                     | 120 |
| <b>第4章 组合逻辑技术</b> .....      | 126 |
| 4.1 历史 .....                 | 126 |
| 4.1.1 从开关到集成电路 .....         | 126 |
| 4.1.2 封装逻辑、可重构性和可编程逻辑 .....  | 128 |
| 4.1.3 技术指标 .....             | 130 |
| 4.2 基本逻辑元件 .....             | 132 |
| 4.2.1 固定逻辑 .....             | 132 |
| 4.2.2 查找表 .....              | 136 |
| 4.2.3 基于模板的逻辑 .....          | 145 |
| 4.3 两级和多级逻辑 .....            | 159 |
| 4.4 其他不是门电路的逻辑 .....         | 167 |
| 4.4.1 三态输出 .....             | 168 |
| 4.4.2 集电极开路输出和线与/或逻辑 .....   | 172 |
| 小结 .....                     | 173 |
| 深入阅读 .....                   | 174 |
| 习题 .....                     | 175 |
| <b>第5章 组合逻辑设计的实例研究</b> ..... | 181 |
| 5.1 设计过程 .....               | 181 |
| 5.2 简单的过程线控问题 .....          | 183 |
| 5.3 电话键盘译码器 .....            | 185 |
| 5.4 闰年计算器 .....              | 188 |
| 5.5 逻辑函数单元 .....             | 190 |
| 5.6 加法器设计 .....              | 193 |
| 5.6.1 半加器/全加器 .....          | 193 |
| 5.6.2 超前进位电路 .....           | 195 |
| 5.6.3 进位选择加法器 .....          | 199 |
| 5.6.4 BCD 加法器设计 .....        | 200 |
| 5.7 算术逻辑单元设计 .....           | 201 |
| 5.7.1 ALU 单元 .....           | 201 |
| 5.8 组合乘法器 .....              | 204 |
| 小结 .....                     | 206 |
| 深入阅读 .....                   | 207 |
| 习题 .....                     | 208 |

|                               |     |
|-------------------------------|-----|
| <b>第 6 章 时序逻辑设计</b> .....     | 212 |
| 6.1 基本时序逻辑单元 .....            | 212 |
| 6.1.1 带反馈的简单电路 .....          | 213 |
| 6.1.2 基本锁存器 .....             | 217 |
| 6.1.3 时钟 .....                | 218 |
| 6.1.4 锁存器级联 .....             | 219 |
| 6.1.5 主从锁存器和边沿触发触发器 .....     | 221 |
| 6.1.6 时间参数定义 .....            | 224 |
| 6.2 确定时序的方法 .....             | 228 |
| 6.2.1 级联触发器以及建立/保持/传输时间 ..... | 228 |
| 6.2.2 时钟漂移 .....              | 230 |
| 6.2.3 异步输入 .....              | 231 |
| 6.2.4 亚稳态和同步器失效 .....         | 233 |
| 6.2.5 自定时和速度无关电路 .....        | 234 |
| 6.3 寄存器 .....                 | 237 |
| 6.3.1 存储寄存器 .....             | 237 |
| 6.3.2 移位寄存器 .....             | 239 |
| 6.4 硬件描述语言 .....              | 241 |
| 小结 .....                      | 245 |
| 深入阅读 .....                    | 246 |
| 习题 .....                      | 246 |
| <b>第 7 章 有限状态机</b> .....      | 252 |
| 7.1 计数器 .....                 | 252 |
| 7.1.1 计数器设计过程 .....           | 254 |
| 7.1.2 具有更复杂计数序列的计数器 .....     | 255 |
| 7.1.3 自启动计数器 .....            | 258 |
| 7.1.4 计数器复位 .....             | 259 |
| 7.1.5 其他类型的计数器 .....          | 259 |
| 7.2 状态机的概念 .....              | 264 |
| 7.2.1 奇校验器或偶校验器 .....         | 264 |
| 7.2.2 状态机的时序 .....            | 267 |
| 7.3 有限状态机基本设计方法 .....         | 268 |
| 7.3.1 有限状态机设计过程 .....         | 269 |
| 7.3.2 摩尔型和米利型状态机 .....        | 273 |
| 7.3.3 状态图表示法 .....            | 274 |
| 7.3.4 两种状态机的比较 .....          | 275 |
| 7.4 优化的动机 .....               | 279 |

|              |                       |            |
|--------------|-----------------------|------------|
| 7.4.1        | 具有相同 I/O 行为的两个状态图     | 279        |
| 7.4.2        | 最少状态的优点               | 280        |
| 7.4.3        | 状态、输入和输出编码            | 281        |
| 7.4.4        | 状态机的分解                | 281        |
| 7.4.5        | 交通灯控制器                | 281        |
| 小结           |                       | 285        |
| 深入阅读         |                       | 286        |
| 习题           |                       | 286        |
| <b>第 8 章</b> | <b>有限状态机的分析</b>       | <b>292</b> |
| 8.1          | 状态最简化/化简              | 292        |
| 8.1.1        | 行匹配法                  | 293        |
| 8.1.2        | 蕴含表方法                 | 296        |
| 8.1.3        | 有无关项存在时的等价状态          | 300        |
| 8.1.4        | 状态最简化不起作用的例子          | 301        |
| 8.2          | 状态分配                  | 302        |
| 8.2.1        | 顺序编码                  | 303        |
| 8.2.2        | 随机编码                  | 305        |
| 8.2.3        | 单点编码                  | 305        |
| 8.2.4        | 面向输出的编码               | 307        |
| 8.2.5        | 启发式方法                 | 308        |
| 8.3          | 有限状态机划分               | 313        |
| 8.3.1        | 引入空闲状态划分有限状态机         | 313        |
| 8.4          | 硬件描述语言                | 318        |
| 小结           |                       | 322        |
| 深入阅读         |                       | 323        |
| 习题           |                       | 323        |
| <b>第 9 章</b> | <b>时序逻辑技术</b>         | <b>331</b> |
| 9.1          | 基本时序逻辑元件              | 331        |
| 9.2          | 用计数器实现 FSM 设计         | 335        |
| 9.3          | 用可编程逻辑实现 FSM 设计       | 338        |
| 9.3.1        | 用 ROM 实现状态机           | 338        |
| 9.3.2        | 基于 ROM 与 PLA 的设计的比较   | 339        |
| 9.3.3        | 其他的可用 PAL 结构          | 343        |
| 9.4          | 用更复杂的可编程逻辑器件实现 FSM 设计 | 346        |
| 9.4.1        | PLD: 可编程逻辑器件          | 347        |
| 9.4.2        | Altera 可擦除可编程逻辑器件     | 348        |
| 9.4.3        | Actel 现场可编程门阵列        | 354        |

|                                    |            |
|------------------------------------|------------|
| 9.4.4 Xilinx 现场可编程门阵列 .....        | 357        |
| 9.5 实例研究:交通灯控制器 .....              | 362        |
| 9.5.1 问题分解:交通灯状态机 .....            | 363        |
| 9.5.2 用 PLA/PAL/ROM 实现 .....       | 365        |
| 9.5.3 用计数器实现 .....                 | 366        |
| 9.5.4 用 FPGA 实现 .....              | 367        |
| 小结 .....                           | 368        |
| 深入阅读 .....                         | 369        |
| 习题 .....                           | 369        |
| <b>第 10 章 时序逻辑设计的实例研究 .....</b>    | <b>373</b> |
| 10.1 有限输入串的识别器 .....               | 373        |
| 10.2 复杂的计数器 .....                  | 379        |
| 10.3 数字密码锁 .....                   | 382        |
| 10.4 存储控制器 .....                   | 386        |
| 10.4.1 基本 RAM:1024×4 位静态 RAM ..... | 386        |
| 10.4.2 动态 RAM .....                | 389        |
| 10.4.3 其他类型的 DRAM .....            | 391        |
| 10.4.4 详细的 SRAM 时序 .....           | 392        |
| 10.4.5 简单的存储控制器的设计 .....           | 394        |
| 10.5 时序乘法器 .....                   | 398        |
| 10.6 串口发送器/接收器 .....               | 401        |
| 小结 .....                           | 412        |
| 深入阅读 .....                         | 412        |
| 习题 .....                           | 412        |
| <b>附录 A 数制 .....</b>               | <b>419</b> |
| <b>附录 B 基本电子线路 .....</b>           | <b>436</b> |
| <b>附录 C 触发器类型 .....</b>            | <b>465</b> |
| <b>索引 .....</b>                    | <b>478</b> |