恩波理工 ENBO

高等学校基础课程配套辅导用书

电子技术基础·高教四版

课后习题全解

数字部分

教材习题均有详细解答
重点名校考研真题披露

吉　兵　张学军　编著

学苑出版社

电子技术基础
课后习题全解
数字部分 （第四版）

编 著 吉 兵 张学军

学 苑 出 版 社

图书在版编目（CIP）数据

电子技术基础课后习题全解．数字部分（第四版）/吉兵，张学军编著．—北京：学苑出版社，2006.1
ISBN 7－5077－2577－4

Ⅰ.电… Ⅱ.①吉… ②张… Ⅲ.①电子技术－高等学校－解题②数字电路－电子技术－高等学校－解题
Ⅳ.TN－44

中国版本图书馆 CIP 数据核字（2005）第 108504 号

责任编辑：陈　真
责任校对：秦　涛
封面设计：顾小平
出版发行：学苑出版社
社　　址：北京市丰台区南方庄 2 号院 1 号楼
邮政编码：100078
网　　址：www.book001.com
电子信箱：xueyuan@public.bta.net.cn
销售电话：010－67675512、84572141
经　　销：新华书店
印 刷 厂：北京通州皇家印刷厂
开本尺寸：850×1168　1/32
印　　张：10.125
字　　数：291 千字
版　　次：2006 年 1 月北京第 1 版
印　　次：2006 年 1 月北京第 1 次印刷
印　　数：0001—5000 册
定　　价：13.80 元

前　言

本书是康华光教授主编的《电子技术基础》(数字部分)(第四版)的配套辅导书.本书对教材课后习题作了详细解答,并精心遴选了国内多所高校"数字电路"课程考研真题进行分析、讨论,旨在使读者掌握"数字电路"课程的考试重点,掌握解题方法,提高解题能力.

本书章节安排与原教材一致,每章内容包括考试要求、习题全解、名校真题三个部分.考试要求归纳出了各章的主要知识点,分熟练掌握、正确理解和一般了解三个层次给出了基本要求,并明确指出了考研的重点.习题全解是教材中习题的全部解答,并着重分析了解题方法,阐明了解题思路.名校真题是对本章内容的拓展,是编者在认真分析国内多所重点大学近年来"数字电路"考研试卷的基础上,归纳整理了各章典型考题并进行详解和分析讨论,对于读者加深对基本教学内容的理解和掌握有一定的帮助.

本书不仅可作为在校大学生和自学人员学习和掌握"数字电路"课程的参考书,而且还可作为教研人员备考本课程的复习指导书.

参加本书编写工作的是南京邮电大学的吉兵和张学军两位同志,吉兵负责全书的组织和定稿.

由于编者水平所限,书中难免有错误或不妥之处,敬请读者提出批评和改进意见.

吉　兵

2005年7月

目 录

1

数字逻辑基础

考试要求

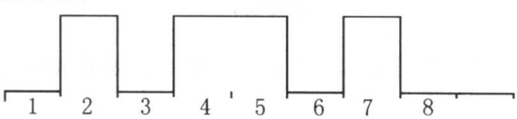
本章主要知识点、考试要求及考研重点可归纳如表 1.1 所示.

表 1.1　第 1 章知识点及考试要求

知识点		考试要求			考研重点
		掌握	理解	了解	
模拟与数字信号	模拟与数字信号的表示			√	
	数字逻辑基本概念		√		
	基本逻辑运算及逻辑问题的描述		√		
数制与码制	常用数制及其表示方法		√		
	常用数制的相互转换方法	√			√
	常用编码的表示方法		√		

习题全解

1.1.1　一数字信号的波形如图题 1.1.1 所示,试问该波形所代表的二进制数是什么?



图题 1.1.1

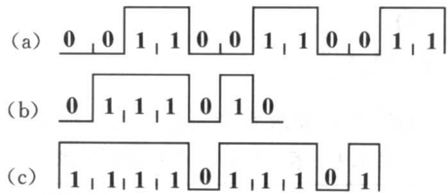
解　数字信号的波形低电平用“**0**”表示,高电平用“**1**”表示.

通过观察可得该波形 1～8 位上的电平值分别为 **01011010**,此即该波形所代表的二进制数.

1.1.2 试绘出下列二进制数的数字波形，设逻辑 **1** 的电压＝5V，逻辑 **0** 的电压＝0V：

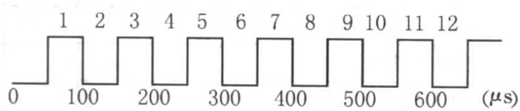
(1) **001100110011**　　(2)**0111010**　　(3)**1111011101**

解 根据题意，由数字信号波形的表示方法，逻辑 **1** 用高电平(5V)表示，逻辑 **0** 用低电平(0V)表示，可绘出三个二进制数的数字波形，分别如图解 1.1.2(a)，(b)，(c)所示.



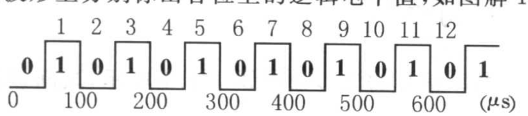
图解 1.1.2

1.1.3 若某正逻辑波形如图题 1.1.3 所示，试写出相应的逻辑值 1 和 0(与标号 1～12 对应).



图题 1.1.3

解 在数字逻辑波形中，高电平代表逻辑 **1**，低电平代表逻辑 **0**，由此在原逻辑波形上分别标出各位上的逻辑电平值，如图解 1.1.3 所示.

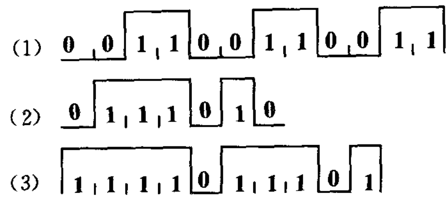


图解 1.1.3

1.1.4 试就下列的逻辑值给出相应的数字波形，设高电平(**1**)电压为 5V，低电平(**0**)电压为 0V：

(1)**001100110011**　　(2)**0111010**　　(3)**1111011101**

解 根据题意，由数字信号波形的表示方法，高电平表示为“**1**”，低电平表示为“**0**”，可画出各组逻辑值对应的数字波形，波形如图解1.1.4所示.



图解 1.1.4

1.2.1 试按表 1.2.1 所列的数字集成电路的分类依据，指出下列器件属于何种集成度器件：

(1)微处理器　(2)IC 计算器　(3)IC 加法器　(4)逻辑门　(5)4 兆位存储器 IC.

表 1.2.1　集成电路分类

分　类	三极管的个数	典型集成电路
小规模	最多 10 个	逻辑门电路
中规模	10～100	计数器、加法器
大规模	100～1000	小型存储器、门阵列
超大规模	$1000\sim10^6$	大型存储器、微处理器
甚大规模	10^6 以上	可编程逻辑器件、多功能集成电路

解　集成度是指每一芯片所包含的三极管(BJT 或 FET)的个数. 从集成度来说，数字集成电路可分为小规模、中规模、大规模、超大规模和甚大规模等五类.

由表 1.2.1 分类依据，可以得到：(1)微处理器：超大规模　(2)IC 计算器：中规模　(3)IC 加法器：中规模　(4)逻辑门：小规模　(5)4 兆位存储器 IC：超大规模.

1.3.1 将下列十进制数转换为二进制数、八进制数、十六进制数和 8421BCD 码(要求转换误差不大于 2^{-4})：

(1)43　(2)127　(3)254.25　(4)2.718

解　十进制数转换为二、八、十六进制数只须将整数部分和小数部分分别转换成二、八、十六进制数，再将转换结果连接在一起即可.

整数的转换用除基数取余法. 将十进制整数除以目标数制(将要转换成的数制)的基数 R，得商和余数，取下余数作为目标数制数的最低位数码；将所得的商再除以基数又得到商和余数，取下余数作为目标数

制数的次低位数码……如此连续进行，直至商为 0 且余数小于目标数制的基数为止，末次相除所得的余数作为目标数制数的最高位数码.

小数的转换用乘基数取整法. 将十进制小数乘以目标数制的基数 R，取下所得乘积中的整数作为目标数小数的最高位数码；再将乘积中的小数部分乘以基数，取下乘积中的整数作为目标数小数的次高位数码……如此连续进行，直到乘积的小数部分为 0 或达到所需精度为止，末次相乘所得的整数为小数的最低位数码.

注意：十进制数转换为八（十六）进制数，也可不采用上述方法直接转换，而是采用间接的方法，即先将十进制数转换为二进制数，再以二进制数的小数点为中心，向左、向右每三（四）个二进制位对应一个八（十六）进制位，位数不够补“0”，则得到对应十进制数的八（十六）进制数.

十进制数转换为 8421BCD 码，只要以小数点为中心，向左、向右每位十进制数用四位二进制数表示即可.

题中要求转换误差不大于 2^{-4}，则转换成二进制数时，要保留至小数点后四位之后.

		余数（二进制数）
(1)	2 | 43	
	2 | 21	1 ……最低位
	2 | 10	1
	2 | 5	0
	2 | 2	1
	2 | 1	0
	0	1 ……最高位

所以，　$(43)_D=(\mathbf{101011})_B$；

因此，　$(43)_D=(\underbrace{\mathbf{101}}_{5}\underbrace{\mathbf{011}}_{3})_B=(53)_O$；

$(43)_D=(\underbrace{\mathbf{10}}_{2}\underbrace{\mathbf{1011}}_{B})_B=(2B)_H$；

又，　$(43)_D=(\underbrace{\mathbf{0100}}_{4}\underbrace{\mathbf{0011}}_{3})_{BCD}$.

(2)计算过程同(1)，可得：

$(127)_D=(\mathbf{1111111})_B$；

$(127)_D=(\underbrace{\mathbf{1}}_{1}\ \underbrace{\mathbf{1\ 1\ 1}}_{7}\underbrace{\mathbf{1\ 1\ 1}}_{7})_B=(117)_O$；

$$(127)_D=(\underbrace{111}_{7}\underbrace{1111}_{F})_B=(7F)_H;$$

$$(127)_D=(\underbrace{0001}_{1}\underbrace{0010}_{2}\underbrace{0111}_{7})_{BCD}.$$

(3)整数部分计算过程同(1)，可得$(254)_D=(\mathbf{11111110})_B$，

小数部分 0.25 计算过程如下：

0.25	积的整数部分(二进制数)
× 2	
(0).50	**0** ……最高位
× 2	
(1).00	**1** ……最低位(此时，积的小数部分为 0，计算过程终止)

所以，$(0.25)_D=(\mathbf{0.01})_B$.

将以上结果合并后可得：$(254.25)_D=(11111110.01)_B$.

因此，

$$(254.25)_D=(\underbrace{11}_{3}\underbrace{111}_{7}\underbrace{110}_{6}.\underbrace{010}_{2})_B=(376.2)_O;$$

$$(254.25)_D=(\underbrace{1111}_{F}\underbrace{1110}_{E}.\underbrace{0100}_{4})_B=(FE.4)_H;$$

$$(254.25)_D=(\underbrace{0010}_{2}\underbrace{0101}_{5}\underbrace{0100}_{4}.\underbrace{0010}_{2}\underbrace{0101}_{5})_{BCD}.$$

(4)整数部分$(2)_D=(\mathbf{10})_B$，

小数部分 0.718 计算过程如下：

0.718	积的整数部分(二进制)
× 2	
(1).436	**1** ……最高位
× 2	
(0).872	**0**
× 2	
(1).744	**1**
× 2	
(1).488	**1**
× 2	
(0).976	**0** ……(此时，精度已经满足要求，由于要转换成八进制和十六进制数，计算还需进行到小数点后第八位)
× 2	
(1).952	**1**
× 2	
(1).904	**1**
× 2	
(1).808	**1**

所以　　$(0.718)_D \approx (\mathbf{0.10110111})_B \approx (\mathbf{0.101110})_B$，

将以上结果合并可得

$$(2.718)_D \approx (\mathbf{10.10110111})_B \approx (\mathbf{10.101110})_B;$$

因此，　$(2.718)_D \approx (\underbrace{\mathbf{010}}_{2}.\underbrace{\mathbf{101}}_{5}\underbrace{\mathbf{110}}_{6})_B = (2.56)_O$；

$$(2.718)_D \approx (\underbrace{\mathbf{0010}}_{2}.\underbrace{\mathbf{1011}}_{B}\underbrace{\mathbf{0111}}_{7})_B = (2.B7)_H;$$

$$(2.718)_D = (\underbrace{\mathbf{0010}}_{2}.\underbrace{\mathbf{0111}}_{7}\underbrace{\mathbf{0001}}_{1}\underbrace{\mathbf{1000}}_{8})_{BCD}.$$

1.3.2　将下列数码作为自然二进制数或 8421BCD 码时，分别求出相应的十进制数：

(1)**10010111**　(2)**100010010101**　(3)**000100101001**

解　二一十进制数转换公式

$$(N)_D = (b_n b_{n-1} \cdots b_1 b_0)_B = b_n \times 2^n + b_{n-1} \times 2^{n-1} + \cdots + b_1 \times 2^1 + b_0 \times 2^0$$

其中 $b_i(i=0,1,\cdots,n-1,n)$ 为二进制数 **0** 或 **1**，$2^i(i=0,1,\cdots,n-1,n)$ 为二进制数各码位上的权值.将多位二进制数转换为十进制数，只要将二进制数各码位上的值乘以其对应权值，再求和即得相应的十进制数.

将 8421BCD 码转换为十进制数，只要以小数点为中心，向左、向右每四位二进制数表示一位十进制数即可.

(1) $(\mathbf{10010111})_B = 1\times 2^7 + 1\times 2^4 + 1\times 2^2 + 1\times 2^1 + 1\times 2^0 = (151)_D$，

$(\underbrace{\mathbf{1001}}_{9}\underbrace{\mathbf{0111}}_{7})_{BCD} = (97)_D$.

(2) $(\mathbf{100010010101})_B = 1\times 2^{11} + 1\times 2^7 + 1\times 2^4 + 1\times 2^2 + 1\times 2^0 = (2197)_D$，

$(\underbrace{\mathbf{1000}}_{8}\underbrace{\mathbf{1001}}_{9}\underbrace{\mathbf{0101}}_{5})_{BCD} = (895)_D$.

(3) $(\mathbf{000100101001})_B = 1\times 2^8 + 1\times 2^5 + 1\times 2^3 + 1\times 2^0 = (297)_D$，

$(\underbrace{\mathbf{0001}}_{1}\underbrace{\mathbf{0010}}_{2}\underbrace{\mathbf{1001}}_{9})_{BCD} = (129)_D$.

1.3.3　将下列每一二进制数转换为十六进制码：

(1) $(\mathbf{101001})_B$　　(2) $(\mathbf{11.01101})_B$

解　多位二进制数转换为十六进制码，以小数点为中心，分别向左、向右每四位二进制数表示一位十六进制数，不满四位时，需向外补 0.

(1) $(\mathbf{101001})_B = (\underbrace{\mathbf{0010}}_{2}\underbrace{\mathbf{1001}}_{9})_B = (29)_H$.

(2)$(\mathbf{11.01101})_B=(\underbrace{\mathbf{0011}}_{3}.\underbrace{\mathbf{0110}}_{6}\underbrace{\mathbf{1000}}_{8})_B=(3.68)_H$.

1.3.4 将下列十进制数转换为十六进制数：

(1)$(500)_D$　(2)$(59)_D$　(3)$(0.34)_D$　(4)$(1002.45)_D$

解 解题思路同题1.3.1，可采用间接法，即先将十进制数转换为二进制数，再转换为十六进制数. 本题现采用直接法.

(1)

$$\begin{array}{r|l}16 & \underline{500} \\ 16 & \underline{31} \\ 16 & \underline{1} \\ & 0\end{array}\qquad\begin{array}{l}\text{余数(十六进制数)} \\ 4\cdots\cdots\text{最低位} \\ F \\ 1\cdots\cdots\text{最高位}\end{array}$$

所以，$(500)_D=(1F4)_H$

(2)

$$\begin{array}{r|l}16 & \underline{59} \\ 16 & \underline{3} \\ & 0\end{array}\qquad\begin{array}{l}\text{余数(十六进制数)} \\ B\cdots\cdots\text{最低位} \\ 3\cdots\cdots\text{最高位}\end{array}$$

所以，$(59)_D=(3B)_H$

(3)

$$\begin{array}{r l}0.34 & \\ \times\quad 16 & \text{积的整数部分(十六进制数)} \\ \hline (5).44 & 5\cdots\cdots\text{最高位} \\ \times\quad 16 & \\ \hline (7).04 & 7 \\ \times\quad 16 & \\ \hline (0).64 & 0 \\ \times\quad 16 & \\ \hline (10).24 & A\end{array}$$

所以，$(0.34)_D\approx(0.570A)_H$.

由于$(0.570A)_H=5\times16^{-1}+7\times16^{-2}+10\times16^{-4}=0.3399$.

转换误差 $\varepsilon=0.34-0.3399=0.0001$.

(4)整数部分转换如下：

$$\begin{array}{r|l}16 & \underline{1002} \\ 16 & \underline{62} \\ 16 & \underline{3} \\ & 0\end{array}\qquad\begin{array}{l}\text{余数(十六进制数)} \\ A\cdots\cdots\text{最低位} \\ E \\ 3\cdots\cdots\text{最高位}\end{array}$$

小数部分转换如下：

$$
\begin{array}{rl}
0.45 & \\
\times\ \ 16 & \text{积的整数部分(十六进制数)} \\
\hline
(7).20 & 7\cdots\cdots\text{最高位} \\
\times\ \ 16 & \\
\hline
(3).20 & 3 \\
\times\ \ 16 & \\
\hline
(3).20 & 3 \\
\vdots & \vdots
\end{array}
$$

合并上述计算结果可得

$$(1002.45)_D=(3EA.73\dot{3})_H.$$

1.3.5 将下列十六进制数转换为二进制数：

(1)$(23F.45)_H$　　　　(2)$(A040.51)_H$

解 十六进制数转换为二进制数，每一位十六进制数对应四位二进制数.

(1)$(23F.45)_H=(\underbrace{0010}_{2}\underbrace{0011}_{3}\underbrace{1111}_{F}.\underbrace{0100}_{4}\underbrace{0101}_{5})_B$.

(2)$(A040.51)_H=(\underbrace{1010}_{A}\underbrace{0000}_{0}\underbrace{0100}_{4}\underbrace{0000}_{0}.\underbrace{0101}_{5}\underbrace{0001}_{1})_B$.

1.3.6 将下列十六进制数转换为十进制数：

(1)$(103.2)_H$　　　　(2)$(A45D.0BC)_H$

解 十六进制数转换为十进制数，根据十六进制数的表达式$(N)_H=\sum\limits_{i=-\infty}^{\infty}K_i\times16^i$（式中$K_i$为基数16的第$i$次幂的系数），将十六进制数各位上数值$K_i$乘以相应的权值$16^i$，再求和即得.

(1)$(103.2)_H=1\times16^2+3\times16^0+2\times16^{-1}=(259.125)_D$.

(2)$(A45D.0BC)_H=10\times16^3+4\times16^2+5\times16^1+13\times16^0+11\times16^{-2}+12\times16^{-3}\approx(42077.0459)_D$.

名校真题

Y1.1 （上海交大1998年考研试题）计算

$$(11010.1)_B+(100100.1000)_{BCD}+(26.8)_H=(\qquad)_D.$$

解 由于

$(\mathbf{11010.1})_B=1\times2^4+1\times2^3+1\times2+1\times2^{-1}=(26.5)_D$,

$(\mathbf{100100.1000})_{BCD}=(24.8)_D$,

$(26.8)_H=2\times16^1+6+8\times16^{-1}=(38.5)_D$,

因此
$$(\mathbf{11010.1})_B+(\mathbf{100100.1000})_{BCD}+(26.8)_H$$
$$=(26.5+24.8+38.5)_D=(89.8)_D.$$

【解题思路】 本题为数制转换的综合题,要求熟练掌握二进制数、8421BCD码以及十六进制数与十进制数的转换方法.

Y1.2 (华中理工大学 1999 年考研试题) 试判断一个 8 位二进制数 $A=A_7A_6A_5A_4A_3A_2A_1A_0$ 所对应的十进制数能否被十进制数 8 整除.

解 将该二进制数按权展开得相应的十进制数 D.

$$\begin{aligned}D&=A_7\times2^7+A_6\times2^6+A_5\times2^5+A_4\times2^4+A_3\times2^3\\&\quad+A_2\times2^2+A_1\times2^1+A_0\\&=(A_7\times2^4+A_6\times2^3+A_5\times2^2+A_4\times2^1+A_3)\times2^3\\&\quad+(A_2\times2^2+A_1\times2^1+A_0).\end{aligned}$$

由上式可见,前 5 项中都含有 2^3,因此前 5 项能被十进制数 8 整除. 后三项的和最大为十进制数 7,可知只有后三项全为 0,即 $A_2=A_1=A_0=\mathbf{0}$ 时,二进制数 A 对应的十进制数才能被十进制数 8 整除.

2

逻辑门电路

考试要求

本章主要知识点、考试要求及考研重点可归纳如表 2.1 所示.

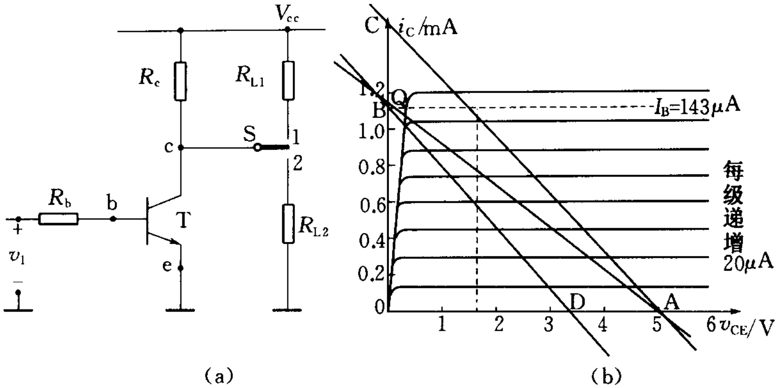
表 2.1　第 2 章知识点及考试要求

知识点		考试要求			考研重点
		掌握	理解	了解	
二极管、BJT 的开关特性				√	
基本逻辑门电路			√		
TTL 逻辑门电路	反相器原理、特性		√		
	与非门重要技术参数	√			√
	OC 门，TSL 门特点及应用	√			√
CMOS 逻辑门电路	CMOS 反相器电路	√			
	CMOS 构成的电路的分析	√			√
	BiCMOS 门电路			√	
	CMOS 传输门原理及应用	√			√
逻辑门电路的使用	各种门电路之间的接口问题	√			√
	门电路带负载时的接口电路	√			√
	抗干扰问题(多余输入端处理)	√			√

习题全解

2.2.1　图题 2.2.1a 表示一 BJT 反相器电路，图 b 为 BJT 的输出 $v-i$ 特性. 试求解下列问题：(1) 设图 a 中的参数为：$V_{cc}=5\text{V}$，$R_c=4.3\text{k}\Omega$，$R_b=30\text{k}\Omega$，$v_I=5\text{V}$，用图解法求 Q 点(I_B，I_C，V_{CE})；(2) 若将开关 S 置于位置 1，并设 $R_{L1}=10\text{k}\Omega$，问此时 $V_{CE}=$？并说明 R_{L1} 的大小或 $R_C'=R_C \parallel R_{L1}$ 大小的变化，对 V_{CE} 值有何影响，从而检查 BJT 的饱和深度；(3) 若电路其他参数不变，将 S 置于位置 2，并设 $R_{L2}=15\text{k}\Omega$，

问此时的 $V_{CE}=?$



图题 2.2.1

解 (1)根据 KVL 定律,可得负载线 AB 的方程:$V_{CC}=V_{CE}+i_C R_C$,已知 $V_{CC}=5\text{V}$,$R_C=4.3\text{k}\Omega$,则

$$i_C(\text{mA})=\frac{V_{CC}-V_{CE}}{R_C}=-\frac{1}{4.3}V_{CE}+\frac{5}{4.3},$$

在图题 2.2.1(b)上画出负载线 AB,该负载线与横轴交于点(5V,0),与纵轴交于点(0,1.163mA).

又已知 $v_I=5\text{V}$ 且 $V_{BE}=0.7\ \text{V}$,由 KVL 定律 $I_B=\frac{v_I-V_{BE}}{R_b}=\frac{5-0.7}{30\times10^3}=143\mu\text{A}$,因此,可以在图上找出 $I_B=143\mu\text{A}$ 的曲线与负载线 AB 的交点即静态工作点 Q,其对应的横、纵坐标分别是:$I_C\approx1.08\text{mA}$,$V_{CE}\approx0.28\ \text{V}$.

(2)当开关 S 置于位置 1 时,

$$R_C{}'(\text{k}\Omega)=R_C\parallel R_{L1}=\frac{4.3\times10}{4.3+10}\approx3\text{k}\Omega,$$

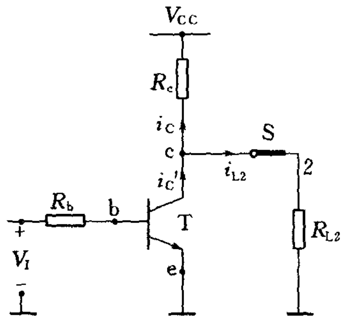
由 $$V_{CC}=V_{CE}+i_C R_C{}'\Rightarrow i_C(\text{mA})=\frac{V_{CC}-V_{CE}}{R_C{}'}=-\frac{1}{3}V_{CE}+\frac{5}{3},$$

得负载线 AC,如图题 2.2.1(b)所示. AC 与 $I_B=143\mu\text{A}$ 的曲线交点为:$I_C\approx1.08\text{mA}$,$V_{CE}\approx1.8\ \text{V}$.

由上述结论可知,V_{CE} 从 0.28V 变化为 1.8V,即负载电阻 $R_C{}'$ 越小,V_{CE} 越大,则 BJT 的饱和深度降低,此处 BJT 已经进入放大区.

(3)当开关 S 置于位置 2 时,由 KCL 定理,$i_C{}'=i_C+i_{L2}$,等效电路

如图解 2.2.1 所示：



图解 2.2.1

$$R_C'(\mathrm{k\Omega})=R_C \parallel R_{L2}=\frac{4.3\times 15}{4.3+15}\approx 3.34\mathrm{k\Omega},$$

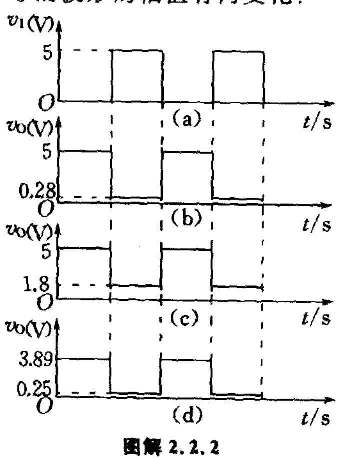
$$V_{CC}'=V_{CC}\frac{R_{L2}}{R_{L2}+R_C}=5\times\frac{15}{15+4.3}\approx 3.89\mathrm{V},$$

由 $V_{CC}'=V_{CE}'+i_C'R_C' \Rightarrow i'_C(\mathrm{mA})=\dfrac{V_{CC}'-V_{CE}'}{R_C'}=-\dfrac{1}{3.34}V_{CE}'+\dfrac{3.89}{3.34}$

得负载线 BD，如图题 2.2.1(b)所示，BD 与 $I_B=143\mu\mathrm{A}$ 的曲线交点为：$I_C'\approx 1.08\mathrm{mA}$，$V_{CE}'\approx 0.25\mathrm{V}$，即此时 $V_{CE}=0.25\mathrm{V}$。

2.2.2 在图题 2.2.1(a)所示的电路中：(1)开关 S 悬空，当输入端接入一 0V～5V 的方波脉冲信号，试近似绘出 v_o 的波形；(2)当 S 分别置于位置 1 和 2 时，v_o 的波形的幅值有何变化？

解



图解 2.2.2