

计算机文摘征订启事

本文摘所属《计算机数学与软件文摘》、《计算机硬件文摘》与《计算机应用文摘》，1987年仍为月刊，每期字数分别为16万、16万与15万。为方便订阅，明年改为邮局发行，代号分别为78—85、78—86与78—87，请读者与单位于今年11月份去启地邮局预订。

计算机文摘编辑部

计算机硬件文摘 第十三辑

中国科学技术情报研究所重庆分所	编 辑
科学技术文献出版社重庆分社	出 版
重庆市市中区胜利路132号	
新华书店重庆发行所	发 行
科学技术文献出版社重庆分社印刷厂	印 刷

开本: 787×1092毫米1/16	印张: 4	字数: 14万
1986年10月第一版	1986年10月第一次印刷	
科技新书目: 129—258	印数: 1690	

书号: 15176·691

定价: 1.55元

目 录

0100	电路与器件.....	(4)
0110	逻辑元件.....	(4)
0110C	半导体逻辑元件.....	(4)
0110E	其它逻辑元件.....	(4)
0120	逻辑与开关电路.....	(5)
0130	微处理机芯片.....	(9)
0140	固件.....	(12)
0150	数字计算机的其它电路.....	(12)
0160	模拟电路.....	(—)
0180	模/数与数/模转换器.....	(13)
0200	逻辑设计与数字技术.....	(14)
0210	逻辑设计方法.....	(14)
0210B	计算机辅助逻辑设计.....	(14)
0220	计算机体系结构.....	(15)
0230	数字运算方法.....	(16)
0240	数字滤波器.....	(17)
0250	微计算机技术.....	(19)
0260	数字信号处理.....	(21)
0280	其它数字技术.....	(23)
0300	计算机存储设备与技术.....	(23)
0310	存储系统设计.....	(23)
0320	数字存储器.....	(23)
0320C	动磁介质存储器.....	(24)
0320E	静磁介质存储器.....	(—)
0320G	半导体存储器.....	(25)
0320Z	其它数字存储器.....	(28)
0330	模拟存储器.....	(29)
0380	其它.....	(30)
0400	模拟与数字计算机及系统.....	(30)
0420	大型计算机与小型计算机.....	(30)
0430	微型计算机.....	(31)
0440	多处理机系统与技术.....	(32)

0450	模拟与混合计算机及系统.....	(35)
0460	模拟与混合计算技术.....	(—)
0470	性能评价与测试.....	(35)
0490	其 它.....	(37)
0500	计算机外围设备.....	(38)
0520	数据采集设备与技术.....	(38)
0530	模式识别设备.....	(39)
0540	终端与图形显示.....	(40)
0550	打印机与绘图机.....	(41)
0560	数据准备设备.....	(44)
0580	计算机缩微胶片输出设备.....	(—)
0585	语音识别与合成.....	(44)
0590	其 它.....	(47)
0600	数据通信设备与技术.....	(47)
0610	计算机接口.....	(48)
0610N	网 络 接 口.....	(48)
0610P	外围设备接口.....	(49)
0610S	系 统 总 线.....	(51)
0620	计算机网络与技术.....	(52)
0620L	局 部 网 络.....	(56)
0620W	其它网络.....	(61)
0630	连网设备.....	(62)
0690	其 它.....	(63)

主题指南

本主题指南是将本刊分类时涉及到的主题词按汉语拼音字母的顺序编排的一个索引,其中的数字为分类号。由分类号便可自目录中找出与该主题有关文献所在的页码。

A		多路转换器	0630
按内容访问存储器	参见“相联存储器”	多数逻辑	0120
B		多值逻辑	0120
半导体存储设备	0320G	F	
半导体逻辑元件	0110C	分时系统	0400
便携式计算机	0430	G	
并行处理	0440	个人计算机	0430
并行存取存储器	0320	光笔	0540
C		光存储设备	0820Z
超导器件	0100, 0320Z	光符识别	0530
除法电路	0120	光计算	0280
触发器	0120	广域网络	0620W
穿孔带设备	0560	规程	参见“协议”
穿孔卡设备	0560	H	
磁存储系统	0320	绘图机	0540, 0550
磁带存储器	0320C	混合计算机	0450
磁逻辑	0120	混合计算机程序编制	参见“混合计算机程序设计”
磁膜存储器	0320E	混合计算机程序设计	0460
磁扭线	0320E	混合模拟	0460
磁盘存储器	0320C	“或非”电路	0120
磁泡存储器	0320	J	
磁心存储器	0320E	集成电路	0110C, 0120
存储器设计	0310	积分电路	0160
存储设备	0300	计数电路	0120
D		计算机测试	0470
打印机	0550	计算机电路	0100
代码转换器	0120	计算机电源	0150
低温电存储器	0320Z	计算机辅助逻辑设计	0210B
电流开关逻辑电路	参见“电流型逻辑电路”	计算机接口	0610
电流型逻辑电路	0110, 0120	计算机结构	0220
电源	0150	计算机评价	0470
电子逻辑	0110, 0120	计算机缩微胶片输出设备	0580
定标电路	0160	计算机体系结构	0220
镀膜存储器	0320E	计算机调试	0470
多重处理系统	0440	计算机图形设备	0540
多处访问系统	0400	计算机外围设备	0500
多道处理系统	参见“多重处理系统”	计算机网络	0620
多孔磁心	0320E	计算机选择	0470
多路复用器	参见“多路转换器”	加法电路	0120, 0160
多路开关选择器	0630	加法器	0120

家用计算机	0430	数字集成电路	0100
键盘	0500	数字技术	0200
交互终端	0540	数字计算机	0420
晶体管晶体管逻辑电路	0110C, 0120	数字滤波器	0240
进位逻辑	0230	数字通信系统	0600
局部网络	0620L	数字系统	0400, 0420, 0600
K		数字信号	0260
开关电路	0120	数字信号处理	0260
快速响应计算机系统	0400	数字运算	0230
L		数组处理机	0440
连网设备	0630	隧道二极管存储设备	0320G
逻辑电路	0120	随机存取存储器	0320G
逻辑门	0120	T	
逻辑器件	0100	条形码扫描器	0590
逻辑设计	0210	调制解调器	0630
逻辑元件	0110	通信	0600
M		图形设备	0540
模拟	0460	W	
模拟存储器	0330	外围设备接口	0610P
模拟计算机	0450	网络分析器	0630
模拟计算机程序编制	参见“模拟计算机程序设计”	网络接口	0610N
模拟计算机程序设计	0460	微程序设计	0220
模拟计算机电路	0160	微处理机芯片	0130
模式识别	0530	微处理机组件	0130
模/数转换	0180	微分电路	0160
P		微分分析机	0160
判定表	0210	微计算机芯片	0130
频谱分析	0450	微计算机组件	0130
Q		微型计算机	0250
全息照相术	0300	温彻斯特磁盘	0320C
R		X	
冗余	0210, 0400	细胞阵列	0120
S		系统总线	0610S
三态逻辑电路	0110, 0120	显示系统	0540
乘法电路	0120	相联存储器	0320
识别设备	0530	向量处理机	0440
实时计算机系统	0420	相似模拟	0460
时序电路	0120	小型计算机	0420, 0430
数据采集	0520	协议	0620
数据传输	0600	性能评价	0470
数据通信	0600	Y	
数据准备设备	0560	移位寄存器	0120
数论	0230	硬磁盘	0320C
数/模转换	0180	“与非”电路	0120
数字存储器	0320	语音合成	0585
数字电路	0100	语音识别	0585

阈值逻辑电路

0110, 0120

只读存储器

0320G

远程通信

0600

主计算机

0420

Z

字符识别

0530

真值表

0200

自组织存储器

0320

阵列处理机

0440

组合电路

0120

直接模拟

0450

电路与器件

13001 一个VLSI规模的问题[英]/Mellor, J. // Electron. & Comput. Mon., 1985, (4月), -38~39

解释VLSI是微计算机革命的一个主要部分的理由。特别提到定制IC在Sinclair ZX81、Enterprise, Sinclair QL和Acorn Electron中的使用。

13002 集成电路I²C总线系列获得增加 应用例子: 气象站[德]/Axer, K. // Elektronik, -1985, 34(4), -49~52

参照气象站数据收集和处理系统, 描写了把Valvo集成电路应用于I²C总线互连; 简要地列出I²C总线系列微计算机和外围IC, 包括ROM、RAM、微控制器、时钟/日历、输入/输出、驱动器和转换单元。对微控制器(MAB 8400和PCB-84C00系列低电流型)的功能和利用PCF 8574输入/输出单元的传感器输出软件模/数转换作了说明。已处理数据LCD指示采用有多路转换能力的新的PCF 8576驱动器单元。新PCB 8582 2k位CMOS EEPROM提供非易失数据存储。参7

13003 适于VLSI应用的CHMOS III工艺[会, 英]/Sery, G. // Proceedings of the IEEE International Conference on Computer Design: VLSI in Computers ICCD'84; 1984.10.8~11; Port Chester, NY, USA, -Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984, -551~554

已研究出一种使用1.5 μ m刻蚀技术的高性能双金属CHMOS III工艺。采用250Å栅氧化物和1.0 μ m的典型电沟道长度取得门延迟小于250ps的晶体管性能。通过加入LDD性能保持晶体管的可靠性。利用N⁺衬底上的外延砷使阈值灵敏度减至最小并改进了电路布局密度。双层金属化增加信号和电力连接的灵活性, 使密度进一步提高。已形成的这种工艺理想地适合于VLSI随机逻辑设计和将用来制造下一代32位微处理器。以成功地制造出两种SRAM载体为例子, 表明了这种工艺的高速和低功率能力。参3

13004 超高性能计算机硬件工艺的展望[会, 英]/Masaki, A. // Proceedings of the IEEE International Conference on Computer Design: VLSI in Computers ICCD'84; 1984.10.8~11; Port Chester, NY, USA, -Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984, -561~564

讨论通常认为未来高性能计算机所选用的各种LSI工艺和封装系统的实际电路性能和导线延迟。描写评价LSI和封装工艺的方法。参8

逻辑元件

半导体逻辑元件

13005 瞬态型软失效发射极耦合逻辑 双极静态单元试验现场[英]/Voldman, S. H. // IBM Tech. Disclosure Bull., 1984, 27(6), -3318~3319

为了消除备用方式中 α 粒子引起的软误差, 在向集电极施加电荷源时, 翻转该单元所需的备用电荷必须比收集的电荷多得多。

13006 适于有可变结构的系统的逻辑元件[俄]/Микрорелектроника, -1984, 13(3), -206~213

作者讨论学习系统通用逻辑元件, 这种逻辑元件能计算任意布尔函数并具有局部存储系统和调整元件参数的机理。各种类型基本元件的变种能形成一个复杂逻辑元件系列, 系列中的每种元件都将最适用于解决硬件实现系统中的特殊问题。参7

(以上胡维明译 译 文校)

13007 采用小电压摆动和低温的微微焦耳 MOSFET逻辑器件[英]/Tewksbury, S. K. // Solid-State Electron., 1985, 28(3), -255~276

以普通的静态电特性为出发点, 对MOSFET逻辑器件包括在低温下工作的可能性的性能极限作了初步估算。一般通过这些研究可以得知最小的电压摆动约为200毫伏, 它所引起的功耗和开关速度方面的实际限制使得不可能用约瑟夫逊结逻辑同时实现极低功耗和极高速度。在这种低电压时, 器件性能对制造工艺非常敏感, 致使难以进行高产量生产。作者研究了经由25毫伏左右的电压摆动实现高速度和低功耗VLSI逻辑器件应该满足的条件。通过在T $\leq$ 30K温度下工作的体导电器件实现的动态逻辑电路是主要的必需品。在这种低温下, 不平衡过程为器件动作提供了新的基础。建议将在载流子稳定条件下工作的一种新颖的张弛型MOSFET作为一种功率-延迟积在微微焦耳范围内的低电压摆动逻辑开关。参57

其它逻辑元件

13008 用高Jc NbN-氧化物-PbIn约瑟夫逊结制造的5.6ps DCL(直接耦合逻辑)门电路[会, 英]/Tarutani, Y. // Extended Abstracts of the 16th(1984 International) Conference on Solid State Devices and Materials; 1984.8.30~9.1; Kobe, Japan, -Tokyo, Japan; Business Centre for Acad. Sci.

Japan, 1984.-615~618

制造了高 J_c NbN 约瑟夫逊结, 并对其结的特性作了研究。 J_c 值为 2×10^6 安培/米², 结面积为 1.5 微米² 的 NbN 结, 其 I_{min}/I_c 比为 0.1, 禁带减缩比为 4%。用这些高 J_c NbN 结制作了 DCL 门电路链。这种 DCL 门所获得的开关延迟为 5.6ps/门。参7

13009 高容差单向单流量子 (single-flux-quantum) 逻辑门电路[会, 英]/Miyake, H. ... // Extended Abstracts of the 16th (1984 International) Conference on Solid State Devices and Materials, 1984.8.30~9.1, Kobe, Japan.-Tokyo, Japan, Business Centre for Acad. Sci. Japan, 1984.-639~642

提出了一种新型单流量子逻辑门电路, 它无需三相时钟便能进行信号的单向传送。改变设计参数, 就偏置电流而言使其工作裕度大于 50%, 以此建立了一个最佳电路。对三个级联门电路进行了模型化, 并在一台计算机上作了模拟, 证实了信号流的单向性。参8

(以上克 雄译 黎 明校)

13010 以干涉系统为基础的多输出逻辑元件[英]/Imai, Y. ... // Opt. & Quantum Electron.-1985, 17(2).-119~123

提出一种使用光干涉系统的多输出逻辑元件。该系统相当于在一个输出干涉带周期内划分的某些位置上并行操作的逻辑门阵列。把光感生折射率变化材料加入此系统, 以便完成把光输入转换成读出光束的相变。指出, 通过调整输出干涉带的位移或是调整输出干涉带的分割, 可以在数量和种类上任意控制所取得的逻辑门。作为例子, 在初步实验中并行实现了 AND、OR、NAND 和 NOR 逻辑门。参11

逻辑与开关电路

(含触发器与移位寄存器)

13011 一种使用非冗余余数系统的高速乘法器[朝鲜]/Kim, S. Y. ... // J. Korea Inf. Sci. Soc.-1983, 10(4).-211~217

提出一种使用组合逻辑电路的高速 NRNS 乘法器结构。还讨论了能节省硬件和操作时间的最佳组件条件。估计 16 位 $\times$ 16 位的乘法时间约为 31.7ns。参16

13012 IEEE 浮点芯片实现 DSP 结构[英]/Windsor, W. A., I // Comput. Des.-1985, 24(1).-165~170

随着适于二进制浮点算术的推荐的 IEEE 754 标准的认可, 浮点处理已广泛流传。该标准规定了浮点算术的数据类型、舍入方式和异常处理。写给标准的

应用程序在计算机之间是通用的。该标准适用于数字信号处理设计的某些方面, 包括 VLSI 芯片组在内。这种芯片组之一是 ADSP-3210 浮点乘法器和 ADSP-3220 浮点 ALU。

13013 定制和半定制 IC 的调查[英] // VLSI Des.-1984, 5(10).-30~35

系统设计机构在减少对于门阵列或元件基础 IC 的随机逻辑方面有相当大的兴趣, 这继续鼓励该领域的起飞和引诱已建立的半导体供应厂商。对这个混乱市场的最新调查发现了约 60 家以美国为基础的阵列和元件库卖主。本文在使用有关卖主和产品的数据表方面提供某些指导。

13014 共射-共基放大器电压开关逻辑设计[英]/Erdelyi, C. K. ... // VLSI Des.-1984, 5(10).-78~86

实现共射-共基放大器电压开关 (CVS) 逻辑方面的功能减少了内部转换次数, 从而减少了总延迟和逻辑操作的功耗。这种 CVS 设计方法明显不同于使用基本程序块的方法。CVS 设计提供一种使逻辑最佳化的机会。

13015 适于门阵列的紧凑的试验矢量[英]/Schlafly, A. // VLSI Des.-1984, 5(10).-89~104

门阵列设计师的最佳选择是使用一组给定的波形作为试验 (和模拟) 矢量或产生新矢量。选择产生新矢量的一个理由是这样可以在模拟时加强设计验证工作。利用设计期间试验矢量每次重复的设计模拟增加了所有不小心的错误都被校正的可靠程度。使用紧凑结构而非一般扩展结构的试验矢量设计方法要易于使用得多。试验矢量设计的三个主要方面 (产生、模拟和试验实现) 都从紧凑的矢量组得到好处。参3

13016 单层门阵列的自动定制化[英]/Moullion, M. // VLSI Des.-1984, 5(11).-36~94

如果路径选择问题能够得以解决, 单层阵列就具有产量高和制造成本低廉的优点。研制出 MIGATE 门阵列和 MICAD 软件, 以便在大多数情况下使单金属阵列的配置完全自动化。位移和最终路径选择的某些已知算法已作了优选并推荐用于这种阵列的布局。研究出一种新的松弛路径选择和预先路径选择分析方法, 以便即使在高密度封装阵列情况下也能达到 100% 最终路径选择完成率。利用来自预选路径选择的资料保证有解并能迅速地求得解。MIGATE 阵列是一种使用 3 微米硅栅 CMOS 加工工艺的单层设计。该系列由 336、660、1014、1536 和 2166 (有二输入 NAND 门等价计数的) 五种规格组成。参5

13017 VTL——一种适于超高速双极门阵列的电路技术[会, 英]/Itoh, H. ... // Proceedings of the

IEEE International Conference on Computer Design: VLSI in Computers ICCD'84; 1984.10.8~11; Port Chester, NY, USA; Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-434~437

研制出一种称为VTL(可变阈逻辑)的高速双极电路。VTL电路具有与ECL(发射极耦合逻辑)相同的逻辑功能,但更快20~40%。已制出延迟时间恒为100ps的VTL电路,而ECL电路的延迟时间约为140ps。能够使用VTL和描写过的另一种电路技术实现性能比一般ECL门阵列高得多的双极门阵列。参4

13018 适于并行卷积的可编程序逻辑[会,英]/Kobayashi, H. // Proceedings of the IEEE International Conference on Computer Design: VLSI in Computers ICCD'84; 1984.10.8~11; Port Chester, NY, USA; Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-700~704

提出一种新的适于并行卷积的可编程序逻辑结构。通过把滤波函数(filter function)划分成较小子函数的和,降低了并行卷积器的复杂性。利用可编程序存储阵列产生这些子函数的值,然后用并行加法器把子函数的值加起来。并行卷积器工作性能能够比von Neumann 贮存机好几个数量级。这个方法可适用于实时信号和图象处理。参3

13019 半定制 IC 的类型[会,英]/Hicks, P. J. // IEE Colloquium on the Semi-Custom Alternative; 1983.10.18; London, England; London, England; IEE, 1983.-1/1~4

半定制集成电路概念是建立在已得到发展的各种技术的基础上的。根据它们的内部结构和适合于它们特殊性能的设计风格,能够把不同的类型分类。通常使用四个主标题:门阵列(或自由逻辑阵列—ULA);元件基础系统;可编程序逻辑设备(矩阵逻辑);模拟元件阵列。前三种几乎仅仅是数字的,只有最后一种特别供模拟电路应用。然而,有可能找到在同一芯片上既能提供模拟电路又能提供数字电路的半定制IC,这个特性在要求有模拟接口的单片解法应用中特别有用。某些设备具有属于一个以上上述类型阵列的特性是可能的,例如根据元件基础原理组织一些门阵列。

13020 使用位级收缩阵列实现Winograd傅里叶变换算法[会,英]/Ward, J. S. // IEE Colloquium on VLSI Special Purpose Computer Architectures and Implementations; 1985.2.18; London, England; London, England; IEE, 1985.-2/1~3

在计算上最有效的估算 DFT 的算法之一是由S.

Winograd在1978年提出的。Winograd 算法减少了DFT所需要的乘法数,减少到基数-2 FFT 要求数的大约20%。与这些算法有关的是显然未构成的加法树和减法树(数量约与FFT相同)。总的说来是这些加法的计算阻碍了WFTA的实现。作者论及用来实现WFTA的位级收缩阵列系统。参7

(上)胡维明译 译 文校)

13021 CMOS实现了速度、功率和密度的平衡[英]/Mekhoff, N. // Comput. Des.-1985, 24(5).-25~28

CMOS IC 除其功耗较低而外,其性能迅速变得与双极型芯片相类似。本文描述了许多厂家的一些CMOS逻辑产品,评述了市场情况。

13022 TTL 系列获得了发展:用于强功效数字系统的AS(先进肖特基)和ALS(先进低功耗肖特基)器件[德]/Willmann, K. // Elektronik.-1985, 34(9).-65~70

AS和ALS器件在工作中利用了与前一肖特基器件相同的物理效应,但是衬底上的电路元件是用离子注入法制成的,这比原先使用的扩散工艺更加精密,从而能以降低了的功耗实现较高的工作速度。本文介绍了使用这种新工艺的典型TTL电路,并给出了其内部连接的电路图。

13023 可编程阵列逻辑[英]/Morton, I. // Comput. Mag.-1985, (6月6日).-21

13024 采用'栅隔离'和可编程路由选择通道的先进CMOS门阵列结构[英]/Van Noije, W. A. M. // IEEE J. Solid-State Circuits.-1985, SC-20(2).-469~480

介绍了一种新颖的用于LSI/VLSI的CMOS门阵列结构。这种新结构除了路由选择通道数的可编程性外,还为逻辑实现采用了'栅隔离'技术。这一概念使用了双层(double-level)金属,其第一接触层可对电路的定制编程。该门阵列已用3 μ m Si 栅 CMOS工艺进行了设计,其最大的2输入门密度可达200门/mm²。借助于门阵列设计系统(GARDS)设计工具,在3 $\times$ 3mm²门阵列尺寸上自动地设计了一个9阶 LDI 数字滤波器(4652只晶体管),作为上述新颖的门阵列结构的测试工具。在第一种处理中,实现的滤波器的内部门结构与传统门阵列的相同;在第二种处理中,用这一新概念在60%的阵列尺寸上设计了同样的滤波器。后一方案硅面积缩小了40%。参17

13025 新的动态结合负载工艺[英]/Harari, E. // IEEE J. Solid-State Circuits.-1985, SC-20(2).-537~541

介绍了动态无比例(ratioless)反相器逻辑电路

的两种新的器件设计思想。原有的（与开关晶体管结合的）负载元件代替传统的 MOS 动态负载晶体管实现了极低的电路功耗。用比较标准的双层多晶硅 CMOS 工艺能实现两种器件，这两种器件极好地适用于低功率的数字信号处理器、串行存储器和相关器以及数字图象处理器。参2

13026 用于较低功率三值逻辑电路系列的耗尽/增强型CMOS [英]/Heung, A. ... // IEEE J. Solid-State Circuits, -1985, SC-20(2), -609~616

提出了一种使用耗尽与增强型互补金属氧化物半导体 (CMOS) 晶体管的新的三进制逻辑电路系列。这些电路使用两个电源，每个电压都在晶体管阈值电压以下，而且没有电阻。介绍了其基本三进制运算器（反相器，‘与非’，‘或非’）的电路设计。这些基本三进制运算器可作为三值数字系统 VLSI 实现中的构件。还介绍了使用这一逻辑电路系列设计三进制全加器的实例。参16

13027 CMOS J-K三态触发器 [英]/Shalash, S. A. H. ... // Int. J. Electron., -1985, 58(2), -355~363

介绍了一种全 CMOS J-K 三态触发器。它有三个三态逻辑输出，且用电平0、1和2表示现在、将来和过去的输出状态，并且有预置功能，可根据需要在输出端获得三个逻辑电平中的任何一个。这就保证了三进制时序电路设计（三进制移位寄存器、计数器、锁存器等）的极大灵活性，因此也就能将它看做是三进制逻辑设计的通用存储单元。参14

13028 采用基极电阻输入的TTL电增 [英]/Cahill, J. J. ... // IBM Tech. Disclosure Bull., -1985, 27(8), -4754~4755

一种改进型晶体管-晶体管逻辑单元除正常输入外还采用了基极电阻输入作为一个逻辑输入。作者介绍了其配置与工作情况，并说明了这种逻辑单元的优点。

13029 器件数最少的定时CMOS‘异’电路 [英]/Lee, H. S. ... // IBM Tech. Disclosure Bull., -1985, 27(8), -4799

为了实现能用选通信号（时钟）得到高性能的二输入‘异’功能，提供了一个所用晶体管数最少的电路方案。

13030 三端超导器件可导致产生操作更快的计算机 [英]/Nishino, T. ... // JEE., -1985, 22(219), -66~70, 86

为这种器件研制一个特殊安装系统或新驱动系统是必要的。这被认为是使约瑟夫逊结获得实际应用的研究条件之一。为此，除为这种二端器件研究和开发适当的安装系统外，还需要一种三端超导器件，它可

以不经修改地使用半导体晶体管计算机的电路和驱动与安装方法。本文联系超导三端器件的开发，说明了日立公司研制的超导三端器件。参7

13031 逻辑电路的可靠性评价 [英]/Roca, J. L. // Microelectron. & Reliab., -1985, 25(2), -257~260

逻辑电路评价中一个起指导作用的因素是估算可靠性的能力。本文提出了一种新的分析法，它适用于所有组合或时序逻辑电路，已用这种新的结构获得了一个可靠性矩阵。参4

13032 串联晶体管对CMOS电路传递特性的影响 [英]/Dokic, B. L. // Microelectron. J., -1985, 16(2), -43~51

对CMOS‘与非’和‘或非’ m -输入逻辑电路在其 $m-n$ 个输入为无效，余下的 n 个输入为有效时的传递特性作了分析。指出了串联晶体管和并联晶体管 β 系数的最佳比与逻辑电路的输入数相等。这对任意数量的有效输入都是成立的。参1

13033 开路集电极‘或’门 [英]/Roden, D. // New Electron., -1985, 18(2), -29

开路集电极 (OC) ‘或’门是很难获得的。A 74125 系列三态缓冲器能实现同一功能，但具有一定的局限性。在其高阻抗状态，总线被上拉到逻辑1；在其启动状态，这个门的输出约束与普通达林顿（图腾柱）器件相同。所以，象任何三态器件一样，一次只能启动一个门，并且启动信号必须不重叠。

13034 带补偿偏置的约瑟夫逊电流注入干涉仪逻辑电路 [英]/Harada, Y. ... // 电子通信学会论文誌(E), -1985, E68(4), -215~218

介绍了一种新研制的电流注入逻辑电路。输入信号电流直接注入约瑟夫逊干涉仪的电感器，而不是采用磁的办法耦合到电感器。这个电路能在输入信号和输出信号之间实现极好的隔离特性。附加的补偿偏置电路提高了驱动能力，增加了操作裕度。采用 $1\mu\text{m}^2$ 铝合金约瑟夫逊结制作了构成100个门的级联链的实验电路。在15微瓦的功耗下测得的开关延迟时间约为30微微秒。参5

13035 瞬时周转定制集成电路——VLSI设计中的新概念 [会, 英]/Hartmann, R. F. // Westcon '84 Conference Record, 1984, 10, 30~11, 1, Anaheim, CA, USA.-Los Angeles, CA, USA, Electron. Conventions, 1984.-19/0/1~4

讨论了可编程逻辑器件 (PLD) 的发展。PLD 工艺正朝着若干方向发展：增加复杂性，实现工艺多样化和发展新工艺以及采用更完善的支援工具。现有如CMOS, EPROM(EPLD), CMOS, EEPROM, BE-

PLD)、CMOS熔丝连接和ECL熔丝连接等新工艺。仍有待PLD厂家解决的主要问题之一是保证程序控制部分功能上百分之百地可靠。这个问题对熔丝连接器件尤为严重。

13036 能增大设计能力的第二代可编程逻辑器件 [会, 英]/Yee, J. // Wescon '84 Conference Record; 1984. 10. 30~11. 1; Anaheim, CA, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-19/1/1~6

13037 能取代门阵列的可编程逻辑器件 [会, 英]/Chan Yiu-Fai // Wescon '84 Conference Record; 1984. 10. 30~11. 1; Anaheim, CA, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-19/2/1~6

考察了导致门阵列使用显著增长的原因, 分析了它们在为多种用户服务时存在的某些不足, 介绍了一种新的可编程逻辑器件, 不仅能弥补门阵列的某些缺陷, 而且还能给用户提供一些附带的好处。参5

13038 可编程逻辑的简便设计方法 [会, 英]/Osann, R. // Wescon '84 Conference Record; 1984. 10. 31~11. 1; Anaheim, CA, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-19/3/1~8

PLD (可编程逻辑器件) 是供目前TTL设计领域内的数百万工程师使用的下一代技术。工程师用PLD能建立存入计算机的逻辑描述。然后用产生程序设计模式的开发软件包操作这一逻辑描述。这一模式能被下载 (download) 到一个逻辑 (PROM) 编程器, 以将所需功能性嵌入一实际器件。在普通印刷电路板上使用了越来越多的可编程逻辑时, 校正、修改和增强也就可能越来越多地处于一特定的可编程器件内。因此, 通过修改逻辑描述, 进行重新编译和完成到器件编程器的下载就能极快地进行更换。

13039 下一代可编程逻辑器件 [会, 英]/Coli, V. J. ... // Wescon '84 Conference Record; 1984. 10. 30~11. 1; Anaheim, CA, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-19/4/1~14

可编程逻辑器件已从简单组合阵列发展到了其特性与密度可与门阵列相匹敌的器件。介绍了第二代PAL, 特别是MegaPAL和Registered-Asynchronous PAL。采用了一种称为PLE的可编程逻辑新概念。接着讨论了可编程逻辑器件的设计方法。还介绍了现在这一代和下一代软件工具 (PALASM 2和PLEASM) 以及使用这些软件工具的若干应用实例。参7

13040 具有较大裕度的自偏置逻辑/存储单元 [会,

英]/Okabe, Y. ... // Proceedings of the 17th International Conference on Low Temperature Physics; 1984. 8. 15~22; Karlsruhe, Germany.-Amsterdam, Netherlands; North-Holland, 1984.-445~446.-vol. 1

介绍了一种新型的瑟夫逊逻辑/存储单元。基本单元由磁场控制的约瑟夫逊结耦合的两个超导环组成。该单元通过注入单通量子 (single flux quantum) 进行预置, 采用自偏置, 无需偏置电流。这种单元原则上能用小输入信号工作。要求这种器件具有较大的信号裕度。用计算机模拟证实了该单元工作正常, 并给出了模拟结果。参2

15041 电流注入约瑟夫逊锁存电路 [会, 英]/Yamada, T. ... // Extended Abstracts of the 16th (1984 International) Conference on Solid State Devices and Materials; 1984. 8. 30~9. 1; Kobe, Japan.-Tokyo, Japan; Business Centre for Acad. Sci. Japan, 1984.-623~626

介绍了一种新颖的交流供电电流注入约瑟夫逊锁存电路。数据以 (含两个约瑟夫逊结的) 超导环中的循环电流的形式存放在这个电路中, 用于涉仪门直接从环流读出。用采用 $5\mu\text{m}$ 铝合金约瑟夫逊工艺制造的试验锁存器, 验证了其工作正确无误。该器件尺寸为 $300 \times 300\mu\text{m}^2$, 仅为具有同样特征磁耦合约瑟夫逊锁存器尺寸的十分之一。参7

13042 采用互补输出的交流供电主锁存电路 [会, 英]/Ohori, T. ... // Extended Abstracts of the 16th (1984 International) Conference on Solid State Devices and Materials; 1984. 8. 30~9. 1; Kobe, Japan.-Tokyo, Japan; Business Centre for Acad. Sci. Japan, 1984.-627~630

普通锁存电路因为从属电路要进行复数运算只允许有的小的容差。如果主锁存器将一逻辑电路的输出及其互补信号都存起来, 便可获得较大的操作裕度。作者提出了一种采用互补输出的交流供电主锁存电路。制造出了这一电路, 并获得了 $\pm 40\%$ 的大操作裕度。参3

13043 以单电源电压工作的GaAs DFET逻辑电路 [会, 英]/Shimizu, S. ... // Extended Abstracts of the 16th (1984 International) Conference on Solid State Devices and Materials; 1984. 8. 30~9. 1; Kobe, Japan.-Tokyo, Japan; Business Centre for Acad. Sci. Japan, 1984.-28~29.-supl.

GaAs耗尽型MESFET逻辑 (DFET逻辑) (如BFL或SDFL) 与DCFL相比其噪声容限较大。但是它们需要一个负电源电压来转换耗尽型FET。虽然是DFET

逻辑,但CPL(电容耦合逻辑)不需要负电源电压。然而,它不在低频率范围工作,并且需对逻辑状态进行预置。作者介绍了一种以单电压工作的DFET逻辑,它能在直流至千兆赫的频率范围内工作。参3

微处理机芯片

(含微计算机芯片;开发系统,见0250,成套计算机系统,见0430)

13044 浮点运算协处理机[德]/Hilf, W. // *Elektronik*.-1985, 34(10).-57~62

文中叙述了用Motorola MC68881浮点运算处理机作为68000系列微处理机的协处理机以去掉中央处理机的计算负荷来减少计算时间的问题。MC 68020 32位微处理机含有一个不用软件便能进行简单的协处理机连接的综协处理机接口。经由集成动态总线结构和通信软件实现MC 68881与其它68000处理机的协同工作。参照线路图、表,介绍了命令和通信的细节。MC 68020微处理机与MC 68881运算处理机结合便能处理8、16、32、64、80和96位等数据类型。参5

13045 用于8052微控制器的BASIC[德]/Huguenin, F. // *Elektroniker*.-1985, (2).-69~73

作者描述了Intel 8052 AH-BASIC微控制器,该设备是为较快地交互地开发为一些不太复杂的应用所需的硬、软件而研制的。BASIC解释程序被集成在一单片控制器内(硅软件)。给出了方框图,特殊功能的外部连接,极小值系统和EEPROM的连接。列出了BASIC指令,按时序开列了一些程序,并能任意地调用这些程序。备有算术函数和超越函数以及随机数生成程序。参5

13046 双极处理机:从4位片到32位片[德]/Elektron. Ind.-1984, 15(12).-47~48, 50

介绍了用于32位微计算机的单片32位Am 29300 VLSI双极IC系列。用IMOX-S工艺制造的所有IC都采用内部射极耦合逻辑,备有TTL兼容的输入和输出。讨论了系统结构,介绍了该系列中前五种IC的基本系统配置、功能和操作,它们是:浮点处理机Am 29325;定序器Am 29331;运算器Am 29332;4口寄存器Am 29334和乘法器Am 29323。经初步比较,说明其性能胜过其它处理机若干倍。展望了它们在超小型计算机、阵列处理机、图形和专家系统中以及在实现容错结构方面的应用。

13047 82588单芯片通信网络微控制器的应用[德]/Bernstein, H. // *Elektron. Prax.*-1985, 20(4).-10~12, 14~15

宣布推出了Intel公司的82588型局部网络控制器,介绍了STARLAN局部网。概述了该控制器在

PC和其它计算机网络中的使用。

13048 快速数字信号处理器[德]/Giller, H. // *Elektronikschau*.-1985, 61(4).-81~85

ITT UDP 101 16位数字信号处理器采用Harvard结构进行并行操作。它装有一个32位运算器和两个440字节RAM,用以接口到如MC68000这样的标准16位微处理机。

13049 近距离同机种计算机系统的最佳KAIS结构[俄]/Monakhova, E. A. // *Электрон. Модел.*-1985, 7(3).-30~34

评述了近距离同机种计算机系统(HCS)宏结构理论的现状,报告了最佳KAIS结构分析表示的新结论,研究了多维KAIS结构的结构活力,获得了静态HCS重构的算法。参20

13050 32000系列处理机[德]/Mathon, J. C. // *EEE*.-1985, (4).-43~47

国家半导体公司已将能与8、16和32位微处理机完全兼容的新处理机系列——32000系列——投入市场。这种32位结构与NS 32008、NS 32016和NS 32032相同,这个新系列适用于高级语言。操作系统最初选用UNIX,但NS根据试验经验正在提供GENIX(UNIX 4.1版本),而且不久还将提供GENIX 4.2和System V。在3~4年内这个产品系列将导致采用CMOS工艺的30 MHz 10MIPS处理机的推出。

13051 6809 Rehaflex插件板. I.[英]/Bongers, C. // *Apple User*.-1984, 4(12).-42~44

作者介绍了他使用6809 Rehaflex插件板的经验。他毫无问题地在Apple II、Apple IIc和Basis 108(A3版本)上试验了插件板。该插件板备有Flex操作系统。作者比较了6809和6502,讨论了如何由它们协同工作来完成任

(以上克 雄译 黎 明校)

13052 VLSI流水微含并分类器的构造[日]/Haya-shi, T. // *Annu. Rep. Eng. Res. Inst. Fac. Eng. Univ. Tokyo*.-1984, (43).-81~86

分类是计算机系统中常用的基本操作之一。考虑硬件技术的最新发展,对能实现高速分类的专用硬件的兴趣日益增加。本文研究O(N)时间的流水线合并分类算法。在寄存器传送级连同它的硬件实现方面对算法作了详细讨论。设计了一种带VLSI CAD系统的VLSI处理机,处理机的操作逻辑模拟检验。这种计算机是用高度先进的VLSI工艺制作的。

13053 串式计算机[英]/Adams, R. // *Robotics Age*.-1984, 6(11).-22~25

计算机是精确的,但有人工智能的困难。智能要求发现相似性的能力,而非需要发现等效性的能力。

需要三行代码来完成。而完整的一行代码却把通常表示的语句的复杂性，它经常使编程员感到困惑。然而，人们根据只是大程序中的信息而编程完成许多共同任务。象在战士找一个名字，检查正确的拼音或理解一个普通语句一样的共同任务利用了人的记忆和相似的模式的能力。佛罗里达州福特劳德威尔的Proximix Technology公司于1984年设计一种专门设计的VLSI芯片，这种芯片使计算机技术向重复人工记忆的方向前进了一步。PF 474是能够对8字符串以每秒40000次比较的速度进行做有字符串的比较操作的VLSI集成电路。以这种速度可以在可接受的时间内竭力解决许多检索问题。PF 474所用的串的比较操作非常灵活，能够适用于许多不同的检索问题。这种灵活性是重要的。PF 474用一个检索或询问串，并把它与数据库中的所有别的串比较。对于每一次比较，计算了与这些串配合的紧密程度有关的近似值。在检索结束时，把最大的值（/分子最佳配合）存储在参考用的等级表中。

13054 莫托洛拉6801单芯片[英]/Truc, P. // Micro Syst.,-1985,(51),-159~169

详细描述莫托洛拉6801微控制器芯片及其作为微计算机的用途，包括8种不同的操作方式。这些方式包括单芯片方式、多路传输方式和非多路传输扩展方式。所讨论的其他方面包括中断和复位方式，有2K字节ROM和128K字节RAM的内部存储器，可编程定时器串行接口。与没有内部ROM的功能上受限制更多的6803作了简单比较。参6

13055 VLSI达到的容错[英]/Emmerson, R. // IEEE Micro,-1984, 4(6),-34~43

从事务处理机角度描写了英特尔432微处理器结构。这种四微冗余系统通过加入硬件/软件独立性和五种冗余原理不但纠正瞬态错误而且纠正了固定错误，为支持容错提供了一种可供选择的方法。作为一个实际应用，讨论了使用这种VLSI元件系列的事务处理计算机的设计。参4

13056 32位IC组件块集成高性能[英]/Flaherty, T. J. // Comput. Des.,-1985, 24(2),-161~168

利用功能分割、三总线结构和错误检测原理设计的32位组件块系列能够满足通用计算和信号处理二者的需要。描写了AM 29300系列IC。

13057 MC 68020的试验方法[英]/Kuban, J. R. ... // VLSI Des.,-1984, 5(11),-22~30

VLSI器件的功能试验会要求过长的维修时间，也产生差的故障覆盖率。一方面，全结构试验会增加芯片尺寸——影响产量和制造试验时间。就MC 68020那样大和复杂的芯片而说，功能试验显然是不可能

的，全结构试验是不经济的。另一方面，有意识地混合这两种试验方法。将MC 68020芯片能高度可测的某些部分做芯片尺寸。设计了在16.67 MHz工作，而计算能力为MC 68000四倍的新32位微处理器，它和32位数据总线和超高速缓存作为特征。为了提供不必增加芯片尺寸或试验时间的高试验度，作者选择一种组合，对执行单元(EU)用功能试验，对逻辑单元试验的控制逻辑用全结构试验。参5

13058 使完美芯片发展的优良技术[英]// Your Computer,-1984, 4(12),-55

这是一篇Si集成电路工艺，微处理机芯片，随机存取存储器，PROM和自由逻辑阵列的入门介绍。

13059 谈谈NDR小型计算机[德]/Hartmann, D. // Mikrocomput. Z.,-1985,(3),-72~73

讨论68008处理器基本程序的错误和有关解决办法。与二进制常数有关的第一个错误看来好象无害，但会有严重后果，第二个错误出现在单步运算的程序检查中，更进一步的错误是关于盒式存储，另一个是对于指令，最后是没有误差信号。

13060 VHSIC和图示[英]/Wagner, P. // Comput. Graphics World,-1985, 8(3),-43~44

概述国防部超高速集成电路(VHSIC)计划的各个发展阶段。作者讨论为什么VHSIC工艺的使用将使实时图象处理成为事实。参8

13061 单片数字信号处理器Ⅰ.指令和算法[英]/Pickvance, R. // Electron. Eng.,-1985, 57(699),-55~58

第Ⅰ部分见同刊1985年56卷698期53页。作者通过对指令系统的研究介绍了他的公司的新DSP芯片如何用这种芯片实现基本DSP功能的算法。在数字信号处理方面有许多基本算法。具体的DSP任务一般包括这些算法中的几种和常规数据移动操作。预期DSP 128'CRISP'这样的通用DSP设备能够运行任何基本算法。它还必须配备微处理机指令，以便适合于DSP设备为独立处理器的系统。CRISP指令系统包括50种以上的基本指令，加上它们的变形总计有100个以上的单一指令。DSP 128的指令分成9组。把算术组与只产生算术指令和执行乘法的其他组区别开来。

13062 单片数字信号处理器Ⅱ.输入/输出方法[英]/Pickvance, R. // Electron. Eng.,-1985, 57(700),-87~92

第Ⅱ部分见同刊1985年57卷699期55~58页。研究CRISP与其他设备和系统以及与同类设备组的联系。STC半导体公司的DSP 128信号处理器(CRISP)最重要的特性之一是其专用于输入/输出操作的系统总线。一个在片DMA控制器提供在单处理机中

有效利用总线所需要的智能(多处理机的情况相似)。能够使用系统总线的方法有多种多样。首先描写最简单情况,把第一种情况用作基础而逐渐建立其他情况。该系统总线使设计师可能要根据STC半导体公司DSP 128这类DSP设备产生的大多数系统结构成为可能。参1

13063 8051系统中的程序流程分析[德]/Geisslinger, K. ... // *Elektronik*. -1985, 34(5). -73~78

用逻辑分析器可以完成对数字系统的实时分析,但在用流水线处理进行较快运算的微处理机方面出现了一些限制。参照与使用8031处理器的微计算机连接的HP64000逻辑编制系统的应用,研究了这个问题。图解说明和描写了典型计算机系统、各种总线周期的总线和控制信号、8031系统和逻辑编制站之间所用软件配合组件的框图和操作情况,包括键盘、显示器、主处理机、软磁盘驱动器和电源的HP 64000系统。总结了实时分析的好处。参9

13064 信号处理机提供多处理机能力[德]/Kropp, G. // *Elektronik*. -1985, 34(6). -53~58

TMS 32020是一个采用以5MHz时钟频率工作的改进型Harvard结构的16位信号处理机。它包括一个544字RAM、一个32位ALU和一个16位定时器,用框图对它作了描述。

13065 Occam和转换计算机(transputer)[英]/Dettmer, R. // *Electron. & Power*. -1985, 31(4). -283~287

von Neumann瓶颈有可能限制常规计算机可达到的处理速度。因此Occam程序设计语言及其互补处理机(转换计算机)提供一个根本的解决办法。描写了这种Inmos发展、多处理机系统、并行程序设计和Occam语言本身。参4

13066 危险区内的微计算机接驳[英]/Jones, G. // *Electron. & Power*. -1985, 31(4). -315~316

控制工程师设计适于可能被易燃气体环绕的工艺过程的系统受特别安全法规的约束。因此,在这些危险区内电子仪器和控制设备(包括计算机)的应用与非易燃气体或‘安全’气体的同等情况相比更为复杂并且通常更为昂贵。CMOS工艺的低功耗使它成为一种适于危险区内控制设备的理想手段。因此,对这类新的真正安全微计算机中的一种微计算机的设计作了介绍。还描述了安全区操作和防火外壳。

13067 适于微计算机系统的微处理器I[德]/Wolski, G. B. // *Elektromeister & Dtsch. Elektrohandwerk*. -1985, 60(4). -238~240

第I部分见同刊1985年第3期172页。本文描写英特尔80286微处理器芯片在新型IBM个人计算机中的

使用,以便获得快速多任务和微码运算。指出能在22微秒内完成任务之间的转换。推荐使用英特尔287型协处理器。强调虚拟存取寄存器的存取数为1千兆字节和在80286处理器内包括一个存储器管理单元(MMU)。最后,简要地提及预防数据不可靠和干扰的措施。

13068 接口排列使数字处理器适合于多处理[英]/Magar, S. ... // *Electron. Des.*. -1985, 33(5). -189~198

第I部分见同刊1985年33卷4期175~184页。由于宽的并行总线和—个串行端口, T1 TMS 32020数字信号处理器芯片能够访问通信外围设备、外部存储器和甚至于其他主机。本文给出使之适合于在多处理系统中应用的芯片的详细性能。

13069 快速处理器芯片直接从FORTH取出它的指令[英]/Golden, J. ... // *Electron. Des.*. -1985, 33(7). -127~138

描述专门为执行FORTH而设计的NC 4000微处理机系列。象并行位片一样的结构使它一秒种能执行一千万次以上的运算。FORTH处理指令不是对应两个单FORTH字就是对应两个多FORTH字。全部指令在一个或两个时钟周期内执行。提供了这些指令的表格以及说明该结构和灵活的I/O结构效率的框图。

13070 CMOS微处理器系列以软件和硬件构成其个性[英]/Goldberg, E. ... // *Electron. Des.*. -1985, 33(7). -157~169

描述一种不是以双极处理为基础而是以CMOS为基础的新的微处理器系列,就一些新方法说来,它们与8086和8088系列相似。该系列的最初机型V 20和V 30通过它们的双总线结构能提供较快的操作,通过它们给人深刻印象的101指令系统能提供扩大了的应用范围。那些指令中的某一些是全新的,其他的则是早先指令的提高。至少,当V 20或V 30被引入现有的8088或8086设计时,取决于应用情况,软件运行速度将快5%至100%。

13071 数字信号处理器提高图形显示系统的速度[英]/Crowell, C. D. ... // *Electron. Des.*. -1985, 33(7). -205~209

第I部分见同刊1985年33卷6期189~198页。德克萨斯仪器公司数字信号处理系列中的某些原有机型停止使用,其最新机型TMS 32020在结构上作了较大的改变,并采用了使芯片适合于更广泛的应用(包括图形和图象处理)的增强指令系统。共用存储资源和快速算术运算能使敏感的大阵列图形和图象系统的象素快速移动。

13072 CMOS芯片变换能手[德]/Wolf, W. J. // *Elektron. Prax.*. -1985, 20(1/2). -20~23

通用电气公司现在提供一种2 μ m CMOS的标准单元半定制芯片。它包括28个I/O单元、45个SSI/MST单元、100个用于把7400钟造成4000系列逻辑的单元、2个16K静态RAM和1个128K ROM。

(上海维则译 译恩毅)

固 件

13073 硅软件[德]//Elektron. Ind.-1985, 16(1), -80~82

介绍了80130和80150软件ROM的应用。虽说这两种芯片已上市很长一段时间了,但它们的潜力和欧洲还未被充分开发。把它们的工作原理转移到硅软件系统的研制上是非常有益的。

13074 以芯片为基础的图形设备[英]/Davis, D. B. //High Technol.-1985, 5(2), -46~53

半导体生产厂家和计算机系统开发部门正在以同样的方式开发将在计算机显示器上生成高分辨率彩色图形的驱动集成电路。图形功能用硬件实现比用复杂软件快得多。专用功能芯片还能减少系统中的元件总数,从而使产生优质图形所需费用能为许多潜在用户所负担。

数字计算机的其它电路

(含电源装置)

13075 供Apple II用的分时时钟[法]/Chabod, L. //Micro Syst.-1985, (52), -110~117

本文说明了用于6502微处理机的以16赫频率工作的中断发生器插件允许同时运行若干个程序。它还能用永久显示实时地对时钟进行控制,或中断Apple在打印机上打印出结果。给出了印刷线路图和零件配置图以及启动和调整时钟用的BASIC清单,还给出了确保其性能用的机器语言程序。

13076 适用于数据处理专业人员的微电子学Ⅱ[法]/Cour, J.-M. //Micro Syst.-1985, (52), -120~127

第Ⅱ部分见同刊1985年52期148页。本文是此连载的最后一篇文章,它涉及输入/输出开关跳变电路和反跳电路、读取模拟值的时间-计数技术和中断信号。

13077 实时时钟[德]/Keldenich, F. //Mikrocomput. Z.-1985, (3), -87~89

13078 供实现监视功能用的可编程计时器[英]/Spores, D. G. //Electron. Eng.-1985, 57(700), -41~42

基于微处理机的系统在电力线上存在环境造成的强瞬态干扰或在地址、数据与控制总线上有高电磁干扰电平的情况下运行时,需要采取附加的保护措施。

最广泛采用的电路保护方式中有一种为监视方式,其基本原理是用MP系统产生的脉冲周期性地给一个电容器充电。当程序执行异常时(处理机暂停,错误地运行或出现程序中止),监视电路输入端的周期信号就不产生,因此电容器上的电压将发生变化。那么为监视这一电容器电压而专门设计的电路将触发系统清除电路。只要外部干扰继续存在或程序继续执行不正确,处理机系统将接到清除信号。本文提出了两种监视电路,它们都是以8253可编程计时器为基础构成的。参3

13079 使你的电路能够闪光[英]/Eng. E. D. //EDN.-1985, 30(4), -368~370

用本文介绍的电路图,能用闪光发光二极管与少许其它元件代替微处理机系统中软件驱动的闪光计时环路。将这些器件加到指示灯激励电路,便免去了该处理机与软件闪光程序有关的附带开销。这种采用硬件的方法需要一只5伏的闪光发光二极管加到指示灯激励晶体管的基极电路上。

13080 微处理机支援芯片提供了各种各样的选择(EDN微型计算机支援芯片产品目录)[英]/Cushman, R. H. //EDN.-1985, 30(5), -138~166

这本微型计算机支援芯片年度产品目录着眼于最新发明,并对某些旧标准作了评述。该目录本身以表格形式编制。第一组表格适用于子系统支援芯片,并行输入/输出;串行输入/输出;计时器和事件控制器;数据缓冲器直接存储器存取(DMA)控制器;存储器器和总线控制器;系统固件;系统粘结(glue)和组合芯片。第二组是外围设备控制器芯片:磁盘控制器;盒式控制器;阴极射线管控制器;键盘和/或显示接口;局域网控制器和其它各种控制器。最后还有:微处理机和与之相似的芯片;模拟器件;娱乐用器件和电信器件。参3

13081 用于办公室计算机的'FULLBACK'系列晶体管反相器型不中断电源[日]/Hiraishi, T. //San-ken Tech. Rep.-1984, 16(1), -53~59

实现了'FULLBACK'系列的三种晶体管型不中断电源的商品化。因为反相器和电池被设计成组件系统,故能将该系列电源用作三种电源:①用作恒定电压、恒定频率的不中断电源;②用作频率可变的电源或自动电压调整(AVR)电源;③用作直流-交流电源。该系列电源具有尺寸小、重量轻和噪声低的特点。其外观设计讲究,并能与办公设备相配套。由于采用的电路简单,几乎没有必要维护。通过采用小型密封铅电池排除了环境污染的威胁。参1

13082 IBM个人计算机风扇是否可供使用的指示系统[英]/Geany, G. //IBM Tech. Disclosure Bull

.-1984, 27(7A).-4086~4087

作者介绍了一种在IBM个人计算机生产周期的测试阶段就速度和可靠性确定降温风扇是否可供使用的特殊方法,这一方法就是采用一只带恒流负载的热敏电阻。

13083 减小有源场效应晶体管反相器的功率(动态RAM的应用)[英]/Drake, C. E. ... // IBM Tech. Disclosure Bull.-1984, 27(6).-3461~3462

为减小有源场效应晶体管反相器的功率,采用了一种电池电压电路和一个门控分压器,后者能将反相器的最大功率减至最小,而对其性能并无影响。

13084 相型计算机‘监视’计时器[英]/Gaskell, T. // Pract. Electron.-1985, 21(1).-61~63

将微小故障造成的任何损坏减至最小的一个方法是提供一种‘监视’或‘闭锁’计时器。这就要求微处理机在固定的时间用下述方法来触发计时器;计时器还没有真正到达其时间周期的终点就重新被触发。如果没有被重新触发,便认为计算机发生了故障,因此结束了其时间周期的计时器使用信号发出警报。还能用时间周期的结束,试图通过对微处理机的清除和程序的再运行,来恢复正确的操作。文中介绍了这种电路。

13085 为获得最佳热电和RFI(射频干扰)特性对电路进行综合设计[会,英]/Chadwick, P. N. R. ... // Official Proceedings of the Ninth International PCI '84 Conference, 1984, 10, 29~31, Paris, France.-Ventura, CA, USA, Intertec Communications, 1984.-53~62

电路设计师、制图人员和RFI方面的专业人员习惯上是分头工作的,这就导致了对产品的某些特定方面的优化,而不是对最终成品的优化。为了说明加大占空因数、去耦输入电容和抽头次级绕组等电路改进措施与功率半导体的新安装与冷却系统如何能结合起来,本文介绍了Siemens SV6系列千瓦级主机电源。作者将说明这种封装与RFI方面的考虑怎样对这一电路进行改进,导致获得了最佳产品,而不只是一种最佳电路。

模/数与数/模转换器

13086 分成多路处理的模数子系统[英]/Spears, G. // Digital Des.-1984, 14(11).-98~104

PAL器件是Am 6112到16位处理机的一种硬/软接口。文中给出了使用这一器件进行的设计。每当取一数据时,这一硬件设计不需要使用5或6种格式化指令,这就避免了无根据地修改软件或增加处理时间。本文给出了AMD公司的Am 6112、ADC的电路图,它受采用并行16位总线接口的AMD公司新的Am PAL 22V 10 PAL控制。Am PAL 22V10可起到状态机的作用:预置和控制取样保持器件Am 8112,提供为将Am 6112的12位数据分成多路处理所必需的逻辑,将它放入具有已校符号位的16位数据格式中。

13087 14位数/模转换器能在宽温度范围内提供完善的微处理机接口[英]/Sylvan, J. // Digital Des.-1984, 14(10).-112~113

高分辨率单片数/模转换器一直为需要大量外部元件提供微处理机接口和确保其精确性的设计所支配。模拟器件公司(Norwood, MA)的AD 7534是一种单片14位CMOS数/模转换器,它能提供直接与8位总线接口的双缓冲锁存器,而且在指定温度范围内它能确保其单一性。14位数/模转换器的分辨率为12位数/模转换器的4倍。对于音响和电信设备设计,14位数/模转换器还能提供84分贝的动态范围。

13088 温度前端芯片与微处理器能接成通用模/数转换器[英]/Freeman, W. // Electron. Des.-1985, 33(5).-203~208

必须将模拟信号转换成数字信号的设计师通常限于采用有固定分辨率和固定转换时间的芯片。为了将芯片与微处理机连接,他们必须有至少8条数据线和4条控制线。况且输入电压不可能容易地进行隔离,而且也不能指望一个转换器为进行控制和显示分别提供二进制数据和二十进制数据。本文介绍了一种CMOS芯片,它能用作积分转换器的模拟终端。TSC 500实现双斜率转换器的物理功能,将数字操作与控制交给伴随微处理机完成。与先前的一些设计不同,这一配置在转换器和微处理机之间只需要三条接口线。

13089 直接数接(数/模转换器)[德]/Bientzle, G. // Elektron. Prax.-1985, 20(1/2).-28~29

这个Burr Brown公司的811数/模转换器是一种12位的数/模转换器,其控制输入可与8080和8085微处理机来的信号兼容。它还能直接由数据总线或输出驱动。

(以上译文译 黎 明校)

逻辑设计方法

(含逻辑测试)

75090 在NMOS电路中故障和故障现象——对可测试性设计的影响 [英] Surges, N. ... // IEE Proc. G. -1985, 132(3), -82~89

当代设计的当大规模集成电路如此复杂, 自然以前很难对它们进行充分的测试, 以确定它们是否已经进行过正确加工。可测试性设计 (DFT) 技术经常用于试图通过为电路可能出现的“测试”部分进行逻辑和再设计而使这更向容易实现。电路的可测试性通常用固定故障模型来评价。但在此类模型适用于MOS电路 (目前, 主要与大规模集成电路技术) 中可能发生某些常见的故障方面的能力的怀疑不断增加。作者叙述了在简单的NMOS逻辑电路中, 故障的硬件模拟表明, 不是NMOS电路中的所有故障现象都能模型化或“固定”为支 (node)。尚需确定一个能较好地反映MOS故障现象的改进型故障模型, 在得到这样一种改进型模型以前, MOS电路的可测试性设计准则暂时被认为是最好的。参19

75091 研究超大规模集成电路自检技术方面的试验 [英] Williams, T. W. ... // IEE Proc. G. -1985, 132(3), -105~107

作者介绍了新原理上反馈移位寄存器生成伪随机测试码模式和压缩测试结果的试验结果。用了两种取自实际的大规模集成电路设计的机器的典型网络。参5

75092 利用并行LF5K符号差分分析仪对多值串行数据流进行压缩 [英] Hlawiczka, A. // Fault-Tolerant Computing Systems, 2nd GI/NTG/GMR Conference, 1984, 9, 39~21; Bonn, Germany, -Berlin, Germany; Springer-Verlag, 1984, -404~416

叙述了反馈式多输入移位的寄存器 (MISR) (在移位寄存器期间不需插入“异”/1) 的代数运算模型和检测能力。本文主要介绍代数运算模型和由2/2译码器及双输入移位寄存器 (TISR) 组成的新的三态串行数据流压缩器的检测能力。文中给出新压缩器应用方面的一些重要见解。参9

75093 用可编程逻辑阵列中单故障测试装置进行小尺寸多重故障的检测 [英] Rajski, J. ... // Fault-Tolerant Computing Systems, 2nd GI/NTG/GMR

Conference, 1984, 9, 19~21; Bonn, Germany, -Berlin, Germany; Springer-Verlag, 1984, -417~425

给出一种定量预测可编程逻辑阵列中单故障检测测试装置的多重故障覆盖能力的方法, 这种方法能够确定覆盖率。其定义是由一个单故障测试Tc检测到的多重接触故障数对所有多重故障总数的比值。把这种分析分成两部分, 首先作者研究不包括任何四路屏蔽循环的多重故障, 然后详细研究屏蔽关系式, 并证明Tc能检测出四路屏蔽循环故障的一个相当大的百分比。根据这些结果, 确定Tc覆盖能力的范围, 还表明多重故障覆盖率dr随可编程逻辑阵列的行数增加而增加, 可随故障尺寸增加而减少。参13

75094 在CMOS集成电路上粘连 (stuck-on) 故障的测试 [英] Malaiya, Y. K. // IEEE International Conference on Computer-Aided Design, ICCAD-84, Digest of Technical Papers - Cat. No. 84 CH 2026-3; 1984, 11, 12~15; Santa Clara, CA, USA, -New York, USA; IEEE, 1984, -248~250

面开 (Stuck-open) 和粘连故障是CMOS器件特有的故障形式。粘连故障用通常的逻辑测试方法进行不了确定的测试。文中给出了测试这些故障的专门技术, 并讨论了从试验数据抽取信息的问题。参17

计算机辅助逻辑设计

75095 在判定树和KV-图中逻辑电路的功能复杂性 [德] Hilberg, W. // Arch. Elektron. & Übertragungstech., -1985, 39(3), -167~178

这种功能复杂性是由作为所有相关判定要点的二叉判定树引起的。但是在KV-图中, 功能复杂性能根据小项的分布获得, 其中涉及到小项的数目和可能简化的数目。利用这些研究成果可以表明, 反向和可逆回路具有与回路同样程度的复杂性。最后总结了这一新理论的一些最重要的优点。参18

75096 逻辑模拟——从开发到试验室的流水线 [德] Cordes, H. // Elektronik, -1985, 34(10), -49~50

产品设计、上市和生产等环节之间的时间越来越短, 迫使设计工程师把产品试验要求放在一边, 与此同时, 试凑样机开发法是已经不够了。讨论了使产品的逻辑模拟与CAD结合起来以克服这些问题的优点。并且介绍了GenRad HIL0-2 和 HIL0-3 数字电路模