

数字随动系统译文集

《兵器控制计算机》编辑组

一九七六年四月

前　　言

本期选譯的是几篇有关数字随动系統方面的文章。其中第一篇敘述了发展数字随动系統的理由及过程，并对量化誤差和采样頻率的影响作了分析。第二到第五篇是數字隨動系統的設計理論及數字濾波器的一些實現方法。第六篇闡述了改善系統穩態精度的一种方法。第七到第九篇介紹了一些系統硬件，供設計系統硬設備时参考。由于我們对数字隨動系統了解甚少及水平有限，因而在選題及譯校質量方面均存在不少問題，特別是对近年来发展較快的以步进电机作执行电机的系統介紹較少，望讀者批評指正。本专輯的大部分文章由朱庆和、許秉信二同志审閱过。

目 录

高速数字伺服系统的发展.....	1
数字滤波器的设计及应用.....	9
用于单回路高性能数字伺服机构的可编制程序数字补偿器.....	18
用数字滤波器进行伺服补偿.....	29
伺服滤波器.....	36
采用非均匀量化来改善数字控制系统的精度.....	40
步进电机控制方法.....	53
数字伺服机构	60
伺服机构	72

高速数字伺服系统的发展

奥田信雄・国京知雄・山下紘一

提 要

本文阐述一种在数值控制系统中主要用来作为伺服传动的高速数字伺服系统。

需要快速响应时，直流伺服系统往往同时需要位置和速度检测器。在这方面，旋转变压器和直流测速发电机得到了广泛的应用。旋转变压器有一速度上限，因此，在检测器和电机轴之间需要装齿轮。结果，由于齿轮有死区，就不能获得较高的性能。在传递电气信号时，检测器还使用机械电刷。由于电刷接触不良，也就产生许多弊病。

接着，发展了一种无接触测量位置和速度的光学检测器。对由于伺服系统环路中被量化的位罝和速度信号造成的量化误差进行了评价。误差的上限被证明是线性系统阻尼系数的函数，并给出带量化位罝和速度检测器的伺服系统之试验结果。

本文提出了一种在线路中只包含开关元件的数字伺服系统——脉冲传动系统。因为电路由逻辑元件构成，这种伺服系统完全避免了因其特性变化而引起的振荡，并且阐述了该伺服系统的功能及试验结果。

一、前 言

随着脉冲技术的普及，对伺服系统范围中的数字化要求也越来越高。特别是由于数字集成电路的发展，过去很难实现的复杂逻辑电路，现在可以实现小型化，因此，在伺服系统中也迅速地得到了应用。

本文主要阐述数字伺服系统在发展中遇到的问题，这种数字伺服系统所用的直流电机是以进行轮廓控制的数值控制装置的驱动为主要目的。也就是说，本文将不触及过去往往引起问题的许多位置检测器(旋转变压器)、速度检测器(直流发电机)，而是对在同时提高可靠性和转数的基础上达到电机本身的小型化为目的的研究作出的报告。

本文还涉及数字伺服系统中有关定位控制与轮廓控制已经进行的一系列研究[1]～[3]。

因为由位置量化引起的非线性值得注意，以及为了在相平面上讨论稳定性，本文只限于探讨二阶伺服系统。本文将阐明量化的影响是由其与线性化系统的衰减常数的关系而决定的，并表明把数字伺服系统作为线性系统进行设计，尚未发现较大的错误。进而，对电气伺服系统中不可缺少的速度反馈信号进行量化的新的问题也被考虑在内。

二、电气伺服系统的基本性能

1. 过去存在的问题

过去，伺服系统多采用油压伺服系统。最近，由于半导体元件的发展，强电流的整流变得易行，同时由于低惯性直流电机开始制造，实现快速响应的电气伺服系统的可能性也就大了。下面就电气伺服系统过去存在的问题加以说明。

在位置控制伺服系统中，位置检测器当然是不可缺少的。为了稳定起见，一般还同时并用速度检测器。位置检测器多使用旋转变压器，而速度检测器多使用直流发电机。众所周知，以上两者由于是用电刷得出转子电压的，所以因电刷接触不良而产生的故障就较多。旋转变压器的最高转速限制在每分钟数百转上，为伺服电机转速的 $1/10$ 左右，因此一般用齿轮与电机轴相结合。但齿轮有齿隙，很难提高回路增益，亦很难充分有效地发挥电机特性。首先由于无接触位置检测器的发展，电机与检测器便可直接联接起来，所以基本性能也就得到了提高。表1示出了数字伺服系统的发展过程。有关内容将在下面依次说明。

表 1 数字伺服系統的发展过程

	位 置 检 测 器	速 度 检 测 器	主 要 特 性
DS-0	自整角机-旋轉變壓器	直流測速發電機	電流系統
DS-1	光電檢測器	直流測速發電機	無接觸式位置檢測器
DS-2	脈沖發生器	無	無測速發電機
DS-3	脈沖發生器	無	脈沖傳動

2. 使用接触式位置检测器的电气伺服系统 DS-1

因为表1列出的DS-1是基本的，所以就其特征与性能加以说明。伺服系统的方框图如图1所示。位置控制伺服系统是使用久的方式，表1中所列的全属同一方式。输入信号S是用脉冲序列表示的电机转向和转角。例如，1个脉冲的输入表示电机轴转动3度。输入脉冲序列在位置误差寄存器(可逆计数器)上被累计，用数字——模拟变换器转换成模拟电压，并与速度信号相减，加在伺服放大器上，使电机转动。随着电机的转动，位置检测器产生脉冲，减去上述可逆计数器所存的数，当反馈至计数器的存数变为零时，电机就停止转动。必须深知，在这样的数字伺服系统中，假如位置检测端只产生脉冲，则由于位置检测端产生不灵敏区而造成稳态位置精度的不稳定，而且振荡的产生取决于伺服系统的特性变化。为了解决这个问题，就加上模拟反馈信号。这是DS-1的基本特征。位置检测器实质上就是正弦波发生器，要积极利用量化单位的未满信号。

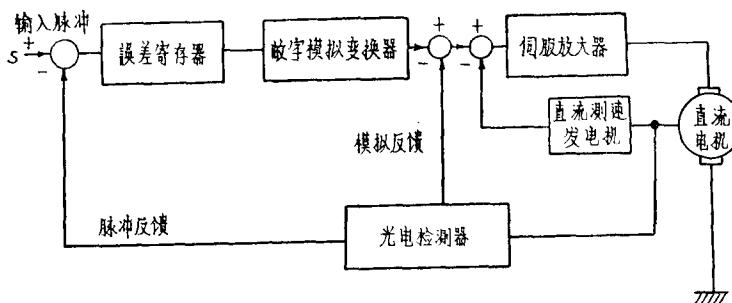


图 1 数字伺服系統 DS-1 的方框图

位置检测方式如图 2 所示。检测器本身如图 2(a)所示，它产生两相有 90° 相位差的正弦波。正弦波的频率与电机转速成比例。使用两相对旋转方向进行鉴别，在对应于波峰的位置上，按不同回路获得脉冲输出(图 2(b))和模拟输出(图 2(c))。在伺服系统中，该信号被合成并给出如图 2(d)所示的、与位置有关的连续信号。

伺服放大器是频率为 500 赫兹的晶体管斩波放大器。使用 500 赫兹频率对控制信号进行采样后作脉冲宽度调制。在电气伺服系统中，大功率输出多使用斩波放大器，这实质上变成采样数据控制系统[4]、[5]。

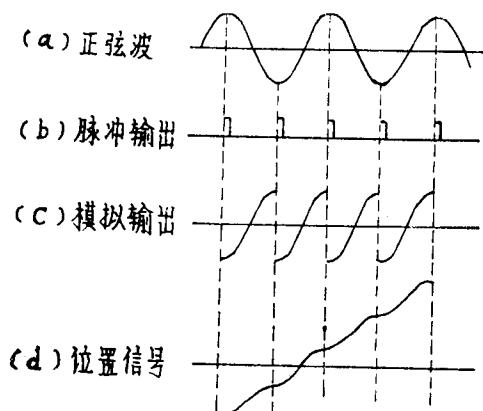


图 2 位置检测器的输出信号

图 3 是 DS-1 响应的一个例子。图 3(a) 是高频输入，图 3(b) 是低频输入，前者电机是连续转动而后者电机是断续转动。图 4 为与 DS-1 的输入相对应的位置误差及调整时间。本报告阐明了总输入为 8000 脉冲/秒时，设计中就采用 4000 转/分的电机。此时应使用图 3(c) 所示的等效电路进行数字值研究。

DS-1 的特征是把光学位置检测器直接联结到电机轴上，这样有可能大大地提高回路增益。但是在可靠性上，也不一定担心因测速发电机上带有电刷及在信号的加减运算中使用运算放大器而产生漂移。

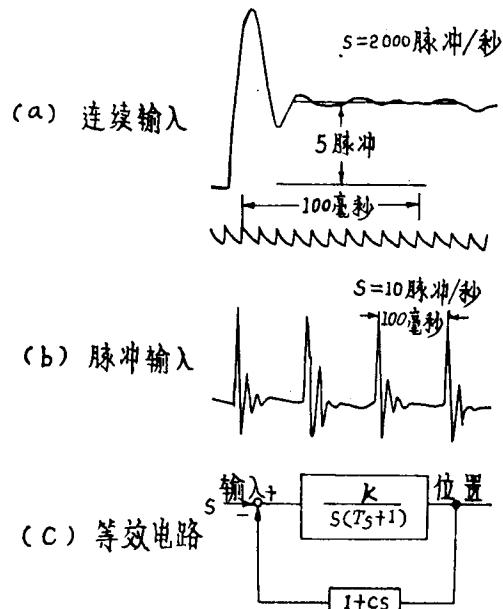


图 3 数字伺服系统 DS-1 的响应图

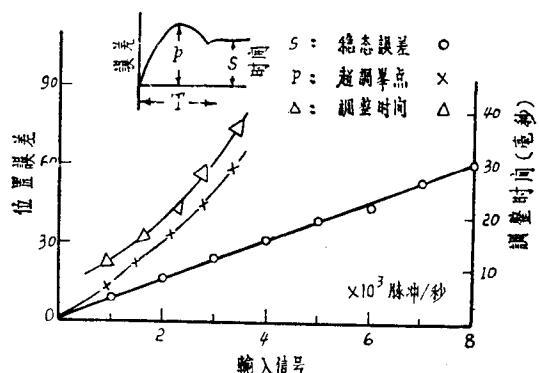


图 4 数字伺服系统的一般特性曲线

三、检测器的量化

1. 假如位置检测器无接触化了，接着的问题就是测速发电机的无接触化。因为位置检测器是脉冲发生器，所以通过测定所获得的脉冲频率便完全可以作为速度检测器来使用。此时应注意下面两个问题：

(1) 使用直流发电机时, 因为连续检测出的速度信号是作为脉冲频率的单位测定时间的采样值而得出的, 所以就产生了采样频率的选择问题。

(2) 因为脉冲发生器每转一周的脉冲数是有限的, 为了在一个采样周期中将得到的数值量化, 就存在量化误差的问题。

就第(1)点而言, 正如第二部分第2节所阐明的那样, 伺服放大器是斩波放大器, 所以速度信号的采样频率比伺服放大器的采样频率要选得高一些, 或者使两者的频率选得同步。下面要讲的DS-3就采用后一种方法。在这里先研究前者。

首先通过实验, 研究采样频率对伺服系统的影响, 其结果如图5所示。试验是把直流发电机的输出电压进行采样——保持, 但量化作用不包括在内。只要指出采样频率的影响就行了, 因为回路增益高而使伺服放大器处于饱和状态, 所以实验数据中位置误差信号突出的部分可在稳态下加以调节。由于采样频率一超过2000赫兹, 特性差别就较少。因而若采样频率选择在2000赫兹左右, 得到的效果就较好。另一方面, 由于采样频率越高, 对(Z)量化作用的影响也就越大(采样频率越高, 则速度的测定精度就越低), 作为伺服系统来说, 应取适当的采样频率。

速度检测器量化时的伺服系统如图6所示。

$f(\omega)$ 是角速度为 ω 的量化装置, 若 $f(\omega) = \omega + f_1(\omega)$, 则 $f_1(\omega)$ 表示量化误差。图7是 $f(\omega)$, $f_1(\omega)$ 的曲线图。

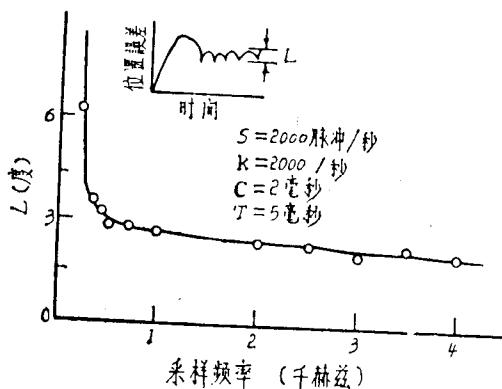


图5 采样频率的影响

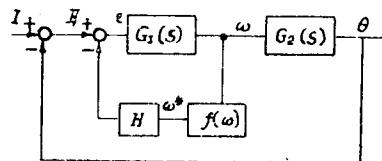


图6 具有量化测速发电机的数字伺服系統

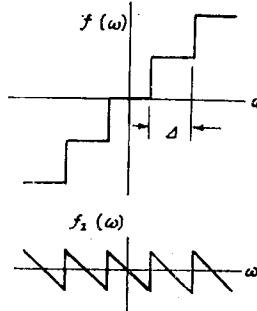


图7 量化装置

位置误差 E 由下式得出,

$$E(s) = \frac{1 + G_1(s)H(s)}{1 + G_1(s)G_2(s) + G_1(s)H(s)} I(s) + \frac{G_1(s)G_2(s)H(s)}{1 + G_1(s)G_2(s) + G_1(s)H(s)} f_1(\omega(s)) \quad (1)$$

使用图3所示的等效回路, 把(1)式用时域表示, 得到(2)式。

$$E(t) = \frac{1+kc}{k} A + \frac{kc}{T} \cdot \frac{1}{\omega_n \sqrt{1-\xi^2}} \times \int_0^\infty e^{-\xi\omega_n\tau} \sin(\omega_n \sqrt{1-\xi^2}\tau) f_1(\omega(t-\tau)) d\tau \quad (2)$$

若速度输入 $I = At$, 则输入表示稳定状态, 进一步得到(3)式,

$$\omega_n^2 = \frac{k}{T}, \quad 2\zeta\omega_n = \frac{1+kc}{T} \quad (3)$$

若使用图7所示的量化单位 Δ 作为位置误差的上限, 从(2)式可得到下式(6),

$$\begin{aligned} \left| E(t) - \frac{1+kc}{k} A \right| &\leq \frac{kc}{T} \cdot \frac{\Delta}{\omega_n \sqrt{1-\zeta^2}} \\ &\times \int_0^\infty e^{-\zeta\omega_n\tau} \left| \sin(\omega_n \sqrt{1-\zeta^2} \tau) \right| d\tau = \Delta c\rho \end{aligned} \quad (4)$$

但是,

$$\rho = \coth \frac{\pi \zeta}{2\sqrt{1-\zeta^2}} \quad (5)$$

(4)式的右边表示由于量化所产生影响的量, 该量和量化单位 Δ , 速度反馈增益 c 成正比, 并且表示与线性化伺服系统的衰减常数 ζ 有关的值 ρ 成比例。 ρ 的值如图8所示。因为作为伺服系统的设计目标, 取 $\zeta = 0.6 \sim 0.8$ 左右, 所以从图8可作出判断: 可看出 ρ 值并不产生多大的影响。使用图5所示的数值: $\zeta = 0.79$, 则得到,

$$E(t) - \frac{1+kc}{k} A \leq 2.07 \times 10^{-3} \Delta \quad (6)$$

作为大体目标, (6)式的右边输入1脉冲, 产生的相应转角在3度以下就好了。 N 作为整数, $N\Delta = \omega_{\text{最大}} = 8000$ 脉冲数/秒时, 若(6)式的右边设定为1, 得到 $N = 16$ 。则我们知道可用16级测定至最高速度。 Δ 用下式表示:

$$\Delta \approx 500 \text{ [脉冲/秒]} \quad (7)$$

上式为速度的量化单位。表示速度的检测相当迅速。

那末, 实际上有必要如图5所示的那样大致确定采样频率。在下文中假设采样频率为3000赫兹。用3000赫兹采样频率时, 为了使与 $S = 500$ 脉冲数/秒相对应的转速作为速度并产生1个读数, 则反馈脉冲频率应在3000赫兹以上。作为速度检测器采用960脉冲/转, 与最大输入频率8000赫兹相应的反馈脉冲的频率为64000赫兹。图9示出与低频输入相应的试验实例。用3000赫兹采样频率时, 所测定的速度与数字模拟变换后的位置误差相减。高频输入的响应, 和图3相比较, 没有明显的差别。其理由是, 在数字伺服系统中, 输入信号是被量化了的脉冲序列, 所以被认为本质上不可避免的误差在输入信号1个脉冲之内变动。在下述的实验中, 和高频输入时的响应是完全相同的。

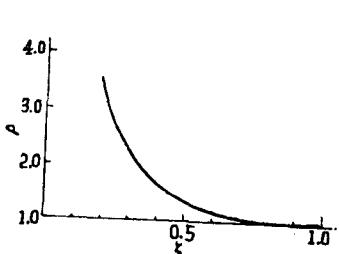


图8 量化系数

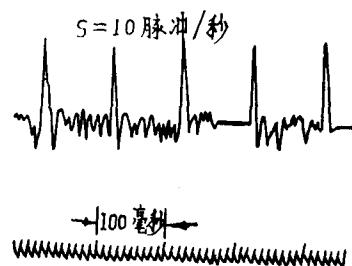


图9 带量化测速发电机的数字系统的响应

因为速度检出器被量化，输入 1 脉冲，脉冲发生器就产生 8 脉冲。若能将它也作为位置信号使用，由于是单一的检测器，就可获得位置和速度的两个信号，在控制上降低了电机负载的惯量。因为只用单一的检测器就行了，所以对维修来说，也是一个好办法。这一点在下文中说明。

2. 位置检出器的量化

位置检出器量化时，通过与得到(4)式同样的方法，得出下式，

$$\left| E - \frac{1+kc}{k} A \right| \leq \rho \Delta_\theta + \rho c \Delta \quad (8)$$

(8)式右边的第一项取决于位置的量化单位 Δ_θ ，第二项和(4)式一样是取决于速度的量化。因为 $\rho > 1$ ，所以位置信号量化的影响毋需限制在量化单位以下。

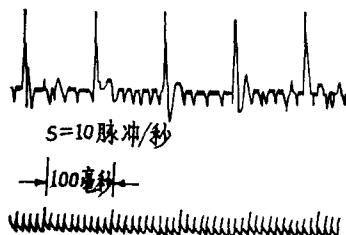


图 10 带量化电位器的数字系统的响应

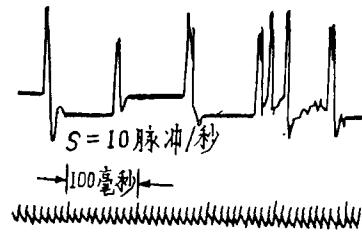


图 11 DS-2(数字系统)的响应

图 10 仅表示量化位置时的响应。图 11 表示量化位置和量化速度时的响应。图 11 表示和其它场合不同而有较大的响应。在图 10、图 11 的实验中，数据毋需再现性。由此可作如下考虑。

无输入信号即电机停转时，有所谓交调电流流动。若全部被量化了，由于放大器等的特性变动，就会出现那样的交调电流使电机转动。这样，电机停转时的动作就特别不稳定，再现性也就较差。在位置误差寄存器中，对于一定值的剩余高频输入来说，上述伺服系统的特性并不显示差异。在数字伺服系统中，当电机停转时，由于量化作用，死区造成的振荡现象和伺服系统的特性变动就会同时出现。作为伺服系统中的信号，仅仅存在被量化了的量，故不必使用运算放大器等模拟元件。若只用数字元件构成电路，则无特性变动，也不出现振荡现象。下面就 DS-2 所进一步发展的脉冲传动系统加以说明。

四、脉冲传动系统

如 2 所述，伺服系统工作时用 500 赫兹的采样频率。若与 500 赫兹同步，位置误差与速度之差为数字量，则不要通过运算放大器作加法运算。如 DS-2 单独测定了速度，为了将位置误差和速度作减法运算，必须使用加法器，这对电路结构来说，并不理想。与此相反，若位置误差在频率上可以变换，则该频率与速度信号的频率互为脉冲序列。若每一采样周期都用可逆计数器，就容易得到位置误差和速度的差。要在频率上变换寄存器的内容，例如，可用速率乘法器。用速率乘法器在频率上改变位置误差，然后重新用 500 赫兹的采样频率进行测定。位置误差每 500 赫兹就向另一寄存器移位。若在另一寄存器上反馈了速度信号，就显得效果良好。图 12 为脉冲传动系统的结构。

图上元件及功能说明： E 是表示位置误差的寄存器，和 DS-1 的寄存器功能相同。在速度寄存器 V 上，用定时脉冲 S_1 将 E 的内容位移后，减去速度脉冲 f 而构成可逆计数器。 V 的内容进一步通过定时脉冲 S_2 ，向脉冲宽度寄存器 W 上移位。 W 的内容通过数字脉冲宽度调制器变换脉宽信号，供给功率放大器驱动电机。

定时脉冲 S_1 和 S_2 都用 500 赫兹的频率，通过其相位差，确定 V 寄存器的计数时间为 2 毫秒时的实验结果。与 DS-1, DS-2 的参数和实验结果不同处是 $C = 4$ 毫秒，速度反馈的增益提高一倍(图 13(b)(c))。 $C = 2$ 毫秒时(图 13(a))，阻尼是不足的，高频输入完全产生振荡。图 13(c) 的场合也不能避免阻尼的不足。若 $C = 4.5$ 毫秒，增加位置误差得到和 DS-1 相同的响应(图 3(a))。

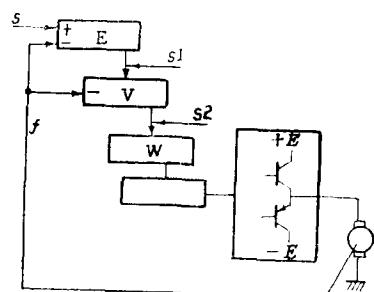


图 12 脉冲传动数字伺服系统

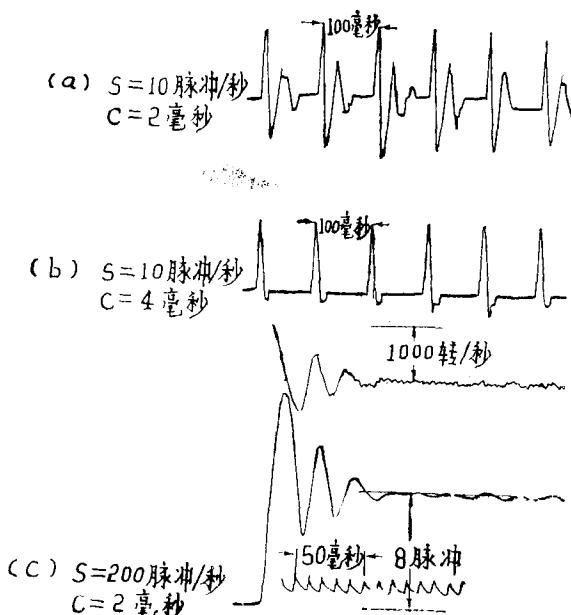


图 13 DS-3 的响应

脉冲传动系统把速度作为脉冲序列进行测定，并把它改变为脉宽，结构就变得极其合理，若速度检测的频率为 500 赫兹，为了把位置误差改变为脉宽，仅仅由于 1 采样周期(2 毫秒)的滞后，在实验中稳定性就变得恶化。从 DS-2 的结果来看，由于 V 寄存器的计数时间短而佳，以便在错开定时脉冲 S_1, S_2 相位的实验中改变位置信号为脉宽。所需的时间延迟对伺服系统所产生的影响正在研究之中。

五、結 束 語

过去的电气伺服系统 $500S^{-1}$ 左右的回路增益能增至 $2000S^{-1}$ 。如图 3 所示的 DS-1，低频输入时，易得到 20 毫秒以下的调整时间，高频(2000 脉冲/秒)输入时，易得到 50 毫秒以下的调整

时间

本文就高速高可靠性的数字伺服系统的发展过程，集中说明伺服系统结构上的问题及对这些问题研究方法的进展和实验数据。（4）式中所示的伺服系统的评价方法表明，伴随量化而产生的误差认为是线性的，主要受伺服系统的衰减系数的支配。即作为线性系列进行设计就行了。这样就明确了数字伺服系统设计的重要原则。至于速度信号量化伺服系统，用16级速度检测较好，以此作为指导实验的依据，而且得出了新的结论。

至于用这种方案来分析研究脉冲传动系统及实验数据等，有其它机会时再阐述。

参考文献

- [1] 正田：位置決あ数値制御系の設計，計測と制御，1-10,36/42(昭37)
- [2] 正田：むだ時間を含む系のディジタル制御，計測と制御，3-4,6/12(昭39)
- [3] 研野ほか：A-D,D-A 変換器を含む系のディジタルサーボ系の電子計算機による解析の一例，第1回計測自動制御学会学術講演会，№102，29/32(昭37)
- [4] 奥田ほか：SCR 制御ディジタルサーボ，第6回計測自動制御学会学術講演会，№336，303/304(昭42)
- [5] 奥田ほか：高速ディジタルサーボ，東芝レビュー，23-2,217/222(昭43)
- [6] 近藤：演算子法，206(昭31-培風館)

陈承德译自：日本“计测自动制御学会论文集”Vol. 8, 1972, №3, 丁千钧校

数字滤波器的设计及应用

D.R.WILSON D.R.CORRALL

R.F.MATHIAS

摘要

本文討論数字电路的优点、用于确定数字滤波器传递函数系数的频率响应設計方法以及数字滤波器的硬件設計。给出了一个在伺服回路中应用这种滤波器的例子。以产生陷波滤波器特性为例 說明这种滤波器的进一步应用。

一、前言

数字集成电路技术在最近十年内得到了迅速发展，现在能很容易以较低价格买到中规模集成电路(MSI)。可以期望在下一个十年末以前能容易获得大规模集成电路(LSI)。这一发展使现代系统性能方面的严格要求能得到满足。特别是在不用模拟技术而用数字技术的情况下，实现滤波操作的硬件的性能能够得到较大的改进。这一改进在很大程度上可归因于数字集成电路固有的优点，即：1) 精度高；2) 参数稳定；3) 可靠性高；4) 电路尺寸小。

这种数字滤波器与执行信号处理操作的模拟滤波器相比有较高的竞争力。具体说，数字滤波器可有下述用途：

- 1) 在普通的 R 、 L 、 C 模拟滤波器由于温度、公差及老化作用而不够稳定的地方可以使用数字滤波器，在这种情况下数字滤波器的性能比普通模拟滤波器好；
- 2) 在超出模拟技术发展水平的地方可以用数字滤波器完成信号处理。例如，能够用数字方式实现锐截止滤波器及很窄带宽的陷波滤波器。

此外，在很低频率工作时，数字滤波器有明显的优点，在这种情况下模拟元件的尺寸是不可能实现的。

一旦决定使用数字滤波器，就会带来另外一些优点。由于实现数字滤波器较简单，可以用改变程序的方法正确、迅速地调整滤波器系数，而这仅相当于调换一个模块。其次，用多路传输的方法使许多滤波器共用一个算术运算装置，可使总的工作能力得到很大提高。这是以分时方式工作的数字滤波器。当然，滤波器还可以是较大的计算复合体的一部分。例如，数字伺服系统中的补偿器就可以是这种情况。

本文概括了用于设计数字滤波器的众所周知的变换法[2]~[4]，并且叙述一种专用数字滤波器的结构。该数字滤波器可进行程序设计以实现实数或复数的两个极点和两个零点的任何组合。本文还给出了滤波器设计及装置的两个实例。

二、数字滤波器的设计

线性离散数据系统可以用线性常系数差分方程来描述，这样， Z 变换就自然成了分析和设计这种系统的工具[3]。

把一组输入采样值 $\{x(i)\}$ 变换为另一组输出采样值 $\{y(i)\}$ 的数字滤波器可以看成是一种解下类线性差分方程的计算装置：

$$\sum_{k=0}^N a_k x(nT - kT) = \sum_{k=0}^N b_k y(nT - kT) \quad (1)$$

因此，这样一种滤波器将包括滞后装置、乘法器、加法器及存储器。设计问题是选择适当的系数值 $a_k, b_k (k=0, 1, \dots, N)$ 以及解方程(1)所必须使用的特定的算术运算顺序。

A. 变换设计法

一种基本的设计方法是变换法或近似法。完全利用现有的连续量滤波器设计知识，构成具有所要求特性的 s -平面传递函数 $H_1(s)$ 。这样，问题就化简为求得 Z 平面的变换，使得到的 Z 平面传递函数 $H_2(Z)$ 在所给定的采样频率下，足够近似于上述的 $H_1(s)$ 。通常， s 的有理函数将变换为 Z 的有理函数，于是就得到了一种递归滤波器设计。当然，这种递归设计在计算时间内是特别有效的。

现将通常实际使用的三种变换简要叙述如下。

1) 标准 Z 变换：在这一设计方法中，使用变换

$$H_1(s) \longrightarrow H_2(Z) \quad (2)$$
$$Z = e^{st}$$

因折合影响， $H_2(Z)$ 将近似于 $H_1(s)$ 。因为

$$Z[(s + p_k)^{-1}] = (1 - e^{-pkT} Z^{-1})^{-1} \quad (3)$$

故 s 平面上的极点 $s = s_p$ 就相应地变换为 Z 平面上的极点 $Z_p = e^{spT}$ 。

如果 $H_1(s)$ 表示为下述形式：

$$H_1(s) = K \prod_{k=1}^M (s + Z_k) / \prod_{k=1}^N (s + p_k) \quad (4)$$

则可证明

$$H_2(Z) = K' \left[\sum_{k=1}^N \frac{2R_e\{R_k\} - 2R_e\{R_{ke}\} Z^{-1}}{1 - (2e^{-q_kT} \cos r_k T) Z^{-1} + e^{-2q_kT} Z^{-2}} \right. \\ \left. + \sum_{k=N+1}^M \frac{R_k}{1 + e^{-pkT} Z^{-1}} \right]$$

式中

$$R_k := \prod_{j=1}^M (Z_j - p_k) \left| \prod_{\substack{j=1 \\ k \neq j}}^N (p_j - p_k), p_k = q_k + j r_k \right. \quad (5)$$

含有复数共轭根的项已化成(5)式中的第一项， K' 根据单位增益选择。

由(3)式可见,数字滤波器将有一种脉冲响应,它等于相应的连续量滤波器的采样脉冲响应。

2) 匹配(Match)Z变换:标准Z变换使Z平面极点与s平面极点相“匹配”。构成极点和零点均匹配的变换,即保存s平面的极点和零点以得到数字滤波器是合乎逻辑的步骤。这种变换可以称为匹配Z变换。它具有直接获得滤波器串联形式的优点。很明显,对于由(4)式所给出的 $H_1(s)$

$$H_2(Z) = \frac{\prod_{r=1}^R (1 - e^{\sigma_r T} Z^{-1}) \prod_{p=1}^P (1 - (2e^{\alpha_p T} \cos \beta_p T) Z^{-1} + e^{2\alpha_p T} Z^{-2})}{\prod_{s=1}^S (1 - e^{\sigma_s T} Z^{-1}) \prod_{q=1}^Q (1 - (2e^{\lambda_q T} \cos \mu_q T) Z^{-1} + e^{2\lambda_q T} Z^{-2})} \quad (6)$$

式中

R, S 分子分母中的实因子数

P, Q 分子分母中成对的共轭复根数

σ_r, σ_s $H_1(s)$ 的实数零点及极点

$(\alpha_p, \beta_p), (\lambda_q, \mu_q)$ $H_1(s)$ 的复数零点及极点

A根据单位增益选择,以满足

$$H_1(s)|_{s=0} = H_2(Z)|_{Z=1} \quad (7)$$

3) 双线性(Bilinear)变换。变换

$$s \leftrightarrow \frac{2}{T} \left(\frac{1 - Z^{-1}}{1 + Z^{-1}} \right) \quad (8)$$

是在s平面与Z平面间一一映象,因此,得到的变换函数 $H_2(Z)$ 与 $H_1(s)$ 的次数相同。消除了折合影响,但产生了频率标尺的翘曲,改写(8)式就可看出

$$\omega T/2 = \tan(\omega_0 T/2), Z = e^{\omega_0 T} \quad (9)$$

必须补偿临界频率的翘曲,将(9)式反变换为

$$\omega_0 \rightarrow \frac{2}{T} \tan\left(\frac{\omega_0 T}{2}\right)$$

用于这些临界频率 ω_0 。

后两种变换已成功地用于本文第四部分所叙述的陷波滤波器设计中。

B. 滤波器的实现

在介绍滤波器设计步骤以前可以简要地列举必须作出的如下几个判定:

1) 必须使用的运算类型:这通常不是定点就是浮点。在相同字长的情况下定点滤波器的捨入误差一般都大于浮点滤波器。此外,定点滤波器的动态范围远小于浮点滤波器,因为后者带指数数据。然而,在本文下一部分中叙述的滤波器,因简单和成本的原因选择了定点式。

2) 滤波器拓扑:当然,量化影响是离散数据系统所固有的。一般地说,量化误差[4],[5]随各种实现方法的不同而有很大的差别。滤波器以二阶环节串联或并联时,这种误差为最小,该二阶环节的传递函数是

$$\frac{Y(Z)}{X(Z)} = \frac{a_0 + a_1 Z^{-1} + a_2 Z^{-2}}{1 + b_1 Z^{-1} + b_2 Z^{-2}} \quad (10)$$

当然，当(1)式中 $N = 2$ 及 $b_0 = 1$ 而不丧失一般性的情况下，(10)式等于(1)式。这种基本的滤波器环节的方框图如图 1 所示。

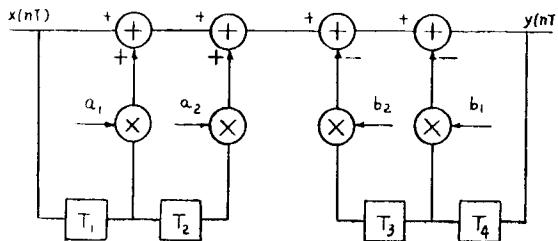


图 1 可用程序设计实现的数字滤波器

3) 数据的捨入或截尾

4) 字长(w)的选择：从理论上讲，通过增加字长 w ，滤波器无论怎样都可达到所要求的任何精度(这一点模拟式滤波器是不可能做到的，因为元件的公差成为可能获得精度的上限)。

5) 采样频率(f_s)的选择：上述后三种判定均影响系统的量化误差，它们将使系统约束在 w 及 f_s 上。例如，滤波器频谱是以 f_s 重复的，可能出现不希望有的折合影响。于是， f_s 应这样选择，即它要高到足够使干扰频率在系统的通频带以外，而要低到足够使总的计算时间不超过采样间隔 $T = f_s^{-1}$ 。

现在可将基本的设计步骤概括如下：

- 1) 作出上述所列判定1)~5);
 - 2) 确定滤波器的增益特性和相位特性;
 - 3) 按所描述的特性综合一个模拟传递函数;
 - 4) 用前述变换方法中的一种将这一模拟传递函数变换为数字传递函数;
 - 5) 将数字传递函数化简为相应的二阶环节的组合。通常这不是串联就是并联组合。对于几个环节，需要小心地选择特别的组合，以保证从任一环节中出来的信号采样值不是太大或太小。
- 数字滤波器的用途应足够多，以便处理任何数目的环节，但本文仅讨论一个单环节的情况。

三、实 际 装 置

在第Ⅱ部分已指出，数字滤波器能用相应的标准环节的组合加以实现，每一环节需要进行如加、减、乘、延迟这样的数字运算。这些数字功能能直接在数字信息处理机上实现。由于数字电路的多路复用能力，数字信息处理机能完成许多滤波器环节所必须的运算，环节的数目取决于采样间隔间的可用的时间。已具体地设计出一种控制用的信息处理机(见图 2)，其工作频率低于 100 赫兹。

A. 数字信息处理机

加、减及存储功能直接用标准硬件实现。但将一个数与一给定的程序常数相乘需要一个有专门操作功能的信息处理机。该信息处理机由一个算术运算装置组成，算术运算装置将几个存储数在一个信息通路系统上相乘(见图 3)，已用 TTL MSI (晶体管-晶体管逻辑电路中规模集成电路) 但装了算术运算装置，这样就提供了良好的抗扰度。为了节省硬件以及因为控制应用中所需要的采样速率较低，所以使用串行式操作。

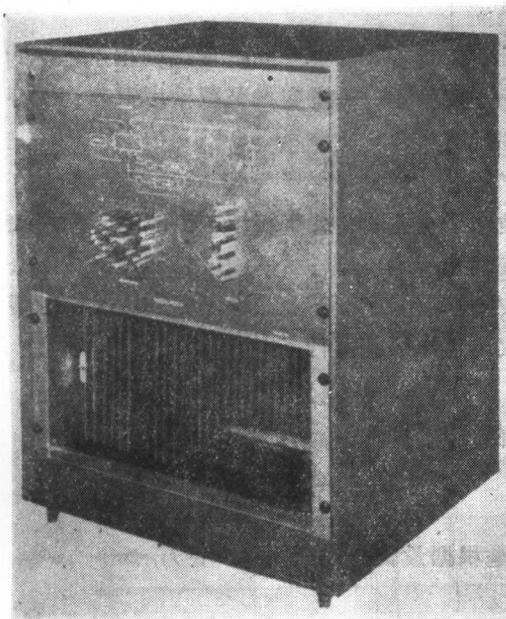


图 2 数字滤波器样机。程序编排板在左面，系数存储器在右面

机器有下述性能：加，8 微秒；减，8 微秒；求补码，8 微秒；转移，8 微秒，乘，264 微秒

需要处理的信息经由信号源信息通路 (source highway) 送入算术运算装置。对于加法或减法进入的信息加到累加器中或从累加器上减去。执行转移指令时，禁止累加器输出，引进的信息通过未受影响的算术运算装置。已处理过的信息进入终点信息通路 (destination highway) 并且也进入累加器。

当需要将一数与一系数相乘时，引进的数首先送到输入寄存器。然后移 16 位再重复最高位 (MSB) (引进的数增加到两倍字长)。然后将这个字码从输入寄存器中送出并用系数的最低位 (LSB) 控制。如果系数的最低位是“0”，则字码被禁止；但若最低位是“1”，则字码通过算术运算装置转移并进入累加器。对于乘法来说就增加到两倍字长。输入寄存器中的数被再循环并被延迟一位。这就使再进入的数移一位(即乘以 2)。系数的下一位控制输入寄存器的输出，并且使该数循环。如果系数是“1”，则该数加到累加器。上述过程重复 16 次，最后结果送到终点信息通路上。

C. 地址系统

信息处理机有一使需要的指令数为最小的两地址系统：

3 位	4 位	4 位
指令	信号源	终点

三位指令码规定了下述指令：1) 加；2) 减；3) 转移；4) 取补码；5) 必须进位的乘。四位信号源及终点指令允许直到向 16 个可能的存储器寻址。

指令存储器使用一个 16×11 位二极管引线矩阵，以便能直接形成所需要的滤波器的程序。用于乘法的系数被安排在二极管引线矩阵上并能迅速加以改变以使易于调整滤波器。

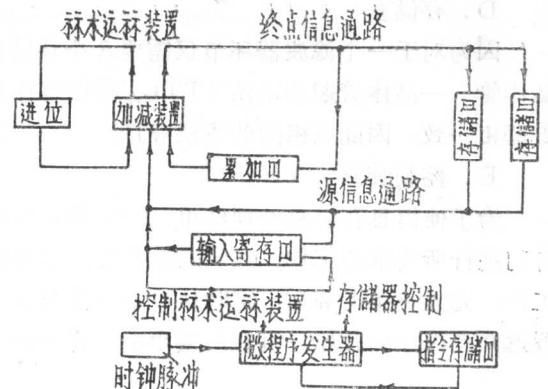


图 3 信息处理机方块图

B. 算术运算装置

在串行式操作中，在同一时间仅处理一个字的一位。因此，已设计成的算术运算装置能直接完成加、减及取补码的功能而不需要任何象循环进位这样的麻烦操作，而循环进位通常在平行系统中是会遇到的。

该信息处理机由一个全加/减装置、一个累加器及作乘法时用的一个输入寄存器组成。

D. 存储器

因为对于一个滤波器环节仅需要8个存储器，并且希望时钟脉冲速率高，所以使用了标准的晶体管——晶体管逻辑电路(TTL)移位寄存器。模—数及数—模变换装置按排得与标准存储器相一致，因此以相同的方法寻址。

E. 控制装置

为了使信息在信息处理机里有一定的传送路线，使用了一控制装置来记录各存储的时间并使各门进行所要求的工作。该装置使指令、信号源及终点地址解码，这样就控制信息处理机按指令工作。完成一条指令后，定时执行下一条指令，并且按要求继续进行下去。程序完成后，定时装置返回到程序的开始，并在所要求的采样时间处再一次使程序从头执行。

四、数字滤波器的应用

A. 控制系统的稳定

库奥[1]已经给出一个数字补偿器的例子，其设计是根据设备的传递函数 $G(s)$ ；

$$G(s) = \frac{1}{s(1+0.1s)(1+0.5s)} \quad (11)$$

补偿目的是要求位置控制系统满足下列技术要求：

速度误差常数 $K_v \geq 1.5$

相位裕度 $\phi \geq 45^\circ$

谐振峰值 $M_p \leq 1.3$

库奥用 w 平面上的波特(Bode)曲线分析设计了补偿器，其中

$$Z = \frac{w-1}{w+1}, \quad Z = e^{sT}$$

并假定一个 w 平面上的超前—滞后网络。用这种方法求得了数字补偿器，其传递函数为

$$D(Z) = \frac{0.25 - 0.24Z^{-1}}{1 - 0.99Z^{-1}} \quad (12)$$

结合了补偿器的位置控制系统如图4所示，用由(10)定义的基本滤波器环节表示的话，则其中

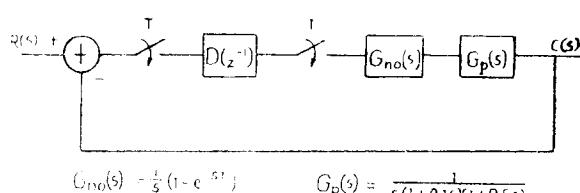


图4 用数字滤波器稳定的位置控制系统

$$\begin{array}{ll} a_0 = 0.25 & b_0 = 1.0 \\ a_1 = -0.24 & b_1 = -0.99 \\ a_2 = 0 & b_2 = 0 \end{array}$$

程序及系数被安排在这一数字滤波器上。若与模—数及数—模变换器连接，则可得到这一滤波器环节的频率响应。图5给出了测得的滤波器频率响应。

将设备的传递函数 $G(s)$ 在一台模拟计算机上排题，并且与数字滤波器、模—数及数—模变换器形成闭环。图6表示闭环及开环频率响应，从图中可看出设计及所得到的数字滤波器硬件达到控制系统标准。