

计算机文摘征订启事

本文摘所属《计算机数学与软件文摘》、《计算机硬件文摘》与《计算机应用文摘》三个分册1987年仍为月刊，每期分别为16万、16万与15万字。为方便读者订阅，明年改为邮局发行，代号分别为78-85、78-86与78-87，请读者与单位于今年11月份去当地邮局预订。

计算机文摘编辑部

计算机硬件文摘 第十五辑

中国科学技术情报研究所重庆分所 编辑
科学技术文献出版社重庆分社 出版
重庆市市中区胜利路132号
新华书店重庆发行所 发行
科学技术文献出版社重庆分社印刷厂 印刷

开本：787×1092毫米1/16 印张：4 字数：14万
1988年11月第一版 1988年11月第一次印刷
科技新书目：129-280 印数：1600

书号：15176·693

定价：1.55元

目 录

0100	电 路 与 器 件.....	(4)
0110	逻辑元 件.....	(4)
0110C	半 导 体 逻 辑 元 件.....	(4)
0110E	其 它 逻 辑 元 件.....	(—)
0120	逻辑与 开 关 电 路.....	(4)
0130	微 处 理 机 芯 片.....	(4)
0140	固 件.....	(8)
0150	数 字 计 算 机 的 其 它 电 路.....	(8)
0160	模 拟 电 路	(—)
0180	模/数 与 数/模 转 换 器.....	(9)
0200	逻辑设计与 数 字 技 术.....	(10)
0210	逻辑设计 方 法.....	(10)
0210B	计 算 机 辅 助 逻 辑 设 计.....	(12)
0220	计 算 机 体 系 结 构.....	(13)
0230	数 字 运 算 方 法.....	(18)
0240	数 字 滤 波 器.....	(20)
0250	数 计 算 机 数 术.....	(20)
0260	数 字 信 号 处 理.....	(21)
0280	其 它 数 字 技 术.....	(—)
0300	计 算 机 存 储 设 备 与 技 术.....	(24)
0310	存 储 系 统 设 计.....	(—)
0320	数 字 存 储 器.....	(24)
0320C	动 磁 介 质 存 储 器	(24)
0320E	静 磁 介 质 存 储 器	(25)
0320G	半 导 体 存 储 器.....	(26)
0320Z	其 它 数 字 存 储 器.....	(27)
0330	模 拟 存 储 器	(28)
0380	其 它.....	(—)
0400	模 拟 与 数 字 计 算 机 及 系 统.....	(28)
0420	大 型 计 算 机 与 小 型 计 算 机.....	(28)
0430	数 型 计 算 机.....	(28)

0440	多处理机系统与统术.....	(32)
0450	模拟与混合计算机及系统.....	(34)
0460	模拟与混合计算技术.....	(—)
0470	性能评价与测试.....	(34)
0490	其它.....	(35)
0500	计算机外围设备.....	(35)
0520	数据采集设备与统术.....	(36)
0530	模式识别设备.....	(36)
0540	终端与图形显示.....	(37)
0550	打印机与绘图机.....	(37)
0560	数据准备设备.....	(—)
0580	计算机缩微胶片输出设备.....	(38)
0585	语音识别与合成.....	(38)
0590	其它.....	(38)
0600	数据通信设备与技术.....	(39)
0610	计算机接口.....	(40)
0610N	网络接口.....	(40)
0610P	外围设备接口.....	(42)
0610S	系统总线.....	(43)
0620	计算机网统与统术.....	(45)
0620L	局部网络.....	(49)
0620W	其它网络.....	(57)
0630	缩网设备.....	(58)
0690	其它.....	(61)

主 题 指 南

本主题指南是将本刊分类时涉及到的主题词按汉语拼音字母的顺序编排的一个索引, 其中的数字为分类号。由分类号便可自目录中找出与该主题有关文献所在的页码。

A		多路开关选择器	0630
按内容访问存储器	参见“相联存储器”	多路转换器	0630
B		多数逻辑	0120
半导体存储设备	0320G	多值逻辑	0120
半导体逻辑元件	0110C	F	
便携式计算机	0430	分时系统	0400
并行处理	0440	G	
并行存取存储器	0320	个人计算机	0430
C		光笔	0540
超导器件	0100, 0320Z	光存储设备	0820Z
除法电路	0120	光符识别	0530
触发器	0120	光计算	0280
穿孔带设备	0560	广域网络	0620W
穿孔卡设备	0560	规程	参见“协议”
磁存储系统	0320	H	
磁带存储器	0320C	绘图机	0540, 0550
磁逻辑	0120	混合计算机	0450
磁膜存储器	0320E	混合计算机程序编制	参见“混合计算机程序设计”
磁扭线	0320E	混合计算机程序设计	0460
磁盘存储器	0320C	混合模拟	0460
磁泡存储器	0320	“或非”电路	0120
磁心存储器	0320E	J	
存储器设计	0310	集成电路	0110C, 0120
存储设备	0300	积分电路	0160
D		计数电路	0120
打印机	0550	计算机测试	0470
代码转换器	0120	计算机电路	0100
低温电存储器	0320Z	计算机电源	0150
电流开关逻辑电路	参见“电流型逻辑电路”	计算机辅助逻辑设计	0210B
电流型逻辑电路	0110, 0120	计算机接口	0610
电源	0150	计算机结构	0220
电子逻辑	0110, 0120	计算机评价	0470
定标电路	0160	计算机缩微胶片输出设备	0580
镀膜存储器	0320E	计算机体系结构	0220
多重处理系统	0440	计算机调试	0470
多处访问系统	0400	计算机图形设备	0540
多道处理系统	参见“多重处理系统”	计算机外围设备	0500
多孔磁心	0320E	计算机网络	0620
多路复用器	参见“多路转换器”	计算机选择	0470

加法电路	0120, 0180	数字存储器	0320
加法器	0120	数字电路	0100
家用计算机	0430	数字集成电路	0100
键盘	0500	数字技术	0200
交互终端	0540	数字计算机	0420
晶体管晶体管逻辑电路	0110C, 0120	数字滤波器	0240
进位逻辑	0230	数字通信系统	0600
局部网络	0620L	数字系统	0400, 0420, 0600
K		数字信号	0260
开关电路	0120	数字信号处理	0260
快速响应计算机系统	0400	数字运算	0230
L		数组处理机	0440
连网设备	0630	隧道二极管存储设备	0320G
逻辑电路	0120	随机存取存储器	0320G
逻辑门	0120	T	
逻辑器件	0100	条形码扫描器	0590
逻辑设计	0210	调制解调器	0630
逻辑元件	0110	通信	0600
M		图形设备	0540
模拟	0460	W	
模拟存储器	0330	外围设备接口	0610P
模拟计算机	0450	网络分析器	0630
模拟计算机程序编制	参见“模拟计算机程序设计”	网络接口	0610N
模拟计算机程序设计	0460	微程序设计	0220
模拟计算机电路	0160	微处理器芯片	0130
模式识别	0530	微处理器组件	0130
模/数转换	0180	微分电路	0160
P		微分分析机	0160
判定表	0210	微计算机芯片	0130
频谱分析	0450	微计算机组件	0130
Q		微型计算机	0250
全息照相术	0300	温彻斯特磁盘	0320C
R		X	
冗余	0210, 0400	细胞阵列	0120
S		系统总线	0610S
三态逻辑电路	0110, 0120	显示系统	0540
乘法电路	0120	相联存储器	0320
识别设备	0530	向量处理机	0440
实时计算机系统	0420	相似模拟	0460
时序电路	0120	小型计算机	0420, 0430
数据采集	0520	协议	0620
数据传输	0600	性能评价	0470
数据通信	0600	Y	
数据准备设备	0560	移位寄存器	0120
数论	0230	硬磁盘	0320C
数/模转换	0180	“与非”电路	0120

语音合成	0585	直接模拟	0450
语音识别	0585	只读存储器	0320G
阈值逻辑电路	0110, 0120	主计算机	0420
远程通信	0600	字符识别	0530
Z		自组织存储器	0320
真值表	0200	组合电路	0120
阵列处理机	0440		

电路与器件

15001 超高速集成电路 (VHSIC) [英]/Allan, R. // Electron. Des., 1985, 33(8), 94~98, 100, 102, 104, 106, 108, 110, 112, 114

评述了美国国防部超高速集成电路计划的进展, 概述了各参加公司开发的芯片与工艺。

逻辑元件

半导体逻辑元件

15002 超缓冲器场效应晶体管 (FFT) 逻辑 (SBFL): 一种适于GaAs大规模集成的逻辑门[会, 英]/Tanaka, K. ... // Extended Abstracts of the 16th (1984 International) Conference on Solid State Devices and Materials, 1984. 8. 30~9. 1; Kobe, Japan. -Tokyo, Japan; Business Centre for Acad. Sci. Japan, 1984.-399~402

作者为GaAs大规模集成提出了一种低功耗单元逻辑门。这种逻辑门称为SBFL (超缓冲器场效应晶体管逻辑), 用超缓冲器电路构成。其优点是输出电平较低, 噪声容限较大, 负载驱动能力较高。作者通过测量与模拟给出了与DCFL比较SBFL所具有的特性。参5

(以上泽 文译)

逻辑与开关电路

15003 低成本、快周转、高性能半定制解决方法: 可编程逻辑[会, 英]/Vithayathil, J. // Wescon '84 Conference Record, 1984. 10. 30~11. 1; Anaheim, CA, USA. -Los Angeles, CA, USA; Electron. Conventions, 1984.-31/1/1~14

半导体器件历史的重大发展是发明可编程逻辑器件, 这种器件在七十年代后期开始得到普及。站在器件技术最前面的逻辑设计师很快认识到在他们的系统中使用可编程逻辑器件优点极多。今天, 可编程逻辑器件是半导体器件发展最快的领域之一, 因为越来越多的逻辑设计师正开始意识到使用这种器件的好处, 这又鼓励更多的器件制造厂家涉足该领域。因此, 将来预示可编程逻辑器件供应厂商数目增加、这种器件品种和复杂性增加、提供这种器件的工艺的发展和设计这种器件所需要的软件工具完善化方面的迅速增加。作者广泛地调查了作为面向系统设计师的

半定制替换方案之一的可编程逻辑领域。参5

15004 使用侧壁辅助的密集电极工艺的GaAs 12×12位可扩充并行乘法器LSI[会, 英]/Furutsuka, T. ... // International Electron Devices Meeting, 1984. 12.9~12; San Francisco, CA, USA. -New York, USA; IEEE, 1984.-344~347

讨论一种能在4.0ns判别通路延迟内使用的高速GaAs 12×12位可扩充并行乘法器LSI。用耗尽型FET逻辑门实现这种LSI, 因为耗尽型FET逻辑门具有高的负载驱动能力和大的噪声容限。对于生成部分乘积和加上部分乘积分别使用了Booth算法和Wallace树模式。为了获得高速逻辑运算, 发展了一种侧壁辅助的密集电极工艺并成功地应用于该LSI的制造。参7

15005 用熔凝石英上CO₂激光结晶的硅薄膜乘制逻辑的NMOS动态移位寄存器[会, 英]/Chiang, A. ... // Comparison of Thin Film Transistor and SOI Technologies Symposium, 1984. 2. 26~28; Albuquerque, NM, USA. -New York, USA; North-Holland, 1984.-119~126

用熔凝石英上激光结晶的硅薄膜晶体管(TFT)制造了高速NMOS耗尽负载环形振荡器和动态移位寄存器。作者报道了为获得变换增益、逻辑阈和适合于逻辑运算的输入噪声容限对包括离子注入和高温循环在内的电路制造工艺进行的优化。还利用分立器件的特性来评价作为将来设计工具的过程模拟器和器件模拟器。参15

微处理机芯片

15006 一种老式的处理器 I. [英]/Allan, B. // Comput. Mag., 1985, (7月4日), -21

英特尔公司在1974年发表了称为8080的微处理器。英特尔现已生产出称为8086的现代化微处理器, 这种处理器与十年前发表的8080处理器有许多相似之处。英特尔在发展其芯片(从8080到8085、8086、80186、80286、将来的芯片)过程中促进了向上的兼容性, 作为维持软件投资的一种策略, 这对芯片的开发很有利。作者着眼于8080, 并将它与8086作了比较。

15007 一种老式的处理器 I. [Intel 8086] [英]/Allan, B. // Comput. Mag., 1985, (7月11日), -20

为了弄清Intel 8086上各寄存器所具有的专门功能, 称这些寄存器为累加器(AH)、基址(BX)、计

数(CX)和数据(DX)。这些专门用途已变得神圣化,因为在8086和8086之间不只是需要保持表面兼容性。作者考察了寄存器。

15008 老式的处理器 II [Intel 80286] [英]/Alan, B. // Comput. Mag.-1985, (7月18日).-21

英特尔最新的16微处理器是80286,或被英特尔叫做iAPX286处理器。80286能以两种模式操作:实际地址保护和保护式。作者讨论以保护式运行的80286,因为这是该处理器的主要新特性。

15009 磁盘控制器IC改变了SCSI总线接口设计 [英]/Segal, M. // EDN.-1985, 30(11).-215~220, 222

磁盘控制器芯片在SCSI磁盘控制器中能起协处理器的作用,并与微控制器芯片分担其任务。人们可将微控制器用于所有总线操作,把磁盘控制器用于DMA总线传输,或改进DMA设计以支持判优和再选择。

参3

15010 单片可编程数字信号处理器的发展方向 [英]/Kneib, K. N. // Electr. Commun.-1985, 59(3).-312~319

评论商品化单片可编程数字信号处理器体系结构的发展。向当今的设计师提供了宽的选择单片DSP的范围。在挑选设备时要考虑的因素包括:运算吞吐量,在片和离片存储容量,指令系统,输入/输出能力,外部支持硬件,开发工具的可用性和种类。强调了这些特性与实现信号处理功能的关系。在下一代能够利用设计和工艺方面进步的设中可以实现目前所没有的更合乎要求的特性。

15011 位流管理IC的配对构成了快速数模控制器的核心 [英]/Siddique, N. // Electron. Des.-1985, 33(10).-147~154

8X801 编码器-解码器和 8X802 串行器-解串器一起能被叫做位流管理器;在带有微处理器或微控制器时,它们构成一个能适用于包括磁盘驱动接口在内的许多应用项目的串行数据控制器。编码器-解码器芯片处理不归零(NRZ)数据,并且采用了三种传输编码技术中的一种技术;对单密度驱动为频率调制;对双密度驱动为改进的频率调制;对数据通信线路为微分Manchester。同样装备了串行器-解串器芯片。它处理字节或字数据,而它的在片比较器继续逐位报告数据状况,不管流有多长。为了改进位误差引起的问题,该芯片计算了适于CRC-16和CRC-CCITT两种标准的微冗余校验。它还计算和比较了32位误差校正码。

15012 线信号处理器的设计 和应用 I. [英]/Winterer, M. // Electron. Eng.-1985, 57(702).-47~52

ITT Intermetall公司最近推出了UDPI 01信号处理器。研制这种处理器结构的基本想法是不但生产带附加硬件乘法器的微处理器,而且生产能处理数字信号处理系统所需特殊操作的芯片。该结构使用有利于高速的Harvard结构。与通常的 von Neumann结构不一样,数据存储器和程序存储器被安排在分开的区域内。这就使得能够并行处理指令取出操作和数据传输操作。运算单元由一个16×16位乘法器和一个31位加法器组成。一个并行接口和两个串行接口可用于与外围设备进行数据交换。给出该结构的详细规格表和方框图。参4

15013 数字信号处理线的设计 和应用 I. [英]/Winterer, M. // Electron. Eng.-1985, 57(703).-47~50, 52

描写新的数字信号处理芯片,给出在许多信号处理应用中如何使用这种芯片的实例。这种新DSP装置的指令系统包括算术指令、累加器、转移、校验和传输指令。参4

15014 NS 32000——具有第一流存储器管理的微处理器系列 [德]/Mateosian, R. // Elektron. Ind.-1985, 16(2).-94~97

给出了用于国家半导体公司NS 32000系列的结构的详情,并考虑了请求分页的虚拟存储器的概念。把存储器管理解释成在程序开始时产生地址和最后所得到的存取之间引入一个中间阶段。使用MMU NS 32082和CPU的NS 32016与NS 32032,对该结构作了说明。

15015 一种较快的CMOS信号处理器 [德]/Lipfert, J. // Elektroniker.-1985, (5).-69~74

从硬件和软件方面,对新的Fujitsu MB 8764 信号处理器的特性和应用作了描述。备有诸如为将文本直接输入MB8764对输入文本编码的ASM64交叉汇编程序和动态程序调试用的MON64监督程序等开发辅助程序。MB8764的特殊性能是100ns的指令执行时间和300mW的低功耗。

15016 Motorola数处理器的机内自测试倾向 [英]/Daniels, R. G. ... // IEEE Des. & Test. Comput.-1985, 2(2).-64~71

Motorola微处理器机内自测试这个最重要的性能在RAM测试应用把它改写成一个个“优点”之前,都被认为是一种额外的负担(wart)。尽管设想能减少MC6805系列生产成本的一种方法——BIST方法不能满足它的主要设计目标,但其经验却促进了MC 6804 P2 BIST技术的发展。MC6804 P2满足为MC6805 P2预定的大部分目标。Motorola微处理器系列已开始具有愈来愈多的测试特性;现有设备一般把BIST和其它

技术配合使用。如果目前的趋势继续下去,用于微处理器相关部件的晶体管数在10年内将接近一千万只。作者表明:结构化设计技术提供了解决复杂性增加而引起的设计和测试问题的最有希望的前景。参8

15017 收缩阵列的单片集成 [英]/Leighton, T. // IEEE Trans. Comput., 1985, C-34(5), 448~461

提出了在单片上装配一个大微处理器系统的主要问题是片子上的某些处理器或单元很可能有故障。作者描写了根据这种故障集成的实用方法。这种方法被设计得使系统中最长导线的长度减至最小,从而使其间的通信时间减至最短。虽然基础网络问题是NP-完全的,但作者证明:通过假定单元失效的随机模型,这种方法是可靠的。作者还讨论本研究在VLSI布局理论、图论、容错系统、平面几何和算法随机分析方面问题中的应用。参48

15018 集成逻辑分析器: Mitel 公司的 MD68SC49B [法]/Truc, P. // Micro Syst., 1985, (53), 123~124

简要描述了适用于CPU插件原位测试的 Mitel 集成逻辑分析器MD68SC49B。它装有一条地址多达24位的地址总线、一条8至16位数据总线和一条适于同时测试和检验10个控制信号的控制总线。指出芯片外部引线。给出了方块图。

15019 NEC图形控制器 μ PD7220 [法]/Truc, P. // Micro Syst., 1985, (53), 127~128

简要描述了NEC μ PD 7220 图形控制器的特性。推荐了三种操作方式:图式——彩色的1024×1024点;半图式,控制产生64K字节的ROM;字符,使一个8K字节视频存储器具有每个字符所附加的特征。指出了典型应用。

15020 Intel iAPX286 [法]/Truc, P. // Micro Syst., 1985, (53), 130~140

给出了极有效的新型Intel iAPX286 特性的详细设计, Intel iAPX286 是一个在16兆字节空间内每次任务有千兆字节虚存的存储器系统。在下列标题下讨论该设备:基本结构,存储器组织,真实和虚拟保护寻址,保护原理。

15021 采用Thomson Efcis EF 9369的彩色图形法 [法]/Truc, P. // Micro Syst., 1985, (54), 127~128

利用6801或6809主处理器描写了应用方法。这个设备相当于一个有4096种颜色的调色板,其中16种颜色随时都可选择。它把三个D/A 4位转换器用于每秒17兆个像素的RGB输出。用示意图说明了这种‘调色板’的引出头和内部结构。

15022 NEC信号处理器 μ PD7720 [法]/Truc, P. //

Micro Syst., 1985, (54), 129~130

NEC μ PD 7720单个设备现在可用于要求使用信号处理器系统的场合,而这种信号处理器系统不必是特别有效的。它能在230ns内完成16×16位的乘法运算,并能在1ms内实现4个点上的傅里叶变换。描写了操作方法和图解说明了其典型应用。

15023 Motorola MC146818实时时钟 [法]/Truc, P. // Micro Syst., 1985, (54), 131~132

描写具有日历和报警二进制或数字输出的非常强大的Motorola MC 146818。图解说明了引出头 MO-TEL接口电路和图表寄存器。

15024 编译程序生成代码的比较 [英]/Tommelein, A. ... // Microprocess. & Microprogram., 1985, 15(2), 47~56

对为Motorola 68000微处理器生成代码的三种编译程序作了比较。举例说明了执行过程之间的差别,讨论了三种编译程序的基准的结果。参8

15025 ZX-81的硬件扩充 [德]/Ambuhl, S. E. // Mikro- & Kleincomput., 1985, 7(1), 57~59

描写了一种简单的能与计算机输出连接以获得较宽地址解码的总线连接扩充电路和一个用于2716型PROM的电容测试器或一个EPROM程序编制器/阅读器。使用了带状电缆焊接的扩充。

15026 适用于Rainbow 100的8087 [德]/Debrunner, D. // Mikro- & Kleincomput., 1985, 7(3), 25~26

现在已可用适合于DEC Rainbow 100A、100B和100T的插入式电路板,这种电路板装有一个8087数字协处理器。8088主处理器也在这块板上,并且有一个到原始8088插座的接头。为了保持全部的Rainbow功能性,需要进行大量的精心设计。8087处理8字节浮点数,产生16位有效数的标称精度。为外加的处理器提供了-种新的BIOS。

15027 微处理器和微处理器系统的功能试验 [俄]/ [俄]/Микроэлектроника, 1984, 13(4), 356~366

给出微处理器和微处理器系统的现代控制措施和故障诊断的比较分析,论述控制和诊断方法的发展前景,给出控制-诊断硬件的实例。参55

15028 用控制宏单元制控的数字信号处理器集成电路的设计 [德]/Preiss, E. ... // NTG-Fachber., 1985, 87, 25~31

讨论使用有分立地址、数据和程序总线的Harvard结构的称做PROFI(筛选程序处理器)的快速(80ns指令周期)数字信号处理器的设计。概述使用的硬件乘法算法,图解说明了芯片布局,讨论时钟分布,并一般性地讨论模拟、试验产生和试验能力。说明了该原型芯片能在30ns内完成22位加法操作。提供

芯片设计, 参5

15029 用于微程序控制信号处理器的集成电路 [德]/Ernst, R. // NTG-Fachber., 1985, 87, -143~144

图解说明一种使用12位数据字和5位指令处理数字语言的CMOS信号处理器。详细说明了这种地址计算机, 并指出了它与AM2900系列信号处理器的相似之处。说明了指令周期长度约为70ns。所采用的工艺是CMOS, 使用标准逻辑单元。参4

15030 现代微控制器结构: CPU和片上外围元件之间的相互作用 [德]/Kessler, H. // NTG-Fachber., 1985, 87, -181~188

描写8051型微处理机的发展, RAM、计数器、定时器和模/数转换器被看作是片上元件, 讨论了中断控制。建议在车辆电子设备方面的应用。参2

15031 瑞士的第一个电话数制器 [德]/Müller, P. // Polyscope Comput. + Elektron., 1985, 17(4), -45, 47~48

苏黎世的Faselec公司已根据其SACMOS技术研制出瑞士的第一个控制器芯片系统PCD3343。该设备包括一个随机存取存储器, 一个中央处理单元和一个只读存储器。电流消耗非常低, 可以给该设备拟定程序, 以满足用户的特殊需要。

15032 如何设计以微处理机为基础的设备 I [英]/Fox, T. // Radio-Electron., 1985, 56(4), -63~66

描写一种被称为“防盗器”的设备的设计。防盗器的用途是欺骗潜在的强盗认为有人在家, 而实际上里面没有人。使用了一个微翻译器——一个既包括微处理器又包括软件的单片IC。详细研究了国家半导体公司的INS8073微翻译器。

15033 如何设计以微处理机为基础的设备 II [英]/Fox, T. // Radio-Electron., 1985, 56(5), -81~86

研究了一种解调/开发(demo/development)板, 介绍了INS8073微翻译器的语言——NSC Tiny BASIC。开发板包括4K RAM、一个8255可编程序外围接口IC、一个提供用于汇编语言子程序的128字节暂时存储器的8154 RAM I/O, 并有能分别编制程序的16条I/O线。或许这种板最好的特性是有EPROM常驻实用程序以及受其控制的EPROM程序编制器。实用程序使人们能在盒带上存储和检索程序并可从主计算机上卸下程序。

15034 公布于众的计算机 I [英]/Phelan, M. // Television., 1985, 35(7), -394~395

继续深入研究在微计算机中用作中央处理单元的微处理器IC。微处理器仅能使一串指令和要处理的任何数据(分别叫做操作码和操作数)一道从存储块取出并进行所要求的操作。微处理器译出操作码, 并将

知道后面有多少字节(如果有的话)是操作数, 并且适当取出1个字节程序计数器便增加1——因此它能够决定什么时候下一个字节是一个操作码。为此, 需要在存储块内有一串字节驻留, 并向微处理器的程序计数器内输入程序块的最低地址(基本地址)。这些任务能由硬件实现或由用户完成。

15035 一种实时2级收缩的2维卷积芯片 [法]/Fouques, M. ... // Trait. Signal., 1985, 2(1), -67~74

本文描写一种用来实现2维卷积的芯片的结构。Kung, H. T.提出的这种收缩结构已被选用于基本单元阵列, 基本元件的内部结构已采用一种2级收缩结构。基本单元以位级水平的收缩结构串行地执行乘法/累加操作。参3

15036 第二代数字信号处理器TMS32020: 结构和应用 [法]/Erskine, C. ... // Trait. Signal., 1985, 2(1), -79~83

德克萨斯仪器公司自1983年以来已在制造TMS 32010数字信号处理器。今天, 第二代“DSP”TMS 32020即将到来, TMS32020将在1985年下半年投入生产。本文的目的是向读者报告这种电路提供的非常令人感兴趣的特征。

15037 一种适于各种图象处理的瑞象信号处理机的结构 [日]/Fukushima, T. ... // Trans. Inf. Process. Soc. Jpn., 1984, 25(5), -728~735

描写一种大规模集成的图象信号处理机(ISP), 这种处理机能以每个像素167ns的速度处理有256个色调级的色调图象。通过在垂直和水平方向设置额外的ISP, 可使该核二维地扩展。ISP的基本结构包括两级: 图象数据转换和数据合成。数据控制和处理电路的功能由它们的可编程序控制寄存器决定。这就使得只改变可编程序控制寄存器的内容就能执行各种各样的图象处理, 而不影响核的扩展能力。参6

15038 单片微计算机的实时多任务处理 [会, 英]/Weiss, D. // Wescon '84 Conference Record, 1984, 10, 30~11, 1; Anaheim, CA, USA, -Los Angeles, CA, USA; Electron. Conventions, 1984, -35/2/1~6

处理在较老式计算机方面已拟定的实时控制的软件技术还没有广泛地适合于单片微计算机, 部分是因为显然缺乏支持它们的处理器速度和存储器容量资源。其中最主要的是实时执行程序。讨论一种为Motorola 6805系列单片微计算机(MCU)而写的实时执行程序, 它利用简单实时应用的发展来推动这一讨论和举例说明执行程序的使用。参1

15039 逻辑操作的并行错误检测/错误校正 [会, 英]/Trautwein, W. M. // Fault-Tolerant Computing

Systems, 2nd GI/NTG/GMR Conference, 1984, 9, 19~21; Bonn, Germany, Berlin, Germany; Springer-Verlag, 1984, 189~204

作者研究空错码字和字微处理机的结果,提出一种用于逻辑操作的错误检测和错误校正方案。考虑了奇偶校验检测、反码余编码和对误差校正执行反码余编码的硬件。摘要总结了剩余编码的理论基础,提出逻辑操作的错误检测和错误校正。对并行错误检测能力以及硬件辅助操作的估计作了讨论。参9

(以上胡维明译 泽文校)

固 件

15040 软件能阻止软件成本不断上升 I. (英)/ Hunter, C. // *Electron. Prod. Des.*, 1985, 6(3), 49~51

16位微处理机的出现开辟了多种应用的可能性,但也带来了若干新问题,其中主要的是软件成本急速上升的问题。本文是关于该软件的两篇连载论文中的第一篇。本文对上述问题作了概述,并对解决这些问题的一种方法作了说明。

15041. 计算机系统及其软件的存取保护 (德)/ Dreyer, R. // *Elektromeister & Dtsch. Elektrohandwerk.*, 1985, 60(11), 805~807, 811

怎样能给计算机提供对付非法的存取、软件复制与硬件分析的简单而有效的保护?提出这一问题的不仅有系统设计师和软件销售商,而且还有法院。27916 KEPROM模件能提供高度有效的存取保护,是对上述问题的一个价格适中的解决方法,文中对其结构和操作作了介绍。

15042 提防软件被非法复印的KEPROM方法 (英)/ Flomsbee, A. ... // *New Electron.*, 1985, 18(4), 78~83

保护软件程序不受到未经许可的复制成了愈来愈为人们所关切的事。这个问题的一个解决办法是在今年的ISSCC上提出的,即采用27916 KEPROM——一个16K字节的UV可擦、电可编程序只读存储器。它通过实现一种提防未经许可用户的特性来防止未经许可的存取和专有软件的使用。21916模件实质上是一个27128存储器阵列,由提供鉴别能力的外部功能所扩充。27916被设计成能与27128 EPRON引脚对引脚地兼容。KEPROM将能与任何标准微处理机接口。作者给出了基于8085的“鉴别”系统的框图,该系统用了两块27916使初始化信号交换能够进行。这便使该系统能以输入模式操作,这种模式用来在初始状态信号交换中的适当时间给两个KEPROM的每一个传送随

机附加信息。

数字计算机的其它电路

15043 单片调色板 I. (英)/ Kuklewicz, J. ... // *Aust. Electron. Eng.*, 1985, 18(1), 18~21

第 I 部分见周刊1984年17卷12期70页。本文继续介绍8151新的单片调色板芯片,并介绍了单字存取和多字存取。

15044 在IBM个人计算机上加上硬件时钟/日历 (英)/ Lee, W. // *EDN.*, 1985, 30(14), 103~108

在个人计算机上加上硬件时钟,只需要一块时钟/日历芯片、一些接口电路、一个电池后备系统和两个简单程序。后者能让用户对该芯片进行预置和读、写。能采用如国家半导体公司的MM58274时钟/日历芯片等器件作实时时钟。虽然这种芯片用小功率CMOS制造,但它能直接与TTL级系统兼容。因为该芯片准备状态下的漏电流较小(2.2伏时为10微安),故能用小型锂电池作为准备操作电源。如该电池与时钟芯片和计算机的所有其它电路隔离,该芯片能在准备状态保持多年的准确计时。

15045 电源降低期间用电容器保持数据 (英)/ Crum, S. // *EDN.*, 1985, 30(15), 241

为了在电源临时降低时保持数据不变,能用电容器简单而廉价地取代电池后备。这种后备电路用一个5伏电源给一只1法拉的存储电容器充电。该电路的微计算机(一个CMOS MC146805)一接到电源故障中断信号,便进入低功率等待状态,此时微机电流仅为200微安(3伏),并且除内部时钟外,所有动态电路都被禁止。该电路还为微机的112字节的RAM提供后备。为了能确定电源降低时间的长短,该电路包括一个小功率脉冲发生器(一个CMOS 555定时器)。用这一配置能记下长达1小时的时间。

15046 用计数器和可编程逻辑阵列构成微机监视计时器 (英)/ Lett, D. B. // *EDN.*, 1985, 30(17), 310~311

文中给出的电路,能将计数器和可编程逻辑阵列结合起来为CPU实现监视计时器功能。该CPU必须将数据传送到正确的地址,至少每秒一次地使计数器复位,以表明CPU操作正确。如CPU未能送出正确数据,该电路便试图使系统恢复到由执行系统复位进行的操作。如CPU在系统复位后不作出响应,可编程逻辑阵列逻辑电路便将CPU关闭。

15047 计算机系统的电路保护 (英)/ Lee, N. // *Electr. Equip.*, 1985, (5月), 17~20

任何依赖计算机或基于微处理机的系统的人,都

完全了解这些系统对电源线上的干扰是敏感的。文中分析了交流电源上各种干扰的特性及其设计上的影响,对由电源不良引起的越来越多的系统事故提出了各种解决办法。介绍了干扰类型、电源和现场测试。所研究的方法包括采用瞬态限制器、射向匹配滤波器、超绝缘变压器、线电压调节器、线电压变压器和不中断电源。

15048 微型计算机的脱机不中断电源[英]/Sayers, D. // Electr. Equip.-1985, (5月).-38

15049 不中断电源[英]/Butler, R. // Electron. Des.-1985, 33(13).-181~186

交流电源中断能给计算机系统造成重大破坏。为了解决这一问题,建议采用不中断电源。这种电源,有各种各样的输出容量和工作时间,能很快恢复计算机的正常工作。大多数不中断电源的工作时间为若干分钟到若干小时,在某些情况下可能更长。针对功率从几千瓦到数百千瓦的大型系统的需要设计了一些电源。但更多的系统的输出功率范围为1千瓦或1千瓦以下。

15050 用于个人计算机的实时时钟[英] // Elektor.-1985, 11(4).-48~56

基于CMOS IC的实时时钟能保证监视器上总是显示正确的时间与日期。它装有使不受电源故障或计算机故障影响的后备电池,适合于8502和Z80微处理器使用。

15051 后备用的锂电池(保护RAM中的数据)[德]/Hofmann, H. P. ... // Elektroniker.-1985, (6).-71~73

即使电源发生故障,也有若干方法不用中断就能保持电源不变,借此就能保护RAM和处理机。一种可能的办法是采用缓冲器电池。‘锂电池模块’由RE-NATA公司生产和销售,作者对它在后备功能方面的实际应用作了讨论和评价。数据保护需求的不断增加需要增加CMOS存储器的使用,因为电池支援的CMOS RAM比EEPROM或NVRAM优越。这种‘电源模块’是为了直接附在印刷电路板上进行设计的,并且有较长的使用寿命。介绍了‘电源模块’的各种电路,并就其操作特性与性能作了说明,列出了现行各种通用‘锂电池模块’的工作范围、类型、容量、尺寸和重量。

15052 采用HP41计算机的标准断率解码和时间显示[德]/Zahradnik, D. ... // Elektronikschau.-1985, 61(7).-50~51

介绍了一个程序和一种硬件适配器,它们用以将DCF77发射机来的BCD标准时间信号变换成Hewlett Packard HP41计算机的显示信号。DCF77发射机装有精度达 2×10^{-13} 的原子频率标准。本文给出了汇编

语言清单和电路图。

15053 自优化计算机时钟生成系统[英] // IBM Tech. Disclosure Bull.-1985, 27(10A).-5798~5799

为了使时钟频率与计算机实际性能相适应,需要一个控制电路。作者介绍了一种可编程定的环形振荡器电路。

15054 用于SM-1和SM-2计算机的电阻/电压转换器[俄]/Redkokasha, A. A. ... // Измер. Тех.-1984, 27(8).-55~56

热阻转换器(TC)广泛用于工业和实验室中的温度测量。文中介绍的将TC信号转换成电压的电路包含一个恒流发生器(采用n-沟道MDP晶体管和运算放大器)、一只参考电阻 R_{ref} 、一个减法电路、一个正常噪声的抑制滤波器、一个放大器和一个模拟存储单元。所有开关都采用MDP晶体管。参3

模/数与数/模转换器

15055 使CRT易于与象素存储器接口的专用视频模/数转换器[英]/Travis, B. // EDN.-1985, 30(15).-69~70

最近推出并即将宣布的复合视频数/模转换器,提供了根据个人计算机、主机或工作站象素存储器存放的图形信息,驱动CRT象素的的一个简便方法。这种混合、单片转换器采用高集成度来实现高速度和低成本。这些数/模转换器是专用器件,提供为与视频标准RS-170和RS-343一致所需的视频功能。这些规范中的主要要求是CRT视频放大器必须有1伏峯-峯值的复合视频信号,而且其通过率(throughput rate)与CRT屏幕的更新速率和分辨率成比例。对这些数/模转换器的性能和所用技术作了讨论。

15056 与TMS7041据型计算机配合使用的模/数转换器TLC540/TLC541[德]/Kreutzer, A. // EEE.-1985, (11).-37~40, 42, 44

借助框图,说明了德克萨斯仪器公司制造的模/数转换器TLC540/TLC541的电路,介绍了它与TMS 7041微型计算机和相关软件的连接问题。

15057 用作微型计算机输入/输出部件的12位据/模转换器[德]/Croteau, J. R. ... // EEE.-1985, (13).-43~49

作者借助框图对Analog Devices公司制造的全集成数/模转换器(AD667)作了介绍。这种转换器能用作IBM-PC等微机的输入/输出数/模转换器,如增加一些元件,还能用作模/数转换器。

15058 对储在视频带宽工作的特快模/数转换器需要进行严格设计[英]/Watson, D. // Electron. Des.-

1985, 33(13), 143~148

特快转换器速度和外部的变化,可能引起设计人员对其可靠性、定时和外围电路的密切关注。仅仅五年以前,从并行模/数转换器获取的采样速率因体积大、功耗也大的插件板(甚至采用盒件)。但VLSI工艺改变了这种情况,生产出了可靠而功耗小的‘特快’器件。采用一些更为重要的集成手段,能使这种芯片在仅仅50毫微秒以内进行转换,其速度足以供视频带宽使用。这些变化使一些设计人员不知所措,迫切想确知怎样将特快转换器并入他们的系统。研究这一问题最好从该器件的体系结构和内部电路着手,据此,设计人员必须考虑下面一些问题:选用最好的运算放大器调整模拟输入,确保同步和定时正确,安装合适的电源和接地,以及确定转换器芯片在板上的位置。这种特快转换器的体系结构可分成四个主要部分:比较器阵列,每一输入信号的量化级各一个;一系列的基准电阻;编码逻辑和输出数据寄存器。

15059 用于较简单总数据接口的双缓冲数/模转换器 [英] / Davis, E. // Electron. Eng. -1985, 57(704), -43~45

介绍了用双缓冲数/模转换器使与微处理机系统接口的任务易于实现的方法。

15060 模/数转换器的高精度流水线结构 [英] / Temes, G. C. // Electron. Lett. -1985, 21(17), -762~763

提出了模/数转换器的一种新颖的流水线结构,它比早期的一些方案似乎在速度和精度方面都有若干优越之处。还给出了对输入取样/保持(S/H)级的直流偏置电压进行补偿的电路和增加信号采集时间的电路。参4

15061 数/模转换器稳定时间的改善 [英] / Morgan, D. // Electron. Prod. Des. -1985, 6(3), -63~70

稳定时间符合要求的数/模转换器,可能费用极高。作者详述了以最低费用改善这一参数的电路技术。本文介绍了为使数/模转换器/运算放大器系统稳定时间最佳而受过检验的一些技术。

15062 用于数字信号处理的对数数/模转换器 [德] / Larsen, B. // Elektron. Ind. -1985, 16(4), -168A~G

对数表示法对于正确记录10的多次幂的测量值或其它数据是最适宜的。具有对数特性的数/模转换器应用这一原理进行电子信号处理。介绍了对数数/模转换器的原理,并讨论了电路的应用范围。

15063 数字式双速率模/数转换器 [英] / Jamal, H. // IEE Proc. G. -1985, 132(4), -149~152

能使用桶组式电荷传送原理来设计不使用运算放大器的开关电容积分器。这种积分器能代替普通双斜率转换器的RC有源积分器。小型模/数转换器,与再生比较器电路组合后,能用通用的NMOS工艺进行制造。参9

(以上克 雄译 黎 明校)

逻辑设计与数字技术

逻辑设计方法

(含逻辑测试)

15064 进入芯片测试的基于PC的模式生成器 [英] / Schreier, P. G. // Electron. Test. -1985, 8(5), -89~94

从开创公司到建立测试试验室,把模式生成扩展到新的应用领域的一些产品正在市场上取得进展。本文所讨论的测试系统是以模式生成器为基础,该模式生成器通过多路并联线路激发被测器件的数据线、控制线和地址线,类似于逻辑分析器的装置由此获得数据来推测器件如何响应。一个好的测试码模式集应该能执行大多数集成电路的功能,以便可比较的实际响应给出器件功能的准确描述。然后,用户既可以改善他们的设计,又能投入芯片生产和确定器件特性。

15065 在测试带故障的复杂分立器件的模拟和综合中的一种连续分析方法 [俄] / Gulyaev, V. A. ... // Электрон. Модел. -1985, 7(4), -24~27

本文分析了为解决测试控制问题而提出的分立元件逻辑模拟方法,并提出一种新的有效的分立元件故障模拟方法。参5

15066 小而有效的逻辑分析仪 [德] / Muller, M. // Elektron. Prax. -1985, 20(8), -10~14

文本考虑了应用ATLAS9600和Colt300的逻辑分析器测试少量集成电路,特别是用户自己设计的电路的问题。字符发生器提供一位模式作为测试输入参数,便能观察输出特征,同时CAE缩短了新产品的开发周期。测试的质量取决于软件,并且硬、软件的结合可消除电路或文件的误差或失配。

15067 印刷电路板上的微处理器的内部电路/功能测试 [英] // IBM Tech. Disclosure Bull. -1985, 27

(12).-6911~6913

用一个速度低得多的板测试器全速测试装在印刷电路板上的高速微处理器。

15068 带故障仿真的系统验证[英]//IBM Tech. Disclosure Bull.-1985, 27(12).-7090~7091

带故障仿真的系统验证是一种错误检测和故障查找方法,又是实时测试错误和状态逻辑的方法。介绍了控制电路的操作是如何用这种技术来验证的。

15069 电平相关扫描设计(LSSD)技术[英]//IBM Tech. Disclosure Bull.-1985, 27(12).-7120~7123

本文介绍了满足电平相关扫描设计法的规则的技術,使用了以下技术 (1)一个移位寄存锁存器的双锁存器驱动的公共逻辑 (2)一个锁存器作为D型触发器的时钟驱动电路 (3)I/O多路传输技术以减少引线要求。

15070 低耗算术码的全自测检测器[英]//Gaitanis, N.//IEEE Trans. Comput.-1985, C-34(7).-596~601

本文介绍带发生器 $A=2^r-1$ 的低耗AN码的全自测检测器(TSC)。这些检测器由两部分组成,第一部分是TSC模 (2^r-1) 剩余发生器,第二部分是码长为 2^r-1 的同样低耗AN码的TSC检测器,有 r 条输出线和两个输出状态码:所有的“0”状态和所有的“1”状态,它们可以通过使用“记数驱动比较器”减少到两个输出状态码中的一个。这些检测器有相同数目的输出线,但它们比相应的基于计算输入状态的模 2^r-1 剩余的检测器更快、更经济、更可靠。参19

15071 基于瞬时覆盖的可靠估计的保守设计[英]//McGough, J.//IEEE Trans. Comput.-1985, C-34(7).-602~609

从易处理着想,许多可靠性模型都不包括描述故障/出错处理细节所必需的状态及转换信息。这里用瞬时覆盖概率描述一个高效的故障/出错处理机制,通过在可靠性模型的预测上假设瞬间覆盖概率,考察了错误导入的效果。结果表明由此获得的可靠性估计低于带有故障/出错处理状态和转换的混合型模型的可靠性估计。作者还讨论了瞬时覆盖概率计算方法的选择,并定义了类重合故障范围模型,它将产生保守的瞬时覆盖概率。参10

15072 使用定理证明技术的组合逻辑的自动合成[英]//Kabat, W. C. ...//IEEE Trans. Comput.-1985, C-34(7).-610~632

组合逻辑的自动合成在本文得到验证,方法包括合成一个任意的开关函数的系统的、统一的过程的定理证明实现。任意一个多值(包括二进制)函数可以

利用设计者选择的功能块以自顶向下的方式来合成,方法是通用的,允许任意选择逻辑系统和基值。参59

15073 对面向VLSI的结构分析和可扩展性的考虑[英]//Ichiko, T.//Int. J. Mini & Microcomput.-1985, 7(1).-5~12

本文说明了面向VLSI的结构分析的基本概念、特点和方法,给出了为一个集成系统(一个VLSI单片系统)获得的实验结果。文章从逻辑结构(功能设计)的观点和物理结构(电路设计)的观点进行了分析,目的在于有效地应用VLSI元件技术,文章还提到新的、面向最优化设计的关于集成系统效率的品质因数数据。参8

15074 在一个综合系统器件上的面向VLSI的结构分析与综合[英]//Ichiko, T.//Int. J. Mini & Microcomput.-1985, 7(1).-13~16

本文阐明了整体VLSI设计方法的重要性并介绍了朝更易理解方向的一个突破。作为该设计方法的预备知识,文章提及一个整体VLSI系统从功能到掩模级的评价环境的构造和新近在一个实例研究中导出的品质因数数据。一个系统结构描述作为输入通过预处理以后,整体系统模拟便结束,由此从最终的把功能分析数据和掩模分析数据作为输入的综合系统中导出品质因数数据。参5

15075 边界触发逻辑元件及其在异步时序电路实现中的应用[日]//Namekawa, H. ...//J. Fac. Eng. Ibaraki Univ.-1984, (32).-189~197

作者提出一个异步时序电路中应用边界触发逻辑元件的综合方法,并给出适合于该方法的边界触发的触发器。该方法以Sosnowski方法为基础,并进一步考虑了双边界触发的情况,结果表明不能用Sosnowski方法的异步时序电路可以用这些触发器实现。参7

15076 生成多值逻辑函数的素蕴涵的子映射方法[日]//Matsuda, H. ...//電子通信学会論文誌(D).-1985, J68D(6).-1187~1194

本文将生成双值逻辑函数的素蕴涵的子映射方法扩充到多值逻辑领域。但在多值逻辑中出现了各种立方型的素蕴涵,它们取决于如何选择基本操作集来形成一个完备的功能集。扩充的过程首先介绍了其素蕴涵被表示为连续立方的情况,然后介绍了表示为一般立方的情况。对上述两种情况都提出三种子映射方法,称之为基本式、划分式和改进的划分式,并给出了由计算机得出的结果。参8

15077 一个用RTL的可验证性设计的结构化方法[会,英]//Makki, R. Z. ...//Conference Proceedings IEEE SOUTHEASTCON '85 (Cat. No.

85CH2161-8); 1985. 3. 31~4. 3; Raleigh, NC, USA.-New York, USA; IEEE, 1985.-125~129

本文提出一个产生可验证电路的结构化数字系统设计过程,该设计过程在寄存器传输(RT)描述级上利用一个结构化组织,它限制了每个控制状态出口点和入口点的数量。结构化RT描述可直接转化为一个高度可验证的电路结构,它本身表明结构化设计减轻了测试过程的负担,产生了高度可读、可改善的系统。参8

15078 闸门的NMOS实现[会,英]/Razavi, H. M. ... // Conference Proceedings IEEE SOUTHEAST-CON '85 (Cat. No. 85CH2161-8); 1985. 3. 31~4. 3; Raleigh, NC, USA.-New York, USA; IEEE, 1985.-134~138

闸门比普通的门功能更强,使用闸门可以在VLSI设计中减少分立元件及连线的数量。本文描述一个闸门的NMOS实现,提出的电路用为VLSI设计而提供的MCNC(北卡罗利纳州微电子中心)工具模拟过,并将结果和具有相同布尔函数的标准NAND门实现进行了比较。从中发现,通常这种电路和规范的两级NAND实现相比,所用晶体管数可减少50%。参15

15079 一种VLSI CMOS的设计方法[会,英]/Myers, D. J. ... // ESSCIRC '84. Tenth European Solid-State Circuits Conference; 1984. 9. 19~21; Edinburgh, Scotland.-Edinburgh, Scotland; CEP Consultants, 1984.-252~255

由于CMOS适合于实现VLSI系统,英国Telecom公司已经研究了数种动态CMOS的设计方法。设计了一种测试芯片来比较各种技术,并使用四级逻辑图设计了一种完整芯片,它被认为是不受竞赛约束的。参5

(以上郭剑昆译 李启明校)

计算机辅助逻辑设计

15080 利用转移定时报告分析器的分辨率[英]/van Eijkelenburg, H. // Electron. Des.-1985, 33(19).-136~147

转移计时(transitional timing)之不同于传统数据采集在于其仅当有一个分析器输入存在转移时进行信息存贮。同时,对连续转移之间的取样间隔数进行计数,将其存贮在样本值旁边。实际上,跟踪存贮器分为两部分:一部分存贮数据,另一部分记录数据的有效间隔。尽管保留的数据量比较小,只要在检查中保持存贮的必要条件,原始的输入就可以全部复现。一个具有转移计时优点的逻辑分析器是PM 3551A,其基本单元运行在50MHz,并有8个计时输

入和35或59个状态输入。计时通道有20ns的固定分辨率并装有能采集5ns脉冲的故障检测器。

15081 分析器模块可以示波器的分辨率对500MHz逻辑进行查错[英]/Damm, W. // Electron. Des.-1985, 33(20).-107~112

目前,数字系统运行快于500MHz,已进入了DAS9100的附加逻辑分析器的测试范围,DAS 9100是一个基于主计算机的数字分析系统。把示波器的分辨能力与逻辑分析器的触发和通道能力结合起来,91HS8模块具有2GHz的采样速度,并能容纳32个通道的数据,其子系统解决了许多当今数字设计所需要的快速形式的逻辑所特有的调试问题。

15082 逻辑分析器的图形显示[英]/Jensen, N. // Electron. Prod. Des.-1985, 6(5).-191~195

逻辑分析器的设计者必须设计出高性能的图形显示,因为逻辑分析器的显示部分是分析器和用户的界面,因此,它必须能清晰、准确、易于理解地显示信息。逻辑分析器是个电子“摄影机”它同时许多通道上记录下数字逻辑电压的瞬像。实际数据作为二进制数值被采集下来,它反应了信号是在某一编程给定的阈值之上还是之下。这个信息可使操作者观察到电路仅在毫微秒内存在的事件的状态。

15083 门阵列测试:一份来自第一线的报告[英]/Baker, M. // Electron. Test.-1985, 8(5).-49~52

本文讨论了改进测试程序开发质量的方法和电路分析的作用及功能块模拟方法。文章还强调了把功能测试和参数测试程序模块组织到标准测试流格式中会减少开发管理费用提高程序质量。

15084 能被选择触发的逻辑分析器[德]/Burkhart, D. // Elektronik.-1985, 34(16).-72~75

由于日益增多的转换函数被转换成软件,逻辑分析器的应用范围很久以前就超出了对数字硬件的研究。为处理大部分新数据,这类现代测试设备具有选择能力,能进行更有效更简单的操作。本文以商用系统为基础,说明了现在能向用户提供的可能性。

15085 寻找最适条件(性能分析板)[德]/Uriot, P. ... // Elektronik.-1985, 34(16).-77~82

本文说明了用于Philips逻辑分析器PM3551A的新的性能分析板PM8853/00。这个可选用的板件能分析全部的软件程序,并能提供关于十二个这样的程序的统计数据。有四种不同的评价方式,包括:事件频率,两个测试执行次数的方式和一个测量处理器支持应用的方式。利用一个关于监视某条公路上的交通情况(多个车道)的程序的例子,解释了优化过程。

15086 为使32位脉动运算器(ALU)的附加延迟最少而进行的零检测功能部件的逻辑和物理设计[英]//

IBM Tech. Disclosure Bull.-1985, 27(12).-7161~7162

本文讨论了零检测功能部件的逻辑和物理设计。该设计是为了达到在模拟以后,用很小的改动来改进整个逻辑和设计,使对脉动运算器的零检测功能部件的附加延迟最小。

15087 通道接口分析器[英]//IBM Tech. Disclosure Bull.-1985, 28(1).-1~2

通道接口分析器提供了改善的时间精确度、同时跟踪四个通道和32个备用行的能力,以及对故障的精确的查找方法。

15088 存储设备检查和诊断用的符号差分析器[俄]/Turkalo, V. N. ... // Приб. и Сист. Упр.-1985, (6).-25~26

本文提出了一个有效的图符号差分析器方案,并附有其操作定时图。该分析器带有 KS54.09 存储设备,每行有1024字节。测试占用了—个存储行的四个周期。本文介绍了这种设备。参4。

15089 为自动测试程序生成寻找新工具[英]/Scheiber, S. F. // Test & Meas. World.-1984, 4(11)-40~42, 44, 47~48, 50, 52, 55

能在短时间内为所设计的电路产生—组结构完善的综合测试的—种理想的测试生成器将永远不会产生,来自ATE工业的七家公司的专家对此断言作了讨论。参4

15090 逻辑分析的新方向[英]/Delp, R. // Test & Meas. World.-1984, 4(11).-56~58, 60, 62, 64

由于数字设备技术的不断发展和日益完善的系统设计及开发技术的推动,现代逻辑分析工具与以前的相比较,几乎已经没有相同之处。因此,用户在购买之前,必须仔细确定应用的要求。

15091 逻辑元件标识名的置换顺序[日]/Enomoto, K. ... // Trans. Inf. Process. Soc. Jpn.-1984, 25(6).-1095~1097

在逻辑电路的结构化设计过程中,设计者要把每个电路元素与—系列分布在各个设计层次的名字区分开,这种标识名的长度是不定的;另外,大部分设计支持程序用定长的名字来命名每个电路元件。本文提出—种方法来进行设计者所指定的不定长名称与程序中的定长名称之间的互换。参4

15092 VLSI原型电路的设计验证测试[英]/Hallenbeck, J. J. ... // VLSI Des.-1985, 6(4).-78~81

为VLSI原型电路的设计验证测试建立一个价格低、易使用的工作站是北卡罗来纳州微电子学中心(MCNC)发展计划的一部分。参加该中心的有北卡罗

来纳州的几所大学以及 Research Triangle Institute (RTI)。本文所描述的设备部分地具有 MCNC 所属的各个研究所的设计能力,所以由MCNC制造的原型电路的调试能由设计者在各成员研究所里进行。由于需要多重复件(multiple-copy),所以必须要有低价格设计验证测试工作站。即使不考虑价格,设计者也必须能很好地测试1~4微米的nMOS和CMOS电路。参3。

15093 事件控制逻辑控制的面向对话的模拟程序[德]/Trenkner, H. // Wiss. Z. Tech. Hochsch. Karl-Marx-Stadt.-1984, 26(6).-819~829

集成电路复杂性的提高和结构化设计技术的进步与数字模拟程序的开发是分不开的。本文作者提出并详细论述了适用于时基逻辑模拟的面向事件的模拟块,它可以用于混合模拟和块模拟。数字模拟的程序设计系统是专门为小型机而设计的,文章就其设计,技术特性和目标等方面作了说明。参15

15094 基于解析故障假设的SCD检验器的设计[英]/Jansch, I. ... // ESSCIRC' 84. Tenth European Solid-State Circuits Conference, Edinburgh, Scotland, 1984.9.19~21.-Edinburgh, Scotland, CEP Consultants, 1984.-109~112

本文介绍了最大的一类检验器——强码分解检验器(SCD)的设计,SCD可以设计成由功能部分和SCD检验器组成的混合系统,以此来达到完全自检(TSC)的目的。本文还给出了SCD的定义和特性,以低级故障假设为基础分析了SCD检验器单元的设计。以一些关于单元之间联系的评论引入了检验器单元库的思想。参7

15095 复杂数字结构的有效模拟[英]/Profirescu, M. D. ... // ESSCIRC' 84. Tenth European Solid-State Circuits Conference, Edinburgh, Scotland, 1984.9.19~21.-Edinburgh, Scotland, CEP Consultants, 1984.-113~116

SIMIL(集成逻辑电路和系统的模拟)是一种模拟复杂的数字结构的新方法,它是在通用中档机上以1万多个器件完成的。它的基于黑盒方法并利用了高级Mealy模型的新的宏模型实验(macromodelling)和模拟技术,多维特性和其它特点使其具有高度精确度并减少了计算时间和存储量。参2

(以上张莉译 山明校)

计算机体系结构

(含微程序设计硬件)

15096 流水线操作对在MC68020上算法执行性能的

影响[英]/Olsen, D. // Digital Des.-1985, 15(6).-72~73

以前,微处理器上算法的执行取决于该处理器的运行速度和算法所需的指令条数。32位微处理器上流水线操作的出现,改变了这一状况。现在,指令的执行顺序、存储器中指令在奇数或偶数界上的定位和算法的形式都影响着算法的执行性能。指令的执行可以分为六个不同的阶段:取指令、指令译码、计算有效地址、取操作数、执行、存数。在比较简单的微处理器中,所有这些都必须在下一条指令开始执行以前完成。68020的流水线操作允许后续指令的这些阶段在当前指令没有完成前开始运行。68020有三个部件负责这项功能,流水线,总线控制器,序列发生器。讨论了流水线操作的作用。

15097 一种面向未来的新型体系结构(RISC)[英]/MacNicol, G. // Digital Des.-1985, 15(3).-92~98

简化指令集计算机(RISC)基于如下三个基本性质:指令集最小化,即只执行最常用的指令;每条指令在一个机器周期内完成;只有寄存/存贮(load/store)指令可以访问存储器,因而所有其他指令都在寄存器间操作。RISC源于对计算机程序执行的分析。跟踪程序中的指令表明:寄存、存贮、转移、整数加占据了大部分执行时间。另外,访问寄存器比访问存储器要快得多,这就意味着,数据在寄存器中存放的越多,程序运行得也就越快。因此,RISC实现中的一部分包含了:大型寄存器文件,重叠寄存器窗口和一个简单的流水线数据通路。

15098 不臃肿的机器(微程序设计)[英]/Dettmer, R. // Electron. & Power.-1985, 31(8).-553~557

在过去的二十年里,使用日益复杂的指令系统已经成为相继几代计算机的特性标志。作者概括地提出了完全偏离这个趋向的简化指令系统计算机(RISC),目的在于通过设计的简化,得到速度非常高的机器。参5

15099 指令流整理技术可让计算机微高速度[英]/Nichols, J. L. // Electron. Des.-1985, 33(20).-131~136

描述了用以提高程序的执行速度的PAIG技术,目前已经获得专利。PAIG代表可编程适应性指令生成(programmable adaptive instruction generation)。通过可实现不同版本的PAIG的外部MSI或LSI逻辑,任何冯·诺伊曼计算机都可提高处理速度,具体提高程度取决于给定应用程序的开销,最高可达一个数量级(开销越大,受益越大)。正如子程序调用一样,在返回主程序控制之前,PAIG外设是处理器指令的唯一

来源。它内部的顺序控制和数据处理逻辑电路产生无循环和转移的一系列指令供CPU执行。

15100 适合浮点的RISC系统[英]// Electronics.-1985, 58(28).-54~56

简化指令系统计算机,作为计算机体系结构中一个比较新的方向,既降低了成本,又提高了计算机的性能。第一批实验性和商品化的系统已经显示了性能方面的显著提高。然而,在进行浮点运算——这一广泛运用于科学和技术应用领域的计算时,RISC机却黯然失色。至少到目前为止,Ridge计算机在其第二代RISC产品32/100系列中已经戏剧性地改进了浮点性能。

15101 微程序控制设备整体性能的模型化[德]/Zander, H. J. // Elektron. Informationsverarb. Kybern.-1985, 21(7/8).-371~384

微程序控制设备包含控制部分和执行部分,为了建立微程序设计的系统方法的基础,本文的目标在于为这两部分的共同作用建立模型。为了这一目标,控制部分被解释为一个确定型自动机,执行部分为非确定型自动机。提供了一个方法,它可对必须在微程序控制设备上运行的整个进程作出描述,并从该进程描述系统地导出对控制单元的功能描述。参8。

15102 信号处理器中的状态和控制功能[英]/IBM Tech. Disclosure Bull.-1985, 28(1).-144~146

在这项技术中,信号处理器的控制部件提供了状态和控制功能,用以综合数据流的基本单元,其中包括算术逻辑部件(ALU)、乘法器和错误检测功能部件。

15103 全微码控制的仿真体系结构[英]/IBM Tech. Disclosure Bull.-1985, 28(1).-305~306

为一个相对而言不太复杂的仿真程序描述了硬件和微码的实现,将一条宏指令变换为一条或多条微指令,微指令在一个指令处理部件上运行。

15104 可再命中(retargetable)微码合成中以知识为基础的代码选择方法[英]/Mueller, R. A. // IEEE Des. & Test. Comput.-1985, 2(4).-44~55

文中介绍了一种以知识为基础的与机器无关的微码合成方法。将微程序的高级表示形式翻译为符号断言,然后通过合成系统转换成微代码。因此,一个合成系统在功能上相当于微代码编译程序的后端。由于知识库是与机器无关的,且只需要那个产生微代码的机器的机器描述,合成系统也可以用作可再命中微代码编译器。知识库是过程式的,并且包含有反映微操作对机器状态作用的翻译规则。这些规则中的许多仅仅约束向合成子系统某部分的可接受性能的变换。