欢迎订阅计算机文摘

本文摘经过去年试刊，受到读者欢迎。1986年仍通过**全国各地新华书店发行**，请注意每月10日**"科技新书目"**，可向当地新华书店预订。漏订的读者，亦可直接向科学技术文献出版社重庆分社发行科补订。地址：重庆市2104信箱。

计算机文摘分三个分册：**《计算机数学与软件文摘》**，**《计算机硬件文摘》**，**《计算机应用文摘》**。这三个分册均采用文摘、简介和题录相结合，以文摘为主的形式。收录了国内外期刊论文、汇编论文、会议论文、专著、科技报告以及学位论文等文献资料，是各行各业以及图书馆和情报资料部门必备的计算机情报资料检索工具。本文摘计划在去年试刊的基础上，对报导内容与报导形式等作必要的调整、充实与改进，以便能最大限度地为从事计算机研究、设计、教学、生产与应用的单位与个人提供最新、最准、最全的信息服务。

《计算机数学与软件文摘》

内容涉及与计算机有关的各种数学计算方法及各类软件：数值分析与符号分析，初等代数，微积分，差分方程和微分积分方程，概率与统计，最优化，数学规划，运筹学，数学通信理论和信息论，数学系统理论和控制论，数理逻辑和开关理论，自动机；软件系统分析和程序设计，文件结构，数据处理技术，程序设计语言，系统软件，数据库管理系统。全年共出12辑，每辑18万字，估价1.85元。

《计算机硬件文摘》

报导内容涉及电路与器件，逻辑设计与数字技术，存储设备与技术，模拟与数字计算机及系统，外围设备，数据通信设备与技术(含网络)。全年共出12辑，每辑13万字，估价1.40元。

《计算机应用文摘》

第一部分报导计算机在事务和管理数据处理中的应用，包括：决策支援系统、办公室自动化、字处理、教育、财政、政府管理、医疗管理、军事、生产和工业、公用事业、销售、零售和分配、其它服务行业。第二部分报导计算机在工程技术方面的应用，包括：电气工程、电力工程、电子工程、通信、控制工程、计算机工程、土木和机械工程、化学工程、航天工程以及核工程等领域。全年共出12辑，每辑15万字。估价1.55元。

科学技术文献出版社重庆分社

计算机硬件文摘　第六辑

中国科学技术情报研究所重庆分所	编　辑
科学技术文献出版社重庆分社 重庆市市中区胜利路132号	出　版
新华书店重庆发行所	发　行
科学技术文献出版社重庆分社印刷厂	印　刷

开本：787×1092毫米1/16　印张：4.25　字数：15万
1986年5月第一版　1986年5月第一次印刷
科技新书目：119—251　印数：2400

书号：15176·649　定价：1.50元

目　录

0100 电路与器件……（4）
0110 逻辑元件……（4）
0110C 半导体逻辑元件……（4）
0110E 其它逻辑元件……（一）
0120 逻辑与开关电路……（4）
0130 微处理机芯片……（6）
0140 固 件……（一）
0150 数字计算机的其它电路……（8）
0160 模拟电路……（一）
0180 模/数与数/模转换器……（9）
0200 逻辑设计与数字技术……（10）
0210 逻辑设计方法……（10）
0210B 计算机辅助逻辑设计……（11）
0220 计算机体系结构……（13）
0230 数字运算方法……（14）
0240 数字滤波器……（14）
0250 微计算机技术……（16）
0260 数字信号处理……（17）
0280 其它数字技术……（19）
0300 计算机存储设备与技术……（19）
0310 存储系统设计……（16）
0320 数字存储器……（19）
0320C 动磁介质存储器……（20）
0320E 静磁介质存储器……（22）
0320G 半导体存储器……（23）
0320Z 其它数字存储器……（25）
0330 模拟存储器……（26）
0380 其 它……（26）
0400 模拟与数字计算机及系统……（26）
0420 大型计算机与小型计算机……（26）

0430 微型计算机 …… (28)
0440 多处理机系 统与技术 …… (29)
0450 模拟与混合计算机及系统 …… (30)
0460 模拟与混合计 算 技 术 …… (—)
0470 性能评价与测试 …… (31)
0490 其 它 …… (31)
0500 计算机外围设 备 …… (32)
0520 数据采集设备 与 技 术 …… (33)
0530 模式识别设 备 …… (33)
0540 终端与图形显示 …… (34)
0550 打印机与绘图机 …… (40)
0560 数微准备设备 …… (—)
0580 计算机缩微统片输出设备 …… (—)
0585 语音识别与合成 …… (43)
0590 其 它 …… (45)
0600 数据通信设备与 技 术 …… (45)
0610 计算机接口 …… (45)
0610N 网 络 接 口 …… (46)
0610P 外围设备接口 …… (47)
0610S 系统总线 …… (48)
0620 计算机网络与统术 …… (49)
0620L 局部网络 …… (53)
0620W 其 它 网 络 …… (57)
0630 连网 设 备 …… (59)
0690 其它 …… (60)

主　题　指　南

该主题指南是将本刊分类时涉及到的主题词按汉语拼音字母的顺序编排的一个索引，其中的数字为分类号。由分类号便可自目录查出涉及该主题的文摘所在的页码。

A

按内容访问存储器　参见相联存储器

B

半导体存储设备　0320G
半导体逻辑元件　0110C
便携式计算机　0430
并行处理　0440
并行存取存储器　0320

C

超导器件　0100，0320Z
除法电路　0120
触发器　0120
穿孔带设备　0560
穿孔卡设备　0560
磁存储系统　0320
磁带存储器　0320C
磁逻辑　0120
磁膜存储器　0320E
磁扭线　0320E
磁盘存储器　0320C
磁泡存储器　0320
磁心存储器　0320E
存储器设计　0310
存储设备　0300

D

打印机　0550
代码转换器　0120
低温电存储器　0320Z
电流开关逻辑电路　参见电流型逻辑电路
电流型逻辑电路　0110，0120
电源　0150
电子逻辑　0110，0120
定标电路　0160
镀线存储器　0320E
多重处理系统　0440
多处访问系统　0400
多道处理系统　参见多重处理系统
多孔磁心　0320E
多路复用器　参见多路转换器
多路开关选择器　0630
多路转换器　0630
多数逻辑　0120
多值逻辑　0120

F

分时系统　0400

G

个人计算机　0430
光笔　0540
光存储设备　0320Z
光符识别　0530
光计算　0280
广域网络　0620W
规程　参见协议

H

绘图机　0540，0550
混合计算机　0450
混合计算机程序编制　参见混合计算机程序设计
混合计算机程序设计　0460
混合模拟　0460
“或非”电路　0120

J

集成电路　0110C，0120
积分电路　0160
计数电路　0120
计算机测试　0470
计算机电路　0100
计算机电源　0150
计算机辅助逻辑设计　0210B
计算机接口　0610
计算机结构　0220
计算机评价　0470
计算机缩微胶片输出设备　0580
计算机体系结构　0220
计算机调试　0470
计算机图形设备　0540
计算机外围设备　0500
计算机网络　0620
计算机选择　0470

加法电路 0120，0160
加法器 0120
家用计算机 0430
键盘 0500
交互终端 0540
晶体管晶体管逻辑电路 0110C，0120
进位逻辑 0230
局部网络 0620L
K
开关电路 0120
快速响应计算机系统 0400
L
连网设备 0630
逻辑电路 0120
逻辑门 0120
逻辑器件 0100
逻辑设计 0210
逻辑元件 0110
M
模拟 0460
模拟存储器 0330
模拟计算机 0450
模拟计算机程序编制 参见模拟计算机程序设计
模拟计算机程序设计 0460
模拟计算机电路 0160
模式识别 0530
模/数转换 0180
P
判定表 0210
频谱分析 0450
Q
全息照相术 0300
R
冗余 0210，0400
S
三态逻辑电路 0110，0120
乘法电路 0120
识别设备 0530
实时计算机系统 0420
时序电路 0120
数据采集 0520
数据传输 0600
数据通信 0600
数据准备设备 0560
数论 0230
数/模转换 0180
数字存储器 0320
数字电路 0100
数字集成电路 0100
数字技术 0200
数字计算机 0420
数字滤波器 0240
数字通信系统 0600
数字系统 0400，0420，0600
数字信号 0260
数字信号处理 0260
数字运算 0230
数组处理机 0440
隧道二极管存储设备 0320G
随机存取存储器 0320G
T
条形码扫描器 0590
调制解调器 0630
通信 0600
图形设备 0540
W
外围设备接口 0610P
网络分析器 0630
网络接口 0610N
微程序设计 0220
微处理机芯片 0130
微处理机组件 0130
微分电路 0160
微分分析机 0160
微计算机芯片 0130
微计算机组件 0130
微型计算机 0250
温彻斯特磁盘 0320C
X
细胞阵列 0120
系统总线 0810S
显示系统 0540
相联存储器 0320
向量处理机 0440
相似模拟 0460
小型计算机 0420，0430
协议 0620
性能评价 0470
Y
移位寄存器 0120
硬磁盘 0320C
“与非”电路 0120

此为试读，需要完整PDF请访问：www.ertongbook.com

语音合成 0585
语音识别 0585
阈值逻辑电路 0110，0120
远程通信 0600
Z
真值表 0200
阵列处理机 0440
直接模拟 0450
只读存储器 0320G
主计算机 0420
字符识别 0530
自组织存储器 0320
组合电路 0120

06001 **硬件可靠性的麻烦事？**（UCC9/R+正英）/Tyler, M. A. // Datamation .-1984. 30 (16).-82～96

讨论Uccel公司的监控硬件失效的UCC9/R+。R+正在成为IBM和PCM硬件可靠性的一种良好的[illegible]。虽然如果用户[illegible]，数字有时也能有表的偏差。R+[illegible]据库硬件可靠性，[illegible]了利用来自R+的数据的方法。

电 路 与 器 件

06002 **VLSI——进化还是革命**〔英〕/Lamdan, T. // IEE Proc. E .-1984. 131(6).-230～233

给出了关于VLSI对电子数字系统的制造技术和设计方法的冲击的评价。同时也指出由VLSI的冲击引起的今后可能发展趋势。用到与VLSI以前最高水平工艺的比较。参12

逻辑元件

半导体逻辑元件

06003 **供模拟混合计算机单元用的微电子元件基础的开发〔热敏电阻/双极晶体管结构〕**〔俄〕/Panchishin, V. I.… // Электрон. Модел.-1984. 6 (5).-82～88

"热敏晶体管（thermatron）"是一种具有电阻连续变化谱的电热功能元件，它呈现电热现象和热阻效应。主要电路元件是一个基于晶体管的热结构和一个直接热连接的热敏电阻器。"热敏晶体管"由ST1-18氧化物热敏电阻器和一个硅夹层晶体管结构组成。也对硅热敏电阻和硅晶体管结构作了试验。复合的热敏晶体管特性中输出电阻有足够高的变化速率，并在标称值有值得重视的分散。硅热敏晶体管具有在标称值处的小分散和关于输出电阻的低的变化速率。参9

06004 **p沟道（Al, Ga）As/GaAs调制掺杂的逻辑门**〔英〕/Kiehl, R. A.… // IEEE Electron Device Lett .-1984. EDL-5 (10).-420～422

报告了由基于二维空穴气传导的调制掺杂场效应晶体管组成的逻辑门的工作。制作在薄层密度为1.5×10^{12}厘米$^{-2}$、77K迁移率为1800厘米^2/伏-秒的分子束外延生长的掺Be的（Al, Ga）As/GaAs圆片上的直接耦合反相器，在77K和-1伏偏压下呈现-0.25和-0.98伏的逻辑态。在环形振荡器电路中于77K获得为233.0微微秒/门的传播延迟，功耗为0.31毫瓦/门。也获得了低达9.1毫微微焦耳的功率延迟积。参4

逻辑与开关电路

（含触发器与移位寄存器）

06005 **数据处理专业人员用的微电子学，VI**〔法〕/Cour, J.-M. // Micro Syst .-1984. (46).-174～181

第V部分见同刊No.45（1984）。讲座的第六篇文章阐述三态逻辑的原理，它们在74LS244电路中的应用，以及借助利用两个这类器件的双向收发机进行的联络母线通信。

06006 **塑料双列直插式封装的高速CMOS逻辑的可靠性**〔英〕/Gottesfeld, S.… // Electron. Eng .-1984. 56 (694).-107～114

RCA的高速CMOS工艺是在1983采用的，它包括基于3微米的自对准多晶硅栅工艺的两个系列的（HC和HCT）CMOS高速逻辑集成电路。每个系列为高速逻辑系统中各种电路功能提供CMOS的独特优点。HC系列器件在CMOS逻辑电平下工作，对于新的全CMOS设计是很理想的。在产品开发的早期阶段进行了若干可靠性研究，目的是从可靠性角度鉴定器件结构和工艺过程。这些试验的结果揭示了两个机理。讨论了这些机理的描述，以及在工厂采用以前阻止它们发生所采取的步骤。参13

06007 **乘法器-累加器从1微米CMOS得到高性能**〔英〕/Williams, F. // Electron. Des .-1984. 32 (20).-217～226

由于有1微米的有效沟道长度，单片TMC2160乘法器-累加器在两倍于目前双极器件的速度下工作。这个性能允许进行带宽比用目前的乘法器-累加器所能达到者大的数字信号处理，或者允许在数字滤波和光谱分析中有较高的分辨率。这个器件的88条引脚的网格阵列封装使它能让人们同时获得所有的输出位。这是一种所谓的"宽边"输出，它是分程序浮点FET蝶式工作和FORTRAN乘法中的整数运算所必需的。而且，由于它的CMOS构造，TMC2160减低系统的功耗，使它成为用于电池供电的设备或用于热处置成为

同型的系统的候选者。

06008 **PROM和八进制锁存器做成一个简单的多用7位计数器**〔英〕/Rao, V. // Electron. Des .-1984. 32 (20).-275～276

设计计数电路的新想法利用一个PROM代替通常的可逆计数器。PROM与一个八进制锁存器配合，产生一个流线式多用7位计数器。给出了电路图。

06009 **逻辑门在起动时保护微处理器**〔英〕/Poornaiah, D. V.… // Electron. Des .-1984, 32(21).-257

给出一个简单的门电路，它防止处理器的不可屏蔽的中断线在起动例行程序时被执行而引起处理器出错。

06010 **MOS逻辑电路中物理失效的鉴定和测试**〔英〕/Banerjee, P.… // IEEE Des. & Test. Comput .-1984, 1 (3).-76～86

研究指出，普通的固定故障模型不适合于模拟物理失效对MOS电路的影响。作者举出各种类型的非固定行为，诸如不定逻辑电平，定时误差和逻辑功能的变更。他们讨论供检测简单的和复杂的MOS电路中的失效用的测试方法的产生。对电路级失效进行测试的优点是，在某些情况下有可能利用电路的结构性质来设计一台测试装置，该装置能比基于对电路作门级描述的要简单得多。作者扼要叙述一种方法，用这方法通过对功能组件在电路级的物理特点的作用的研究得出功能故障模型。。参13

06011 **通用电气公司的半导体门阵列的模拟特点**〔英〕/Bitting, R. // J. Semi-Custom ICs .-1984, 2(1).-5～11

描述了具有数字和模拟能力的、用CMOS工艺制作的门阵列。基本模拟单元包括电流镜，电压放大器，电压分压器和其它功能，它们可以组合成宏模拟组件来满足一定范围的特殊定制应用要求。对芯片上的功率总线结构给予特别注意，这种结构具有供模拟和数字元件用的多总线分布的特点。

06012 **PLD——一种多用途工具**〔英〕/Chakravarty, D.… // Comput. Mag .-1984, (11月).-20

所有可编程序逻辑器件（PLD）的共同特点是，所有这些器件都具有由一个"与"门和"或"门的阵列组成的基本结构。至这器件的输入进入普通称作"与"面的"与"门的阵列。这器件的输出来自普通称作"或"面的"或"门的阵列。产品术语中的数目指被"或"门输出集合在一起的"与"门的数目。虽然PLD已经以许多不同的而且常常是灵巧的方法加以使用，但是只讨论了主要类别，以给予系统设计人员一个方向性远景。PLD的一项主要应用是作为微处理器、I/O器件、门阵列和标准电池等标准部件之间的"粘结剂"。

06013 **4位可逆计数器的逻辑最佳化**〔英〕/Blachore, J. M.… // IBM Tech. Disclosure Bull .-1984, 27 (1B).-814～815

描述一个带有LSSD极性保持锁存电路的可逆计数器，它利用一个或-与-或反相电路（OAOI）来产生输送到下一位的输入。

06014 **高速射地-基地发射极耦合逻辑和电路**〔英〕/Blum, D. W. // IBM Tech. Disclosure Bull .-1984, 27 (1B).-835～836

通过限制内部浮动节点的电压上升，改进了射地-基地发射极耦合逻辑电路的功率性能。

06015 **n选1多路转换器**〔英〕/Griffin, W. R.… // IBM Tech. Disclosure Bull .-1984, 27(2).-988～989

这个CMOS N选1多路转换器是门差动射地-基地电压开关配置用实输出和补码输出产生的。

06016 **32位桶式移位器的设计和结构**〔英〕/Cook, P. W.… // IBM Tech. Disclosure Bull .-1984, 27 (2).-1143～1148

桶式移位器宏组件是由一个传送晶体管阵列，输入和输出驱动器，以及供选择和驱动传送晶体管门用的译码器电路组成。这移位器加上一个运算器和寄存器堆构成一个通用处理机。

06017 **双极阵列用的TTL译码器**〔英〕/Chan, Y. H.… // IBM Tech. Disclosure Bull .-1984, 27(2).-1220～1221

作者给出一个具有改进的性能的电路，主有两个特点：由电流发射极限随器驱动的输出，和用电阻器网络作为可变高电平钳位电路。

06018 **可编程序逻辑阵列〔约瑟夫逊PLA〕**〔英〕/Beha, H. // IBM Tech. Disclosure Bull .-1984, 27 (2).-1285～1288

作者发现，通过用个性化的两输入分相器来产生每个输入信号的原码和补码功能，和垂直地通过阵列控制驱动器的门，就能对一个直流供电的约瑟夫逊PLA提供高性能、高密度和简易的个性化。

06019 **在DCCS门阵列中的可个性化的寄存器**〔英〕/Boudon, G.… // IBM Tech. Disclosure Bull .-1984, 27(2).-1365～1366

在一个包含微分级联电流开关（DCCS）电路的母片中，作为一个浮点加速器的微处理器芯片的设计使用n字×m位寄存器。这种寄存器可用作者发明的电路技术做成。

06020 **低压反相电路用的驱动器/接收器对**〔英〕/Dorler, J. A.… // IBM Tech. Disclosure Bull.-

1984，27(2)，-1381～1384

这个电路对利用2.1伏电源就产生快速、稳定的推挽式芯片外驱动。参4

06021 **门阵列的现况和远景**〔日〕/Takada，T.∥电子通信学会雜誌，-1984，67(3)，-315～320

用LSI实现逻辑系统有三种方法：将通用LSI与利用软件相结合提供所需的功能，利用单片LSI完成，以及利用门阵列。作者描述了门阵列逻辑系统的特点，并且评述了最近的门阵列工艺。参8

06022 **约瑟夫逊器件有希望用于很高的开关速度**〔英〕/Harada，Y.…∥JEE，-1984，21(208)，-32～38

对约瑟夫逊集成电路，约瑟夫逊逻辑门阵列，约瑟夫逊可编程序逻辑阵列，约瑟夫逊只读存储器和约瑟夫逊阈值电路，进行了研究和开发，并证实了它们的效能。由这些集成电路达到的结果表明，约瑟夫逊计算机所需要的集成电路已经全了，但是工艺还只有为制造约瑟夫逊计算机所需工艺的一小部分；依然有大量技术有待开发，许多问题有待解决。参4

06023 **MASTER 2，门阵列的分层结构版图系统**〔英〕/Yabe，S.…∥NEC Res. & Dev，-1984，(74)，-24～30

开发了供设计带有RAM宏指令的大规模门阵列用的分层版图系统'MASTER 2'。在这个系统中，在布局和路径选择阶段采用了双层式从顶向下的分层方法，以大大减小图形尺寸。当逻辑连接数据用分层方式描述时，在布局之前进行从分层描述至单层描述的宏观指令扩展，于此提供了一种从逻辑分层到物理设计的有效变换技术。布局算法由组的布局和块的布局组成。上述宏观指令是关于组的，它们首先置入一个组的布局。然后，考虑每个组区内块的尺寸而进行块的布局。在布局阶段准备了一些其它有用的指定选择，例如冰立方体方法，设计人员的'平面布置图'法，以及空单元分布，以便获得较好的结果。路径选择算法也是由双层式从顶向下的分层方法，全局路径选择和详细路径选择组成。详细的路径选择是以改进的通道发送程序和净化的迷路发送程序为基础的，以便提供在较短CPU时间内的高选择路径能力。这些从顶向下的布局算法使在短时间内设计大规模门阵列变得容易。业已有效地利用这个系统来设计双极和MOS门阵列。参7

06024 **利用DV触发器进行的时序系统的综合**〔俄〕/Manukhyan，E. M.∥Радиотехника，-1983，38(4)，-25～26

列出利用DV触发器综合高速时序系统的方法的公式，该系统的变数的数目使Karnaugh变换得以使用。参2

微处理机芯片

（含微计算机芯片；开发系统见0250，成套计算机系统见0430）

06025 **圆片微型机**〔英〕/Chesley，G. D.∥Comput. Archit. News，-1984，12(4)，-4～6

给出对圆片规模集成（WSI）的发展的评述。讨论了一个WSI微型机的轮廓设计，并指出其优点。参3

06026 **为供高级语言用制作的32位微型机**〔英〕/Ryshpan，J.∥Comput. Des，-1984，23(11)，-182～186，188～189

供具有现代体系结构的机器用的编译程序，现在能够产生的代码与手工汇编代码相比，几乎同样紧密和同样快速。虽然新一代的微处理器似乎能够提供大到足以适应大多数应用程序所需要的地址范围，但是它们在其体系结构适宜于支持高级语言编译程序的程度上有差别。开发了NS32000系列，以支持高级语言，允许体系结构通过从属处理器扩充，以及对相同的32位内部体系结构提供8、16和32位外部数据通路。评述了芯片的特色，着重于对高级语言的支持。

06027 **数据流芯片使图象处理最佳化**〔英〕/Chong，Y. M.∥Comput. Des，-1984，23(12)，-97～103

图象处理系统设计师一般必须在速度和灵活性之间进行折衷处理。如果一台小型机用于图象处理和存储器存储，那么这个系统对于专用的实时应用来说过于笨重和缓慢。如果把专用硬件加到这个系统中，那就能达到很高的处理速度，但是只要有一个小程序段有所改变，这个硬件就必须重新设计。一个以具有数据流体系结构为特点的、专用的、可编程序的图象处理器，可能有助于解决这个折衷处理。NEC μPD 7281图象处理器用到一个内部的圆形流水线和一个有力的指令系统来使高档的图象处理得以实现。作为一个数据流处理器，μPD7281并不取出指令；它处理代表操作数数据的'记号'。数据流体系结构允许处理机在各种多处理应用中的效率达到最佳。

06028 **MC 65实验板**〔德〕/Jager，R.…∥Mikrocomput. Z，-1984，(10)，-72～74

作者描述一块这样的板，它允许用户扩充基本MC 65系统以包括许多其本身的附加应用，例如D/A转换，存储银行，数据采集。他们给出一个电路图（实质上是译码逻辑），以及一个供四个地址桥用的编码表，和标明引脚和元件的板的配置图。他们简要描述去选择逻辑，它是为表示与外围板相联系的CPU

板所必需的。

06029 **具有实时能力的1750A微处理器**〔英〕/Winnai, D.…// Def. Electron .-1984, 16(5).-103～110

流水线体系结构和并行操作与快速算法相结合使军用标准微型机性能增强。

06030 **莫托洛拉的高能力68020**〔英〕/Solomon, L.// Comput. & Electron .-1984, 22(10).-74～79

利用最新的2微米HCMOS工艺，最近推出的莫托洛拉68020在一块3/8英寸见方的硅片上含有大约20万个晶体管，整个内部和外部体系结构为32位。物理上，68020突破在塑料载体两侧各有一排引脚的普通双列直插式封装（DIP）概念，而是采用一个$1\frac{1}{25}$英寸见方的引脚网格阵列封装。这种新的处理器具有32位非多路转换的地址和数据线，16个32位通用寄存器，一个32位程序计数器，一个16位状态寄存器，一个32位向量基址寄存器，二个3位更换功能代码寄存器、和二个32位超高速缓存处理（地址和控制）寄存器。

06031 **具有串行体系结构的单片计算机**〔德〕/McGuigan, J.//Elektronik .-1984, 33(20).-59～64

描述了莫托洛拉的M6804系列，由于其串行体系结构，能够特别经济地进行生产。这类器件的应用领域是在耗电用品中作控制用。

06032 **EUROM——单片可控数据检索(videotex)处理器**〔德〕/Grethlein, M.//Elektronik.-1984, 33(21).-75～79

EUROM是用NMOS VLSI工艺的单片显示处理器的名称。它带有标志SAA 5350，是为了在小空间内满足很不相同的可视数据检索服务要求而开发的。主要应用是与CEPT标准一致的终端，例如可视数据检索终端，以及面向图形的应用和具有80种字符选择的PC应用。

06033 **微程序控制的32位积木块**〔德〕/Chu, P.…// Elektronik .-1984, 33(22).-81～88

06034 **莫托洛拉推出68020**〔英〕/Coles, R.//Pract. Comput .-1984, 7(11).-45

全世界的软件设计师渴望了解68000系列的最年轻成员。68020提供68000的全32位能力以及其他一些优点。作者称赞其长处，并能借那么多设计师死抱住8086系列不放。

06035 **数字信号处理用的定制的VLSI MOS电路能设计**〔英〕/Ulbrich, W.…//Siemens Forsch .- & Entwicklungsber .-1984, 13(5).-233～239.

给出两类集成MOS电路的设计方法和电路：(a)可编程序定制信号处理器，其性能、存储容量和接口能够制作成适合于在视频和音频范围以及在通信中应用；(b)具有恒定的或可变系数的硬连线数字滤波器，它采用规则单元阵列和流水线技术，以用2微米MOS工艺获得几百兆位/秒的吞吐率。进一步的发展趋势指向单片上结合两个概念：专用多处理器体系结构，和具有高度规则的数据流的收缩阵列。参22

06036 **供能字信号和数据处理用的一种微程序控制的多用处理器（MVP）**〔会，英〕/Tsou, H. E.…// Proceedings of the IEEE 1984 National Aerospace and Electronis Conference. NAECON 1984 (IEEE Cat. No. 84CH2029-7) :1984. 5. 21～25; Dayton, OH, USA .-New York, USA: IEEE, 1984.-28～32.-Vol. 1

开发了一种简单的、功能划分的、面向数据总线的、横向微程序控制的处理器体系结构，它适用于低成本信号处理，仿真和数据处理。由于其功能模块化和面向总线的体系结构，所以不影响设计和支持软件就能够插进新工艺。本处理器有供数据处理和地址产生用的单独的寄存器和运算逻辑单元（RALU），并用到TRW 16×16位乘法器和AMD的RALU。它允许靠添上附加的运算处理器，微处理器等而增加功能。应用包括语言处理，编码/译码，调制/解调，信号处理和仿真。参5

06037 **VLSI对能字工艺器入程序的冲击**〔会，英〕/Owen, H. L., Ⅱ…// Proceedings of the IEEE 1984 National Aerospace and Electronics Conference. NAECON 1984 (IEEE Cat. No. 84CH2029-7): 1984. 5. 21～25; Dayton, OH, USA .-New York, USA: IEEE, 1984.-37～41.-Vol. 1

给出对设计信号处理器的常用方法的回顾，并评定了VLSI工艺对设计过程已发生的影响。比较了不同的VLSI选择，诸如门阵列，标准单元，全定制，和混合工艺，注意了设计程序和折衷处理。描述了可以用来帮助进行这种VLSI设计的设计工具，说明了VLSI工艺对最终产品的冲击。参7

06038 **供红外象的动态范围压缩用的实时直方图均衡处理器**〔会，英〕/Cantoni, M. J.…//Proceedings of the IEEE 1984 National Aerospace and Electronics Conference. NAECON 1984 (IEEE Cat. No. 84CH2029-7): 1984. 5. 21～25; Dayton, OH, USA .-New York, USA: IEEE, 1984.-44～48.-Vol. 1

对8级实时直方图均衡处理器的设计、工作和性能作了描述，这个处理器允许供阴极射线管显示用的红外象动态范围压缩，并能使显示的画面信息含量达

到最大。用这个处理器达到了8:1的压缩比，并比用所描述的技术很容易达到较高的压缩比。对一个压缩比为10:1的高通滤波器与直立图象处理器实验，产生了80:1的压缩比。给出了处理前的与未处理的红外成象的比较。参2

数字计算机的其它电路

（含电源装置）

06039 供现代微处理器定时用的高精确度时钟振荡器[英] / Takazawa, K. // AEU.-1984, (June).-38～46

随着微处理器在工业和商用电子设备和产品中的广泛应用，对稳定，精确的时钟振荡器的需要变剧。对制造者的挑战是需提供预期的高性能标准，而且是以足能满足高涨要求的产量来提供。本文描述在时钟振荡器工艺方面已经作出的一些改进，文中利用由Toyo通信设备公司开发的产品作为代表例子。

06040 散列编址芯片[日] / Moroyoshi, F. // 电子技术総合研究所盛报.-1984, 48(8).-736～738

用LSI作成了散列编址芯片（HAC）。以达到如同在符号处理中采用的计算机中那样的高速散列法，在这种处理中信息常是由散列法技术相联地检索到的。HAC从16位键数据产生16位地址。第一个地址在键给出之后立即出现，并且随后的地址按连地与一个给定的时钟同步。

06041 不断电的电源（UPS）设备：运行的系统和模式[德] / Schlemerer, M. // Elektr. Energ.-Tech.-1984, 29(3).-16, 18, 21～22

实现UPS系统的可靠性在很大程度上依赖于它所服务的设备的运行特性。电流源200至500毫秒长的非穿很容易由UPS系统对付。逐步描述运行程序。通过电子开关和一项能在一个模块失效的情况下使模块抽换容易进行的安排，增强设备的有效性。这称为冗余并行运行。说明了带有晶闸管的电子控制整流器的使用。新的UPS工艺提供计算机系统供电所必需的精确控制的交流电流，并使设备体积达到蒋显减小。

06042 了解当今的电源线控制系统[英] / Bowers, D. M. // Office.-1984, 100(2).-107～124

来自系统之外的对计算机系统的主要不利影响为：操作人员，物理环境，通信线路，以及可能最严重的是电源。用户应该了解电源装置是构成计算机系统的几个重要子系统之一。用户也应该了解它的可能的问题，它们的原因，后果和实用的修理法，其中包括使用不断电的电源系统（UPS）。大多数用户愿意购置封装好的UPS，包括电池备用供电，而必要的工程决定则已由USP设计师作出。但是，用户应该关于UPS实际的评价和选择进行一些考虑对那些决定作由严格的分析。给出对照表和供电源线控制装置和系统的用图表示的"常规的问题"。

06043 不断电的电源[英] / Frankel, A. // Comput. & Electron.-1984, 22(10).-84～87, 117, 119

说明了由于瞬时电源中断或电源失效引起的程序或数据损失的危险。扼要叙述了不断电的电源通过提供电池备用供电解决这个问题的途径。描述了典型的UPS的类型，并对选择提出一些忠告。提到了一些已有的模型。

06044 双UPS为世界通信中心供电[英] / Lawrie, R. J. // Electr. Constr. & Maint.-1984, 83(4).-61～65

二个不断电的电源，巨大的汽轮发电机组，定制设计的计算机电源中心，和一个二次选择分布系统，为ITT世界通信中心的计算机化的通信保证最大可靠性。

06045 回转设备电源净化计算机供电[英] / Freund, A. // Electr. Constr. & Maint.-1984, 83(4).-66～70, 142

讨论电动机-发电机工艺的新发展，它使回转电源系统成为计算机供电问题的一个极好的解决办法。

06046 UPS系统为豪华旅馆的计算机服务[英] / Knisley, J. // Electr. Constr. & Maint.-1984, 83(4).-74～77

形成佛罗里达度假设施的神经中心的半打小型计算机，从一个15个伏安单相不断电的电源得到可靠供电的保证。讨论了这个电源的运行和特性。

06047 先进的时钟控制器减少静态CMOS系统的供电需要和尺寸[英] / Mroz, C. A., … // Electron. Des.-1984, 32(20).-185～191

CMOS系统运行得意快，它消耗的功率愈多。因此，减少功耗的一条自然途径是以最低频率运行这个系统，或者甚至每当不需全速时将它停止。那种可能性只适用于静态CMOS电路——它们能在从直流至其最高频率的情况下运行——而并不适用于动态电路，因为后者将在低于一定的时钟频率时失去数据。82C85时钟信号发生器和控制器芯片保证一个静态CMOS系统将耗散可能达到的最少的功率。这种芯片能以四种方式运行系统。描述了正式称为82C85的静态时钟控制器-发生器。

06048 先进的MMU支援请求式页面调度虚拟存储器和机器[英] / Horton, T. // Electron. Tech. & Ind.-1984, (6).-27～30

此为试读，需要完整PDF请访问：www.ertongbook.com

本文为关于由国家半导体公司出品的MMU芯片支援的请求式页面调度虚拟存储器的。描述MMU怎样将虚拟地址转换成物理地址。也讨论怎样防止存储器的存取被越权读和写，以及怎样协助避免因为用32个最有效的入口加载高速缓冲存储器而引起的地址转换。文中也讨论软件调试。参1

06049 输入和输出〔6809汇编语言〕〔英〕/ Home Comput. Adv. Course.-1984, (34).-677～679

汇编语言编程的最重要问题之一是控制输入和输出。本文考察最常与6809处理器一起使用的两块接口芯片（6820 PIA和6850ACIA）的工作，并指出这两芯片是如何编程序的。

03050 带有可变频率输出的高速多功能计算机时钟电路〔英〕/ Fleurbaaij, J. M.…// IBM Tech. Disclosure Bull.-1984, 27(1B).-795～796

描述一个电路，它有能力改变计算机主时钟的频率，以补偿整个系统的数字延迟。

06051 为逻辑电路计时输嵌入的系统〔英〕/ Cole, T. A.…// IBM Tech. Disclosure Bull.-1984, 27(1B).-809～811

提供一种供微分定时逻辑电路用的嵌入系统计时技术，这种技术利用电平灵敏扫描设计（LSSD）锁存时钟作为组合逻辑电路预充电时钟。

06052 具有激光可编程序延迟的定时能〔英〕/ Ellenberger, A.…// IBM Tech. Disclosure Bull.-1984, 27(2).-960～962

在这个用来控制存储器或类似装置的驱动器的在片定时链中，由链产生的驱动器至驱动器的延迟，能够通过可由激光熔断的连线来调整，这些连线位于从时钟输入端至几个电荷转移器件的有关的门的途中，这些器件的通道为并联的。

06053 设计供16位数据机用的先进的DMA编制延〔英〕/ Zibert, K.…// Siemens Forsch.- & Entwicklungsber.-1984, 13(5).-208～214

ADMA是一个先进的直接存储器存取控制器的编写，它是一块高速传输用的VLSI芯片，特地为80286/80186微型机系统设计的。鉴于它的8兆字节/秒的转移速率，和诸如条件命令链及多路转换器通道等特色，它成为市场上最有力的DMA控制器。用2.5微米NMOS工艺在48毫米²的芯片面积上做出52000个晶体管。决定采用CAD工具于体系结构、逻辑、电路和版图设计导致全功能的第一个样品。参13

模/数与数/模转换器

06054 供Spectrum用的一个模拟-数字转换器〔法〕/ Branco, J.// Micro Syst.-1984, (46).-162～171

描述了利用Zilog Z80微处理器的特殊输入/输出指令的接口。说明了地址译码原理，用到一个逻辑判定树图和一个以National 0809转换器为基础构制的电路的功能图，对该转换器来说Z80的频率3.5兆赫被7所除。给出版图的绘制，并以汇编形式列出子程序，还举了用电位器输入绘制图形时用到的BASIC程序的例子。

06055 电压/频率转换器的功能和应用〔德〕/ Friedrich, R.// Elektroniker.-1984, (12).-57～59

描述工作，基本方程的推导，以及作为另一种形式的模-数转换器和频率-电压转换器的应用。给出利用型号为320CM的电压/频率转换器的一种高分辨率隔离的模/数转换器的方块图。

06056 定时发生器控制DAC数模转频成数字噪声〔英〕/ Lipiansky, E.// Electron. Des.-1984, 32(20).-280～282

当高分辨率数-模转换器直接连到一个微处理器总线时，它的数字信号的送入可以成为一个问题。代价比延迟线便宜得多但却有同样效果的一种解决办法，要用到暂时保持数据的外部八进制锁存电路和一个这样的定时发生器，它使转换器的输入线除了需要时之外不发生作用。本文给出代表性的电路图和评论。

03057 单片数模转换器提供14位分辨率和对温度的输确应〔英〕/ Goodenough, F.// Electron. Des.-1984, 32(21).-265, 267

一对乘法转换器给单片转换器的用户带来真正的14位分辨率和精确度。对于AD7534和AD7535这两个模拟器件，CMOS和薄膜集成电路保证所有级别和型式都具有对温度的单调性。

06058 模拟-数字转换器：看看频率〔法〕/ Bladou, J.// Electron. Ind.-1984, (77).-53～56

考察频率行为的方法为，利用一个光谱分析仪来把加到待考察的A/D转换器上的近乎完美的正弦波信号，同通过A/D转换器和一个近乎完美的D/A转换器之后获得的信号进行比较。一个n位的逐次近似转换器，只有当输入信号在转换时间内改变不超过1/2最低有效位（LSB）的数时，才能产生预期的精确度。位数本身并非精确度的最度，而必须同转换时间结合起来考虑。

06059 模/数和数/模"短跑家"〔转换器〕〔德〕//EEE.-1984, (4).-52

给出对最近高速索尼A/D和D/A转换器的简要回顾。CX20116是一个8位器件（A/D），具有100兆赫的取样速率和在40兆赫的3分贝截止。CX20200和

20204是10位模-数转换器。这个芯片提供参考电压源和其它必要的电路。CN20341 DAS是微型8位单片器件，适用于数据采集(100兆赫)。由于它的转换有效位只有为4位。

06060 **控制供电用家庭计算机**[英]// Home Comput. Adv. Course.-1984, (36).-711～715

讨论了构制供家庭计算机的用户端口用的电源干线继电器箱的计划[见同刊no.26, 1984和接着的五期]。这个箱使计算机能控制外部电源干线供电的器件。本部分论述加到用户端口系统上的数字-模拟转换器的构制。添加这个简单器件就能从用户端口控制模拟器件并产生数字方式合成的声音。

06061 **高速串-并行模拟-数字转换器**[俄] / Demchuk, M. I., … // Прибор. и Тех. Эксперим.-1984, 27(1).-110～112

描述了带有一组比较器的利用推挽译码的高速串-并行型模拟-数字转换器。给出了利用到TTL和ECL逻辑元件的两种电路。TTL品种在1.5兆赫的速率下产生8位数字输出代码，输入信号范围为0—4伏，而ECL品种则在18兆赫下工作，具有0至±3伏的输入范围。参6

06062 **智能传感器系统**[德] / Komischke, M., … // Ind.-Anz.-1984, 106(75).-24～26

现代工艺中传感器和处理器相关连作用。讨论了采用这两种工艺的混合型智能传感器。比较两种结构，一个在RWTH Aachen开发的工艺，一个是模拟测量变换成为数字信号。描述了这种智能数字传感器的结构和性能。并给出实际样机系统。这个系统的许多性质中包括较高的速度和效率。参7

06063 **设计一个微程序控制的A/D CAMAC组件**[英] / Caldwell, G. S., … // 10th Symposium on Fusion Engineering Proceedings (Cat. No.83CH1916-6); 1983, 12. 5～9; Philadelphia, PA, USA.-New York, USA: IEEE, 1983.-291～294.-vol.1

TAD1 (TEXT A/D) 是一个价格比较低廉的单宽度CAMAC (计算机自动测量及控制) 组件。它能在高达100千赫的速率下数字化四个模拟信号。这个组件是以一个16位AMD 29116双模微处理器为基础设计的。此微处理器是由一个AMD 2910-1微程序控制器和一个1K×72位程序存储器控制的。数据局部地储存在一个128千字节存储器内。TAD1的主要设计目标是灵活性，扼要叙述了达到这种灵活性的方法，指出体系结构使制成一个紧致的、多用的CAMAC模拟至数字的组件变得容易。

(江上子祺译 许文信)

逻辑设计与数字技术

逻辑设计方法

(含逻辑测试)

06064 **相对恒定故障的测试构造的通用理论模型**[俄] / Frolov, A. B. // Кибернетика.-1983, 19(6).-57～61

介绍相对恒定故障测试构造的基本概念和这样的分解模型，此模型对应于此电路构造且当保存由修正或定错电路实现的功能时由常数0和1控制构成部件功能的许可替换。参5

06065 **BBC微型计算机可用于监视并显示若干线的逻辑状态**[英] / Beverley, P. // Electron. & Comput. Mon.-1984, 14(11).-55～57

此系统有若干可能应用。最简单的应用是，它可作为IC测试线夹用来监视IC管脚的状态。如果使某些线在计算机上可用以提供数字输出，则可以建立一个系统来自动测试某些IC是否功能正常。这能够扩展来测试全数字系统，使得可能建造一个十分廉价的自动测试站。笔者阐明如何构造这样的逻辑状态监视器。

06066 **软件对微处理机芯片施加符号差分析**[英] / Bishop, A. // Electron. Des.-1984, 32(21).-201～208

笔者讨论符号差分析（测试与诊断数字电路板上故障的一种成熟方法）如何用EPROM中的一道短的诊断程序一道工作以发现6805 CMOS微处理机芯片中的一些故障。

06067 **带双进位生成逻辑的加法器可测试性设计**[英] / Hanna, S. D. // IBM Tech. Disclosure Bull.-1984, 27(1B).-851～853

笔者描述含一个标准双进位网络和比较双进位逻辑的加法器的设计，为的是检测进位中的错误。

06068 **支持AC测试的回流LSSD环路**[英] / Milham, E. H. // IBM Tech. Disclosure Bull.-1984, 27(2).-1356～1357

描述了不需要修改现存芯片电路在含有LSSD电路的芯片上执行AC测试的技术。

06069 **建立快速视频信号的数据窗口(逻辑插件测试应用)**[英] / Ko, M. A. // IBM Tech. Disclosure Bull.-1984, 27(2).-1385～1387

笔者为进入一个合适的数据窗口所提出的这一方法成功地避免了其他技术的缺点且使得能使用现存电子计数器与实际对数据窗口里边的视频信号的稳定测量。据观察这一技术将在测做逻辑插件测试方面得到应用。参1

06070 **大规模逻辑电路的新设计方法。V.异步开关电路的设计**[日] / Nanya, T. // 电子通信学会誌.-1984, 67(2), 301～307

关于第[illegible]见同刊1984年第67卷第2期第198页。当在逻辑电路设计验证未来将到输入信号随时间发生变化时，这些逻辑电路有可能出现故障。作者描述了异步逻辑电路的设计。描述的内容包括：(1) 避免故障的定时设计，(2) 逻辑模型，(3) 异步信号的同步化和(4) 在线中的延迟。参21

06071 **当前VLSI测试与可测试性中的问题**[英] / Lala, P. K. // Radio & Electron. Eng.-1984, 54(10).-415～423

从故障模型开始，介绍测试中的一些基本概念并描述对可测试逻辑的一些主要贡献。作者确定了当前VLSI测试与可测试性中有待进一步研究的某些问题。参34

06072 **从2微米到1.5微米设计规则的复杂逻辑电路的标定**[英] / Tielert, R. … // Siemens Forsch. & Entwicklungsber.-1984, 13(5).-221～227

就1.5微米NMOS工艺的目标数据讨论晶体管最优化的标准。标定芯片设计而不改变任何供电电压的这一工艺的使用会使因增加功率输入所带来的开关速度得到改善。通过比较对原来的2微米方案和已标定的1.5微米方案执行测量所得的各自结果，定量地评价了这些改进。使用模拟器由经验数据证实的计算表明，由于改变源漏掺杂（LDD晶体管）可以避免已标定晶体管在苛刻的工作条件下的长期稳定性的可能降低。参11

06073 **使用激光探针的CMOS VLSI逻辑故障分析**[会，英] / Henley, F. J. // 22nd Annual Proceedings on Reliability Physics 1984;1984.4, 3～5: Las Vegas, NV, USA.-New York, USA: IEEE, 1984.-69～75

介绍并描述使用聚焦激光束以非接触与非破坏方式提取内部IC晶体管逻辑电平的一种改良技术。结合以计算机控制与信号处理的这一检测方式的先进之处在于客许自动操作。在CMOS微处理器上进行了各种测试以示例说明这种检测方式不易受频率、噪声和漂移的影响。给出这些结果并讨论这一技术的实际使用和对测试NMOS与双极型工艺的推广。参11

06074 **VLSI随机逻辑器件的动态故障成象**[会，英] / May, T. C. … // 22nd Annual Proceedings on Reliability Physics 1984; 1984, 1.3～5: Las Vegas, NV, USA.-New York, USA: IEEE, 1984.-95～108

描述获取微处理机和其他VLSI芯片之类随机逻辑器件中的故障并使之成象的一种技术。借助一台扫描电子显微镜中的预闪电压对比分别对故障与无故障器件的逻辑状态进行成象，然后按象的增量时间序列加以存贮。这些序列表示某一特殊器件测试期间状态的时间演变，然后在象阵列处理器中加以比较。故障与无故障器件演变间的偏离或变化表示故障，然后这些故障显示在彩色监视器上。描述了这些动态故障的象的结构与实现。给出使用高度集成的微处理机的若干例子，其中包括功能故障成象，电压容限，和临界速度路径成象。介绍故障的部分分类并讨论今后的趋势。这一技术对于解决今后VLSI器件设计与制造中的问题似乎有广泛的应用。参33

计算机辅助逻辑设计

06075 **模拟器促进数字设计**[英] / Doshi, M. … // Comput. Des.-1984, 23(11).-213～214, 216～217

分层、事件驱动和多级交互模拟器——TH EMIS 逻辑模拟器——在开关、逻辑、寄存器传送、功能与行为描述级上执行模拟。它支持故障模拟并同电子设计管理系统（EDMS）一道运行，THEMIS处理从功能规范说明到逻辑分析，从逻辑分析到定时分析；和从定时分析到故障分析的LSI、VLSI和PC板的设计。它执行高达一百万等效门的模拟。

06076 **基于微处理机系统的模拟**[英] / Ercole, R. // Electron. Eng.-1984, 56(694).-91～93

微模拟使用一个称为'参考单元'的复杂器件的物理样品以推导出其逻辑模拟的功能行为。实芯片（Realchip）是实现微模拟方法论以达到对复杂VLSI器件的毫微秒精确模拟的一种技术设备。参2

06077 **开发定制部件**[德] / Gobler, E. … // Elektronik.-1984, 33(21).-85～88

本文描述设计工程师当使用西门子VENUS设计系统时从电路设计到他的芯片的生产数据所必须进行的一些步骤。设计过程包括电路设计（逻辑设计）的图形输入、借助逻辑模拟与可测试性分析的电路设计检查、所用元件的自动布局与布线、为准确的延迟时间模拟的线电容与电阻的抽取、和最后生产与测试数据的推导、组织。参4

06078 **性能分析帮助设计者精调软件**[英] / Gibbons, R. // Electron. Des.-1984, 32(21).-213～222

配备12R01 ROM组件形式的性能分析，Tektro-

mix 1240逻辑分析器可得到关于系统性能的准确结论，这只须观察其运行、记录事件和加以统计分析即可。有两类性能分析：状态观察与事件测量。作者给出了1240逻辑分析器使用事件测量的两个实例来提供系统运行的特殊方面的详细情况。

06079 噪声容限分析自动暴露隐藏的逻辑问题〔英〕/ Lowe, K. A. // Electron. Des.-1984, 32(21).-225～236

使用噪声容限分析，一个逻辑分析器可以揭示诸如直接设计问题和电路如何容许噪声之类的电路状态的信息。笔者阐明K125-D逻辑分析器如何使用这种技术来发现这些问题。

06080 Dolch 低档逻辑分析器〔法〕// Electron. Ind.-1984, (77).-12

描述新的Dolch分析器、型号Palas（个人高级逻辑分析系统之首字母缩写）40C50。本仪器提供25兆赫32个输入通道，用于捕获与参考的1K字内存、5毫微秒寄生效应的检测，和9吋屏幕上显示格式的选择，其价格比较便宜。

06081 字发生器——逻辑分析器装置的另一解决方案〔法〕/ Deau, P. // Electron. Ind.-1984, (77).-61～67

详细描述了Interface Technology公司的RS-4000发生器——字分析器（20兆赫），当昂贵的专用测试设备不可能合理满足预期的数量时，这一装置可以为自动测试提供多样的解决办法。其模块的运行由插入的插件确定，这些插件分四类：发生器存贮器（64输出通道），分析存贮器（64输出），发生/分析（32输入-输出）和发生、比较、分析（16输入-输出）。实际插件容量为1K或4K。此设备由16位微处理机控制。用户借助微处理机将其形成部份微代码的宏指令（键盘上的一些特殊键）可以增加一些新的操作方式。

06082 计算机辅助设计中使用的硬件加速器综述〔英〕/ Blank, T. // IEEE Des. & Test. Comput.-1984, 1(3).-21～39

硬件加速器，一种专用工具，已在计算机辅助设计应用中使用近20年了。在这一时期，为诸如模拟、设计规则检查、布局和路径选择之类目的专门建造和测试了大约20种机器。本综述不仅介绍了这些机器，而且也阐明了它们的问题与局限。还给出加速技术的比较数据和性能。一些例子包括获得大约超过传统1MIP主机一百万倍加速的模拟机和提供100倍改进的十分低成本的设计规则检查机器。这些例子和其它例子清楚地表明这些专用工具的生命力。参30

06083 可布线性——设计芯片和芯片管壳的布线空间〔英〕/ Heller, W. R. // IEEE Des. & Test. Comput.-1984, 1(3).-43～51

通过考虑布线连接的平均长度，待布线的逻辑单元数和每逻辑单元连接平均数，对早期估计逻辑芯片与芯片装载管壳的布线空间要求提出一种方法。已证明自动布线成功的概率是每逻辑单元布线印制线数的函数，并且在多单元宏组织(macro)的设计与使用时间逻辑变化会增加所需要的印制线计数。另一方面，有意减少多元件金属布线和使用多层金属布线对于固定最大电路元件计数和自动布线成功的固定概率会分别减低所需的印制线计数和芯片尺寸。参16

06084 适合VLSI应用的一个自动、低功率、高速互补PLA设计系统〔英〕/ Powell, S. … // Microelectron. J.-1984, 15(4).-47～54

描述一个完全适合VLSI的密度与功率限制的自动可编程逻辑阵列（PLA）设计系统。PLA的低功率CMOS方案已集成为一个与工艺无关的、自动PLA生成系统以便提供自备、强功能与低功率、密集元件设计能力。特别就其向自动PLA设计系统的集成，描述互补可编程逻辑阵列（CPLA）技术。详细讨论系统的输入格式，极小化与验证能力，设计灵活性、CAD适合性，和处理速度。参7

06085 使用时间逻辑（temporal logic）的硬件规范说明和使用Prolog的门级设计验证〔日〕/ Moto-Oka, T. // Trans. Inf. Process. Soc. Jpn.-1984, 25(2).-173～179

至今，逻辑系统工程师已使用自然语言描述过一些规范说明以便进行根据它作逻辑设计的功能设计。这使得层次设计难于顺利开展。另一方面，最后设计的验证已在寄存器传送级或门级基础上完成。通常，任一系统可以被分成两部份：同步部份和功能部份。本文中将功能部份描述为输入-输出表，而使用时间逻辑描述同步部份的规范说明。提出使用基于临时逻辑的规范说明描述的层次设计方法和使用Prolog语言的自动验证系统。参9

06086 顺序与组合电路的通用宏模型化方法〔会、英〕/ Teixeira, I. M. C. … // AFRICON'83. African Electrical Technology Conference Proceedings: 1983, 12.7～9; Nairobi, Kenya.-New York, USA: IEEE, 1983.-F2.5/1～6

介绍顺序与组合电路宏模型化的通用方法。提出基本元件的一般形式，它证明大大有助于对大的顺序与组合逻辑部件的宏模型化。这一方法适合于利用宏模型级上的电路执行时间，对每一功能部件使用宏模型的一个层次，并对修改输出结点电压使用查表方法。所有这些思想均在定时验证程序MICAS中得到

实现。参12

06087 **设计装配线（assembly-line）VLSI结构的阵列微程序设计**〔会，英〕/ Reed, I. S.…// Conference Proceedings TENCON'84. An International Conference on Consumer & Industrial Electronics & Applications; 1984, 4.17～19; Singapore.-New York, USA; IEEE, 1984.-79～81

首先，集中注意为实现相关数字信号处理算法所需的逻辑结构的可能配置。这种逻辑结构将自然适合VLSI的实现。在VLSI内积处理器设计方面给出一个例子加以说明。其次，直接关注为设计VLSI芯片所需的计算机辅助设计工具的实用与开发。使用一般装配线逻辑结构和收缩式阵列微程序设计技术可以开发内积处理器。这一体系结构既简单又有规律，因此适合VLSI的实现。寄存器传送语言（RTL）被成功地用作一系列阵列处理机中的计算机辅助设计（CAD）工具。预期RTL将更有效地描述并检验寄存器级的设计。参5

计算机体系结构

（含微程序设计硬件）

06088 **计算机体系结构大与小的趋势**〔英〕/ Bennett, J. M.// Aust. Comput. Bull.-1984, 8(5).-6～12

也许本文起的最有用的作用在于指出计算机工业中基于体系结构的总趋势，并推断这些趋势进入未来的一点途径。长期推断（比如说五年以上）是更为困难的，且往往更多地起到预言者乐观或悲观的估计作用而不是作为未来世界的响导；然而，甚至大言不惭地将其描述成科学小说的一些著作有时竟变为现实。因此，也许还要容许少量的未来派。

06089 **CPU 68000（I）：程序设计与结构**〔德〕/ Volzke, H.// Mikrocomput. Z.-1984, (10).-58～60

关于第I部分见同刊1984年第9期第82页。作者介绍在MC68000计算机上求素数的一道程序，其命令的范围使此程序极短。从68000汇编程序的少数最基本信息开始，继续考虑命令、寻址方式、保存寄存器内容、和乘与除。然后描述求素数程序，此程序将由所有自然数表示的一个输入数x除以2变成x/2。如果其结果为零，则x不是素数。563个素数花16秒钟就可求出。

06090 **设计可微编程线CPU**〔法〕/ Mithani, D.// Electron. Tech. & Ind.-1984, (8).-29～36

微程序设计在实现从微处理机到大型主机的控制逻辑方面日益盛行。当同用户可微编程的VLSI积木式组件比较时，传统的具有内部已微编程系统的微处理机不提供更大灵活性。这些用户可微编程的积木式组件允许设计者为各种应用定制系统的体系结构。此外，通过在微程序存贮器而不是主存中嵌入最一般使用的软件程序（例如，编译程序和字处理程序）就能容易地改进系统性能。另外，通过改变微程序存贮器的内容，一个系统的体系结构可适用于不同的应用。

06091 **使用并行逻辑提高吞吐量与功提两时整持I/O限制的微处理机高速ALU输出缓冲**〔英〕/ Fleurbaaij, J. M.…// IBM Tech. Disclosure Bull.-1984, 27(1B).-799～800

通过把ALOB I的字节多路输出置入高阻抗状态并对那些无需移位或交换数据的指令启动透明锁存输出（ALOB I），总线数据源选择控制逻辑可以实现此目的。

06092 **单一信号处理机中多路传送的多位同步处理时间**〔英〕/ Belloc, J.…// IBM Tech. Disclosure Bull.-1984, 27(1B).-818～820

提出的这一实现允许补数中断优先逻辑硬件和超过其他解决办法的大量计算能力，因为在实时应用中必须满足处理时间条件。

06093 **进行快速条件转移判定的控制结构**〔英〕/ Parker, T. E.…// IBM Tech. Disclosure Bull.-1984, 27(2).-1239～1240

本设计旨在通过用某一简单的逻辑电路和微代码代替两个寄存器、一个计数器和一个转跳分支微代码可编程逻辑阵列（PLA）来改进并简化处理机控制逻辑，最后使得处理机的性能不会降级。

06094 **简化指令系统体系结构中单、双精度浮点操作数的直接传送与存贮**〔英〕/ Bourke, D. G.…// IBM Tech. Disclosure Bull.-1984, 27(2).-1275～1277

准备一个简化指令系统的体系结构以允许在浮点总线部件中的存贮器与浮点寄存器之间直接传送单、双精度浮点操作数，从而提供高性能的浮点处理。

06095 **BDFA——AT&T贝尔实验室的数据流体系结构**〔会，英〕/ Pungaliya, P.…// Proceedings of the IEEE 1984 National Aerospace and Electronics Conference, 1984. 5.21～25; Dayton, OH, USA.-New York, USA; IEEE, 1984.-215～221.-vol.1

这一体系结构作为对处理机模件系列所使用的一般信号处理机体系结构的基础，这样的模件系列能适合自80年代后期起美国空军对雷达、EW、图象/信号和COM/NAV的要求。参6

06096 **分级并行算法**[会，英] / Mirenkov, N. N. // Artificial Intelligence and Information-Control Systems of Robots. Proceedings of the Third International Conference: 1984. 6.11～15: Smolenice, Czechoslovakia.-Amsterdam, Netherlands: North-Holland, 1984.-265～268

本文介绍分级并行算法的概念，这一算法是以几个抽象级的观点在观点并行化描述中的问题并行化描述。问题执行速率与并行执行动作数的关系被用来区分这些级的基础。所介绍的这一概念与这一数学方法对于各种体系结构的计算系统的可移植性问题有关。参8

06097 **并行计算机系统SIMD**[会，英] / Richter, K. // Artificial Intelligence and Information-Control Systems of Robots. Proceedings of the Third International Conference: 1984. 6.11～15: Smolenice, Czechoslovakia.-Amsterdam, Netherlands: North-Holland, 1984.-309～313

本文旨在刻画SIMD类型的并行计算机系统的特性，这一系统正在斯洛伐克科学院工业控制论研究所得到开发。参3

06098 **通过现役分布结构在语义网络和图形上求解任务**[会，英] / Sapaty, P. S. // Artificial Intelligence and Information-Control Systems of Robots. Proceedings of the Third International Conference: 1984. 6.11～15: Smolenice, Czechoslovakia.-Amsterdam, Netherlands: North-Holland, 1984.-315～318

介绍语义网络与图形上的复杂任务的结构求解的有效方法，这些方法基于无须把数据表示与计算分开的现役数据网络概念。当数据网络付诸多微处理机环境时，它以自组织方式求得解且性能极高。为对现役数据网络模型的直接解释讨论了某些理想网络计算机。参2

06099 **适合求解大型矩阵问题的高度并行算法与计算机体系结构**[会，英] / Sedukhin, S. G. // Artificial Intelligence and Information-Control Systems of Robots. Proceedings of the Third International Conference: 1984. 6.11～15: Smolenice, Czechoslovakia.-Amsterdam, Netherlands: North-Holland, 1984.-319～323

研究设计与分析提供算法的数学表达式和实现这些算法的网络之间的直接对应的流计算模式的基本步骤。给出求解矩阵公式化问题的若干数值算法的结构与时间特性，并提出研究中的面向算法最优实现的所谓计算机系统体系结构。参4

数字运算方法

06100 **计算机器件中元件的多功能使用**[俄] / Puzakov, D. V.… // Кибернетика.-1983, 19(6).-39～44

考查在计算机器件设计的结构与逻辑阶段增强元件多功能使用的可能性。参7

06101 **多余二进制拟典型数系中的定点机运算理论**[俄] / Lutskii, G. M.… // Кибернетика.-1983, 19(6).-50～56

提出一种多余二进制拟典型记法中计算的新方法。作为特例，它包括一些传统的计算方法，这些方法面向求助于多余数系与实现非自治运算方式的任意算术运算来提高复杂算术运算的执行效率的解决办法。参12

06102 **使用单精度运算的极大准确度标准函数的计算**[德] / Wolff von Gudenberg, J. // Elektron. Rechenanlagen.-1984, 26(5).-230～238

在过去的几年中计算机运算方面已取得了一些可观的进展：浮点运算在数学上已得到定义并且以极大准确度给予实现。由于不仅四种初等算术运算而且内积及标准函数将属于计算机的基本运算，因此重要的是为标准函数的极大准确度计算提供一些算法。本文介绍这样一些算法，它们不需要附加的（更长的）浮点格式。因此它们对于大多数精确硬件浮点格式具有重要意义。参15

06103 **日臻完善的乘法器**[德] / Friedberg, H. // Elektron. Ind.-1984, 15(5).-42～43

作者扼要描述了集成乘法器的技术状况。大约七年前，基于军用设备与经验，TRW引进了MPY008，尽管其价格相当昂贵，但事实上它是重大的技术改进。就日益增长的市场潜力，扼要地描述从双极技术到CMOS技术与浮点模件的发展变化。

06104 **在16位处理机上通过在ALU运算期间用零字段右侧对齐字节的方式达到以最少量硬件实现字节指令**[英] / Fleurbaaij, J. M.… // IBM Tech. Disclosure Bull.-1984, 27(1B).-791～792

给出的电路表明在16位处理机上如何以最少的硬件实现主存字节操作指令，其方法是当通过ALU直接处理时，在零字段中总是向右对齐此字节。

数字滤波器

06105 **具有有限字长系数的线性相位有限脉冲响应数字滤波器的设计**[法] / Siohan, P.… // Ann. Tel-

此为试读，需要完整PDF请访问：www.ertongbook.com