

☒ 免费下载本书电子教案(PPT)

☒ 免费下载本书程序源代码

高等学校教材

VHDL程序设计教程

(第3版)

邢建平 曾繁泰 著



清华大学出版社

高等学校教材

VHDL 程序设计教程

(第3版)

邢建平 曾繁泰 著



清华大学出版社

北 京

内 容 简 介

VHDL 硬件描述语言是数字电路设计者、大规模专用集成电路(ASIC)设计者及电子设计自动化(EDA)工具之间的接口语言,是现代电子设计的基础语言。

本书从语法规则和程序结构两个方面介绍 VHDL 语言,重点介绍 VHDL 语言基础及其程序设计,并介绍了 VHDL 程序设计实验上机指导。全书分为两部分。第 1 部分主要讲述 VHDL 程序设计的相关知识,主要内容包括 VHDL 的语言基础、词法基础、语法基础、程序设计基础、程序设计实践及用 VHDL 语言进行集成电路设计等。第 2 部分按照相关的实验教学大纲讲述 VHDL 程序设计实验上机的相关内容。

本书内容丰富,讲解清楚,并力求较强的实践性和应用性,适合作为高等院校微电子、电子、通信等专业的教材或教学参考书,也可作为数字电路设计人员和大规模集成电路设计人员的工具书和参考书。

版权所有,翻印必究。举报电话:010-62782989 13501256678 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用特殊防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

VHDL 程序设计教程/邢建平,曾繁泰著. —3 版. —北京:清华大学出版社,2005.11
ISBN 7-302-11652-0

I. V… II. ①邢… ②曾… III. 硬件描述语言, VHDL-程序设计-高等学校-教材 IV. TP312

中国版本图书馆 CIP 数据核字(2005)第 095520 号

出 版 者:清华大学出版社 地 址:北京清华大学学研大厦
http://www.tup.com.cn 邮 编:100084
社 总 机:010-62770175 客户服务:010-62776969

组稿编辑:欧振旭

文稿编辑:鲁秀敏

封面设计:范华明

版式设计:冯彩茹

印 装 者:北京鑫海金澳胶印有限公司

发 行 者:新华书店总店北京发行所

开 本:185×260 印张:18.25 字数:399 千字

版 次:2005 年 11 月第 3 版 2005 年 11 月第 1 次印刷

书 号:ISBN 7-302-11652-0/TP·7611

印 数:1~5000

定 价:26.00 元

第3版说明

《VHDL 程序设计教程（第3版）》的出版，适逢国家“十一五”信息化专项规划研究我国信息化总体走向之时。其中最重要的领域之一便是国家将大力发展具有自主知识产权的 CPU 芯片和 ASIC 芯片产业。IC 产业将处于国民经济发展的前列，其发展速度将保持高于同期 GDP 增长速度的 2~3 倍。而专业人才的缺乏是产业发展的瓶颈，我们有责任不断提升我国 EDA 和 IC 专业人才的培养规模和培养质量。

本教程是在 2001 年《VHDL 程序设计（第2版）》的基础上，听取了诸多读者和高校相关教师有建设性的反馈意见，并结合几年来的教学实践而进行了较大的内容修改和调整，使之更加适应本门课程体系的教学计划。主要体现在以下几个方面：

1. 选材更加趋于合理

本教材在第2版的基础上，对内容进行了较大调整，保留了第2版中比较适合大部分高校教学的经典内容，删除了第2版中的一些和教学脱节的内容。调整后的教材无论从教学内容，还是从课时安排，乃至从内容的难易程度上来说，都比较适合国内大部分高校的相关专业选用。

2. 增加了工程训练和集成电路设计内容

本教材在第2版的基础上，增加了工程训练和集成电路设计的相关章节，以提高学生的应用能力，为以后进入相关行业奠定一个坚实的基础。

3. 增加了实验教学的内容

本教材专门增设了一章“VHDL 程序设计实验上机指导”的内容，使学生能较好地掌握 VHDL 程序设计、逻辑综合、时序分析、波形仿真、功能测试的过程，从而增强教学效果。

4. 增加了配套的电子教案（PPT）和书中所有实例及实验程序的源代码

我们专门为本教材制作了配套的电子教案，并且提供了书中所有实例和实验程序的源代码，以方便教师授课和学生复习之用。另外，还提供了本教材的课后习题解答，以方便学生检验自己的解答是否正确。获取以上教学资源的方法为：访问清华大学出版社网站（<http://www.tup.com.cn>），在该网站的主页上通过搜索引擎搜索到相应的图书信息，找到相关的下载资料下载即可。若不能正常下载，可发 E-mail 到 oyzx_sp@263.net 索取。咨询电话：010-62791977-220。需要提醒读者的是，本教材的最新源程序和 PowerPoint 教学课件将放在网站 <http://www.its.sdu.edu.cn> 上，供有兴趣的读者免费下载。

总之，本教材更加适应高校 EDA 教学的实际需求，也更加适应 EDA 设计和 IC 产业的

发展需求，形成了教学从电子设计的基础、实验、工程的系列化，相信会有比较好的教学效果。

本次改版，也修正了第 2 版中的一些疏漏，内容更加完善。但由于作者水平所限，书中可能还存在疏漏，由此给读者带来理解上的不便，在此深表歉意。也希望各位读者能够指正，我们一定会在下次印刷时修正。

作者于山东大学

2005 年 10 月

序 言

VHDL 语言作为一种数字电子系统设计语言,在集成电路前端设计,用 FPGA 器件实现的数字电子系统设计的过程中,发挥着十分重要的作用。用 EDA 工程的方法进行现代电子系统设计,对于科研、教学领域是一门新发展的工程学科,对于信息产业领域的设计企业、生产企业是一项先进的设计和生产技术。

电子设计技术由于计算机技术的发展而产生了巨大变化。经典的电子设计方法,是用电路图表示设计思想,用实验电路板搭载实验电路,进行模拟、仿真,用电子测试仪器进行功能、性能测试。20 世纪 80 年代,计算机辅助设计(CAD)技术开始发展,许多 CAD 工具软件开始流行。在信息学科领域也和其他学科一样,计算机辅助设计技术步入了发展轨道。由于电子科学是计算机科学的基础,计算机学科的发展离不开电子学科的支持,但是计算机科学又反作用于电子科学,加速了电子学科的发展。这样构成了一个闭环正反馈系统,使得电子设计技术很快由计算机辅助设计阶段进入了电子设计自动化(EDA)阶段。这是一个质的飞越,因为在 EDA 工程中,用硬件描述语言表达设计思想,用计算机进行模拟、仿真,可测试设计把测试器件设计到芯片系统内部,实现了内建自测试功能。利用 EDA 集成设计环境,可以使电子设计流程全自动实现。我们把利用 EDA 工程进行电子设计的方法称为现代电子设计。

20 世纪 80 年代,电子产品设计由分立元件设计过渡到用通用集成电路为基本元件的设计。这两个阶段各自有几十年的发展时间。随着 EDA 工程的发展,电子产品的设计在 21 世纪初进入到以 IP 核为基本单元的设计时代。在电子设计初级阶段,设计工程师用分立电子元件设计电路,体积大,功耗多,可靠性低。采用通用集成电路芯片设计电子系统后,电子系统整机体积大大缩小,功耗大幅度下降。TTL 门电路、CMOS 器件都是设计工程师选择的常用元件。在现代电子设计阶段,设计工程师不再选用分立电子元件、通用集成电路,而是选用 IP 核作为电子设计的基本元件。这在概念上有较大差别。分离元件、通用集成电路芯片是一个实际的电子元件,IP 核则是一段具有特定电路功能的硬件描述语言程序,该程序与集成电路工艺无关,可以移植到不同的半导体工艺中去生产集成电路芯片。利用 IP 核设计电子系统,引用方便,修改基本元件的功能容易。具有复杂功能和商业价值的 IP 核一般具有知识产权,尽管 IP 核的市场活动还不规范,但是仍有许多集成电路设计公司从事 IP 核的设计、开发和营销工作。IP 核有两种,与工艺无关的 VHDL 程序称为软核;具有特定电路功能的集成电路版图称为硬核。硬核一般不允许更改,利用硬核进行集成电路设计难度大,但是容易成功流片。

电子系统设计由板上设计发展到片上系统(SOC)设计。在板上系统设计阶段,即经典电子设计阶段,许多分立元件、通用集成电路芯片和一些小型的机械元件安装在电路板上。印刷电路板(PCB)设计一度成为电子产品设计的关键技术之一。在 EDA 工程发展到一定程度之后,板上电子系统设计过渡到片上系统设计,进入了现代电子设计阶段。许多

电路功能、微机械元件都能在一枚芯片上实现。片上系统的设计理念不仅是支撑载体的变化,不仅是电子产品的小型化、微型化,它还带来了 SOC 设计方法学的发展。把仿生学原理引入 SOC 设计,遗传算法、视觉原理、硬件进化等设计理论的引入,使 SOC 片上系统具有了系统自修复、自生长能力,使得 SOC 片上系统更加智能化,容错能力更强。

片上系统设计反过来又影响着板上系统设计。在 EDA 设计过程中,在印刷电路板(PCB)设计之前,要进行系统集成设计,把许多电路功能设计在一片或数片集成电路芯片之中,再进行 PCB 设计。所以,PCB 设计和集成电路设计两者之间的界限正在模糊,正逐步融为一体。未来的电子产品正逐步统一化,外观上产品 A 和产品 B 没有什么区分。功能不同的电子系统,仅仅表现为内部的 VHDL 程序的不同。

电子设计技术的发展,在 EDA 工程设计阶段,现代电子设计流程发生了较大的变化。在经典电子设计阶段,先设计硬件,后设计软件。如果有问题,重复以上过程。在现代电子设计过程中,硬件设计和软件设计可以同步进行,电子系统的硬件功能和软件功能的划分、调度是 EDA 工程研究的分支领域之一,这就是软、硬件协同设计的概念。

集成电路设计实现的途径有 3 条,有两条适合小批量、多用途芯片的实现,另一条适合大规模工业化生产。

集成电路实现途径之一——实验室集成电路生成方法。掌握这种方法有 3 要素:硬件描述语言、EDA 工具、可编程器件。VHDL 是设计语言,表达设计思想。EDA 工具是设计、调试、编程的工具,涉及语言编译、功能仿真、编程配置等全部设计实现过程。可编程器件是设计实现的载体,根据存储介质的不同,有 EPROM、SRAM 和 FLASH 3 种类型。根据编程次数分为一次可编程和重复可编程两种。可编程器件容量大、密度高,是科学实验、小批量生产、样机研制的最佳选择。

集成电路实现途径之二——多项目晶圆(MPW)。这种方法是:多个设计项目小组设计的集成电路版图,在一块晶圆上实现。许多发达国家利用这种方法资助高等学校、科研单位的集成电路设计项目,使得集成电路设计产业得到迅速发展,设计技术迅速进步。近几年来,我国也开展了 MPW 项目,许多教师、学生的设计项目也能用这种方法流片,大大推进了我国集成电路设计事业的发展。

集成电路实现途径之三——设计项目经过集成电路前端设计、后端设计,仿真验证后的版图,寻找代工厂进行工业化大规模生产。我国集成电路生产线有多条,代工厂有多家,为集成电路设计企业进行大批量工业化生产提供了充足的条件。

信息产业对国民经济的推动,集成电路设计对国家安全的影响是十分重要的。国家兴亡,匹夫有责。现代战争靠的就是现代电子设计技术。每一个电子学科的学生,每一个信息产业的设计人员,都应该为了我们国家的安全而努力学好现代电子设计的理论与技术。

本教程 2003 年用于山东大学信息学院微电子专业的教材,受到学生的欢迎。作者在讲授过程中,对部分章节进行了调整。讲课 64 学时,实验 72 学时。考试由学生自己定设计项目,可以是项目小组,也可以单人完成。不少学生出色地完成了集成电路芯片设计,并在实验室用可编程器件实现。学生的项目有时钟驱动芯片,有计算机外设接口芯片,也有 4 口 RAM 控制芯片。青年学生丰富的想象力、创造力是无穷的。

本书由曾繁泰、邢建平共同策划,执笔完成。在教学过程中,有关领导、教授给予了

大力支持，并收到了良好的教学效果。为山东大学新设立的集成电路专业打下了坚实的基础，积累了集成电路设计专业实验室实验和课堂教学的经验。

山东大学信息学院院长、博士生导师

袁东风

2005.5.1

目 录

第1部分

第1章 VHDL 语言基础	3
1.1 概述	3
1.1.1 硬件描述语言的诞生	3
1.1.2 HDL 语言的种类	4
1.1.3 VHDL 语言上机操作条件	5
1.2 VHDL 程序的实体	5
1.2.1 实体的组成	7
1.2.2 类型说明（可选）	8
1.2.3 端口说明	8
1.2.4 实体说明部分	10
1.3 VHDL 程序的结构体	10
1.3.1 结构体命名	11
1.3.2 信号定义	11
1.3.3 结构体的行为描述法	13
1.3.4 结构体的数据流描述法	14
1.3.5 结构体的结构化描述法	15
1.4 小结	16
1.5 习题	17
第2章 VHDL 词法基础	18
2.1 标识符	18
2.1.1 短标识符	18
2.1.2 扩展标识符	18
2.2 对象	19
2.2.1 常量	20
2.2.2 变量	21
2.2.3 信号	21
2.2.4 文件	22
2.3 数据类型	22
2.3.1 标准定义的数据类型	23
2.3.2 用户定义的数据类型	25
2.4 类型转换	28

2.4.1	用类型标记法实现类型转换	28
2.4.2	用函数法实现类型转换	28
2.4.3	用常数实现类型变换	29
2.4.4	数据类型的限定	29
2.4.5	IEEE 标准数据类型	29
2.5	词法单元	30
2.5.1	注释	30
2.5.2	数字	30
2.5.3	字符、字符串和位串	31
2.6	运算操作符	32
2.6.1	逻辑运算符	32
2.6.2	算术运算符	32
2.6.3	关系运算符	33
2.6.4	并置运算符	34
2.6.5	操作符的运算优先级	34
2.7	小结	35
2.8	习题	36
第 3 章	VHDL 语法基础	37
3.1	顺序语句	37
3.1.1	IF 语句	37
3.1.2	CASE 语句	40
3.1.3	LOOP 语句	42
3.1.4	REPORT 语句	45
3.2	并行语句	45
3.2.1	变量赋值语句	46
3.2.2	信号代入语句	47
3.2.3	进程语句 (process)	50
3.2.4	模块语句 (block)	55
3.2.5	过程语句 (procedure)	60
3.2.6	函数语句 (function)	62
3.2.7	并行断言语句 (assert)	64
3.2.8	参数传递语句 (generic)	65
3.2.9	元件调用语句 (component)	67
3.2.10	端口映射语句 (port map)	67
3.2.11	生成语句 (generate)	68
3.3	命名规则及注释	71
3.4	小结	72

3.5 习题.....	72
第4章 VHDL 程序设计基础.....	73
4.1 层次化设计方法.....	73
4.2 库.....	73
4.2.1 库的概念及语法	73
4.2.2 库的分类	74
4.3 程序包.....	75
4.3.1 程序包说明	76
4.3.2 程序包体	77
4.3.3 常用程序包	79
4.4 文件输入/输出程序包.....	86
4.4.1 TEXTIO 程序包的语法	86
4.4.2 TEXTIO 程序包中的过程函数	86
4.4.3 TEXTIO 程序包的调用	88
4.5 元件库.....	90
4.5.1 构造元件	90
4.5.2 程序打包	96
4.5.3 构建元件库	97
4.5.4 元件的调用	98
4.6 元件的配置.....	99
4.6.1 默认连接和默认配置	100
4.6.2 元件配置	102
4.6.3 端口映射	104
4.7 块的配置.....	105
4.8 参数指定.....	108
4.8.1 在结构体中作参数指定	108
4.8.2 在配置说明中作参数指定	109
4.9 子程序调用和重载.....	112
4.9.1 函数调用	113
4.9.2 过程调用	114
4.9.3 子程序重载	115
4.9.4 运算符重载	118
4.9.5 别名（替换名）	120
4.10 子程序变量.....	120
4.11 小结.....	122
4.12 习题.....	122

第 5 章 VHDL 程序设计实践	123
5.1 组合逻辑设计	123
5.1.1 门电路	123
5.1.2 编码器的设计	124
5.1.3 译码器的设计	127
5.1.4 加法器的设计	128
5.2 时序逻辑电路设计	130
5.2.1 时钟信号的 VHDL 描述方法	130
5.2.2 时序电路中复位信号 Reset 的 VHDL 描述方法	132
5.3 触发器的设计	133
5.4 寄存器的设计	137
5.4.1 8 位通用寄存器	137
5.4.2 串入/串出移位寄存器	137
5.5 计数器的设计	139
5.5.1 同步计数器	139
5.5.2 可逆计数器	140
5.5.3 具有数据加载、进位控制的同步计数器	142
5.6 状态机的设计	144
5.6.1 Moore 型状态机的设计	144
5.6.2 状态机的建立过程	145
5.6.3 状态机的复位	147
5.6.4 状态机信号输出方法	153
5.6.5 Mealy 型状态机的设计	158
5.6.6 容错状态机的设计	159
5.7 4 位微处理器设计	161
5.7.1 设计目标的层次化分解	161
5.7.2 构造微处理器基本元件	162
5.8 小结	171
5.9 习题	172
第 6 章 用 VHDL 语言进行集成电路设计	173
6.1 概论	173
6.1.1 电子设计技术的进展	174
6.1.2 EDA 工程的实现载体——FPGA 器件	176
6.1.3 EDA 工程的设计语言——VHDL 语言	177
6.2 设计描述和系统建模	178
6.2.1 IP 设计和 SOC 设计	178
6.2.2 软 IP 核与硬 IP 核	181

6.2.3 设计复用方法	182
6.3 设计综合	183
6.3.1 高层次综合概述	184
6.3.2 高层次综合的范畴	185
6.4 设计仿真	188
6.4.1 仿真的概念	188
6.4.2 仿真的层次	190
6.4.3 仿真系统的组成	190
6.4.4 常用仿真方法	191
6.5 集成系统设计方法	192
6.5.1 片上系统概念	192
6.5.2 片上系统的设计方法	193
6.5.3 可编程系统芯片的设计	195
6.5.4 片上系统的测试方法	199
6.5.5 片上系统设计的关键问题	201
6.6 集成电路设计的实验室实现方法	203
6.6.1 基于 VHDL 的设计描述	203
6.6.2 基于 FPGA 器件的实现载体	204
6.6.3 设计的实验室实现流程	206
6.7 集成电路的版图设计	207
6.7.1 物理设计	207
6.7.2 设计规则	208
6.7.3 CMOS 电路工艺基础	210
6.7.4 集成电路版图全定制设计方法	212
6.7.5 版图综合 (layout synthesis)	212
6.8 集成电路设计的工业实现	214
6.8.1 半导体产业模式的转变	214
6.8.2 无晶圆厂的 ASIC 公司	215
6.8.3 制造代工业 (foundry)	216
6.8.4 IP 设计业 (chipless)	217
6.8.5 设计代工业 (design foundry)	217
6.8.6 设计服务业 (design service)	218
6.9 多项目晶圆流片	221
6.9.1 多项目晶圆的概念	221
6.9.2 多项目晶圆的实施过程	224
6.9.3 多项目晶圆的发展	226
6.10 小结	227
6.11 习题	228

第 2 部分

第 7 章 VHDL 程序设计实验上机指导	231
7.1 集成电路和系统芯片实验教学大纲.....	231
7.2 演示实验 1 EDA 工具使用.....	233
7.3 演示实验 2 集成电路设计开发系统的使用.....	238
7.4 实验 3 集成电路波形仿真.....	243
7.5 实验 4 组合逻辑设计.....	245
7.6 实验 5 数码管译码驱动电路设计.....	245
7.7 实验 6 时序电路设计.....	249
7.8 实验 7 时间显示芯片设计.....	250
7.9 实验 8 片上系统设计.....	253
7.10 小结.....	255
附录 实验 7 timer.vhd 程序设计参考	256

第 I 部分

第 1 章 VHDL 语言基础

第 2 章 VHDL 词法基础

第 3 章 VHDL 语法基础

第 4 章 VHDL 程序设计基础

第 5 章 VHDL 程序设计实践

第 6 章 用 VHDL 语言进行集成电路设计

第 1 章 VHDL 语言基础

1.1 概 述

硬件描述语言 (hardware description language, HDL) 是电子系统硬件行为描述、结构描述、数据流描述的语言。目前, 利用硬件描述语言可以进行数字电子系统的设计。随着研究的深入, 利用硬件描述语言进行模拟电子系统设计或混合电子系统设计也正在探索中。

国外硬件描述语言种类很多, 有的从 Pascal 发展而来, 也有一些从 C 语言发展而来。有些 HDL 成为 IEEE 标准, 但大部分是企业标准。VHDL 来源于美国军方, 其他的硬件描述语言则多来源于民间公司。可谓百家争鸣, 百花齐放。这些不同的语言传播到国内, 同样也引起了不同的影响。在我国比较有影响的有两种硬件描述语言: VHDL 语言和 Verilog HDL 语言。这两种语言已成为 IEEE 标准语言。

电子设计自动化 (electronic design automation, EDA) 技术的理论基础、设计工具、设计器件应是这样的关系: 设计师用硬件描述语言 HDL 描绘出硬件的结构或硬件的行为, 再用设计工具将这些描述综合映射成与半导体工艺有关的硬件配置文件, 半导体器件 FPGA 则是这些硬件配置文件的载体。当这些 FPGA 器件加载、配置上不同的文件时, 这个器件便具有了相应的功能。在这一系列的设计、综合、仿真、验证、配置的过程中, 现代电子设计理论和现代电子设计方法贯穿于其中。

以 HDL 语言表达设计意图, 以 FPGA 作为硬件实现载体, 以计算机为设计开发工具, 以 EDA 软件为开发环境的现代电子设计方法日趋成熟。在这里, 笔者认为, 要振兴我国电子产业, 需要各相关专业的人士共同努力。HDL 语言的语法语义学研究与半导体工艺相关联的编译映射关系的研究, 深亚微米半导体工艺与 EDA 设计工具的仿真、验证及方法的研究, 这需要半导体专家和操作系统专家共同努力, 以便能开发出更加先进的 EDA 工具软件。软件、硬件协同开发缩短了电子设计周期, 加速了电子产品更新换代的步伐。毫不夸张地说, EDA 工程是电子产业的心脏起搏器, 是电子产业飞速发展的原动力。本书从应用的角度向国内广大读者介绍 VHDL 编程技术, 让大家掌握 HDL 编程, 了解 FPGA 结构, 学会使用 EDA 工具, 为集成电路前端设计打下基础。

1.1.1 硬件描述语言的诞生

VHDL 语言的英文全名是 Very High Speed Integrated Circuit Hardware Description Language, 即超高速集成电路硬件描述语言。HDL 发展的技术源头是: 在 HDL 形成发展之前, 已有了许多程序设计语言, 如汇编、C、Pascal、Fortran、Prolog 等。这些语言运行在不同硬件平台和不同的操作环境中, 它们适合于描述过程和算法, 不适宜于硬件描述。