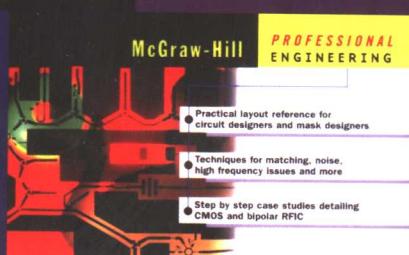


国外大学优秀教材——微电子类系列（翻译版）

集成电路掩模设计 ——基础版图技术

(美) Christopher Saint / Judy Saint 著
周润德 金申美 译



IC Mask Design

ESSENTIAL
LAYOUT TECHNIQUES

Christopher Saint / Judy Saint



清华大学出版社

国外大学优秀教材——微电子类系列（翻译版）

集成电路掩模设计 ——基础版图技术

(美) Christopher Saint/Judy Saint 著
周润德 金申美 译

清华大学出版社
北京

Christopher Saint and Judy Saint

IC Mask Design: Essential Layout Techniques

EISBN: 0-07-138996-2

Copyright © 2002 by Christopher Saint and Judy Saint.

Original language published by The McGraw-Hill Companies, Inc. All Rights reserved. No part of this publication may be reproduced or distributed by any means, or stored in a database or retrieval system, without the prior written permission of the publisher.

Simplified Chinese translation edition is published and distributed exclusively by Tsinghua University Press under the authorization by McGraw-Hill Education (Asia) Co., within the territory of the People's Republic of China only (excluding Hong Kong, Macao SAR and Taiwan). Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书中文简体字翻译版由美国麦格劳-希尔教育出版(亚洲)公司授权清华大学出版社在中华人民共和国境内(不包括中国香港、澳门特别行政区和中国台湾地区)独家出版发行。未经许可之出口视为违反著作权法,将受法律之制裁。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

北京市版权局著作权合同登记号 图字: 01-2003-7772

版权所有,翻印必究。举报电话: 010-62782989 13501256678 13801310933

本书封面贴有 McGraw-Hill 公司防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

集成电路掩模设计: 基础版图技术/(美)塞因特(Saint, C.), (美)塞因特(Saint, J.)著; 周润德, 金申美译. —北京: 清华大学出版社, 2006. 1

(国外大学优秀教材——微电子类系列(翻译版))

书名原文: IC Mask Design: Essential Layout Techniques

ISBN 7-302-10860-9

I. 集… II. ①塞… ②塞… ③周… ④金… III. 集成电路—电路设计—高等学校—教材 IV. TN402

中国版本图书馆 CIP 数据核字(2005)第 038005 号

出版者: 清华大学出版社

地 址: 北京清华大学学研大厦

<http://www.tup.com.cn>

邮 编: 100084

社 总 机: 010-62770175

客户服 务: 010-62776969

责任编辑: 田志明

印 刷 者: 北京鑫丰华彩印有限公司

装 订 者: 三河市李旗庄少明装订厂

发 行 者: 新华书店总店北京发行所

开 本: 152×228 印 张: 28.5 字 数: 475 千字

版 次: 2006 年 1 月第 1 版 2006 年 1 月第 1 次印刷

书 号: ISBN 7-302-10860-9/TN·247

印 数: 1~3000

定 价: 59.00 元

译 者 序

集成电路的出现与飞速发展彻底改变了人类文明和人们日常生活的面目。集成电路是电子电路,但它又不同于一般意义上的电子电路,它把成千上万的电子元件包括晶体管、电阻、电容甚至电感集成在微小的芯片上,正是这种奇妙的设计和制造方式使它为人类社会的进步创造了空前绝后的奇迹,而使这种奇迹变为现实的是集成电路掩模版图设计。

集成电路掩模版图设计是实现集成电路制造所必不可少的设计环节,它不仅关系到集成电路的功能是否正确,而且也会极大程度地影响集成电路的性能、成本与功耗。近年来迅速发展的计算机、通信、嵌入式或便携式设备中集成电路的高性能低功耗运行都离不开集成电路掩模版图的精心设计。一个优秀的掩模版图设计者对于开发超性能的集成电路是极其关键的。

集成电路掩模版图设计是一门技术,它需要设计者具有电路系统原理与工艺制造方面的基础知识。但它更需要设计者的创造性、空间想像力和耐性,需要设计者长期工作的经验和知识的积累,需要设计者对日新月异的集成电路发展密切关注和探索。然而,集成电路掩模版图设计不仅仅是一门技术,还是一门艺术。设计出一套符合设计规则的“正确”版图也许并不困难,但要设计出最大程度体现高性能低功耗低成本、能实际可靠工作的芯片版图却不是一朝一夕能学会的事情。《集成电路掩模设计——基础版图技术》(IC Mask Design: Essential Layout Techniques)一书正是从这些角度出发,力图为读者刻画出集成电路掩模版图设计的一幕幕生动活泼的场景,充分展示作者和其他版图设计工程师在多年设计实践中所积累和总结的经验,提供许多在一般电子学教科书和参考书中没有的材料,使读者能在尽可能短的时间内掌握集成电路掩模版图设计的基本规律和技巧,在自己的工作中得益和发展。

本书可作为本科生和研究生有关集成电路设计方面课程的教科书或指导书,也可作为从事电路和版图设计的工程技术人员的参考书。全书共分为 11 章,覆盖了数字电路、模拟电路、标准单元、高频电

路、双极型和射频集成电路的版图设计技术,讨论了版图设计中有关匹配、寄生参数、噪声、布局、验证、封装等问题及数据格式,最后还提供了两个实例研究即CMOS运算放大器与双极型混频器的版图设计。这些精心组织的材料不仅提供了对版图设计一步一步的细节指导,有利于读者深刻理解版图设计的全过程,而且也展示了在版图设计中的关键技术,使读者可直接把它们应用于日常的工作中。

本书在翻译过程中得到了清华大学出版社的热心指导和大力支持,得到了清华大学微电子学研究所领导和多位教师的关心,特别是得到了朱钧教授、贺祥庆教授、吴行军副教授等多位老师的帮助与指正。我的博士研究生戴宏宇、张盛、王乃龙、杨骞、肖勇、张建良等在完成译稿过程中给予了我很大的支持。我的女儿周晔不仅帮助翻译修改了部分章节,而且完成了全部的文稿整理。在此一并深表谢意。

最后,本书虽经仔细校对,但由于译者水平有限,文中定有不当或欠妥之处,望读者批评指正。

周润德

2004年8月

于清华园

引　　言

掩模设计技术已有了飞速的发展。随着电路速度的不断提高,要求掩模设计者能把电路图快速有效精确地转变为版图,要求他们能根据日益复杂的设计工具做出明智的选择,要求他们懂得电路功能对决定版图方案会产生什么影响。目前掩模设计已上升为一个受到高度重视的职业。

你的技术水平是否已达到了应有的高度?你是否得到了高度的重视?

《集成电路掩模设计:基础版图技术》由浅入深地为你提供了掩模设计过程中每一方面的详细指南,包括那些你日常需要用到的技术。

这本书是为掩模设计者,也是为电路设计者而写。电路设计者了解了版图技术可以帮助他们改善电路功能和缩短设计时间。版图设计者了解了如何进行交流和团队工作以及懂得电路功能对集成电路版图的作用,将有助于产生性能优秀的集成电路。一个优秀的版图设计师对高质量集成电路的开发至关重要。

本书涵盖了匹配、噪声问题、高频版图设计考虑、模拟和数字电路版图、双极型射频集成电路(RFIC)版图技术等许多内容。书中包括的两个“实例研究”帮助读者深入了解版图设计的过程,用实例阐明版图设计的基本技术。全部材料以一种轻松愉悦的风格介绍给读者,通俗易懂,并强调实际应用。

我们希望本书能为你开阔眼界。我们希望你能学会提问、富有想像力、善于思考、勇于创新,并在你那里成为一个设计成功产品的团队中的关键人物。最为重要的是,我们希望你热爱自己的工作。

保持你的幽默感。细细品味这本书吧。

Christopher Saint
Judy Saint

鸣 谢

下述人士为《集成电路版图基础》和《集成电路掩模设计》两书做出了许多贡献,谨在此深表感谢。

专业支持:

Jim Comfort, Hassan Zamat, IBM 经理部

有关降低噪声方面的讨论:

Jerry Twomey

格式助理(Format assistance):

Tamara Dever, Jack Pryor

McGraw-Hill 出版社的学识和眼光:

Steve Chapman

经验和培训:

多年来与 Chris 共同工作的设计团队中的所有成员,是他们帮助作者学到了所有这些技术。

精神支持:

Michelle Saint, Jack Pryor, Jack Kennedy, Linda Kennedy, Pryor 一家。

致电路设计者的一封信

作为一个电路设计者,你对电路所作的每一个选择和决定都会直接影响最终的硅片产品。电路设计远远超过电路模拟器。设计的物理属性将决定电路工作的成败与否。掩模设计问题现在比以往任何时候都更加成为整个电路设计过程的一部分。你的设计只有在变成了硅芯片上的电路时才能算完成。

把设计转移到硅片上是你的职责。了解你的设计对版图方案的选择会产生什么影响是你的职责。与掩模设计人员沟通对电路的要求也是你的职责。要做到所有这些,你对掩模设计工作的了解即便不比你的掩模设计师更好一些,至少也不应当比他们逊色。

怎样才能胜任这部分困难的工作呢?

首先,你需要对电路无论在电气方面还是在物理方面都有一个全面的了解。了解你的电路应当怎样才能达到电气要求,将使你能正确地选择采用什么样的器件尺寸和版图技术。每当你把一个器件或互连线放到你的电路图中时,你都应当想一想“这在实际中看上去会是什么样的?”你的设计工作应当与掩模设计息息相关,应当时刻想到你的电路将如何具体实现。

第二,你需要对你电路的制造过程非常熟悉——即对在工艺中如何制造每一个部件及如何使用它们了如指掌。如果了解你的工艺,你就能根据设计文件所要求的电路特性做出恰当的选择而不是胡猜乱想。熟悉你的手册,检查你的公式,不厌其烦地去翻看它们。

此外,最为重要的是要保证你的掩模设计者确实已得到了有效完成他们工作所需要的全部信息。许多电路设计者经常会走入的一个误区是,他们常常认为画电路图(schematic capture)的工具只是他们模拟软件的前端。事实上,我们应当把电路图的数据库看作是芯片设计文件的主要来源。下面这些设计电路图的实践经验对任何设计项目都会有帮助,并能减少重复性的工作。

- 标注上电流值和路径
- 在你的电路设计图上加注版图说明
- 在电路设计图上标上电路名称

- 记录电路图作有效修改的历史(特别是日期和时间)
- 保证你打印出的电路图容易读懂

这些做法不仅使你的电路图对掩模设计者来说更为好用,而且也有利于那些希望再次采用你有创造性和突破性思想的后继电路设计者使用。

一个小小的忠告:小心明智地选择你的掩模设计技术。因为你很容易毫无必要地使你的掩模设计者负担过重。例如,如果你的电路要求两个电阻之间的匹配在 5% 的范围内就可以了,那何必要求采用复杂的版图技术使这一匹配达到 1% 以内呢?你达到这一提高的匹配程度对你的电路并没有任何好处,却会加重掩模设计阶段的负担。电路设计者盲目要求掩模设计者把书上介绍的每一种版图技术(比如这本书所介绍的)都用在他们的部件上将可能增加他们公司的开支,因为设计的周期加长了。

要了解有哪些东西需要与你的掩模设计者交流,了解你的掩模设计者能怎样帮助你。掩模设计者是宝贵的智力资源,他们在自己的职业生涯中可能已经广泛接触过许多不同的电路设计和版图技术。利用这一资源,协同工作。交流、倾听、建议、讲解、注释、计算和学习。我刚才提到交流了吗?交流特别重要。

好的版图意味着成功的电路。如果你遵循这些简单的观念和思想,你必将出类拔萃。利用本书来构筑你的技能,学习掩模设计的语言。今天这个充满竞争的市场需要这样。

目 录

| |
|----------------|
| 引言 /13 |
| 鸣谢 /14 |
| 致电路设计者的一封信 /15 |

第 1 章 数字电路版图

1

| |
|-------------|
| 内容提要 /1 |
| 引言 /1 |
| 设计过程 /2 |
| 验证电路逻辑 /2 |
| 编译网表 /3 |
| 驱动强度 /4 |
| 缓冲单元 /5 |
| 时钟树的综合 /5 |
| 版图设计过程 /7 |
| 平面布局 /7 |
| 功能块的布局 /7 |
| 门的分组 /8 |
| 模块级的连接关系 /8 |
| 使用飞线 /9 |
| 时序检查 /10 |
| 布置 /11 |
| I/O 驱动器 /12 |
| 布线 /12 |
| 供电网络 /13 |
| 搭接 /13 |
| 时钟网络布线 /15 |
| 其他关键网络 /16 |
| 其余网络 /16 |

| | |
|--------------|-----|
| 手工完成布线 | /17 |
| 预制门阵列芯片 | /18 |
| 验证 | /18 |
| 设计验证 | /19 |
| 物理验证 | /20 |
| GDSII 文件 | /20 |
| DRC 和 LVS 检查 | /20 |
| 库的管理 | /21 |
| 小结和流程图 | /22 |
| 结束语 | /23 |
| 本章学过的内容 | /24 |

第 2 章 标准单元技术

25

| | |
|-------------------|-----|
| 内容提要 | /25 |
| 引言 | /25 |
| 标准网格 | /26 |
| 网格式系统 | /26 |
| 确定网格尺寸 | /26 |
| 规则式布线器 | /28 |
| 定向型工艺层技术 | /29 |
| 网格式布线系统要求的库设计规则 | /32 |
| 对齐输入和输出 | /32 |
| 高度固定, 宽度可变 | /34 |
| 确定导线规格 | /35 |
| 共用 N 阵 | /35 |
| 半网格单元尺寸 | /37 |
| 半尺寸设计规则 | /38 |
| 布线通道 | /39 |
| 通道布线器 | /43 |
| 天线规则 | /44 |
| 标准输入和输出单元 | /45 |
| 在模拟电路掩模设计中运用标准化技术 | /46 |
| 结束语 | /47 |
| 本章学过的内容 | /47 |

第 3 章 模拟电路版图

49

| | |
|-----------------------|-----|
| 内容提要 | /49 |
| 引言 | /49 |
| 数字技巧和模拟技巧的对比 | /50 |
| 规模不同 | /50 |
| 主要目标不同 | /51 |
| 团队工作方式不同 | /51 |
| 完成进度不同 | /52 |
| 创新要求不同 | /52 |
| 约束条件不同 | /52 |
| 对电路技术理解程度的要求不同 | /53 |
| 三个关键问题 | /54 |
| 问题 1:这个电路是做什么用的? | /55 |
| 问题 2:它需要多大的电流? | /56 |
| 计算电流密度 | /57 |
| 问题 2a:大电流路径和小电流路径在哪里? | /58 |
| 器件方向 | /59 |
| 问题 3:有哪些匹配要求? | /64 |
| 其他问题 | /64 |
| 双极型模拟电路 | /65 |
| 对一个模拟掩模设计者的期望 | /66 |
| 结束语 | /70 |
| 本章学过的内容 | /70 |
| 附录:关键问题的讨论 | /70 |

第 4 章 寄生参数

79

| | |
|--------|-----|
| 内容提要 | /79 |
| 引言 | /79 |
| 寄生电容 | /80 |
| 导线长度 | /81 |
| 选择金属层 | /81 |
| 金属叠着金属 | /84 |
| 寄生电阻 | /86 |

| |
|-----------------|
| 计算 IR 压降 /86 |
| 布线方案 /87 |
| 寄生电感 /90 |
| 器件的寄生参数 /91 |
| CMOS 晶体管的例子 /92 |
| 双极型晶体管的例子 /92 |
| 全定制方案 /93 |
| 结束语 /93 |
| 本章学过的内容 /94 |

第 5 章 匹配

95

| |
|--------------|
| 内容提要 /95 |
| 引言 /95 |
| 版图的重要性 /96 |
| 交流的重要性 /98 |
| 简单匹配 /98 |
| 根器件方法 /101 |
| 指状交叉器件 /103 |
| 虚设器件 /105 |
| 共心 /107 |
| 四方交叉 /107 |
| 小结 /110 |
| 匹配信号路径 /111 |
| 器件尺寸的选择 /114 |
| 结束语 /116 |
| 本章学过的内容 /117 |
| 匹配规则 /117 |

第 6 章 噪声问题

119

| |
|------------------|
| 内容提要 /119 |
| 引言 /119 |
| 吵闹的邻居 /120 |
| 利用常识解决噪声的方法 /122 |
| 调小音量 /122 |

| | |
|---------------|------|
| 摇滚乐队搬进他们自己的屋里 | /123 |
| 回到你自己的屋里 | /125 |
| 关闭所有的门窗 | /126 |
| 呼叫行政长官 | /126 |
| 搬到一个新的居住小区 | /126 |
| 导线方面的解决方法 | /127 |
| 同轴屏蔽 | /127 |
| 差分信号 | /130 |
| 去耦供电轨线 | /131 |
| 层叠供电轨线 | /132 |
| 谐波干扰 | /133 |
| 结束语 | /136 |
| 本章学过的内容 | /136 |

第 7 章 平面布局

137

| | |
|-------------|------|
| 内容提要 | /137 |
| 引言 | /137 |
| 决定平面布局的主要因素 | /138 |
| 引线驱动布局 | /139 |
| 引线位置的影响 | /139 |
| ESD 保护的供电策略 | /141 |
| 模块驱动布局 | /144 |
| 信号驱动布局 | /147 |
| 重新构造电路块的形状 | /149 |
| 尺寸估计 | /150 |
| 留出足够的空间 | /151 |
| 利用现有电路来估计 | /152 |
| 结束语 | /155 |
| 本章学过的内容 | /156 |

第 8 章 一般技术

157

| | |
|--------------------|------|
| 内容提要 | /157 |
| 一般技术 | /157 |
| #1 挑出五六个非最小尺寸的设计规则 | /158 |

| | |
|-----------------------|------|
| # 2 选择寄生参数最小的金属层 | /161 |
| # 3 要有足够的宽导线和通孔 | /161 |
| # 4 不要相信你的电路设计者 | /162 |
| # 5 采用一致的方向 | /164 |
| # 6 不要过度 | /165 |
| # 7 远离电路块 | /165 |
| # 8 早点当心你的敏感信号和噪声大的信号 | /166 |
| # 9 如果看起来很好,它就能工作 | /166 |
| # 10 钻研你的工艺 | /167 |
| # 11 不要让噪声进入衬底 | /168 |
| # 12 把你的菠菜分散到盘子的各处 | /168 |
| # 13 改动前先复制并重新命名单元 | /171 |
| # 14 记住你在工作的层次 | /172 |
| # 15 使金属层易于修改 | /173 |
| # 16 把电源总线画大些 | /178 |
| # 17 把大电路划小 | /180 |
| 结束语 | /180 |
| 掩模设计的古老秘密 | /180 |

第 9 章 封装

183

| | |
|---------|------|
| 内容提要 | /183 |
| 引言 | /183 |
| 压焊方法 | /184 |
| 超声楔形压焊 | /185 |
| 超声球形压焊 | /186 |
| 倒装芯片技术 | /186 |
| 多层封装 | /187 |
| 封装中的问题 | /188 |
| 总体外貌 | /189 |
| 45 度规则 | /189 |
| 使硅的重叠最小 | /191 |
| 导线长度 | /191 |
| 压焊块的分布 | /192 |
| 尺寸估计 | /193 |

| | |
|----------------------|------------|
| 压焊块限制设计 /193 | |
| 内核限制设计 /194 | |
| 检查封装最大尺寸 /195 | |
| 芯片最终尺寸的计算 /196 | |
| 做做看 /200 | |
| 填补压焊块之间的空隙 /202 | |
| 结束语 /202 | |
| 本章学过的内容 /203 | |
| <hr/> | |
| 第 10 章 验证 | 205 |
| 内容提要 /205 | |
| 引言 /205 | |
| 检查软件 /206 | |
| 设计规则检查(DRC) /207 | |
| 布尔指令行 /207 | |
| AND 功能 /208 | |
| OR 功能 /210 | |
| NOT 功能 /211 | |
| 规则检查指令行 /213 | |
| 版图与电路图的对照(LVS) /216 | |
| 网表 /217 | |
| 解决问题的方法 /218 | |
| 1. 检查器件的数目 /218 | |
| 2. 检查器件的类型 /218 | |
| 3. 检查节点的数目 /219 | |
| 4. 解决复杂的节点问题 /221 | |
| a. 电源 /222 | |
| b. 冠名节点 /223 | |
| 5. 不要相信你的电路设计者 /225 | |
| 6. 检查可能发生的张冠李戴 /226 | |
| 7. 检查最高层有无短路 /227 | |
| 8. 检查有无不可见的隐形问题 /228 | |
| 9. 了解你的电路 /229 | |
| 10. 请别人帮助 /229 | |

结束语 /230

本章学过的内容 /231

第 11 章 数据格式

233

内容提要 /233

引言 /233

工业标准的基本数据格式 /233

开头部分信息 /234

统一分辨率 /234

生成图形 /237

了解你的网格 /238

结束语 /239

本章学过的内容 /239

实例研究 1 CMOS 放大器

243

新布置的工作任务 /243

Bill 对他的平面布局的解释 /251

Bill 在画版图过程中的思考 /255

Ted 回来了 /269

Bill 重新思考 /275

组合成芯片 /297

封装 /317

附录 /319

实例研究 2 双极型混频器

333

引言 /333

任务 /334

这个电路是做什么的? /334

对这个电路有哪些要求? /337

双极型晶体管概述 /337

版图 1 /338

总图 /339

电流源 /340