

硬件电路工程师从入门到提高丛书

DSP

原理与应用

方华刚 叶琅 等编著



 机械工业出版社
CHINA MACHINE PRESS

硬件电路工程师从入门到提高丛书

DSP 原理与应用

方华刚 叶 琅 等编著



机械工业出版社

本书是作者多年 DSP 开发经验的总结, 全书以 TMS320C55x 系列数字信号处理器为例, 系统地介绍了 DSP 的内部结构、外设、汇编语言以及 CCS 的应用。全书共分为 6 章, 内容包括: 数字信号和 DSP 选型、DSP CPU 的构成、DSP 串口与并口和 EMIF 口、汇编指令、CCS 软件的应用。书中使用了大量的例子, 目的是希望通过实例能够更加清楚地说明问题。

本书的特点是由浅入深, 易读易懂, 能够使读者循序渐进地掌握 DSP 的原理、使用和开发。本书既是从事 DSP 开发和科研人员及硬件工程师不可多得的参考书, 同时也可作为高等院校电子信息与通信类专业高年级本科生和研究生的教材或教学参考书。

图书在版编目 (CIP) 数据

DSP 原理与应用/方华刚等编著. —北京: 机械工业出版社, 2005.9
(硬件电路工程师从入门到提高丛书)

ISBN 7-111-17302-3

I. D... II. 方... III. 数字信号-信号处理 IV. TN911.72

中国版本图书馆 CIP 数据核字 (2005) 第 099445 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 张俊红 版式设计: 冉晓华 责任校对: 唐海燕

封面设计: 陈 沛 责任印制: 杨 曦

北京蓝海印刷有限公司印刷

2006 年 1 月第 1 版第 1 次印刷

787mm×1092mm¹/₁₆ • 14.5 印张 • 359 千字

0001-4000 册

定价: 24.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

本社购书热线电话 (010) 68326294

封面无防伪标均为盗版

硬件电路工程师从入门到提高丛书

编 委 会

主 编	姜雪松		
副主编	张俊红	张 凯	
编 委	方华刚	姜立冬	蒋 亮
	李晓凯	齐兆群	张 蓬
	赵 鑫	叶 琅	许灵军

丛 书 序

随着我国经济建设的发展和科学技术的不断进步,以往有些硬件电路设计的书籍内容已经比较陈旧、落后,难以适应高等院校教学和硬件电路工程师的要求。特别是在电子学和通信技术发展神速、社会发展日新月异的今天,如何适应这种情况和要求,已经成为一个必须认真考虑的问题。

如今,我国已成为全球增长潜力最大的电子产品消费大国,同时也是全球最大的移动电话市场和第3大PC市场,未来5年还将成为全球第2大半导体市场。中国市场所蕴含的商机令世界各国IT公司心动不已,竞相调整中国战略,纷纷加大投资。这种情况必将导致对硬件电路工程师的海量需求。以IC人才为例,据不完全统计,全国目前定位于IC设计的企业大约200多家,IC设计人员还不到4000人,大都是小作坊模式,每个企业只有两三人掌握某一方面芯片的专长。从总体上看,按未来几年的市场需求,每年所需IC设计人才保守估计在5万人左右,如果要保证整个IC设计产业正常运作,人才需求量则高达20~50万。可见,提高硬件电路设计的人才教育,加强硬件电路工程师的人才储备,已经成为高等院校和各大IT公司的当务之急。

硬件电路设计是一门涉及到多门学科、实用性非常强的技术,因此硬件电路设计人员的培养需要进行大量的实践,而不仅仅是纸上谈兵。对于硬件电路设计人员的培养,除了需要培养具体的设计技术和设计技巧外,更为重要的是需要培养设计人员的创新意识。为此,组织一套理论严谨、内容新颖、实用性较强的硬件电路设计丛书,将会对我国的硬件电路设计人才的培养起到很大的推动作用。机械工业出版社的领导和编辑们独具慧眼,选题准确,决策果断,通过对硬件电路设计的相关选题进行层层筛选,最终选定了8个十分具有代表性的选题;同时组织了一批多年从事硬件电路设计、具有丰富实践经验的硬件电路设计工程师来进行编写,目的是保证这套丛书的质量和实用性。这套硬件电路工程师从入门到提高丛书包括:

- 《Verilog HDL与数字电路设计》
- 《VHDL与数字电路设计》
- 《可编程逻辑器件和EDA设计技术》
- 《印制电路板设计》
- 《Protel DXP电路设计入门与应用》
- 《Hyper Lynx仿真与PCB设计》
- 《DSP原理与应用》
- 《嵌入式系统原理与应用》

这套丛书从实际应用的角度出发,详细介绍了目前硬件电路设计的各个主要方面。这套丛书非常重视可读性,内容深入浅出,便于读者自学;同时也非常注重实践性,列举了典型的工程实例,体现了硬件电路设计书籍的实践性,从而可以使读者快速高效地掌握相关领域的知识。这套丛书面向所有的硬件电路工程师和立志于成为硬件电路工程师的相关专业人

员，既可以作为高等院校相关专业高年级本科生、研究生的教材或者教学参考书，同时也可以作为各类从事电子系统设计的科研人员硬件电路工程师的应用参考书。

最后，预祝机械工业出版社硬件电路工程师从入门到提高丛书取得成功，为我国硬件电路工程师的人才培养和发展贡献一份力量。同时对参与这套丛书工作的各位作者、出版社的领导和编辑们表示衷心的感谢，感谢你们为我国硬件电路工程师的人才培养和储备所作的努力！

硬件电路工程师从入门到提高丛书编委会

前 言

随着信息技术的飞速发展,通信行业和电子信息行业需要大量从事 DSP 开发的工程师。本书是作者在多年 DSP 开发工作的基础上编写而成的,可作为有一定经验的 DSP 开发者的参考书,同时也可适合作为 DSP 入门读物。

DSP (Digital Signal Processor) 是为实现数字信号处理的专用处理器,目前市场上有 TI、Motorola 等公司的产品。本书所涉及的 DSP 为 TI 公司的 TMS320C55x 系列。

要学习 DSP,关键在于实践。一般地,提供 DSP 的公司都提供开发工具,包括软件和硬件开发工具,其最终目的都是要开发专用的 DSP 程序和 DSP 目标板。

如果有一定的微机原理和汇编语言基础,那么读者将能够更快地理解书中所述内容。

全书共分 6 章。第 1 章介绍 DSP 的概念和选型,对 DSP 和 FPGA、ASIC 等处理器进行了比较,介绍了 TI 公司的主要产品:TMS320C6000、TMS320C5000、TMS320C2000 等系列。第 2 章介绍了 DSP CPU 内部结构,描述了 TMS320C55x CPU 内部总线、各功能单元、流水线、寄存器、堆栈与寻址方式等。第 3 章介绍了 DSP 的外设,讲述了 TMS320C55x 时钟发生器、定时器、外部存储结构、并行口、DMA、串行口等常见外设。第 4 章介绍了 DSP 汇编指令,描述了 TMS320C55x 的加、减、乘/乘加/乘减、逻辑运算、比特操作、程序控制、数据读写、堆栈操作等指令,同时描述了 TMS320C55x 并行指令的特点和规则。第 5 章介绍了 DSP 汇编工具,介绍了 TMS320C55x 的编译工具 C COMPILER、Assembler、Linker。第 6 章介绍了 DSP 的集成环境 CCS 的使用。

本书的特点是由浅入深易读易懂,能够使读者循序渐进地掌握 DSP 的原理、使用 and 开发。本书既是从事 DSP 开发的科研人员和硬件工程师不可多得的参考书,同时也可以作为高等院校电子信息与通信类专业高年级本科生或者研究生的教材或教学参考书。

第 1 章、第 3 章和第 5 章由叶琅编写,第 2 章、第 4 章和第 6 章由方华刚编写。在编写的过程中,姜海亭、丁海波、王晓玲完成了全书的文字校对工作;王昭红、姜雪松等完成了书中 DSP 语言程序的编译和调试工作。作者在编写本书的过程中参考了不少专家和学者的著作,以及国内外一些公司的相关参考文献,在此深表谢意!

由于 DSP 技术发展快速,与其相对应的编程语言特别是汇编语言会随着处理器不同而有所不同,作者在本书编写过程中难免会存在一些不足或者错误之处,恳请广大读者批评指正。

作 者

目 录

丛书序

前言

第 1 章 数字信号及 DSP 简介..... 1

1.1 数字信号系统..... 1

1.1.1 数字信号系统的特点..... 1

1.1.2 数字信号系统的基本构成..... 2

1.2 DSP 简介..... 3

1.2.1 DSP 的特点..... 4

1.2.2 DSP 和其他信号处理器的比较..... 5

1.3 TMS320C 系列 DSP 选型..... 5

1.3.1 TMS320C6000 DSP..... 6

1.3.2 TMS320C5000 DSP..... 6

1.3.3 TMS320C2000 DSP..... 7

第 2 章 DSP 的内部结构..... 10

2.1 CPU 结构..... 10

2.1.1 CPU 结构概述..... 10

2.1.2 内部总线..... 10

2.1.3 M 单元..... 12

2.1.4 I 单元..... 12

2.1.5 P 单元..... 13

2.1.6 A 单元..... 15

2.1.7 D 单元..... 16

2.1.8 流水线..... 18

2.2 CPU 寄存器..... 20

2.2.1 累加器 (AC0~AC3)..... 20

2.2.2 转换寄存器 (TRN0、TRN1)..... 20

2.2.3 临时寄存器 (T0~T3)..... 20

2.2.4 寻址用寄存器..... 21

2.2.5 程序控制寄存器 PC/RETA/ CFCT..... 23

2.2.6 中断管理寄存器..... 23

2.2.7 循环控制寄存器..... 25

2.2.8 状态寄存器..... 27

2.3 内存和 I/O 空间..... 30

2.3.1 存储空间映射..... 31

2.3.2 程序空间..... 32

2.3.3 数据空间..... 33

2.3.4 I/O 空间..... 34

2.3.5 自举..... 34

2.4 堆栈..... 34

2.4.1 数据堆栈和系统堆栈..... 35

2.4.2 堆栈设置..... 36

2.4.3 快返回和慢返回..... 36

2.4.4 上下文切换..... 38

2.5 寻址方式..... 40

2.5.1 寻址方式介绍..... 40

2.5.2 立即数寻址..... 41

2.5.3 直接寻址..... 42

2.5.4 间接寻址..... 43

2.5.5 读写数据空间..... 49

2.5.6 读写 MMAP 寄存器..... 51

2.5.7 读写寄存器比特..... 52

2.5.8 读写 I/O 空间..... 53

2.5.9 循环寻址..... 53

第 3 章 TMS320C55x 外设..... 56

3.1 时钟发生器..... 56

3.1.1 时钟发生器简介..... 56

3.1.2 CLKMD 寄存器..... 57

3.1.3 时钟发生器工作状态..... 57

3.1.4 应用举例..... 59

3.2 定时器..... 61

3.2.1 定时器简介..... 61

3.2.2 定时器寄存器..... 62

3.2.3 定时器引脚配置..... 64

3.2.4 定时器的启动和停止..... 65

3.2.5 定时器的设置..... 65

3.2.6 应用举例..... 66

3.3 外部存储器接口..... 67

3.3.1 EMIF 概述..... 67

3.3.2 EMIF 寄存器..... 68

3.3.3 异步存储器接口	73	4.1.1 符号	128
3.3.4 同步突发 SRAM 接口	75	4.1.2 条件域	131
3.3.5 同步动态 RAM 接口	77	4.1.3 状态比特对指令的影响	132
3.4 主机接口	81	4.2 汇编指令	133
3.4.1 HPI 概述	81	4.2.1 汇编指令讲解	133
3.4.2 HPI 寄存器	81	4.2.2 并行指令规则	198
3.4.3 HPI 信号	83	第 5 章 TMS320C55x 编程基础	199
3.4.4 HPI 非复用模式	85	5.1 DSP 编程工具简介	199
3.4.5 HPI 复用模式	85	5.2 DSP 编程示例	200
3.5 DMA 控制器	87	5.2.1 例子说明	200
3.5.1 DMA 控制器概述	87	5.2.2 编写汇编程序	201
3.5.2 DMA 控制器的寄存器	88	5.2.3 理解链接过程	205
3.5.3 传输数据的结构	96	5.2.4 建立项目	208
3.5.4 DMA 控制器的通道和端口	96	5.2.5 测试代码	209
3.5.5 DMA 服务链	97	5.2.6 统计程序运行时间	209
3.5.6 HPI 通道访问控制	98	第 6 章 CCS 介绍	211
3.5.7 DMA 通道的同步	98	6.1 工程示例	211
3.5.8 DMA 通道的监控	99	6.1.1 CCS 设置	211
3.6 多通道缓冲串行口	100	6.1.2 创建新的工程	212
3.6.1 McBSP 概述	100	6.1.3 添加文件到工程	213
3.6.2 McBSP 寄存器和信号	101	6.1.4 编译并运行程序	214
3.6.3 速率采样发生器	114	6.1.5 编译选项和语法错误	215
3.6.4 McBSP 工作模式	116	6.1.6 使用断点和观察变量	216
3.6.5 McBSP 多通道缓冲模式	118	6.1.7 使用文件 I/O	217
3.6.6 串行口异常处理	121	6.1.8 观察图形	219
3.7 省电空闲模式	122	6.2 代码评估	220
3.7.1 省电空闲域	122	6.2.1 创建评估实例	220
3.7.2 空闲寄存器	123	6.2.2 评估函数	220
3.7.3 省电空闲模式的配置	125	6.2.3 评估程序段	222
3.7.4 省电空闲模式配置的改变	125	参考文献	224
3.7.5 CPU 重新激活后中断处理	126		
第 4 章 汇编语言	128		
4.1 预备知识	128		

第 1 章 数字信号及 DSP 简介

本章希望通过对数字信号处理体系结构的描述和 DSP（数字信号处理器）特点的分析使得读者对 DSP 的设计方法、应用领域及 DSP 的选型有一定的了解。

1.1 数字信号系统

近年来，数字信号处理不仅在理论上取得了重大的进展，而且其应用范围也日益扩大，并不断显示出它的重要性，已逐步成为促进各有关科技领域发展的有力手段。比如在自动控制，地球物理数据处理，雷达和声纳信号的处理，语音信号的分析、合成和识别，图像处理和识别，计算机断层扫描成像，随机振动信号处理，通信系统的信号处理等各方面都需要应用数字信号处理技术。现在数字信号处理的理论与方法已经成为许多专业所需要的共同基础。

数字信号处理作为一门新兴学科，是每一个希望在 DSP 领域有所作为的工程技术人员所必须扎实掌握的。在这里不打算对数字信号处理进行细致全面的阐述，而只是给出了一个框架结构，使得读者对这门学科有个全局的了解。如果需要进一步学习，可以参考专门的数字信号处理书籍，而且目前已经有不少这方面的经典书籍出现。

1.1.1 数字信号系统的特点

传统的信号处理局限于信号通过电阻、电容、电感等组成的模拟滤波器，而数字信号处理系统是用不同于模拟系统的方式来对信号数据进行处理。相对于模拟信号系统，数字信号系统具有如下的特点：

(1) 灵活性 由于数字信号系统在同一硬件平台上通过软件编程实现特定的算法，因此系统的功能可以很容易地进行升级或更改。通过运行不同的软件模块，可以很方便地在一个 DSP 通用平台上实现多种应用，例如在不改变硬件的前提下可以在数码相机内将图像处理算法由 JPEG（静止图像数据压缩标准）升级到更高质量的 JPEG2000。而对于模拟信号系统而言，进行同样的升级可能需要重新设计整个硬件电路。

(2) 信号重现性 数字信号可以在系统的各单元内不失真地处理，而需要特别提出的是，在模拟信号系统中没有这个特性！因为数字信号系统内处理的都是二进制的序列，具有完善的重现性和极高的稳定性与可靠性，只要有足够的字长，就可以实现高精度和大动态范围的信号处理。而模拟电路内各模拟元器件对模拟信号处理具有一定的误差容限，因此在通过各模拟元器件处理后，信号会受到随机的损伤，因此即使是经过同一指标的系统处理，得到的结果也可能会不同。

(3) 可靠性 由于数字信号系统的内存和逻辑布线不会随着使用而恶化（当然，元器件失效另当别论），因此不会像模拟信号系统那样随着环境的改变和元器件的老化而出现处理功能的不稳定。不过由于数字信号处理的精度受限于处理字长（字长效应），因此可能实际

得到的结果和理论计算值会有一些偏差,不过字长效应引起的误差对特定的信号序列是确定的,不会随着外界环境变化而改变。

(4) 复杂性 利用数字信号处理技术,可以在低端的 DSP 上实现各种复杂的应用,比如语音和图像的处理,这在传统的模拟设计中是不可能实现的。同时,针对数字信号处理系统涌现了大量重要的算法,其中包括纠错码、数据传输和存储技术、数据压缩技术、线性相位滤波器等。这些特定的技术很少在模拟系统中出现。同时面对如此多的技术,可能使我们在工作和学习中产生无从下手的感觉,因此笔者认为有必要在整体上把握数字信号处理的脉络,了解自己的需求处于该体系的什么位置,目前在该领域有哪些算法,都有什么特点和使用范围。

1.1.2 数字信号系统的基本构成

对于数字信号系统,可以分为实时系统和非实时系统:非实时系统处理的是以前存储和量化的信号;而实时系统需要对当前获得的数据进行实时的处理,这就需要 DSP 能够在要求的时间限制内完成预期的信号处理,当然这对处理器的软硬件都是一个挑战。本节讨论的主要是实时数字信号系统。

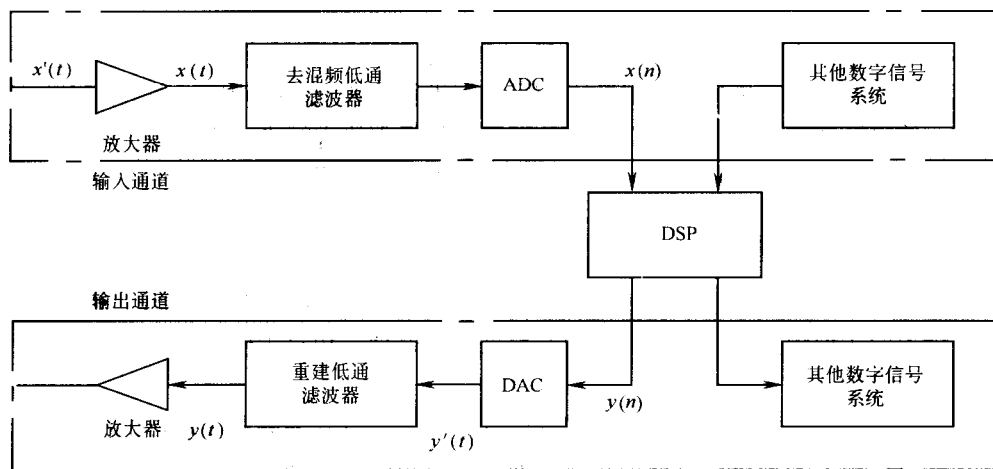


图 1-1 实时数字信号处理器基本功能框图

实时数字信号处理系统的基本功能框图如图 1-1 所示,其中外界的模拟信号转换为数字信号,经过 DSP 的处理后又变换为模拟信号作为输出。需要注意的是,在有些系统中,A/D 转换器(ADC)和 D/A 转换器(DAC)并不是必需的,比如经处理后的数字信号可能存储在数字存储器内,以供后期使用;又比如在一些应用中,数字信号系统需要产生数字信号,如在手机中使用的语音合成处理以及在 CDMA 系统内的伪随机序列发生系统。

1. 放大器

在图 1-1 中,模拟信号 $x'(t)$ 是将诸如压力、温度或语音通过传感器转换得到的电信号,例如可以从传声器(习称麦克风)获得的语音信号。

通过放大器将信号变为 $x(t) = gx'(t)$,其中 g 是放大器的放大增益, g 使得输出 $x(t)$ 匹配 ADC 的要求。例如当 ADC 要求输入信号峰值范围为 $+5 \sim -5V$ 时,可以通过调整 g 值使得信号 $x(t)$ 满足该峰值范围要求。

事实上, 由于 $x'(t)$ 的取值不确定和随时间变化, 尤其像语音这种具有很大动态范围的信号, 要确定放大增益是很困难的。因此在实际应用中可使用一个由 DSP 控制的具有时变特性的自动增益控制 (AGC) 来有效地解决这个问题。

2. 去混频低通滤波器

去混频低通滤波器的作用是将模拟输入信号 $x(t)$ 的带宽限制在奈奎斯特频率间隔 $[-f_s/2, f_s/2]$ 之内, 其中 f_s 为 ADC 的采样频率。经过该低通滤波器后的模拟信号就可以进行采样处理了。注意这一过程是很重要的, 因为如果不经过低通滤波就进行采样的话, 就会受到不必要的高频分量的干扰, 也就是所谓的混频干扰。

在实际的电路板上可能看不到一个分离的去混频滤波器件, 这是由于目前很多 ADC 内就集成了该滤波器, 因此在电路设计的时候, 需要查阅相应的 ADC 资料对该滤波器进行配置, 以达到需要的频率特性。实际工作中, 有时就是因为忽略了这种细节而使系统性能大为下降。

3. ADC

ADC 将模拟信号 $x(t)$ 转换为数字信号(序列) $x(n)$ 。模数转换包括了采样和量化两个部分。其中采样过程将连续变化的模拟信号表示为一个样值序列, 基本的采样功能可由所谓的“采样和保持”电路来实现, 即保持采样电平直至下一采样脉冲到来。量化过程将各波形采样值用一个数值来近似地表示。模/数转换过程可由以下几步构成:

1) 限带信号 $x(t)$ 以采样频率 f_s 被采样, 其中 $f_s = 1/T$, T 为采样周期。这个过程将模拟信号转换为离散时间信号 $x(nT)$, 注意该离散时间信号具有连续的幅度值。

2) 将离散时间信号的连续幅度值表示为 $2B$ 个量化电平内的一个值, 其中 B 为 ADC 用来表示每个采样点的比特数, B 越大, 表示 ADC 的精度就越高。这样离散序列的连续幅度值就被编码为具有固定字长为 B 的离散二进制编码序列 $x(n)$, 该序列将被用于 DSP 进行处理。

注意, 在这里将 ADC 分为两个部分, 是因为这两部分带来的误差是不同的: 采样过程将带来混频现象, 而量化过程则会带来量化误差。在系统分析中, 需要对其进行分别考虑。

4. DAC 和重建低通滤波器

通常, DAC 和重建低通滤波器是合在一起考虑的。常用的 DAC 都是简单地将一个二进制码对应转换为一个模拟电平, 然后保持该电平一个周期直至下一采样点到来, 这样 DAC 产生的是一个锯齿状的波形。重建低通滤波器就是平滑 DAC 产生的锯齿状波形, 这个模拟低通滤波器的截止频一般和去混频低通滤波器的截止频率一致, 即 $f_c \leq f_s/2$ 。在某些场合, 如专业的数字音频领域, 需要利用要求非常严格的重建低通滤波器。在一般应用领域, 也可能有些 DAC 芯片自带比较简单的重建低通滤波器电路, 如果要求不是很高, 可通过对 DAC 芯片配置满足需要, 减少外围电路的复杂度。

上面的描述中没有提及 DSP 这一功能模块, 下一节将主要讨论 DSP。

1.2 DSP 简介

DSP 即 Digital Signal Processor 的英文缩写, 是伴随着微电子学、数字信号处理技术和计算机技术等学科的发展而产生的, 是体现这三个学科综合科研成果的器件。由于它特殊的

结构设计, 可以把数字信号处理中的一些理论和算法实时实现, 并逐步进入了控制器市场, 因而在计算机应用领域中得到了广泛的使用。

1.2.1 DSP 的特点

DSP 的主要特点可以概括如下:

1. 改进的哈佛 (Harvard) 结构

在这种结构中, 程序存储区和数据存储区相互分开各占独立的空间, 采用分离的总线, 允许取指令和执行指令全部重叠进行; 可以直接在程序和数据空间之间进行数据传送, 减少访问冲突, 从而获得高速运算能力。同时有些 DSP 还具有多条程序和数据总线, 可以实现更高并行度的运算。但请注意, 在通用处理器中, 一般使用的是冯·诺伊曼 (Von Newmann) 结构, 该结构将程序存储区和数据存储区合并在一起。

2. 用管道式设计加快程序执行的速度

所谓管道设计, 即采用流水线技术, 取指令和执行指令操作重叠进行。DSP 通常有一个短的三级流水线和相对快速的中断执行时间。AD 公司的 ADSP 有一个二级流水线, TI 公司的 TMS320C54 和 MOTOROLA 公司的 568xx 都有五级流水线, 而 TMS320C55 系列由于引进了流水线的保护机制则更加复杂, 在本书第 2 章中将作介绍。

3. 在每一时钟周期内执行多个操作

DSP 的每一条指令都是自动安排空间、编址和取数。支持硬件乘法器, 使得乘法能用单周期指令完成, 这也有利于提高执行速度。DSP 的指令周期通常是纳秒级的。

4. 支持复杂的 DSP 寻址

一些 DSP 有专用硬件用于支持模数 (Modulo) 和位翻转寻址以及其他一些运算寻址模式, 这些都在硬件单元内实现。

5. 特殊的 DSP 指令

在 DSP 内, 通常都有些特殊指令, 例如在 TMS320C55 内的 FIRSADD 指令, 可单周期内完成加载寄存器、数据的相乘和累加功能, 可以快速实现 FIR (有限脉冲响应) 数字滤波。DSP 通过分散硬件来控制程序循环, 一些重复指令还将高时钟频率引入 MAC (乘加单元), 以期达到或超过 DSP 的数学性能。

6. 面向寄存器和累加器

DSP 所使用的不是通用的寄存器集, 而是专用寄存器集, 有些处理器具有类似 RISC (精简指令系统计算机) 的寄存器集。许多 DSP 还有大的累加器, 同时可以在异常情况下对数据溢出进行处理。

7. 支持前、后台处理

DSP 支持复杂的内循环处理。一些 DSP 在进行内循环处理时把中断屏蔽了, 另一些则类似后台处理的方式支持快速中断。在许多 DSP 内部, 使用硬连线的堆栈来保存有限的上下文; 而有些则使用隐蔽的寄存器来加快上下文转换时间。

8. 拥有片内内存和存储器接口

DSP 设法避免了大型缓冲器或复杂的存储器接口, 减少了内存的访问。一些 DSP 的内循环是在其片内内存中重复执行指令或循环操作部分代码, 大多采用 SRAM (静态随机存取存储器) 而不是 DRAM (动态随机存取存储器), 而且还有部分是双口 SRAM。需要注意

的是,由于片内内存比较昂贵,因此针对不同的应用要权衡选择具有不同片内内存的处理器,它们之间的价格差异是很大的。

1.2.2 DSP 和其他信号处理器的比较

以下简单地对 DSP 和其他广泛使用的信号处理器进行比较,这也是一个大家都比较关心的问题,经常有人会问“是 DSP 好还是 FPGA (现场可编程门阵列)好?谁会取代谁?”等等问题。其实笔者认为,在不同的应用领域有不同的取舍,不存在绝对意义上的优势。至于谁取代谁,从目前的趋势看来更像是一种融合。需要说明的一点是,今后 DSP 即使作为 IP (知识产权)核而整合到 ASIC (专用集成电路)内作为其中的一部分,可是它的设计和编程还是基于 DSP 基本思想的。

1. FPGA

FPGA (Field-Programmable Gate Arrays) 被广泛应用于设计开发中需要重复多次实验的系统,利用 FPGA 的现场可编程功能可以加快产品投入市场的速度。同时由于 FPGA 在编程后是以逻辑电路来实现特定功能的,因此具有很强的处理能力。但是 FPGA 对比于 DSP,完成同一功能的成本高、功耗大的缺点就非常突出,因此一些系统(如移动通信中的物理层部分)即使是基于 FPGA 的,一般还是需要 DSP 配合使用,以提供更强大的灵活性和更高的性价比,同时也降低了系统的功耗。

2. ASIC

ASIC (Application Specific Integrated Circuit) 通过精心设计可以非常有效地实现特定功能,同时可以达到很低的功耗。但由于 ASIC 不是现场可编程的,因此它们的功能是不可以改变的,当然在产品开发中也就不能实现升级。每一个新版本的开发需要重新设计和实验然后制作掩膜,显然这是一个成本很高的过程,同时也阻碍了快速跟上市场的需求。而可编程的 DSP 可以在不改变芯片结构的前提下仅通过改变软件实现新版本的升级,这样就大大降低了开发成本,并且使得售后的功能升级只需要下载代码就可实现。因此在很多场合,会发现在实时信号处理应用中,ASIC 一般被用在基于可编程 DSP 系统内作为总线接口、控制逻辑以及功能增强模块。当然,也可以将 DSP 模块以 IP 核形式固化到 ASIC 内。

3. GPP

不同于 ASIC 是专为某个特定功能而优化设计的,GPP (General-Purpose Microprocessors, 通用处理器)的目标是要更好地使用在各种应用场合。但是最终产品必须要考虑实时性,同时也要考虑功耗情况(如果是电池供电则更重要),而这些却是 GPP 所比较欠缺的。因此在实际应用中,尤其是在嵌入式开发中很少使用 GPP 作为信号处理芯片。由于过于要求与 PC (个人计算机)的兼容性和满足桌上电脑的特点,因此 GPP 目前很难满足实时类电子产品的市场需求。

1.3 TMS320C 系列 DSP 选型

本节将简单介绍 TMS320C 系列 DSP 的主要特点和应用场合,希望可以帮助读者进行选型。在这里需要指出的是,我们仅比较了 TMS320C 系列各 DSP 的特点,但这并不是说目前在开发中可供选择的只有 TI 公司的 TMS320C 系列,事实上 AD 公司和 MOTOROLA 公司

推出的 DSP 也是非常优秀的, 目前在很多场合都有广泛应用。但囿于笔者工作中基本使用的是 TMS320C 系列 DSP 进行开发, 因此仅对该系列的 DSP 进行简单比较。如果读者需要更多地了解其他 DSP, 请参看相应的芯片手册。

1.3.1 TMS320C6000 DSP

为了满足实际应用对 DSP 的处理能力和成本不断提出的苛刻要求, TMS320C6000TM DSP 平台提供了一系列处理能力非常强的 DSP, 它们可达到 1GHz 的工作时钟频率。该系列包括了 TMS320C64xTM 和 TMS320C62xTM 定点处理器系列, 以及 TMS320C67xTM 浮点处理器系列。C6000 系列 DSP 专门针对诸如宽带系统物理层应用以及音频和图像处理应用作了优化, 使得处理能力在定点系列可达到 1200 ~ 8000MIPS (每秒百万条指令数), 在浮点系列可达到 600 ~ 1800MFLOPS (每秒百万次浮点运算数)。而内存、外设和多处理器的可裁减式定制, 使得该类处理器可满足宽带基础设施和音频与图像处理领域的应用。同时所有的 C6000 处理器都是软件兼容的, 这使得代码兼容成为可能, 大大缩短了开发周期和升级成本。

1. TMS320C64x

C64x 定点 DSP 是业界公认的处理能力最强的数字信号处理器, 在工作时钟达到 1GHz 时 C64x DSP 最高可达到 8000MIPS 的信息处理能力。C64x DSP 除了运行在高频率的工作时钟外, 还利用特殊指令功能在一个时钟周期内处理多项任务。这些特殊指令使得 C64x 可以更加有效地应用在一些关键领域, 诸如数字通信物理层信号处理以及视频和图像处理。

2. TMS320C62x

作为标识突破性技术的定点 DSP 第 1 代产品, C62x 的推出促进了很多新设备的开发, 并大大提升了原有设备的集成和性能优化。C62x 被广泛应用于无线基站、远程接入服务 (Remote Access Servers, RAS)、数字用户环路 (Digital Subscriber Loop, DSL) 系统、个人家庭安全系统、成像和生物测定、工业扫描、精密仪器这类具有多通道和多功能性质的领域。

3. TMS320C67x

定位于高精度应用领域的 C67x 浮点 DSP 满足众多应用的高速度、高精度、低功耗以及大动态需求, 这类 DSP 为音频、医学成像、仪表和汽车设备提供了很好的解决方案。

图 1-2 所示为 TMS320C6000 DSP 的产品演进图, 读者可以根据需要选择合适的处理器型号。

1.3.2 TMS320C5000 DSP

为了满足设计低功耗系统的需求, TMS320C5000 DSP 系列包括了超过 20 种芯片以供不同的应用场合。这些 DSP 具有高处理性能、外设多样可供选择、小封装以及业界公认的最高能效的特点, 帮助设计者开发出符合市场需要的移动上网及移动通信设备, 同时 C5000 系列 DSP 还被广泛应用于便携式医疗设备、智能电话、调制解调器、第三代手机和数码摄像机中。

该系列的 DSP 包括两代产品: TMS320C54x 和 TMS320C55x 系列。同时, 所有的 C5000 处理器都是完全地代码兼容的, 这样就大大缩短了开发周期和升级成本。当然如果要

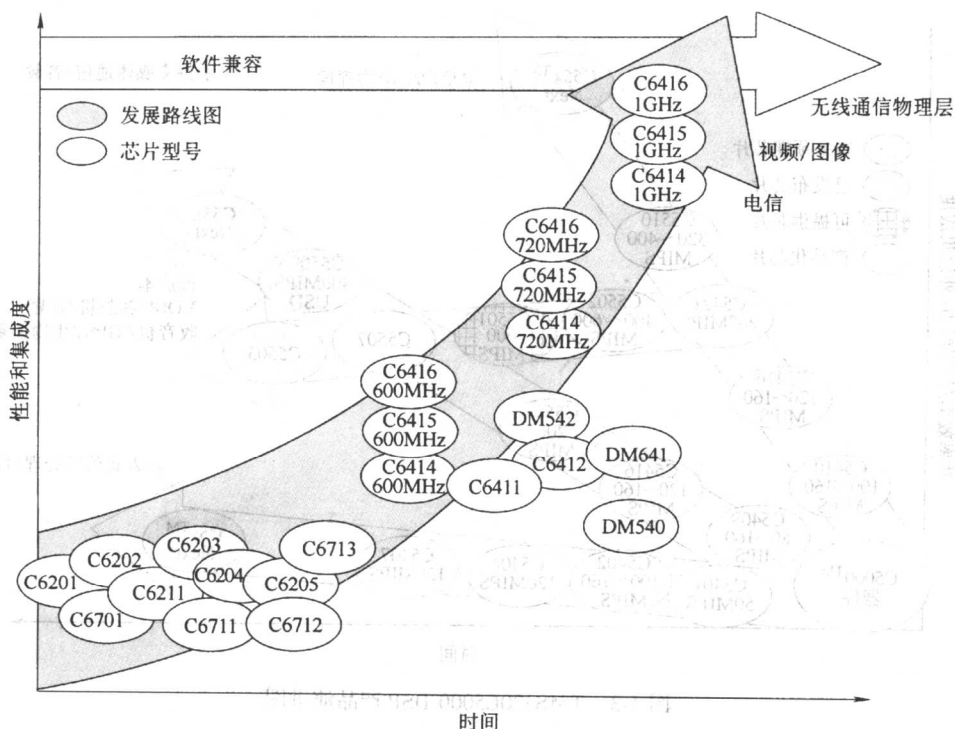


图 1-2 TMS320C6000 DSP 产品演进图

充分使用 C55x 的并行处理能力和外设，还是需要使用 C55x 的特定指令，这在实际应用中可能会造成移植上的一些问题，需要引起足够重视。

1. TMS320C54x

C54x 系列 DSP 包括 17 款代码兼容的器件，该系列芯片具有很大的处理能力和外设选择空间。同时低功耗处理能力、改进的体系结构和指令集使得设计者可以有效地实现高性能、低功耗处理，降低系统成本。

2. TMS320C55x

C55x 系列 DSP 是业界公认的能效最高的 DSP 系列，该系列的处理器将应用领域扩展到了移动上网和高速无线通信领域。通过先进的功耗管理技术自动关闭空闲状态的外设、内存和内核功能单元，以实现在极低功耗下运行，从而在便携应用中延长了电池使用寿命。

OMAP5910 处理器芯片内集成了一个 C55x 内核和一个 TI 公司增强 ARM925 内核，因此具备了高处理能力和低功耗的优点。这一独特的结构为 DSP 和 ARM（先进精简指令集计算机）的设计工程师提供了很具诱惑力的解决方案：在获得低功耗实时信号处理能力的同时，具有了 ARM 高性能的控制功能。

图 1-3 所示为 TMS320C5000 DSP 的产品演进图，读者可以根据需要选择合适的处理器型号。

1.3.3 TMS320C2000 DSP

TI 公司在复杂的控制系统应用领域也提出了 DSP 的解决方案，推出了业界公认的处理

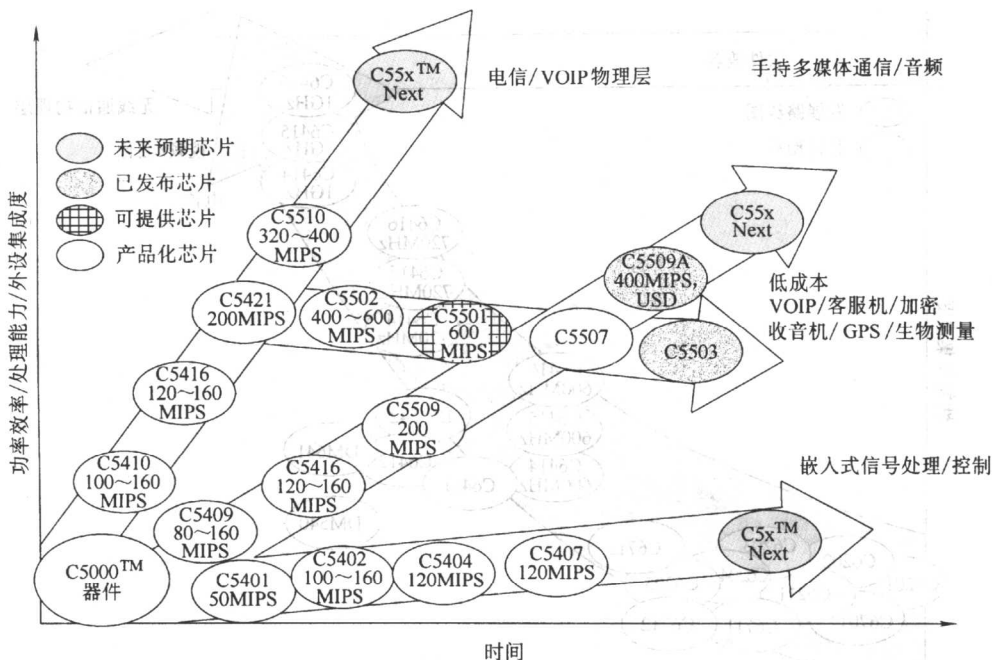


图 1-3 TMS320C5000 DSP 产品演进图

能力最强和代码效率最高的 TMS320C2000 系列 DSP。该系列集成了 TI 公司领先的信号处理技术和各种易于设置的外设，如闪存、极高速模数转换器和 CAN（Controller Area Network）总线模块。工程师利用 TMS320C2000 系列的 DSP 可以加速创新，缩短产品研发周期和降低系统成本。

TMS320C2000 系列的 DSP 包括两类高精度控制型处理器：TMS320C28x 和 TMS320C24x 系列。

1. TMS320C28x

C28x 系列 DSP 是业界第 1 款基于 32 位 DSP 的控制芯片，其中包含了在片闪存，并且处理能力达到了 150MIPS。该系列的处理器主要应用于工业控制、光通信网和汽车的控制系統。C28x 的内核是处理能力很强的针对控制进行了优化的控制处理器，利用其高达 150MIPS 的处理能力，可以实时实现各种复杂的控制算法，如无传感器交流调速系统、随机波宽调变控制系统和功率因数校正控制等。同时 C28x 具有很高的代码效率，并且完全兼容 C2000 系列的所有处理器芯片。

2. TMS320C24x

C24x 系列 DSP 提供了 20 ~ 40MIPS 的信号处理能力，这一性能和常见的单片机处理能力相当。但是该系列芯片的优势在于提供了易于控制的在片闪存，因此可以在对价格和物理尺寸要求比较苛刻的系统内较好地实现复杂的控制算法。同样，C24x 信号处理器也是代码全兼容的。

图1-4所示为 TMS320C2000 DSP 的产品演进图，读者可以根据需要选择合适的处理器型号。