

计算机硬件文摘 (八) 辑

中国科学技术情报研究所重庆分所 编辑
科学技术文献出版社重庆分社 出版
重庆市市中区胜利路132号

新华书店重庆发行所 发行
科学技术文献出版社重庆分社印刷厂 印刷

开本: 787×1092毫米1/16 印张: 4 字数: 14万
1986年7月第一版 1986年7月第一次印刷
科技新书目: 121-188 印数: 2240

书号: 15176·672

定价: 1.55元

目 录

0100	电路与器件.....	(4)
0110	逻辑元件.....	(4)
0110C	半导体逻辑元件.....	(—)
0110E	其它逻辑元件.....	(4)
0120	逻辑与开关电路.....	(4)
0130	微处理机芯片.....	(6)
0140	固件.....	(8)
0150	数字计算机的其它电路.....	(8)
0160	模拟电路.....	(9)
0180	模/数与数/模转换器.....	(9)
0200	逻辑设计与数字技术.....	(11)
0210	逻辑设计方法.....	(11)
0210B	计算机辅助逻辑设计.....	(12)
0220	计算机体系结构.....	(14)
0230	数字运算方法.....	(15)
0240	数字滤波器.....	(16)
0250	微计算机技术.....	(19)
0260	数字信号处理.....	(21)
0280	其它数字技术.....	(23)
0300	计算机存储设备与技术.....	(24)
0310	存储系统设计.....	(24)
0320	数字存储器.....	(24)
0320C	动磁介质存储器.....	(24)
0320E	静磁介质存储器.....	(25)
0320G	半导体存储器.....	(26)
0320Z	其它数字存储器.....	(27)
0330	模拟存储器.....	(—)
0380	其它.....	(—)
0400	模拟与数字计算机及系统.....	(28)
0420	大型计算机与小型计算机.....	(29)

0430	微型计算机.....	(31)
0440	多处理机系统与技术.....	(32)
0450	模拟与混合计算机及系统.....	(33)
0460	模拟与混合计算技术.....	(—)
0470	性能评价与测试.....	(33)
0490	其它.....	(35)
0500	计算机外围设备.....	(35)
0520	数据采集设备与技术.....	(36)
0530	模式识别设备.....	(37)
0540	终端与图形显示器.....	(38)
0550	打印机与绘图机.....	(39)
0560	数据准备设备.....	(—)
0580	计算机缩微胶片输出设备.....	(41)
0585	语音识别与合成.....	(42)
0590	其它.....	(43)
0600	数据通信设备与技术.....	(44)
0610	计算机接口.....	(44)
0610N	网络接口.....	(45)
0610P	外设接口.....	(47)
0610S	系统总线.....	(49)
0620	计算机网络与技术.....	(51)
0620L	局部网络.....	(53)
0620W	其它网络.....	(57)
0630	连网设备.....	(59)
0690	其它.....	(62)

主题指南

该主题指南是将本刊分类时涉及到的主题词按汉语拼音字母的顺序编排的一个索引, 其中的数字为分类号。由分类号便可自目录中找出与该主题有关文献所在的页码。

A		多路转换器	0630
按内容访问存储器	参见相联存储器	多数逻辑	0120
B		多值逻辑	0120
半导体存储设备	0320G	F	
半导体逻辑元件	0110C	分时系统	0400
便携式计算机	0430	G	
并行处理	0440	个人计算机	0430
并行存取存储器	0320	光笔	0540
C		光存储设备	0320Z
超导器件	01, 0320Z	光符识别	0530
除法电路	0120	光计算	0280
触发器	0120	广域网络	0620W
穿孔带设备	0560	规程	参见协议
穿孔卡设备	0560	H	
磁存储系统	0320	绘图机	0540, 0550
磁带存储器	0320C	混合计算机	0450
磁逻辑	0120	混合计算机程序编制	参见混合计算机程序设计
磁膜存储器	0320E	混合计算机程序设计	0460
磁扭线	0320E	混合模拟	0460
磁盘存储器	0320C	“或非”电路	0120
磁泡存储器	0320	J	
磁心存储器	0320E	集成电路	0110C, 0120
存储器设计	0310	积分电路	0100
存储设备	0300	计数电路	0120
D		计算机测试	0470
打印机	0550	计算机电路	0100
代码转换器	0120	计算机电源	0150
低温电存储器	0320Z	计算机辅助逻辑设计	0210B
电流开关逻辑电路	参见电流型逻辑电路	计算机接口	0510
电流型逻辑电路	0110, 0120	计算机结构	0220
电源	0150	计算机评价	0470
电子逻辑	0110, 0120	计算机缩微胶片输出设备	0580
定标电路	0160	计算机体系结构	0220
镀膜存储器	0320E	计算机调试	0470
多重处理系统	0440	计算机图形设备	0540
多处访问系统	0400	计算机外围设备	0500
多道处理系统	参见多重处理系统	计算机网络	0620
多孔磁心	0320E	计算机选择	0470
多路复用器	参见多路转换器	加法电路	0120, 0160
多路开关选择器	0530	加法器	0120

家用计算机	0430	数字集成电路	0100
键盘	0500	数字技术	0200
交互终端	0540	数字计算机	0420
晶体管晶体管逻辑电路	0110C, 0120	数字滤波器	0240
进位逻辑	0230	数字通信系统	0600
局部网络	0620L	数字系统	0400, 0420, 0500
K		数字信号	0260
开关电路	0120	数字信号处理	0260
快速响应计算机系统	0400	数字运算	0230
L		数组处理机	0440
连网设备	0630	隧道二极管存储设备	0320G
逻辑电路	0120	随机存取存储器	0320G
逻辑门	0120	T	
逻辑器件	0100	条形码扫描器	0500
逻辑设计	0210	调制解调器	0530
逻辑元件	0110	通信	0500
M		图形设备	0540
模拟	0460	W	
模拟存储器	0330	外围设备接口	0610P
模拟计算机	0450	网络分析器	0630
模拟计算机程序编制	参见模拟计算机程序设计	网络接口	0610N
模拟计算机程序设计	0460	微程序设计	0220
模拟计算机电路	0160	微处理机芯片	0130
模式识别	0530	微处理机组件	0130
模/数转换	0180	微分电路	0160
P		微分分析机	0160
判定表	0210	微计算机芯片	0130
频谱分析	0450	微计算机组件	0130
Q		微型计算机	0250
全息照相术	0300	温彻斯特磁盘	0320C
R		X	
冗余	0210, 0400	细胞阵列	0120
S		系统总线	0610S
三态逻辑电路	0110, 0120	显示系统	0540
乘法电路	0120	相联存储器	0320
识别设备	0530	向量处理机	0440
实时计算机系统	0420	相似模拟	0460
时序电路	0120	小型计算机	0420, 0430
数据采集	0520	协议	0620
数据传输	0600	性能评价	0470
数据通信	0600	Y	
数据准备设备	0560	移位寄存器	0120
数论	0230	硬磁盘	0320C
数/模转换	0180	“与非”电路	0120
数字存储器	0320	语音合成	0585
数字电路	0100	语音识别	0585

· 阈值逻辑电路	0110, 0120	只读存储器	0320G
· 逆程通信	0600	主计算机	0420
Z		字符识别	0530
· 真值表	0200	自组织存储器	0320
· 阵列处理机	0440	组合电路	0120
· 直接模拟	0450		

附录五

附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

附录五 附录五 附录五

电 路 与 器 件

08001 微电子工艺的新潮流: GaAs芯片[英]/Tem-in, T. R. // Purchasing, -1984, 97(5), -126A25~126A27

本文评述了微电子工艺的新潮流——砷化镓(GaAs)的发展。介绍了在GaAs电路方面所进行的研究工作,并解释了这种工艺优越于硅工艺之处。详细叙述了世界上主要的半导体制造厂商在GaAs电路上已发展到了什么程度。

08002 重调后使大规模集成电路专用化的方法[英]/Jida, H. ... // IBM Tech. Disclosure Bull., -1984, 27(7A), -3976

介绍了使连接在处理单元,例如微处理机的数据总线上的大量大规模集成电路专用化的方法。

08003 计算机有多么灵巧: 电脑制造的现状和未来[会, 英]/Elliott, D. J. // AFIPS Conference Proceedings of the 1984 National Computer Conference, 1984.7.9~12; Las Vegas, NV, USA, -Reson, VA, USA; AFIPS Press, 1984, -131~142

从集成电路制造工艺的观点探讨了硅的“智能”。根据其电脑功能,或者以集成电路为基础的智能,大体上预言了未来的计算机的能力。探讨了包括集成电路制造在内的主要工艺,介绍了其现状和未来可能的发展方向。主要的方面有集成电路设计、单晶体制造、晶片制备、成象、腐蚀、掺杂、和淀积。探讨了微电子工艺这一门关于微结构形成的科学,并总结了为延伸超大规模集成器件的分辨力极限所需的各种成象策略。按时间顺序提出了各种器件制造工艺,以显示出目前成熟的工艺(1983)、涌现中的工艺(1984~1987),和未来的工艺(1987~1990)。最后,将超大规模集成器件的功能与人脑的功能进行了比较,并展望了2000年时的前景。参17

逻辑元件

其它逻辑元件

08004 光纤逻辑门[英]/Kitayama K., I. ... // Appl. Phys. Lett., -1985, 46(4), -317~319

第一次有力地表明了光纤逻辑门的工作能力。其工作原理是以双折射纤维中的强度相关的偏振旋转为基础的。使用双折射纤维,结合处于交叉状态的起偏振器,清晰地观察到了“与”操作的通/断状态,消光比约为10分贝。由于紧凑的构形的可行性和非常快速

的操作,光纤逻辑门在光学信息处理方面可能是一种有发展前途的器件。参11

08005 具有改进的可变阈值逻辑的9微微秒门延迟约瑟夫逊“或”门[英]/Fujimaki N. ... // Jpn. J. Appl. Phys. Part 2, -1985, 24(1), -L1~L2

提出并试验了适用于高速逻辑电路的一种约瑟夫逊逻辑“或”门。这种门具有根据可变阈值逻辑而予以改进的结构,以取得大的工作裕余度而占据小的面积。对于扇出为2的情况,算得工作裕余度为±19%,即使临界电流变化达±20%也是这样。电路面积为 40×60 微米²。制成了由5级“或”门构成的一条链电路。这些门具有用Pb合金工艺制成的、直径4和17微米的约瑟夫逊结。用约瑟夫逊取样器测得最小门延迟为9微微秒。

08006 用于光计算机的高速光-光逻辑门[英]/Yamashita H. ... // Electron. Lett., -1985, 21(4), -161~162

提出了在其谐振腔内具有一个可饱和吸收器的一种激光二极管,作为光触发的光逻辑门。通过理论分析,预言了这种门激光器的阈值特性、短的延迟时间、短的输出脉冲、和集成的可能性。参5

逻辑与开关电路

(含触发器与移位寄存器)

08007 使用“总和之积”约瑟夫逊逻辑进行的加法和乘法运算[日]/Ohnigashi H. // 电子技术総合研究所彙報, -1985, 49(1), -12~17

提出了用于约瑟夫逊结器件(JJD)的一种加法器和一种乘法器。其主要的特点在于CLC(组合逻辑电路)是以不使用“非”的双轨形式实现的。其次是使用了总和之积形式的逻辑。之所以如此,是因为“与”门采取了“或+与”的形式,以达到输入-输出电流隔离,同时“或”还可用于逻辑。所提出的方案也与JJD的其它特点相适应。所提出的加法器是一种用于二的补码的CLA(超前进位加法器),而乘法器则是一种基本的阵列乘法器。参11

08008 调制掺杂的FET DCML比较器[英]/Berenz J. ... // Electron. Lett., -1985, 21(6), -242~243

用调制掺杂FET工艺制成了一种微分电流型逻辑(DCML)比较器。其动态输入输出滞后低到足以实现精确度达到5位的快速量化器。参3

08003 扩充芯片上的RAM使逻辑阵列得以启动大量的新任务 [英] O'Connor, J. // *Electronic Des.*, 1987, 26(10), 4221-22

与现有逻辑阵列逻辑器件相比, QM1600S逻辑阵列的功耗降低为大约四倍, 面积则增大60%以上, 从而产生了一个在1280位的可配置的芯片上 ECL RAM的功耗为1600门降低。以前, 该有芯片上存储器的同类阵列的功耗限制在几千门左右, RAM也只有几百位。安装1280位的RAM和1600个门, 对于高分析速度、精度控制、和程序上要求严格的其它设计, 就是自然的事情了。

08010 论数字频率计算装置乘法器单元输出信号段的基本统计特性 [俄] Palamaryuk, G. O. // *Электрон. Модели.*, 1985, 7(1), 52-56

研究了用乘法器组成的两个二进制乘法器制成的高速数字频率计算器件的乘法器单元, 确定了输出信号的主要统计特性。参5

08011 用户定制电路渗透到电子工业的一切方面 [法] Fésse, J.-P. // *Mesures*, 1985, 30(2), 63-65, 67

介绍了用户定制集成电路的几种途径, 这些途径也部分为它自己 (按照顾客的规格制作的) 以及单“波”和“网”网络可编程的现场可编程逻辑阵列这样的特殊用途电路。比较了门阵列、标准单元、和纯定制电路的研制时间、成本、和经济效益生产过程, 指出了定制电路渗入市场的主要因素, 并解释了CMOS工艺后工艺单位的面貌。介绍了一些制造厂家的产品。

08012 亚纳门延迟为267微微秒的先验的5k门双极门阵列 [英] Suzuki, M. // *IEEE J. Solid-state Circuits*, 1984, SC-19(8), 1038-1041

为了与先前的制5k门阵列相比使性能得到改善, 采用了先进的制程工艺。采用了小47%的发射区的开窗技术, 得到了大约0.7微米宽的发射区。此外, 基本非门阈值逻辑单元的加速电容比早先的门阵列的增大了33%。因此, 在1毫瓦的功率下, 取得了缩短了17%的267微微秒的门延迟, 22微微秒的扇出延迟, 和72微微秒/毫米的负载线延迟。参3

08013 采用CMOS/DMOS工艺制成的电可重排的可编程逻辑阵列 [英] Fong, E. // *IEEE J. Solid-state Circuits*, 1984, SC-19(8), 1041-1043

采用新颖的双扩散硅栅 (DMOS) 和CMOS工艺, 制成了电可重排的可编程逻辑阵列。芯片具有为赶超双极可编程阵列逻辑 (PAL) 所需的一切基本单元。为了适应现有逻辑器件的20腿限制, 采用了特殊的电路技术来均衡输入/写条件。试验芯片具有70毫微秒的

典型的读出取数时间和50微秒的写入时间。芯片尺寸为 $1.6 \times 1.6 \times 0.4$ mm。参6

08014 静态LSSD极性保持锁存器对的设计考虑 [英] Corrales, A. // *IBM J. Res. & Dev.*, 1984, 28(4), 370-373

在静态LSSD极性保持锁存器对的设计上需要多考虑。高性能、低功耗、小尺寸, 和稳定性是一个良好的设计的一些主要的要求。讨论了为保证所有的目标都能够达到所需作出的工程折衷。参4

08015 使用VLSI分选器执行品位、成员、指数、和插入件的分选 [英] Kovacs, L. A. // *IBM Tech. Disclosure Bull.*, 1984, 27(4B), 2352

介绍了VLSI硬件分选器的一种设计, 以便与操作数连, 出了该分选器同样快速的分选数字数据或字符数据, 就是说, N个操作数能够在2N表处理器周期中被分选出来。

08016 与LSSD相容的极性保持置位-复位锁存器和时钟驱动器 [英] Corrales, A. // *IBM Tech. Disclosure Bull.*, 1984, 27(4B), 2594

叙述了极性保持置位-复位锁存器和与之配用的时钟驱动器的简化实施方案, 这个方案是与电平灵敏的扫描设计 (LSSD) 操作相容的。

08017 CMOS XOR逻辑电路 [英] Hitchelbel, J. S. // *IBM Tech. Disclosure Bull.*, 1984, 27(4B), 2639

叙述了使用最少量的器件和构造低延迟门及n沟道下拉器件来实现的、新的互补全局-氧化物-半导体 (CMOS) “异” (XOR) 功能。

08018 自负载环形振荡器 [英] Hildebrand, J. A. // *IBM Tech. Disclosure Bull.*, 1984, 27(6), 2802

提出了用五个级构成的自负载环形振荡器的一种特殊构形, 其中扇入=扇出=3“与非”(或者“或非”)可延伸到任何奇数, 视待求解的级延迟而定。

08019 先行进位增量器 [英] Awsienko, O. // *IBM Tech. Disclosure Bull.*, 1984, 27(7A), 3710-3711

叙述了一种技术, 就是使用一个简单的电路, 利用一种先行进位法, 在一个门延迟周期中使地址增加四次。

08020 母片中单终端CVS树状电路的二维布局以及使用二维扩散布线法实现紧凑的母片影像布局的手段 [英] Hauge, P. S. // *IBM Tech. Disclosure Bull.*, 1984, 27(7A), 3775-3781

叙述了用普通的二维晶体管阵列进行SCVS电路的布局以达到高功能密度的一种方法, 以及使用也是

二维的扩散布线以增强可布线性的一种手段。

08021 共射-共基放大器电压开关逻辑 [英]/Erdelyi, C. K., ... // IBM Tech. Disclosure Bull., 1984, 27(7A), 3791~3793

给出了使用全NMOS FET器件构成的一种共射-共基放大器电压开关逻辑电路。给出了电路图并解释了其工作原理。

08022 保证LSSD电平灵敏的扫描设计逻辑电路的完整性 [英]/Orr, M. A., ... // IBM Tech. Disclosure Bull., 1984, 27(7A), 3808~3808

叙述了一种器件,它保证在接通电源时一串寄存器能够保持在同一状态上,从而保证电路的正确操作;如果所采用的是极值保持的LSSD设计,则尤其是这样。

08023 具有并联触发器的数据同步器 [英]/Buhler, O. R., ... // IBM Tech. Disclosure Bull., 1984, 27(7A), 3889~3890

将两个D触发器并联,而不是串联,便能提高操作速度,从而产生较宽的数据窗。

08024 采用CMOS工艺的快速移位寄存器锁存器 [英]/Hornung, R., ... // IBM Tech. Disclosure Bull., 1984, 27(7A), 3894~3896

这种新电路使延迟时间大约缩短了30%。

08025 高效数字计算电路 [英]/Aoki, K., ... // IBM Tech., Disclosure Bull., 1984, 27(7A), 4019~4020

由每一个位单元仅仅九个门构成的一个电路能够进行六种逻辑操作,即A通过、B通过、与、或、异、(EXOR),和多路转换(MUX)。

08026 用于可自测试逻辑电路的J-K LSSD SRL [英]/Burbank, H. C., ... // IBM Tech. Disclosure Bull., 1984, 27(6), 3255~3256

用于可自测试逻辑电路的J-K LSSD SRL用自测试来节省时间,并能够使用现有的测试方法或新的形状因子,使自测试特征在最后一个元件测试点上实现。

08027 具有内嵌MNOS存储门的固态成像器件中的光学倍增作用 [英]/Andrade, T., ... // IEEE Electron Device Lett., 1985, EDL-6(2), 83~85

使用GaAs金属-半导体场效应晶体管(MESFET)构成直接耦合FET逻辑电路结构,设计并制造了单时钟主-从分频器电路。室温下,最大工作频率为6.2千兆赫,功耗3.5毫瓦/门。整个分频器电路和缓冲放大器占据 65×165 微米²的面积。MESFET通过把GaAs晶片中直接注入Si离子制成,并使用自对准的退缩栅。标称栅长0.6微米。对于扇出为1的情形,相应的

环形振荡器电路在300K下的最小门延迟为18.5纳秒,功耗3.1毫瓦/门。标称主-从分频器延迟为15.2纳秒,功耗3.5毫瓦/门。参1

08028 用于负二进制数-BCD转换的单元阵列 [英]/Mathialagan, A., ... // J. Inst. Electron. & Telecommun. Eng., 1985, 31(1), 5~12

提出了用于将带符号的BCD数与其等效的负二进制数互相转换的算法。为这种转换设计了基本的单元并研制了单元阵列结构。如果输入位数大,则这些结构适用于几何展开。参14

08029 无序代码全自检验器简化栅的设计 [日]/Izawa, N., ... // 电子通信学会论文誌(D), 1984, J67-D(12), 1395~1402

提出了采用简化栅设计的全自检验器(TSCC),供无序代码之用。这种TSCC是以Izawa先前提出的逻辑函数的变换为基础的。在这个设计中,用吸收定律将具有代码不相交性的、残留在逻辑函数中的冗余项予以消除。然后用“覆盖(cover)”和“局部覆盖”条件将这些逻辑函数加以变换,使之具有自测试性质。这个设计可以加以引伸,以减少栅的层数,从而取得小的2层或3层TSCC。参3

08030 实现自检同步计数器的方法 [日]/Hoda, M., ... // 电子通信学会论文誌(D), 1984, J67-D(12), 1468~1469

提出了制造自检同步计数器的方法。这种计数器是为在代码不联接空间中工作而制造的。如果计数器电路发生固定故障,则这个故障就会由代码的无效性迅速检测出来。参2

微处理器芯片

(含微计算机芯片;开发系统见

0250;成套计算机系统见0430)

08031 Motorola公司的微处理机和微计算机的先进工艺 [英]/Farrell, J. J., II // IEEE Micro., 1984, 4(5), 55~63

按时间顺序列举了在Motorola公司的微处理机和微计算机的演变中所使用的先进工艺。介绍了MC6800型微处理机,以及MC6809和MC68000型。回顾了七十年代后期研制的早期微计算机,例如MC6802, MC6801, 和MC68701。其次,讨论了M6805微计算机系列和较新的MC684HC11微计算机。最后,深入讨论了VLSI芯片的封装和所遇到的各种问题,比较了几种解决方法。

08032 全天候微处理器 [68000] [英]/Clements, A., ... // Comput. Mag., 1985, (2月28日), 20

[illegible]

08033 共处理机增强了个人计算机功能。I, C, 491
Samoa, N. // Comput. Mag. - 1986, (3期7月), -22

IBM 8088型微处理机的引脚数为30个,如图1-4所示。它讨论了如何通过增加一块芯片(一个微处理器),使微处理机的引脚数达到160(微插板)。④IBM个人计算机和品位的区别。

08034 共处理机增强了个人计算机功能。Ⅰ。
Samus, N. // Comput. Mag. — 1985, 68(74) — 29

第1部份是周刊1985年3月号至22页。介绍了如何通过增加含有一个微处理器(共处理器)的一线印刷电路板来解决IBM个人计算机品位的问题。IBM 8088与共处理器之间的劳动分工导致了共处理器计算能力的提高,从而导致了整个个人计算机-共处理器系统的能力的提高。

08035 85年新春评工艺:微处理机 [英]/Zorpete, G.//IEEE Spectrum.-1985, 22(11).-88~95

評述了1984年樹岡微處理器的發展概況。文章包括：**CMOS的動感、高頻緩沖存儲器**和**芯片上的存儲器管理**等支持功能的集成和**2.25倍微處理器**上執行速度大大超過每秒1百萬條指令的微處理單元與非工作站上的應用；以及**UNIX的評定**。

08036 组件测试:微处理器(英) Bend, A. L., // IBM Tech. Disclosure Bull., 1984, 27(7A), 3749 ~ 3790

介绍了用机内试验程序对微处理器进行测试的一种技术。

0J037 位数问题: 8位与16位的取舍 L. 莫伊/Penson, T. // Interface Age. -1984. 9(10). -39

过去三年中, 16位微处理器已由于IBM和许多竞争者的努力而变得普遍了。在IBM的PC问世之前, 人们乐于使用的微处理器曾经是8位的Z80。现在则是16位的8088, 这原是Intel公司设计的, 但目前已有几个厂家在生产。作者论述了8088、8086、80186、80286, 以及32位的Motorola 68000微处理机的主要差别和相对优点。

18038 各种微处理机竟相辞辉〔英〕/Knoblauch, M.
//Mach. Des.-1985, 57(1), -111~114

一种新的处理机芯片和与之配用的集成电路提供了以微处理机为基础的机器中前所未有的特点和性能。所谓真正的“32位微处理机”除了32位的内部结构以外,还具有32位的输入/输出。所有主要的微处理机制造厂家都宣称已进行了真正的32位设计,但只有少数几个公司在常规地生产这样的芯片。这些制

[illegible]

微处理器有: Motorola MC 68020, NCR 32-050, 和National Semiconductor NS 32032。微处理器能够进行更快的操作和更好的存储管理。“需求增长”这一术语用来描述某些最新处理器的构造。在总线系统中, 一个指令在被译码的同时, 另一个指令可以是正在被执行之中。与常规的微处理器相比, 这样的同时操作提供了更短的执行时间。

08039 新器件提高了8×300系统的能力 [英] Boxall, G. // New Electron. - 1984, 17(19), -62~65

举例说明了具有智能的控制器的系统概念：任何这样的系统的关键性的部件都是中心智能、某种局部存储、以及与主机和与被控制的器件之间的接口。最好的解决方案将使用一个完整的器件系列。为了评价新器件的优点，作者论述了 8×385 微控制器和一种基本的 8×386 系统的结构。它是用一种双工艺制成的（即 1.5μ ISL 集成的门基逻辑——门阵列），而且它本身就是一块通用器件，然而ISL取得这种智能却并非需要耗散过多的功率。它的性能是通过使用Harvard结构而增强的，这种结构允许对数据、指令、和指令地址使用单独的总线。在这些总线上的时间重叠加速了执行并允许在一个指令以内进行多重操作。ALU（算术逻辑单元）在取码、（旋转和屏蔽）后（移位和进位）的数据操作使得运算能够在数据的1位到8位上进行。源和目的地在指令以内予以规定，而且，可以是任何一个内部寄存器或分成两“组”的I/O总线，其每一个都可能支持直到256个端口或专用的接口设备。

09040 设想中的无限的存储容量[英]/Coles, R., // *Pract. Comput.*, 1984, 7(12), -57

论述了MS-DOS和16位CP/M的虚拟存储后继设备,它可以与所有普遍使用的微处理器芯片接口,并且可以按大街上的价格出售。当各组成部分的适当结合在几年之内完成时,所得到的低成本机器将代表容量上的一次飞跃。

02041 16位微处理器的发展趋势 [日]/Tamaru, K.
// システムと制御.-1984, 28(9).-555~562

过去,微处理机市场曾经以前所未有的程度为动态RAM所主宰。现在,大多数的研究工作将首先集中于在处理机上集成更多的支持芯片,然后才致力于专用处理机的领域。作者评述了16位微处理机。所涉及的课题包括16位微处理机的结构和16位微计算机的操作系统。参8

08042 Z80000CPU的内情:Zilog公司的新的32位微
处理器[会,英]/Patel,A.//AFIPS Conference Pro-

proceedings of the 1984 National Computer Conference, 1984, V. 9-12, Las Vegas, NV, USA, Reston, VA, USA, AFIPS Press, 1984, -83-91

随着超大规模集成电路(VLSI)设计的新近进展,曾经一度是微型、小型与大型计算机结构之间的截然的分界线现在正在逐渐消失之中。例如, Motorola 68000, Z8000 CPU和Intel 8086已经打破了微型与小型计算机之间曾经一度是截然的分界线。现在, Zilog公司的新的32位处理机芯片Z80090 CPU又通过赋予一个集成电路芯片以大型机能力的特点而打破了小型与大型计算机之间的截然的分界线。Z80090 CPU的显著特点——例如芯片上的虚拟存储管理、芯片上的高速缓冲存储、多级流水线结构、字符串转储和多重处理支援——使它在同类CPU之中名列前茅。这种CPU支援线性寻址和分段寻址,常数的指令系统以及丰富而又有力的寻址方式与编译程序和操作系统都十分适应。Z80090的灵活性和简单性为硬件和软件系统的设计提供了方便的解决途径。

固 件

08043 关于ROM的报告[英]/Atwell, T. // A & B Comput., 1984, 1(11), -75-76

审查了Reeb ROM; 特别是Warford Electronics的缓冲和后援ROM。

08044 ADDCOMM[英]/Carlos, D. // A & B Comput., 1984, 1(11), -88-89

ADDCOMM开始着手于扩大BEC BASIC语言。这种ROM有两个特点,使它宛如鹤立鸡群。所有的命令都与BASIC关键词完全相同的方式使用。它的四十条命令分成四组。据称,它既是一个图示ROM, 一个标记(logic) ROM、一个工具箱ROM, 又是一个一般用途ROM; 它有如此众多的名堂,以致于用消息公布者的话说来,无需购买几种不同的芯片了。

数字计算机的其它电路

(含电源装置)

08045 存储管理芯片方案适应超 μ C的要求[英]/Wright, M. // EDN, -1985, 30(3), -97-106

新的存储管理芯片正在接近目前的32位 μ C所要求的复杂性。事实上,某些制造厂商的存储管理单元(MMU)方案包括容纳了请求分页虚拟存储器的硬件,从而允许物理存储器有每次一頁的动态运行时间分配(根据要求)。新的MMU芯片提供的特点,虽

然在单用户的环境中是不重要的,但随着多用户和 multitasking的问世,已经具有显著的意义。这些特点之一就是从逻辑地址到实际地址的翻译,这是MMU操作的基础。参1

08046 用可控硅控制555定时器[英]/O'Farrell, J. J. // EDN, -1985, 30(3), -234, 238

使用一个可控硅和一个特定的电路,就能用一个全幅电平输入信号控制一个555定时器。此外,使用一个光耦合可控硅,就能在直到可控硅的电压额定值下驱动555的工作电源和输出电路。给出了在单稳定时器应用中使用一个2N5564 SCR的控制电路和在非稳态振荡器应用中使用一个MOC3010三端双向可控硅开关单元输出光耦合器的控制电路。

08047 具有线性插值的数字表算法函数变换器[俄]/Ugrumov, E. P. // Электрон. Модел., -1985, 7(1), -55-60

在分段线性近似并符诺变换表示为二进制代码的基础上,考虑了用于复现单个独立变量的函数的器件的构造方法,参数评定,和设计。参2

08048 灵巧电源芯片[英]/Bylinsky, G. // Fortune Int., 1985, 111(5), -48-50

市场上出售的最新的状态芯片称灵巧电源(smart-power)集成电路。这种集成电路将一个计算机的逻辑与一系列功率晶体管、可控硅、电容器,和齐纳二极管的电路承受能力相结合。某些工业决策人相信,这种灵巧电源芯片的市场将迫使计算机工作的微处理机的市场平分秋色。它具有尺寸小,成本低,和易于生产等优点,并将用于多种产品和器件。例如,灵巧电源芯片将取代一切类型的机电继电器和开关,特别是在洗衣机之类的家用电器中。事实上, Hewlett Packard公司已生产了由灵巧电源芯片操作,具有九英寸场致发光屏幕、供工程师使用的一种个人计算机。IBM和Apple公司的工程师们还正在用灵巧电源芯片试制平面屏幕。

08049 用多级逻辑产生不间断的时钟脉冲[英]/Koenner, S. // IBM Tech. Disclosure Bull., -1984, 27(4B), -2640

要使计算机时钟脉冲不间断地发生,时钟脉冲发生器的任何故障都必须尽快地予以排除,以免系统输出受到不利的影响。作者提出了使用延迟线和多级逻辑的时钟脉冲发生器来达到此目的。

08050 环境数据采集和控制系统[会,英]/Baron, R. // Proceedings of the Power Sources Conference, 1984, 11, 27-29; Boston, MA, USA, -Long Beach, CA, USA, Power Sources Conf., 1984, -58-1/1-2

建造了以计算机为基础的自动EDACS。
EDACS由几个站组成,这些站互相联系,形成一个灵活的监控系统。这些站也是以多种方法互相结合,以满足多种多样的用户需求。大多数的布局都从基本的PDU(配电单元)开始,这个单元可以含有一个隔离变压器,若干个配电单元,和输出电路。可以给这个单元加上系统监视器,即对计算机-环境控制系统的中央微处理机。

08051 线路调节器对以微处理机为基础的设备所起的作用[会,英/Caprioglio, R. A. // Proceedings of the Power Sources Conference, 1984, 11, 27~29; Boston, MA, USA, Long Beach, CA, USA, Power Sources Conf., 1984, -511-1/1~3]

随着计算机和以微处理机为基础的设备增多,这种现代技术的用户们愈益察觉到他们的交流电路输送到他们那里去的电源的普遍存在缺陷,如电压不稳的情况。降速的、断续地发生的交流电源扰动,例如电压起伏、瞬时尖峰、噪声,和电压的衰减,已成为这些电子设备和系统的主要问题,世界各地莫不皆然。因此,本文论述了使用线路调节器或电源保护器,以消除或者至少是大大缓和这样的问题。

08052 用于要求严格的负载的电源调节系统的概述[会,英/Griffith, D. C. // Proceedings of the Power Sources Conference, 1984, 11, 27~29; Boston, MA, USA, Long Beach, CA, USA, Power Sources Conf., 1984, -511-2/1~1]

为计算机、通信系统和控制系统要求严格的负载提供了选择电压调节设备和系统两方面的资料和指导。着重考虑了中型和大型电源调节器(1到15千瓦安和以上)。其中包括隔离变压器、稳压器、(直流电)动态开发,和带中断的电源系统。还介绍了可以互相结合起来以满足超高可靠性、需电压改变或负载增多等特殊需要的各种系统部件。

模拟电路

08053 非线性元件:乘法器[英/Catto, C. J. D. // Radio & Electron. World, -1984, (10月), -28~34]

目前,多数的计算机都是数字的,因此,在这样的计算机中就不怎么需要模拟乘法器。然而,在信号处理的许多领域中,模拟乘法器却是一种不可估价的电路元件。而且,从纯粹的电子观点来说,各种各样的乘法器也是有趣的器件——从“平方器”(现在已罕用)直到“符号”单元(近年来甚为时尚)。作者论述了各种各样的应用。参1

08054 模拟电路:技术报告[英/Goodenough, P. // Electron. Des., 1985, 33(4), -149~150]

新的元件在模拟电路——数据变换器,运算放大器,和开关电容滤波器——方面导致了一些重大的突破。论文讨论了与这些突破有关的技术。

08055 数字增益控制为运算放大器在微处理机系统中赢得了席位[英/Graeme, J. // Electron. Des., 1985, 33(4), -205~211]

一段时间以来,已经有了管理系统能够即时适应变化中的增益要求的可编程形式的放大器。但是,在增益开关器件中,良好的直流精度与速度上的需求互相矛盾。目前,混合运算放大器以牺牲精度来换取良好的直流输入精度度。第一个单片可编程增益运算放大器PGA102通过将二者予以分离而同时保留其优点。与混合器件相比,速度提高了10倍,而直流输入精度度则让能够以低成本来满足那种要求的许多仪表放大器芯片之一去处置。此外,这种新器件能够可靠地实现大量的传统的运算放大功能。介绍了使用PGA102的某些电路。

08056 一对单片运算放大器精简了快速模拟电路的设计[英/Coireau, G. // Electron. Des., 1985, 33(4), -225~242]

一对高速运算放大器中的一个,HA-2541,使增益为1、全功率带宽为4.5兆赫的跟随器的制作得到简化;另一个,HA-2542,则输出100毫安。HA-2541和HA-2542的宽的带宽,在噪声增益为1或2的条件下稳定地工作的能力,和高的输出电流使它们适合于在视频应用中驱动线路和缓冲高阻抗。2542能在直到5.5兆赫下将±5伏输入50欧的负载中去。这个对还能产生一个浮动信号来驱动一个100欧匹配端接平衡线路。此外,它们采用跟随器连接的高输入阻抗使它们能对应直到3兆赫的频率转换1伏的16兆赫信号的频率多路转换器进行缓冲。2542的100毫安输出电流是够高的,足以在闭环速度控制电路中驱动一个低功率直流电动机而无需独立的辅助晶体管功率放大器。这种器件的高增益能够保证严密的伺服操作。

模/数与数/模转换器

08057 宽带宽单板模拟-数字转换器[俄/Kasperovich, A. N. // Автоматизация, -1984, (5), -108~112]

用一个大规模集成电路来实现直到10兆赫离散频率下工作的、带信号存储的并行8位模-数转换器。该转换器配有基准电压源和启动脉冲形成器,并且安装在单个板上。提出了用分立的晶体管-晶体管逻辑

元朝中叶起信了佛道之争，并作了调和。在元北城有的一尊佛上刻有跋，说：“元世祖皇帝，好佛法，好老子。”^[1]

08053 用于非接触式温度测量的精巧的集成温度传感器
[英]/Habekott, F. // IEEE Micro, 1984, 4(3),
-44~51

提出了用于电容性微换能器,并具有必要的逻辑来驱动的CMOS开关电容模拟/数字转换器。通过在芯片上进行信号处理,该变换器改善了其速度和精确度,在这样的速度和精确度下,微处理机系统能传感压力和加速度计样的物理力。着重陈述了该器件的信号处理,这是用标准的CMOS工艺实现的。还简单地论述了传感器,以便确定信号处理电路的结构和原理,以及这个原理在集成电路上的意义。还提出了控制模拟/数字转换器所需的逻辑以及用所制成的试验芯片取得的某些测量结果。参9

08059 实验性的模拟/数字转换器电路 [英] / Caldwell, J. A. // Electron. Eng., 1985, 57 (693), 35~38

所介绍的电路可以用近似算法进行实验,并且利用了简单的电压比较器和近似方法这两个特点。工作原理与逐次近似变换器的类似,只是恢复了误差值。

08060 用于数字/模拟变换器的 $\sin x/x$ 补偿器(德)
Steinlechner, S. // Elektronik, -1985, 34(3), 75~
78

数字/模拟变换器总是在输出端产生阶跃电压。与数字的设想相反,单个电压猝发构成时间为零的持续期(狄刺克狄发),从而也就产生了 $\sin x/x$ 型的频率周期畸变。要想用一个适当的补偿器来重新产生原来的信号,则必须使之成为可逆的。作者借助于Remez算法介绍了一种补偿器,并给出了Tschebyshev近似。还用同一方法解释了相位的线性化,类似地,通过这种线性化,Tschebyshev行为导致了群延迟时间。

03061 传感器,模拟/数字变换器规格确定角度测量系统的性能[英]/Royes, G.//EDN.-1985, 30(2), 165~172

在设计高分辨位置控制系统时,请你对能够获得的各种换能器和模拟/数字变换技术进行一番评价,以确定能够在你的应用中产生最佳总性能的方法。角度测量换能器有三种基本类型:电位差计、光学和接触编码器和使用电感方法的器件。电位差计不适用于取得一个角度的高分辨(16位性能),而精度的数字表示。Inductosyn之类的旋转变压器角度换能器能够提供最高分辨率的角度编码,并克服电位差计的和光学的局限。

8062 高分辨数字/模拟和模拟/数字变换器在严格

的规格中前进(英) Travels, B. // ETDN-1975, 30(3)
 1. 1975. 1975. 1975.

一分秒、单稳数字/模拟转换器,数字/模拟器的制造厂者们现在能够宣称他们的这些器件已经具有仅仅需几年后就被认为是科学幻想的精度了。一些公司正在使用新的电路设计技术,电阻器网络稳定性方面的改进,和先进的微细加工技术生产真正的14、16,甚至18位器件。这里,“真正的”数字/模拟转换器是单端的,而“真正的”模拟/数字转换器则不在规定的分辨率以内错过任何一个代码。给出了各种高分辨率转换器的数据表,分为电压输出/数字/模拟转换器,电压输出模拟/数字转换器和高速模拟/数字转换器等三类。讨论着限于这些进展的意义和某些应用。

08063 模拟/数字和数字/模拟变换器综观[法]/Bladen, J. // *Electron. Ind.* - 1984, (80), -63~64

概述了模拟/数字和数字/模拟变换的技术,并评价了17个制造厂家的产品。其中包括114种模拟/数字变换器和143种数字/模拟变换器。

00064 一种自校准15位CMOS模拟/数字变换器[英]
Lee, H.-S.,...//IEEE J. Solid-State Circuits,-
1984, SC-19(6),-813~819

叙述了使用二进制加权电容器和电阻器实现一种自校准模拟-数字变换器。线性误差用简单的数字算法校正。折叠互补共基CMOS比较器能在3微秒以内分辨30微伏。用6微米CMOS工艺制成一个实验性变换器花18千赫的采样速率下显示了15位的分辨率和线性。参9

18065 模拟/数字变换器的全速测试(英)/Doernbe-
g, J. ... //IEEE J. Solid-State Circuits, 1984,
19(6), 820~827

叙述了以使用快速傅立叶变换进行代码密度测试和频谱分析为基础的改进的计算机辅助的模拟-数字变换器(ADC)的各种特性表征方法。代码密度测试产生正针对一已知输入进行取样的ADC的数字输出代码的直方图。代码密度经过解释可以用来计算微分和积分非线性、增益误差、补偿误差、和内部噪声。还可以测出变换速率和与频率相关的特性。参6

8086 一种与比值无关的算法模拟/数字变换技术
 蔡7/Li, P., W., ... // IEEE J. Solid-State Circuits
 -1984, SC-19(6), 828~836

叙述了一种算法模拟/数字变换技术,它能够实现高分辨率的变换而无需在MOS工艺中使用匹配电容。变换所需信号的精确的积分放大用算法电路方法实现,该方法涉及用一个MOS积分器和若干电容器的交换进行电荷求和。MOS晶体管开关的电荷注入的一次补偿由微分电路与最佳定时电路相结合而

设计。用100门的集成非CMOS工艺制造了一个试验原型。在取模时,它工作频率为100MHz,可分界定为12位。该模

型芯片面积为5490平方μm。

《电子设计工程》1994年第4期

逻辑设计与数字技术

逻辑设计方法

(含逻辑测试)

08067 铜铁磁系中符号检测的混合逻辑 [英] / Raderji, D. R. ... // *Autom. Comput. J.*, 1983, 16(3), 90~95

本文涉及铜铁磁系中一个数的代数符号检测。所提出的解法只适用于非冗余系统。此方法利用了符号函数S的系统分解。作者从S的真范“积和”(Sum-of-products)式出发,将此式变换成式实现最小“积和”之表达式为简单的一种形式。最小“积和”实现时,此真范式测定则主数符号的逻辑复杂性降低达88%。(21)

08068 逻辑模拟的物理模型 [英] // *VLSI Des.*, 1981, 5(6), 62, 64, 67

对于静态逻辑部件,可以无限地保存输入。然而,所有动态逻辑部件有一个最小时钟频率规定,有时可高达2兆赫。获得对应于输入向量 $n+1$ 的输出向量的可靠方法是从向量1开始依次地加入直至向量 n 。通过将网络存储在物理模型化系统的局部存储器中,两个系统加能则此进行。由于用作模型硬件的单个芯片(或插件板)不必表现最坏情况定时参数,要是没有逻辑作用,物理模型就不能被合理地用于定时数据。因此,两个系统要求连同硬件逻辑模型的独立的软件定时模型。结果,物理模型化需要承担一些处理输出信号的软件开销。

08069 使用PL(集成注入逻辑)的多值参阈网络综合及其应用 [日] / Ishizuka, O. ... // *Bull. Fac. Eng. Miyazaki Univ.*, 1984, (30), 87~91

多值参阈函数是一个为多值逻辑而推广的阈值函数。使用单一元件难以实现该函数,作者因此使用了一种综合方法,借助此方法该函数被分解成一些简单的子函数,而各子函数可用电路加以实现。由于电路已与该函数的分解有关,实现电路时如何分解函数也就十分重要。实现多值参阈函数的网络称为多值参阈网络。本文介绍了四种分解方式。各种分解中的子函数有:单阈函数、二元二阈函数、二元多阈函数和多值阈函数。作者说明了各种分解的要点及其采用PL的电路实现方法。作者将多值参阈网络用于一元函数的实现。结果,该函数分解成简单子函数由PL电路实

现了四位一元函数。参5

08070 检验树型组合电路的测试构造 [俄] / Airapet-yan, A. N. // *Tex. Kibernet.*, 1983, 21(5), 77~81

分析了构造具有树型结构的组合电路的测试问题。所提出的方法是著名的Roth D-算法的一个结果。此方法有可能解决在出现任何单一逻辑故障(其中包括不经常的故障)情况下的电路控制问题。文中将此方法与其他一些熟知的方法作了比较。参5

08071 完全测试覆盖的可测试性设计 [英] / Mohanram, A. ... // *IEEE Des. & Test. Comput.*, 1984, 1(4), 25~32

研究了为通过增加测试点而使可测试性而改变电路的两个方法。第一个方法基于可测试性分析并涉及在生成测试码模式之前增加测试点以提高可测试性。结果表明这一方法难以在许可的时间限度内达到100%的测试覆盖。第二个方法使用了测试码模式生成算法,它允许在许可的时间限度内为任一可检测故障生成测试码模式,从而使100%的测试覆盖成为可能。这两个方法已进行了编程,也对具有数千个门的电路作了评价。用第二个方法已获得了一些令人满意的结果。参11

08072 可编程逻辑有理由被称之为‘可配置逻辑’ [会,英] / Suhr, D. // *Midcon 84, Electronic Show and Convention*, 1984, 9, 11~13; Dallas, TX, USA, Los Angeles, CA, USA; Electron. Conventions, 1984, 10/3/1~9

作为最初设计、再设计和逻辑系统的基石,逻辑、性能等的最优化中的主力的可编程逻辑的出现正迫使改变对可编程逻辑器件的体系结构、特性和特点的需求。本文讲述了人们创立今天市场上的器件与工具的情况和理由。然后作者仔细地研究了制造厂商对今天的逻辑器件的体系结构和规范的促动力。

08073 可编程逻辑器件测试:综述 [会,英] / Osann, R. // *Midcon 84, Electronic Show and Convention*, 1984, 9, 11~13; Dallas, TX, USA, Los Angeles, CA, USA; Electron. Conventions, 1984, 13/1/1~7

在可编程逻辑器件这种可行的数字技术发展过程中,我们当前正处在一个不平凡的时刻。虽然这种器件已存在六年多了,但是大多数设计者对它们仍不熟悉。而在熟悉可编程逻辑器件的人中间,许多都不知

道,除正常的增益(阵列)验证外,在编程后还需对逻辑器件进行测试。作者讨论了计算机化的测试过程。

08074 PAL的功能测试[英]/Wang, T. // Micon 84, Electronic Show and Convention, 1984, 9.11~13; Dallas, TX, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-13/2/1~14

描述了从逻辑方程组生成测试向量和函数表的算法。读者应理解测试向量与函数表的重要性。如果不进行功能测试,就不可能确保PAL器件在系统中正常工作。作者极力推荐用户生成测试向量或函数表并在PAL器件插入板之前完成功能测试。

计算机辅助逻辑设计

08075 PLA折叠与掩模图的自动生成[中]/Zhao Wenqing, ... // 半导体学报, 1984, 5(4), 431~439

介绍了可编程逻辑阵列(PLA)的一个自动设计系统。此系统能够实现具有总数为32个输入与输出变量的多输出组合逻辑函数的PLA设计。设计任务由三个过程组成,即逻辑化简(综合、拓扑设计)、折叠与掩模图生成的物理设计。详细介绍了两种方法和一些结果。首先,描述了一种新改进的折叠算法并且介绍了旨在提高折叠效率的两个方法:折叠因子法与交叉折叠法。其次,介绍了PLA双极布局的掩模图生成方法。参6

08076 FLEXX ARRAY: 实现用户设计逻辑IC的一种新方法[英]/Loftis, B. // VLSI Des., 1984, 5(4), 74~76, 78~79

半定制产品用户已受到来自门阵列与标准元件供应厂商出尔反尔要求的攻击。Signetics公司正在对称为FLEXX ARRAY的方法做最后一番修改,此方法结合了两种方法的一些属性。CMOS型FLEXX ARRAY正在开发,一种ECL型正在研制中。在初次推出ISL型后,Signetics公司将提供在片用户可配置RAM和ROM。作者相信FLEXX ARRAY会给设计者提供定制逻辑与最大限度使用硅资源的某些独特性质,与此同时减少开发时间和增加第一次就成功的可能性。参5

08077 CAE系统的现状报导[英] // VLSI Des., 1984, 5(6), 40, 42, 44~45, 48~49

可提供逻辑设计与分析工具的公司在不断增多。本综述对一些新的与已成立的公司及其产品作了鉴别,并指出了产品发展的某些动向。参10

08078 基于IBM个人计算机的CAE系统[英]/Fuccio, M. T. // VLSI Des., 1984, 5(6), 53~54, 56, 58,

60

IBM个人计算机及其类似产品的问世已产生了廉价的“移植”软件,可用于计算机辅助工程(CAE)系统中。本文列举了对IBM PC可用的CAE软件类型,这对于涉及系统设计,原理图录入(schemafic entry)系统,网格式(netlist)抽取程序和逻辑与电路模拟器的软件是有意义的。最后,介绍了使用基于PC的CAE工具的三个用户的经验。参1

08079 Icon: 适合在原理图、虚拟网格和设计图级上设计的一种工具[英]/Hill, D. D. // IEEE Des. & Test. Comput., 1984, 1(4), 58~60

Icon是一个新的计算机辅助设计工具,它能同时处理设计中所涉及的各种不同的抽象级。它可提供原理图录入与模拟系统,虚拟网格压缩器和设计图编辑器。用户接口对所有这些功能都是一致的,并能在屏幕上将它们混合。特别是,Icon允许用户将象PLA之类的设计图块直接插入原理图。这省去了研制它们的逻辑图的工作量并为精确模拟提供了交互图形与程序级能力。使用Icon已设计出数十个全定制NMOS和CMOS芯片,其中包括一些局部网络支持芯片,高速RAM和高速宽数据开关。参13

08080 数字系统的自动综合[英]/Parker, A. C. // IEEE Des. & Test. Comput., 1984, 1(4), 75~81

明确了综合方面的问题,并简述了两个综合方法。研究了算法综合、寄存器传递综合和逻辑综合。最后,介绍自动综合研究工作的简史,并讨论必然伴同的若干困难。参25

08081 Daisy公司的Gatemaster与IC设计[英]/Clairborne, J. // Wescon 83, Electronic Show and Convention, 1983, 11.8~11; San Francisco, CA, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-7/1/1~8

Daisy的Gatemaster产品是今天市场上能给半定制IC设计者提供完全设计解法的唯一系统。功能强大的原理图录入,模拟与验证,在建立与编辑期间交互性的容易实现是Gatemaster的主要特征。自动交互布局与路径选择的完善软件以及对工厂的真正通用接口提供了单一独立工作站上的完全设计解法。

08082 使用单元程序编制器的IC设计[英]/Dunyn, R. // Wescon 83, Electronic Show and Convention, 1983, 11.8~11; San Francisco, CA, USA.-Los Angeles, CA, USA; Electron. Conventions, 1984.-7/2/1~2

试图在系统应用中运用定制集成电路的系统级设计者,其绝大多数都习惯于使用门阵列或标准元件。虽然具有芯片尺寸较小,灵活性较强,可靠性较高和功耗

标准所有这些好处,全定制方法看书太复杂和太冒险。然而,确实有一种可选择的方案是查阅法简单和设计的限制而存在,但必须存在定制及与全定制方法有关的其他好处。这所讲的设计方法基于这样一些概念,它把电路一块一块地是用可定制标准件的“程序编制器”,做成单元程序制器。

08083 Calma公司的STICKS程序包:一个半定制设计系统 [会,英] Jones, C. // Wescon 83, Electronic Show and Convention, 1983, 11.8~11; San Francisco, CA, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 10/3/1~3

在生成电路设计中使用的计算机辅助设计工具的发展体现了了数字化和简单设计器编辑器的一些能力。Calma的STICKS软件包给设计者提供了一套实现集成电路设计的强有力的工具。本文介绍了STICKS软件包的外观及其主要特征,其中包括分层符号设计,处理问题相当量基本单元(CELLS)。然后介绍了支持各种IC设计方法的这些特征的应用。

08084 系统工程师的CAD工具——多芯片系统项目 [会,英] Martineau, L. // Wescon 83, Electronic Show and Convention, 1983, 11.8~11; San Francisco, CA, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 7/4/1~6

描述了用于极为复杂系统的构件的多芯片设计的方法论。通过从一开始在系统级上使用结构设计方法来解决芯片设计问题,可以获得一个系统的规律性。这一方法导致了公共体系结构的定义和不同芯片的功能模块。目的在于将材料用作一个系统实现媒介的这一设计风格依赖于有效的VLSI CAD工具。给出了某些合宜的术语建议以及一个芯片实现方法的实例。参8

08085 半定制VLSI设计的CAD技术方案 [会,英] Madan, P. // Wescon 83, Electronic Show and Convention, 1983, 11.8~11; San Francisco, CA, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 10/3/1~4

讨论了半定制VLSI设计的一些CAD工具。虽然大多数工具基本上与半定制、定制或标准VLSI设计有关,但是在测试点和用户接口方面也存在差别。作者强调了在尚待解决的一些关键问题上已发生的若干重大进展。

08086 工程工作站的应用和性能范围在扩大 [会,英] Bosworth, M. E. // Wescon 83, Electronic Show and Convention, 1983, 11.8~11; San Francisco, CA, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 10/2/1~3

最近新增的一个工作站应用项目是门阵列的物理布局。这一工具能使半定制IC设计者大大减少设计周期。加利福尼亚自动化设计公司的CADISYS软件就是一个极好的例子。这种软件以用于设计门数高达2500的工作站环境为目标,可提供高门阵列的利用率,最小的路线交互干扰和设计的精确性。

08087 可编程逻辑器件的软件工具 [会,英] Coff, V. J. // Midcon 84, Electronic Show and Convention, 1984, 9, 11~13; Dallas, TX, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 10/1/1~9

可编程逻辑器件是逻辑电路设计的一个经济的可取方案。本文首先介绍一些可编程逻辑器件,然后讨论了可编程逻辑器件的设计方法论。文中以对现时的和下一代的软件工具的讨论结束,其中包括使用这些软件工具的几个应用实例。参7

08088 可测试性如何设计到可编程逻辑中 [会,英] Stevers, W. H. // Midcon 84, Electronic Show and Convention, 1984, 9, 11~13; Dallas, TX, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 10/2/1~10

本文的中心思想是在编程之前先在可编程逻辑中进行可测试性设计是可能的,且是有收益的。用户因为在编程和功能与AC测试阶段出现的废品较少而受益。对于那些在编程之后没有功能测试设备的用户也因不必在插件板或系统级测试中查找不合格部件而受益。对于半导体厂家则会因投入较低的处理费用而受益。

08089 工程工作站可使可编程逻辑器件的编程更加方便 [会,英] Lynes, C. // Midcon 84, Electronic Show and Convention, 1984, 9, 11~13; Dallas, TX, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 10/4/1~7

PLD(可编程逻辑阵列)的现场编程功能仅仅只是工程工作站整个概念的一部分,也是仅有的尚未完全汇入到当前绝大多数开发系统体系结构的一种功能。文中描述的这一系统为所有现场可编程器件提供了一个新的更灵活的手段,相比之下,过去的逻辑设计者所能使用的传统方法就相形见绌了。

08090 可编程逻辑器件自动测试生成的作用 [会,英] Hengesbach, J. // Midcon 84, Electronic Show and Convention, 1984, 9, 11~13; Dallas, TX, USA; Los Angeles, CA, USA; Electron. Conventions, 1984, 13/3/1~4

PAL器件中的故障,由于该种器件在大多数设计中处于重要位置,将是不能容忍的。这些故障可能引

起最大量的系统故障,所以需要对这些器件进行测试。为了方便这些器件测试的生成,在设计与测试程序准备方面都需要有一大批软件工具。这些工具可以是一些纯自动方法或者是一些利用了工程师本人的器件知识的方法。文中的结果说明自动测试生成方案确实能在PAL器件测试码生成中取得了可喜的效果。参8

08081 可编程逻辑功能测试的工具 [英]/Hollis, M. // Micro 84, Electronic Show and Convention, 1984, 9, 11~18, Dallas, TX, USA, Los Angeles, CA, USA, Electron. Conventions, 1984, -18/11~13

描述了ABEL——一种综合了逻辑设计与模拟的逻辑设计工具。ABEL允许设计工程师在器件编程前试验新设计并校验其功能操作。这种设计-校验环境可使工程师进行可测试设计,减少设计时间,并可实际消除误编程逻辑器件。随设计而得到的测试信息然后转送给进行功能测试的器件编程人员。参4

08092 基于PC的可编程存储器与逻辑设计工作站 [英]/Waters, S. M. // Mini/Micro Northcar., 1984 Computer Conference and Exhibition, 1984, 5, 15~17, Boston, MA, USA, Los Angeles, CA, USA, Electron. Conventions, 1984, -19/4/1~8

讨论新一代的基于PC的可编程存储器与逻辑设计工作站。指出了个人计算机在这些设计支持工具实现中的使用便与传统方法相比其效率和价值达到最大。讨论了一种来自Valley Data Sciences公司的被称为160系列的性能完全的可编程存储器和逻辑设计工作站。这个以IBM PC为主机的工作站在紧密耦合体系结构中运行,以充分利用PC的诸多特性。

计算机体系结构

(含微程序设计硬件)

08093 计算机的体系结构 [英]/Baer, J. L. // Computer, 1984, 17(10), 77~87

作者广泛地考察了计算机的体系结构,其中包括结构、组织、实现和性能。他将结构定义为计算机系统各种硬件的互连;组织定义为这些部件的动态交互与管理;实现定义为专用组成部件的设计;性能定义为系统的性能。作者研究了工艺(特别是VLSI)的影响,用户要求和这四方面的通讯。然后讨论了计算机结构的演变,强调了并行结构,最后据要分析了计算机的组织与实现方法。参32

08094 未来的计算机将沿着并行路线发展 [英]/Du-

rhams, T. // Comput. Mag., 1984, -26~27

指出人们更新更快计算机的追求集中在并行体系结构上,不少项目正在进行数据流机的开发。

08095 执行函数式语言的提议中的体系结构综述 [英]/Vegdahl, S. R. // IEEE Trans. Comput., 1984, C-33(12), 1050~1071

刻画了所提议与强制式编程语言的特征并就编程风格与复杂性作了比较。通过互连拓扑、评价策略、程序与数据流、进给控制、动态优化技术表征了机器设计问题。根据这些问题,简要地描述了一些函数式机器。特别强调了多处理机问题与系统。评注了这方面的突出问题,全面评价了提议中的机器。参85

08096 对分布式计算机系统的剖析 [英]/Stanokovic, J. A. // IEEE Trans. Comput., 1984, C-33(12), 1102~1113

作者鉴别了关于分布式计算机系统的六个基本研究问题,指出了这些领域中尚未解决的研究课题,并描述了这六个问题及其相关课题的解法如何横向地与通信子网,分布式操作系统和分布式数据库领域相联系。参114

08097 VLSI处理机的体系结构 [英]/Hennessy, J. L. // IEEE Trans. Comput., 1984, C-33(12), 1221~1240

研究了VLSI单处理机的体系结构设计。首先,考察了处理机体系结构的一些目标。探索了两个主要的风格:简化指令系统体系结构和高级微编码指令系统体系结构。讨论了既支持高级语言又支持操作系统功能的若干特殊技术。综述了几个主要的处理机体系结构及其实现方法,最后,分析了一些实现上的问题。参88

08098 并发VLSI体系结构 [英]/Seitz, C. L. // IEEE Trans. Comput., 1984, C-33(12), 1247~1265

这篇指导性文章讨论了一些原理并提供了由VLSI工艺促成的一些并发体系结构与设计方面的实例。文中所讨论的体系结构明显利用了在许多有意义的且有计算要求的应用中所存在的高度并发性。还提出了并发系统的结构分类。参88

08099 控制器设计的一种可采用的方案 [英]/Jain, R. // Microelectron. & Reliab., 1984, 24(6), 1009~1012

利用微布线与微程序设计控制器两者的各种优点提出了一种指令译码的混合方法。该方法既简单又明快,它保持了高速度以及灵活性。此外,还作了定时分析以证明所提议的这种方法的可行性。参7

08100 日本第五代机计划的一次展示 [英]/Johnstone, B. // New Sci., 1984, 104(1428), 10~11