



普通高等教育“十五”国家级规划教材

# 数字电路逻辑设计

( 第二版 )

王毓银 主编

王毓银 陈 鸽 杨 静 赵亦松 编



高等教育出版社  
Higher Education Press

普通高等教育“十五”国家级规划教材

# 数字电路逻辑设计

(第二版)

王毓银 主编

王毓银 陈 鸽 杨 静 赵亦松 编

高等教育出版社

## 图书在版编目(CIP)数据

数字电路逻辑设计 / 王毓银主编. —2 版. —北京:  
高等教育出版社, 2005. 12  
ISBN 7-04-017786-2

I. 数... II. 王... III. 数字电路-逻辑设计-高  
等学校-教材 IV. TN79

中国版本图书馆 CIP 数据核字 (2005) 第 133067 号

策划编辑 吴陈滨 责任编辑 曲文利 封面设计 于文燕 责任绘图 尹 莉  
版式设计 马静如 责任校对 胡晓琪 责任印制 杨 明

出版发行 高等教育出版社  
社 址 北京市西城区德外大街 4 号  
邮政编码 100011  
总 机 010-58581000

经 销 蓝色畅想图书发行有限公司  
印 刷 国防工业出版社印刷厂

开 本 787×960 1/16  
印 张 32.75  
字 数 610 000

购书热线 010-58581118  
免费咨询 800-810-0598  
网 址 <http://www.hep.edu.cn>  
<http://www.hep.com.cn>  
网上订购 <http://www.landaco.com>  
<http://www.landaco.com.cn>  
畅想教育 <http://www.widedu.com>  
版 次 1999 年 9 月第 1 版  
2005 年 12 月第 2 版  
印 次 2005 年 12 月第 1 次印刷  
定 价 45.20 元(含光盘)

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号 17786-00



### 主编简介

王毓银 1939年生，江苏省南通市人。1963年毕业于北京邮电学院无线电系，其后在北京邮电学院无线电系任教。1985年调至北京邮电学院分院任无线电工程系主任。长期从事数字电路的教学与科研工作。享受政府特殊津贴，曾任教育部高等学校工科电工课程教学指导委员会电子技术与电子线路课程教学指导委员会委员。1989年被授予北京市劳动模范。

#### 主要著作有：

《脉冲与数字电路》(第一、二版)  
(高等教育出版社，1985、1992年出版)。获国家教育委员会第三届全国普通高等学校优秀教材一等奖，教育部第三届科学技术进步三等奖。

《数字电路逻辑设计》〔《脉冲与数字电路》(第三版)〕(高等教育出版社，1999年出版)。获教育部2002年全国普通高等学校优秀教材二等奖。

## 内 容 简 介

本书是普通高等教育“十五”国家级规划教材和高等教育出版社百门精品课程教材立项项目。本书的前身《脉冲与数字电路》(第二版)曾获第三届国家教委优秀教材一等奖,第三届教育部科学技术进步三等奖;《数字电路逻辑设计》(脉冲与数字电路第三版)曾获2002年普通高等学校优秀教材二等奖。

本书适应电子信息与通信工程学科、电子科学与技术学科迅猛发展的形势,正确处理了基础理论与实际应用的关系,适量地增加了VHDL对数字逻辑的描述以及数字系统设计的基础,既覆盖了原国家教委颁布的本课程教学基本要求,也符合当前我国高等学校工科本课程教学内容与课程体系改革的实际,定位准确,取材恰当,基本概念清楚,同时保持了前三版的优点,深入浅出,语言流畅,可读性强。

全书共十一章,主要包括绪论、逻辑函数及其简化、集成逻辑门、组合逻辑电路、集成触发器、时序逻辑电路、半导体存储器、可编程逻辑器件、脉冲单元电路、模数转换器和数模转换器、数字系统设计基础等内容,各章后配有适量习题。随书还附有帮助学生学习的教学光盘,其内容包含有各章的教学基本要求,主要内容,重点、难点分析,思考题、自我检测题(附有答案)以及VHDL基础等。

与该书同时出版的还有学习指导书,含有该书各章的习题解答。

本书可作为高等学校电子信息类、电气信息类各专业的教科书,也可供本学科及其他相近学科工程技术人员参考。



# 前 言

本书从1985年《脉冲与数字电路》出版以来已历时十余年,随着电子科学与技术的发展,已修订了3次并更名为《数字电路逻辑设计》。由于该课程是数字技术的入门课程,是专业技术基础课程,每次修订时都遵循了一个基本原则,这就是着重基本概念的论述,适当引入新技术。本着既要符合本课程教学基本要求,又要能适应本课程教学内容与课程体系改革的需要,因此,在修订时,力求定位准确,要做到基本概念清楚,深入浅出。

这次修订主要体现在如下几点:

1. 引入了数字逻辑电路的VHDL描述。由于本书不是专门讲述硬件描述语言,所以,将VHDL分别在相应的章节中作为数字逻辑电路描述方法之一进行介绍。而有关VHDL的基础知识作为附录放在光盘中,供学生学习参考。

2. 删去了“逻辑电路的测试和可测性设计”。大部分学校由于学时所限都没有讲授,同时本章内容已超出教学基本要求。根据大多数学校的意见,决定删去。

3. 增加了“数字系统设计基础”一章,其目的是增加系统概念,建立起自顶向下的系统设计思想,为后续课程或课程设计打基础。

4. 改写了“可编程逻辑器件及其应用”一章,使其内容更加易教易学,同时加强了实用性,有关可编程逻辑器件的开发和下载等问题,作为附录也被放在光盘中。

5. 随书附有教学光盘,该光盘主要为学生学习用,帮助学生总结归纳、加深理解所学内容,光盘中主要包含:各章的教学基本要求,重点、难点、主要内容的归纳小结;每章都给出思考题和自我检测题,思考题帮助学生深入理解概念,自我检测题比书中习题加大了广度和深度,以提高学生解决问题的能力,光盘中附有自我检测题的答案。另外,光盘中还附有可编程逻辑器件的开发和下载,VHDL基础等内容,供学生进行数字系统设计时参考。

6. 与本书同时出版一本学习指导书,供教学参考用,包括:各章内容提要、教学基本要求、重点与难点、重要概念和方法以及各章习题解答。这些习题答案大多数经过了实验或计算机仿真,以保证其正确性。

本书由王毓银、陈鸽编写第1、2、3、4、5、6、11章以及光盘中思考题、自我检测题及答案,杨静编写第8、9章以及光盘中可编程器件的开发和下载、VHDL基

础,并完成光盘的制作,赵亦松编写了第7、10章,全书由王毓银修改完稿。

空军工程大学工程学院吴军老师和重庆邮电学院林定忠老师对原书中错误和修订提出了十分宝贵的意见。北京联合大学信息学院李金平教授不辞辛苦地认真审阅了全部书稿。在此谨向他们表示衷心感谢。

新版教材一定还存在不少缺点和不足之处,殷切期望读者批评指正。

编者

2005年6月

## 第三版修订说明

《数字电路逻辑设计》(脉冲与数字电路第三版)是《脉冲与数字电路》(第二版)教材的修订版。

《数字电路逻辑设计》是为了适应“两个转变”,面向21世纪深化教学内容和课程体系的改革,提高教学质量的要求,而修订编写的。在修订时,从我国绝大多数普通高等院校本科教学改革具体情况出发,力求充分保持原教材的基本特色,基本内容要符合原国家教育委员会颁发的课程教学基本要求,同时要处理好教材内容更新和基础内容相对稳定的关系;处理好先进性和适用性的关系,立足于打好基础,同时又要培养具有不断吸取新技术的能力。

数字技术是当前发展最快的学科之一,数字逻辑器件已从20世纪60年代的小规模集成电路(SSI)发展到目前的中、大规模集成电路(MSI、LSI)及超大规模集成电路(VLSI)。相应地,数字逻辑电路的设计方法在不断地演变和发展,由原来单一的硬件逻辑设计发展成三个分支,即硬件逻辑设计(中、小规模集成器件)、软件逻辑设计(软件组装的LSI和VSI,如微处理器、单片机等)及兼有二者优点的专用集成电路(ASIC)设计。

由于“数字电路逻辑设计”是一门技术基础课程,为此,在修订本书时,有如下考虑:

1. 重点应该放在基本概念和基本方法上。逻辑代数基本定律、组合逻辑和时序逻辑的概念仍是分析和设计数字系统的基础,也是设计大规模集成芯片的基础,尽管中、大规模集成电路已成为数字系统的主体,但小规模集成电路仍是各种类型数字系统中不可缺少的部分,因此,作为数字技术的入门课程,本书仍以中、小规模集成电路为主的数字逻辑电路的基础理论、基本电路和基本分析、设计方法为重点。这部分内容是基本内容,修订时保留了第二版中第一、二、四、五、六、七各章的基本内容,仅作了精简。

2. 由于专用集成电路(ASIC)是近期迅速发展起来的新型逻辑器件,尤其是可编程逻辑器件(PLD)已广泛应用于数字系统设计中,这些器件的灵活性和通用性使它们已成为研制和设计数字系统的最理想器件。因此,在修订时删去了第二版中第九章大规模集成电路,改为半导体存储器和可编程逻辑器件(PLD)两章,即第7、8两章。这两章内容主要介绍了大规模集成电路的存储器(PROM、EPROM、EEPROM、RAM等)及PLD(PAL、GAL、EPLD、FPGA等)的工作



原理和典型电路结构,并简单介绍了应用这些器件的开发过程,为应用这些器件研制设计数字系统打下基础。

必须说明,应用这些器件设计数字系统时需借助于编程软件和编程硬件工具,目前编程工具已通用化,而且已形成了一整套 PLD 计算机辅助设计系统,但这些问题已超越了本课程范围,可以在后续课程(如:数字系统设计等课程)或课程设计中给予介绍。

3. 在一个数字电路设计完成,制造出一个电路芯片或印刷电路板后,是否合格,要进行测试。为此增加了第9章逻辑电路的测试和可测性设计,主要介绍故障诊断的概念和测试码生成的方法。这部分内容不作为基本要求,可以选用。

4. 考虑到课程教学改革的趋势,有关晶体管开关特性以及涉及到电路一级的内容,将由电子线路课程介绍。为此,删去了第二版中第二章晶体管开关特性,将开关特性最基本内容压缩为一节,合并到集成门电路中,为集成门电路原理打基础。

同时,对“脉冲单元电路”和“A/D 与 D/A 转换”这两章进行了精简,这两部分内容可在本课程中讲述,也可根据各院校教学改革的安排,由其他课程介绍。

5. 由于“脉冲单元电路”内容已压缩到最低程度,在本书中只占很少的比例,而且也可由其他课程完成教学。因此,将原《脉冲与数字电路》更名为《数字电路逻辑设计》,这样更能突出本课程的基本内容和重点。

本书由王毓银编写了第1、2、3、4、5、6、9章,赵亦松编写了第7、11章,杨静编写了第8、10章。全书由王毓银修改完稿。

清华大学刘宝琴教授、南京航空航天大学沈嗣昌教授不辞辛苦地认真仔细地审阅了全部书稿,并提出了许多宝贵意见,编者谨向他们表示衷心感谢。

新版教材中一定还存在不少缺点和不足之处,殷切期望读者予以批评和指正。

编者

1999年5月

## 第二版修订说明

自《脉冲与数字电路》(第一版)出版至今,已有六年了。在这六年中,电子技术及其应用有了较大发展,突出的是新的器件层出不穷,中、大规模集成器件得到较广泛的应用。

本书第二版是在第一版的基础上,根据国家教育委员会批准的《脉冲与数字电路课程教学基本要求》,考虑到电子技术的发展而进行修订的。

修订版和第一版比较,有以下的变动:

1. 在课程体系上,基本上保持了第一版的体系,作了局部调整。将第一版中第三章逻辑函数及其简化调至第二章,主要考虑逻辑代数这部分内容学生容易接受,同时,可以使“脉冲与数字电路”课程与“电子线路(I)”课程同时并行开设。在部分章节中对内容讲授次序也作了些调整,主要是第五章组合逻辑电路和第七章时序逻辑电路中,结合讲授分析方法,介绍各种中规模集成器件。在讲授设计方法时,把采用LSI和MSI进行设计并列讲授。第八章脉冲单元电路中,将分立元件脉冲电路、逻辑门构成的脉冲电路、集成脉冲电路并行讲授,这样有利于比较,同时避免重复讲述原理。

2. 在课程内容上,增强了CMOS电路和中、大规模集成电路的比例。在第四章逻辑门电路中,将CMOS门电路单独列为一节,增强了CMOS基本原理及外部特性的介绍,增加了CMOS传输门;在第五章组合逻辑电路和第七章时序逻辑电路中,增加了CMOS中规模集成器件的介绍;第六章集成触发器中,增加了CMOS传输门组成的边沿触发器。另外,在第五章和第七章中均增加了利用MSI进行组合逻辑和时序逻辑设计的内容。在第九章大规模集成电路中增加了一节可编程逻辑器件PAL和GAL的内容。PAL和GAL在数字系统设计中越来越得到广泛应用,由于篇幅所限,本书仅介绍了PAL和GAL的基础知识。此外,在内容上削减了TTL器件及利用小规模集成器件进行逻辑设计的内容,减少了分立元件脉冲电路部分的内容。

3. 在叙述上,基本上保持第一版的可读性。

4. 本书仍以数字逻辑的基础理论、基本电路和基本分析、设计方法为重点,由于篇幅和课程学时所限,没有介绍数字系统的设计,有关数字系统的设计,可以在后续课程中进行讲授。

承蒙清华大学刘宝琴副教授认真仔细审阅了修订版原稿,提出了许多宝贵

意见,编者在此致以诚挚的谢意。

由于编者水平所限,书中难免存在错误和不妥之处,殷切希望读者批评指正。

编者

1991年9月

# 第一版编者的话

本教材是根据1980年6月高等学校工科电工教材编审委员会扩大会议审订的《脉冲与数字电路教学大纲》(草案)编写的,是无线电类专业的技术基础课教材。

本教材以数字集成电路贯穿全篇,突出和加强了数字电路内容,压缩和精简了脉冲电路部分内容。数字电路部分的研究包括两部分内容:一是讨论基本数字集成电路的工作原理和电气特性;二是分析和设计由基本集成单元电路构成逻辑功能较复杂的逻辑电路。在逻辑设计部分仍以小规模集成器件作为基本器件讨论设计方法,但注意到中、大规模器件已逐渐成为数字系统的“积木式”部件,因此本教材中加强了中规模集成电路的介绍和应用,并适当介绍了大规模集成存储器的基本原理和典型应用。脉冲电路部分介绍了脉冲波形产生、变换、整形常用电路的基本原理和主要参数的计算。将分立元件脉冲单元电路和用集成逻辑门构成脉冲单元电路合在一章进行讨论,以期减少基本概念的重叠。

在编写时,力求突出重点,使基本概念明确清晰,努力贯彻教材要少而精和理论联系实际的精神。在每章末都附有一定数量的习题,帮助学生加深对课程内容的理解,部分习题有一定深度,以使学生在深入掌握课程内容的基础上扩展知识。

本课程内容讲授学时约85学时,其中有些章节(打\*号者)可以根据情况作为自学或选学内容处理。

1979年编者与汪雍、刘元干、黄敦慎等同志合编一本“脉冲与数字电路”讲义,1982年编者对1979年讲义进行了修订。本教材是在1982年讲义基础上,根据高等学校工科电工教材编审委员会电子线路编审小组评审会议的意见修改而成的。在编写过程中,北京邮电学院二系数字技术教研室丁韵玲、章文芝、曲凤英等同志,北京邮电学院分院王启智同志,重庆邮电学院谭孝华同志给予了很大帮助,北方交通大学孙肇燾教授进行了认真细致的复审,在此一并致以诚挚的谢意。

由于编者水平有限,书中难免仍存在错误和不妥之处,殷切希望读者批评指正。

编者

1984年9月

# 目 录

|                                 |    |
|---------------------------------|----|
| 第 1 章 绪论 .....                  | 1  |
| 1.1 数字信号 .....                  | 1  |
| 1.2 数制及其转换 .....                | 2  |
| 1.3 二 - 十进制代码(BCD 代码) .....     | 7  |
| 1.4 算术运算与逻辑运算 .....             | 9  |
| 1.5 数字电路 .....                  | 10 |
| 1.6 VHDL .....                  | 11 |
| 1.7 本课程的任务与性质 .....             | 11 |
| 习题 .....                        | 12 |
| 第 2 章 逻辑函数及其简化 .....            | 13 |
| 2.1 逻辑代数 .....                  | 13 |
| 2.1.1 基本逻辑 .....                | 13 |
| 2.1.2 基本逻辑运算 .....              | 15 |
| 2.1.3 真值表与逻辑函数 .....            | 20 |
| 2.1.4 逻辑函数相等 .....              | 22 |
| 2.1.5 三个规则 .....                | 25 |
| 2.1.6 常用公式 .....                | 27 |
| 2.1.7 逻辑函数的标准形式 .....           | 28 |
| 2.2 逻辑函数的简化 .....               | 32 |
| 2.2.1 公式法(代数法) .....            | 32 |
| 2.2.2 图解法(卡诺图法) .....           | 34 |
| 2.2.3 逻辑函数的系统简化法 .....          | 44 |
| 习题 .....                        | 51 |
| 第 3 章 集成逻辑门 .....               | 54 |
| 3.1 晶体管的开关特性 .....              | 54 |
| 3.1.1 晶体二极管开关特性 .....           | 54 |
| 3.1.2 晶体三极管开关特性 .....           | 61 |
| 3.2 TTL 集成逻辑门 .....             | 66 |
| 3.2.1 晶体管 - 晶体管逻辑门电路(TTL) ..... | 67 |
| 3.2.2 TTL 与非门的主要外部特性 .....      | 69 |

|                                                    |            |
|----------------------------------------------------|------------|
| 3.2.3 TTL 或非门、异或门、OC 门、三态输出门等 .....                | 76         |
| 3.2.4 其他系列 TTL 门电路 .....                           | 80         |
| 3.3 发射极耦合逻辑(ECL)门与集成注入逻辑(I <sup>2</sup> L)电路 ..... | 84         |
| 3.3.1 发射极耦合逻辑(ECL)门 .....                          | 84         |
| 3.3.2 I <sup>2</sup> L 逻辑门 .....                   | 85         |
| 3.4 MOS 逻辑门 .....                                  | 87         |
| 3.4.1 MOS 晶体管 .....                                | 87         |
| 3.4.2 MOS 反相器和门电路 .....                            | 89         |
| 3.5 CMOS 电路 .....                                  | 94         |
| 3.5.1 CMOS 反相器工作原理 .....                           | 94         |
| 3.5.2 CMOS 反相器的主要特性 .....                          | 95         |
| 3.5.3 CMOS 传输门 .....                               | 100        |
| 3.5.4 CMOS 逻辑门电路 .....                             | 101        |
| 3.5.5 BiCMOS 门电路 .....                             | 105        |
| 3.5.6 CMOS 电路的正确使用方法 .....                         | 106        |
| 3.6 VHDL 描述逻辑门电路 .....                             | 108        |
| 3.6.1 VHDL 描述电路的基本方法 .....                         | 108        |
| 3.6.2 VHDL 描述逻辑门电路 .....                           | 109        |
| 习题 .....                                           | 112        |
| <b>第 4 章 组合逻辑电路</b> .....                          | <b>116</b> |
| 4.1 组合逻辑电路分析 .....                                 | 116        |
| 4.1.1 全加器 .....                                    | 117        |
| 4.1.2 编码器 .....                                    | 120        |
| 4.1.3 译码器 .....                                    | 123        |
| 4.1.4 数值比较器 .....                                  | 131        |
| 4.1.5 数据选择器 .....                                  | 135        |
| 4.1.6 奇偶产生/校验电路 .....                              | 138        |
| 4.2 组合逻辑电路设计 .....                                 | 140        |
| 4.2.1 采用小规模集成器件的组合逻辑电路设计 .....                     | 140        |
| 4.2.2 采用中规模集成器件实现组合逻辑函数 .....                      | 146        |
| 4.3 组合逻辑电路的冒险现象 .....                              | 156        |
| 4.3.1 静态逻辑冒险 .....                                 | 156        |
| 4.3.2 如何判断是否存在逻辑冒险 .....                           | 158        |
| 4.3.3 如何避免逻辑冒险 .....                               | 159        |
| 4.4 VHDL 描述组合逻辑电路 .....                            | 161        |
| 4.4.1 VHDL 表达式、运算符和数据类型 .....                      | 161        |
| 4.4.2 在结构体行为描述中常用语句 .....                          | 162        |

|                                     |            |
|-------------------------------------|------------|
| 4.4.3 结构描述语句 .....                  | 165        |
| 4.4.4 VHDL 语句描述组合逻辑电路 .....         | 166        |
| 习题 .....                            | 172        |
| <b>第 5 章 集成触发器</b> .....            | <b>178</b> |
| 5.1 基本触发器 .....                     | 178        |
| 5.1.1 基本触发器电路组成和工作原理 .....          | 178        |
| 5.1.2 基本触发器功能的描述 .....              | 179        |
| 5.2 钟控触发器 .....                     | 181        |
| 5.2.1 钟控 $R-S$ 触发器 .....            | 181        |
| 5.2.2 钟控 $D$ 触发器 .....              | 182        |
| 5.2.3 钟控 $J-K$ 触发器 .....            | 183        |
| 5.2.4 钟控 $T$ 触发器 .....              | 184        |
| 5.2.5 电位触发方式的工作特性 .....             | 185        |
| 5.3 主从触发器 .....                     | 185        |
| 5.3.1 主从触发器基本原理 .....               | 185        |
| 5.3.2 主从 $J-K$ 触发器主触发器的一次翻转现象 ..... | 187        |
| 5.3.3 主从 $J-K$ 触发器集成单元 .....        | 188        |
| 5.3.4 集成主从 $J-K$ 触发器的脉冲工作特性 .....   | 190        |
| 5.4 边沿触发器 .....                     | 191        |
| 5.4.1 维持-阻塞触发器 .....                | 191        |
| 5.4.2 下降沿触发的边沿触发器 .....             | 194        |
| 5.4.3 CMOS 传输门构成的边沿触发器 .....        | 197        |
| 5.5 VHDL 描述触发器 .....                | 199        |
| 5.5.1 时钟信号和复位、置位信号的 VHDL 描述 .....   | 199        |
| 5.5.2 触发器的 VHDL 描述 .....            | 200        |
| 习题 .....                            | 203        |
| <b>第 6 章 时序逻辑电路</b> .....           | <b>208</b> |
| 6.1 时序逻辑电路概述 .....                  | 208        |
| 6.2 时序逻辑电路分析 .....                  | 210        |
| 6.2.1 时序逻辑电路的分析步骤 .....             | 210        |
| 6.2.2 寄存器、移位寄存器 .....               | 214        |
| 6.2.3 同步计数器 .....                   | 224        |
| 6.2.4 异步计数器 .....                   | 232        |
| 6.3 时序逻辑电路设计 .....                  | 238        |
| 6.3.1 同步时序逻辑电路设计的一般步骤 .....         | 238        |
| 6.3.2 采用小规模集成器件设计同步计数器 .....        | 246        |
| 6.3.3 采用小规模集成器件设计异步计数器 .....        | 252        |



|                                     |            |
|-------------------------------------|------------|
| 6.3.4 采用中规模集成器件实现任意模值计数(分频)器 .....  | 257        |
| 6.4 序列信号发生器 .....                   | 266        |
| 6.4.1 设计给定序列信号的产生电路 .....           | 266        |
| 6.4.2 根据序列循环长度 $M$ 的要求设计发生器电路 ..... | 269        |
| 6.5 时序逻辑电路的 VHDL 描述 .....           | 274        |
| 6.5.1 移位寄存器的 VHDL 描述 .....          | 275        |
| 6.5.2 计数器的 VHDL 描述 .....            | 278        |
| 习题 .....                            | 280        |
| <b>第 7 章 半导体存储器</b> .....           | <b>290</b> |
| 7.1 概述 .....                        | 290        |
| 7.1.1 半导体存储器的特点与应用 .....            | 290        |
| 7.1.2 半导体存储器的分类 .....               | 290        |
| 7.1.3 半导体存储器的主要技术指标 .....           | 291        |
| 7.2 顺序存取存储器(SAM) .....              | 291        |
| 7.2.1 动态 CMOS 反相器 .....             | 292        |
| 7.2.2 动态 CMOS 移存单元 .....            | 292        |
| 7.2.3 动态移存器和顺序存取存储器(SAM) .....      | 293        |
| 7.3 随机存取存储器(RAM) .....              | 295        |
| 7.3.1 RAM 的结构 .....                 | 296        |
| 7.3.2 RAM 存储单元 .....                | 298        |
| 7.3.3 RAM 集成片 HM6264 简介 .....       | 301        |
| 7.3.4 RAM 存储容量的扩展 .....             | 301        |
| 7.4 只读存储器(ROM) .....                | 304        |
| 7.4.1 固定 ROM .....                  | 305        |
| 7.4.2 可编程 ROM .....                 | 307        |
| 7.4.3 利用 ROM 实现组合逻辑函数 .....         | 311        |
| 7.4.4 EPROM 集成片简介 .....             | 313        |
| 习题 .....                            | 315        |
| <b>第 8 章 可编程逻辑器件</b> .....          | <b>316</b> |
| 8.1 可编程逻辑器件基本结构 .....               | 317        |
| 8.1.1 “与-或”阵列结构 .....               | 317        |
| 8.1.2 查找表结构 .....                   | 324        |
| 8.1.3 可编程逻辑器件编程技术 .....             | 328        |
| 8.2 简单可编程逻辑器件(SPLD) .....           | 329        |
| 8.2.1 PAL 器件的基本结构 .....             | 330        |
| 8.2.2 GAL 器件的基本结构 .....             | 330        |
| 8.2.3 典型 GAL 器件 .....               | 331        |

|                                   |            |
|-----------------------------------|------------|
| 8.3 复杂可编程逻辑器件(CPLD) .....         | 343        |
| 8.3.1 概述 .....                    | 343        |
| 8.3.2 可编程互连阵列结构 CPLD .....        | 346        |
| 8.3.3 全局互连结构 CPLD .....           | 354        |
| 8.4 现场可编程门阵列(FPGA)器件 .....        | 356        |
| 8.4.1 概述 .....                    | 356        |
| 8.4.2 连续互连型 FPGA 器件 .....         | 357        |
| 8.4.3 分段互连型 FPGA 器件 .....         | 363        |
| 8.4.4 FPGA 器件特点 .....             | 369        |
| 8.5 可编程逻辑器件的开发 .....              | 370        |
| 8.5.1 PLD 设计流程 .....              | 370        |
| 8.5.2 PLD 编程与配置 .....             | 372        |
| 习题 .....                          | 374        |
| <b>第9章 脉冲单元电路</b> .....           | <b>376</b> |
| 9.1 脉冲信号与电路 .....                 | 376        |
| 9.1.1 脉冲信号 .....                  | 376        |
| 9.1.2 脉冲电路 .....                  | 377        |
| 9.2 集成门构成的脉冲单元电路 .....            | 377        |
| 9.2.1 施密特触发器 .....                | 377        |
| 9.2.2 单稳态触发器 .....                | 383        |
| 9.2.3 多谐振荡器 .....                 | 392        |
| 9.3 555 定时器及其应用 .....             | 398        |
| 9.3.1 555 定时器的电路结构 .....          | 398        |
| 9.3.2 用 555 定时器构成施密特触发器 .....     | 399        |
| 9.3.3 用 555 定时器构成单稳态触发器 .....     | 401        |
| 9.3.4 用 555 定时器构成多谐振荡器 .....      | 402        |
| 习题 .....                          | 404        |
| <b>第10章 模数转换器和数模转换器</b> .....     | <b>406</b> |
| 10.1 概述 .....                     | 406        |
| 10.1.1 数字控制系统 .....               | 406        |
| 10.1.2 数据传输系统 .....               | 407        |
| 10.1.3 自动测试和测量设备 .....            | 408        |
| 10.1.4 多媒体计算机系统 .....             | 408        |
| 10.2 数模转换器(DAC) .....             | 408        |
| 10.2.1 数模转换原理和一般组成 .....          | 408        |
| 10.2.2 权电阻网络 DAC .....            | 410        |
| 10.2.3 $R-2R$ 倒 T 形电阻网络 DAC ..... | 414        |