

高等学校规划教材
普通高等教育电气工程实践技术系列教材

DSP控制工程 实践技术

付家才 主编



化学工业出版社
教材出版中心

(京)新登字 039 号

图书在版编目(CIP)数据

DSP 控制工程实践技术/付家才主编. —北京: 化学工业出版社, 2005. 5
高等学校规划教材
ISBN 7-5025-6558-2

I. D… II. 付… III. 数字信号-信号处理-高等学校-教材 IV. TN911. 72

中国版本图书馆 CIP 数据核字 (2005) 第 038330 号

高等学校规划教材
普通高等教育电气工程实践技术系列教材

DSP 控制工程实践技术

付家才 主编

孟毅男 冯新宇 副主编

阳昌汉 马惠珠 主审

责任编辑: 唐旭华

文字编辑: 徐卿华

责任校对: 顾淑云 于志岩

封面设计: 潘 峰

*

化学工业出版社 出版发行
教材出版中心

(北京市朝阳区惠新里 3 号 邮政编码 100029)

发行电话: (010) 64982530

<http://www.cip.com.cn>

*

新华书店北京发行所经销

北京市彩桥印刷厂印刷

三河市前程装订厂装订

开本 787mm×1092mm 1/16 印张 17 字数 416 千字

2005 年 6 月第 1 版 2005 年 6 月北京第 1 次印刷

ISBN 7-5025-6558-2/G·1684

定 价: 27.00 元

版权所有 违者必究

该书如有缺页、倒页、脱页者, 本社发行部负责退换

前 言

根据教育部本科应用型人才培养目标的精神,为满足本科电类相关专业实践能力培养的需要,我们组织编写了一套电气工程实践技术系列教材,内容涵盖电子、电机、电气控制、工业控制、单片机、DSP、应用电子、EDA 等内容。

本套教材立足于本科教育人才培养目标,遵循主动适应社会发展需要,突出应用性和针对性,着重加强工程实践能力、工程设计能力的培养原则,与专业基础课、专业课的理论教材相配套,作为理论教材的扩展和延伸。这套教材集设计、制作、工程实践操作、工程应用、工程训练等能力培养为一体,体系新颖,内容可选择性强。本套书的特点归纳为:内容先进性、教学适用性、灵活选择性、突出实用性、强调实践性。本套教材取材上充分考虑了内容的先进性,以新技术、新元件、新材料充实到各门实践教材中;在整体规划上尽力保证与专业基础课、专业课内容的衔接,与理论教材的配套,体现了专业的系统性和完整性,利于课程的整合;为适应电类各专业的需要,对选用实践教材进行多种方案组合;为便于学生学习,本套教材中既注意到一般设计方法和过程介绍,同时对工业设计和过程也进行了具体的介绍,作为通向现场的一座桥梁。本套教材很多内容来源于科研和生产实践,通过对科研和生产单位的广泛调研,搜集了大量有实用意义的资料,使内容更加贴近现场,贴近实践。本套教材既注重工程设计能力的传授,以动手能力、工程实践能力为培养主线,重点放在电气操作技能的训练上,培养学生分析和解决实际问题的能力,又遵循循序渐进的原则,由基础实践技能到综合实践技能,采用由浅入深、深入浅出的培养方法。

本套教材有《工业控制工程实践技术》、《电子工程实践技术》、《电机工程实践技术》、《电气控制工程实践技术》、《单片机控制工程实践技术》、《DSP 控制工程实践技术》、《EDA 工程实践技术》、《应用电子工程实践技术》8 本。

《DSP 控制工程实践技术》在编写上充分考虑了电类专业学生的学习特点和当前对应用型人才培养的要求,具有如下特点。

(1) 内容自成体系

本书不受各种不同版本 DSP 理论教材的制约,自成体系,从内容上突出理论指导实践,实践验证理论,理论与实践相结合的方法。

(2) 注重实用性

考虑到电类专业学生不同层次 DSP 基础不同,在内容的前后安排上由浅入深,循序渐进,由 DSP 基础讲起,引导学生学会 DSP 产品开发。

(3) 注重能力的培养

工程实践教学是培养学生能力最好和最直接的环节。本书通过增加工程实践内容,从硬件、软件设计入手,从多种途径全面提高学生的实践能力。

本书精选了 TSM320C5x 系列 DSP 芯片的应用开发方法,内容包括 DSP 的硬件电路设计、软件设计、DSP 芯片开发等内容。重点阐述 DSP 的典型应用。本书所涉及的程序都经过上机验证,具有很强的实用性。

本书由付家才教授主编,孟毅男、冯新宇任副主编。本书共分 7 章,第 1 章、第 2 章由

孟毅男编写；第3章由范艳根编写；第4章、第5章由冯新宇编写；第6章、第7章由蒋洪波编写。全书由付家才策划与统稿，并编写了附录。

本书由哈尔滨工程大学阳昌汉教授、马惠珠博士主审，在审阅过程中提出了许多宝贵的意见和建议，在此表示衷心的感谢。

由于编者水平有限，书中不足之处在所难免，敬请广大读者批评指正。

编者

2005年3月

内 容 提 要

本书是电气工程实践技术系列教材之一。本书从应用角度出发,以 TMS320C5x 系列 DSP 芯片为例,介绍了 DSP 的硬件、软件电路设计, DSP 芯片开发等内容,重点阐述 DSP 的典型应用和 DSP 工程实践方法。本书所涉及的内容都经过上机验证,具有很强的实用性。通过本书的学习,可以对 DSP 芯片结构、开发和数字滤波器、FFT 的实现、自举加载器等系统有比较全面的了解。

本书既可作为大中专院校相关专业实习与实践技能训练的教材,又可作为相关专业工程人员的参考书。

目 录

1 DSP 概述	1
1.1 DSP 基础知识	1
1.1.1 DSP 芯片的概念	1
1.1.2 DSP 芯片的发展	1
1.1.3 DSP 芯片的分类	2
1.1.4 DSP 芯片的选择	3
1.1.5 DSP 芯片的组成结构	4
1.1.6 DSP 处理器与微控制器的比较	5
1.1.7 DSP 系统的特点	6
1.2 主要 DSP 芯片简介	7
1.2.1 TI 公司的 DSP 芯片	7
1.2.2 其他公司的 DSP 芯片	9
1.3 DSP 发展现状及其应用	10
1.3.1 国内 DSP 的发展	10
1.3.2 DSP 技术的发展趋势	11
1.3.3 DSP 的应用	12
本章小结	13
习题与思考题	13
2 TMS320C54xx 硬件系统	14
2.1 TMS320C54xx 硬件结构简介	14
2.1.1 总线结构	14
2.1.2 中央处理器单元	14
2.1.3 中央存储器组织	18
2.1.4 存储器映射寄存器	18
2.1.5 片内外围设备	20
2.1.6 外部总线接口	21
2.1.7 IEEE 1149.1 标准扫描逻辑	21
2.2 C54xx 端子和信号说明	21
2.3 DSP 最小系统电路设计	27
2.3.1 TMS320C5409 芯片	27
2.3.2 JTAG 仿真口的连接	27
2.3.3 有关电源芯片的说明	29
2.3.4 时钟信号的接入简介	31
2.3.5 其他端子和测试信号	32
2.3.6 调试中可能遇到的问题	33

2.4	中断和定时	33
2.4.1	中断概述	33
2.4.2	中断寄存器	35
2.4.3	中断响应过程	36
2.4.4	其他中断内容	37
2.4.5	中断响应流程图	37
2.4.6	中断矢量程序	37
2.4.7	定时器	39
2.4.8	定时控制寄存器	41
2.5	D/A 与 DSP 的连接	42
2.5.1	典型 DSP 硬件系统的总体结构	42
2.5.2	有关 D/A 转换器的说明	43
2.5.3	TLC7528 与 C5409 的连接	44
2.5.4	D/A 转换器的调试	45
2.5.5	D/A 应用的其他问题	46
2.6	A/D 与 DSP 的连接	46
2.6.1	有关 A/D 转换器的说明	46
2.6.2	TLV1571 与 C5409 的连接	49
2.6.3	TLV1571 的调试	49
2.6.4	A/D 应用的其他问题	55
2.7	串口	56
2.7.1	标准串口	56
2.7.2	缓冲串口	57
2.8	EPROM 与 DSP 的连接	73
	本章小结	76
	习题与思考题	76
3	DSP 软件设计	77
3.1	TMS320C54x/C55x 的初始化	77
3.1.1	寄存器初始化	77
3.1.2	矢量表初始化	80
3.1.3	串行口初始化	82
3.2	TMS320C54x/55x 的软件应用	86
3.2.1	编程注意事项	86
3.2.2	软件编程技巧	87
3.3	TMS320C54x/C55x 的 BOOT 设计	90
3.3.1	8 位并行 BOOT 的实现	90
3.3.2	TMS320LC549 内部 BOOT 程序的缺陷	91
3.3.3	超过 32K 地址范围的 BOOT 方法	92
	本章小结	92
	习题与思考题	92

4 DSP 指令系统	93
4.1 寻址方式	93
4.1.1 数据寻址	93
4.1.2 程序寻址	96
4.2 指令系统	97
4.2.1 汇编语言源程序格式	97
4.2.2 符号与缩写	97
4.2.3 汇编指令介绍	101
4.2.4 算术指令	101
4.2.5 逻辑指令	125
4.2.6 程序控制指令	133
4.2.7 装载和存储指令	149
本章小结	168
习题与思考题	168
5 DSP 芯片开发	169
5.1 代码生成工具	169
5.1.1 C 编译器	169
5.1.2 宏汇编器	170
5.1.3 链接器	171
5.1.4 文档管理器库生成器	171
5.1.5 代码格式转换器	172
5.1.6 RTS 头文件	173
5.2 代码调试工具	173
5.2.1 C/汇编语言源码调试器	173
5.2.2 初学者工具 DSK	174
5.2.3 软件模拟器	174
5.2.4 评价模块 EVM	175
5.2.5 软件开发系统 SWDS	175
5.2.6 仿真器 XDS	175
5.3 集成开发环境 CCS	176
5.3.1 CCS 的主要特点	176
5.3.2 CCS 开发软件安装及配置	177
5.3.3 CCS 开发软件菜单介绍	180
5.4 C 语言开发 DSP	186
5.4.1 TMS320C54x C 语言特征	186
5.4.2 TMS320C54x C 语言的数据类型	187
5.4.3 关键字	188
5.4.4 寄存器变量与全局寄存器变量	190
5.4.5 pragma 伪指令	191
5.4.6 产生链接名	194

5.4.7 初始化静态和全局变量	194
本章小结	195
习题与思考题	195
6 DSP 应用	196
6.1 数字滤波器的实现	196
6.1.1 FIR 滤波器的 DSP 实现	196
6.1.2 IIR 滤波器的 DSP 实现	202
6.1.3 自适应滤波器的 DSP 实现	204
6.2 FFT 的实现	209
6.3 正弦和余弦信号发生器	216
6.4 自举加载器	221
6.4.1 8 位或 16 位并行 EPROM 模式自举加载	222
6.4.2 I/O 自举加载	223
6.4.3 串行自举加载	225
本章小结	226
习题与思考题	226
7 DSP 工程实践方法	227
7.1 DSP 工程实践内容	227
7.2 设计实践的教学过程	227
7.3 验证性实践内容选题设计	228
7.3.1 DSP 指令练习	228
7.3.2 数据存储器和程序存储器	231
7.3.3 异步串口	231
7.3.4 同步串口	232
7.3.5 步进电机控制	233
7.3.6 硬件中断	233
7.3.7 定时器	233
7.3.8 急救车与交通灯	234
7.3.9 直流伺服电机调速控制	234
7.3.10 滤波器	234
7.3.11 正弦波发生器	234
7.3.12 语音录、放	235
7.4 综合性实践内容选题设计	235
7.4.1 数字存储示波器	235
7.4.2 同步串口	235
7.4.3 LMS 滤波器实验	235
7.4.4 卷积算法	236
7.4.5 语音录、放	237
7.4.6 黑白图像采集与灰度阈值变换	237
7.4.7 温度测量	238

7.4.8 快速傅里叶变换算法	238
7.4.9 自相关算法	239
7.4.10 互相关算法	239
本章小结	240
附录 1 TMS320C54x 指令系统一览表	241
附录 2 TMS320C54x 的端子图	250
附录 3 TMS320C54x 汇编命令一览表	257
参考文献	260

1 DSP 概述

从 20 世纪 60 年代数字信号处理理论的崛起到 80 年代数字信号处理器的产生，数字信号处理技术的发展迅猛异常。今天，数字信号处理器已广泛应用于社会的各个领域，也渗透到人们生活中，改变着人们的生活方式。数字信号处理器发挥着十分关键的作用，决定着数字信号处理的未来。

1.1 DSP 基础知识

1.1.1 DSP 芯片的概念

数字信号处理器 (digital signal processor)，称 DSP 芯片，是一种专用于数字信号处理的微处理器。由于 DSP 芯片采用哈佛结构、具有专门的硬件乘法器、采用流水线操作和提供特殊的 DSP 指令，因此可以用来快速地实现各种数字信号处理算法。

DSP 芯片是一种专用微处理器，是高性能系统的核心，它可以实时地对大量数据进行数字处理。这种实时能力使 DSP 在语音信号处理、振动及地震信号处理、图像信息处理等高速领域的应用十分理想，成为全球 70% 数字电话的“心脏”。同时，DSP 在网络领域也有广泛的应用。

DSP 芯片一般具有如下的一些特点：

- ① 在一个指令周期内可以完成一次乘法和一次加法；
- ② 由于采用哈佛结构，即程序和数据空间分开，可以同时访问数据空间和程序空间；
- ③ 片内具有快速 RAM，通常可通过独立的数据总线同时访问两块芯片；
- ④ 具有低开销或零开销循环及跳转的硬件支持；
- ⑤ 快速的中断处理和硬件 I/O 支持；
- ⑥ 具有在单周期内操作的多个硬件地址产生器；
- ⑦ 可以并行执行多个操作；
- ⑧ 支持流水线操作，取指、译码和执行等操作可以流水执行。

所谓哈佛结构，是将程序与数据的存储空间分开，即地址总线和数据总线相互独立。这样，同一条指令可以同时不同的数据空间进行读操作或写操作，从而提高处理速度。和哈佛结构配合使用的就是流水线操作。如果一条指令仅仅对一个数据空间操作，哈佛结构必然失去其存在的意义，而 DSP 指令又不可避免地需要一些单操作指令（仅仅对一个数据空间操作）。为了解决这个问题，DSP 采用流水线操作。DSP 执行一条指令，需要经过取指、译码、访问、执行等几个步骤。所谓流水线操作，就是将各条指令的执行时间重叠，执行完第一条指令第一步后，紧接着执行该指令的第二步，同时执行下一条指令的第一步。使得指令执行加快，使大多数指令都可以在单个指令周期完成。

1.1.2 DSP 芯片的发展

1978 年，微系统 (Microsystems) 公司的 AMI 子公司宣布了世界上第一块单片 DSP 芯

片 S2811 的诞生。1979 年, 美国 Intel 公司发布了商用可编程器件 2920, 它是 DSP 芯片的一个重要里程碑。这两种芯片内部都没有现代 DSP 芯片所必需的单周期芯片。1980 年, 日本 NEC 公司推出的 μ PD7720 是第一个具有乘法器的商用 DSP 芯片。第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本的 Hitachi 公司, 它于 1982 年推出了浮点 DSP 芯片。1983 年, 日本的 Fujitsu 公司推出了 MB8764, 其指令周期为 120ns, 双内部总线, 从而使处理的吞吐量有了一个大的飞跃。第一个高性能的浮点 DSP 芯片应是 AT&T 公司于 1984 年推出的 DSP32。TI 公司 1982 年成功推出第一代 DSP 芯片 TMS32010 及其系列产品 TMS32011、TMS320C10/C14/C15/C16/C17, 此后相继推出第二代 DSP 芯片 TMS32020、TMS320C25/C26/C28, 第三代 DSP 芯片 TMS32C30/C31/C32, 第四代 DSP 芯片 TMS32C40/C44, 第五代 DSP 芯片 TMS32C50/C51/C52/C53/C54XX/C55XX 以及集多个 DSP 于一体的高性能 DSP 芯片 TMS32C80/C82 等。

自 1980 年以来, DSP 芯片得到了突飞猛进的发展, DSP 芯片的应用也越来越广泛。从运算速度来看, MAC (一次乘法和一次加法) 时间已经从 20 世纪 80 年代初的 400ns (如 TMS32010) 降低到 40ns (如 TMS32C40), 处理能力提高了 10 多倍。DSP 芯片内部关键的乘法器部件从 1980 年的占模区的 40% 左右下降到 5% 以下, 片内 RAM 增加一个数量级以上。从制造工艺来看, 1980 年采用 $4\mu\text{m}$ 的 NMOS 工艺, 而现在则普遍采用微米 CMOS 工艺。DSP 芯片的端子数量从 1980 年的最多 64 个增加到现在的 200 个以上, 端子数量的增加, 意味着结构灵活性的增加。从此, 随着 DSP 芯片的发展, DSP 系统的成本、体积、质量和功耗有很大程度的下降。

现在, 世界上的 DSP 有 300 多种, 其中定点 DSP 有 200 多种。迄今为止, 生产 DSP 的公司有 80 多家, 主要厂家有 TI 公司、AD 公司、Lucent 公司、Motorola 公司和 LSI Logic 公司, TI 公司作为 DSP 生产上的代表, 生产的品种很多, 定点和浮点 DSP 大约都占市场份额的 60%; AD 公司的定点和浮点 DSP 大约分别占 16% 和 13%; Motorola 公司的定点和浮点 DSP 大约分别占 7% 和 14%; 而 Lucent 公司则主要生产定点 DSP, 约占 5%。根据 1998 年统计, 占市场主导地位的产品是 AD 公司的 ADS-21xx (16 位定点)、ADSP-21xxx (32 位定点和浮点), Lucent 公司的 DSP16xxx (16 位定点)、DSP32xx (32 位浮点), Motorola 公司的 DSP561xx (16 位定点)、DSP560xx (24 位定点)、DSP96002 (32 位浮点) 和 TI 公司的 TMS320Cxx 等。

可喜的是, 由中国自主知识产权的 DSP 也已经研发成功, 并已推向市场, 相信在不久的将来便可以使用自己的 DSP 开发自己的产品。

1.1.3 DSP 芯片的分类

(1) 按基础特性分类

这是根据 DSP 芯片的工作时钟和指令类型来分类的。如果 DSP 芯片在某时钟频率范围内以任何频率都能正常工作, 除计算速度有变化外, 性能没有下降, 这类 DSP 芯片一般称为静态 DSP 芯片。如果有两种或两种以上的 DSP 芯片, 它们的指令集和相应的机器代码及端子结构相互兼容, 则这类 DSP 芯片称为具有一致性的 DSP 芯片。

(2) 按数据格式分类

根据 DSP 芯片工作的数据格式, DSP 芯片可分为定点 DSP 芯片和浮点 DSP 芯片。数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片, 以浮点格式工作的称为浮点 DSP 芯片。

不同的浮点 DSP 芯片所采用浮点格式不完全一样，有的 DSP 芯片采用自定义的浮点格式，有的 DSP 芯片则采用 IEEE 的标准浮点格式。

(3) 按用途分类

根据 DSP 芯片的用途，DSP 芯片可分为通用型 DSP 芯片和专用型 DSP 芯片。通用型 DSP 芯片适合普通的 DSP 应用，如 TI 公司的一系列 DSP 芯片。专用型 DSP 芯片专为特定的 DSP 运算而设计，更适合特殊的运算，如数字滤波、卷积和傅里叶变换等。

1.1.4 DSP 芯片的选择

设计 DSP 应用系统，选择 DSP 芯片是非常重要的一个环节。只有选定了 DSP 芯片才能进一步设计外围电路系统的其他电路。DSP 芯片的选择应根据实际的应用系统需要来确定。一般来说，选择 DSP 芯片时应考虑如下因素。

(1) DSP 芯片的运算速度

运算速度是 DSP 芯片最重要的性能指标，也是选择 DSP 芯片时需要考虑的一个主要因素。DSP 芯片的运算速度可以用以下几种性能指标来衡量。

- ① 指令周期：执行一条指令所需要的时间，通常以 ns 为单位。
- ② MAC 时间：一次乘法加上一次加法的时间。
- ③ FFT 执行时间：运行一个 N 点 FFT 程序所需的时间。
- ④ MIPS：每秒百万条指令。
- ⑤ MOPS：每秒百万次操作。
- ⑥ MFLOPS：每秒百万次浮点操作。
- ⑦ BOPS：每秒十亿次操作。

(2) DSP 芯片的价格

根据实际应用情况，确定一个价格适中的 DSP 芯片。一般来说，芯片制造商的主流芯片价格都比较便宜。

(3) DSP 芯片的硬件资源

这是指总线结构、直接存储器存取 (DMA)、I/O 总线结构是否便于连接，片内、外存储器容量大小等。

(4) DSP 芯片的开发工具

目前，TI 公司 DSP 芯片约占国内 DSP 市场份额的 90%。国内从 20 世纪 90 年代初开始有一批专业公司从事 DSP 的开发与推广，现已有完善的 DSP 开发工具。

(5) 其他因素

这些因素指芯片的功耗、供货周期、封装形式、质量标准、使用寿命等。

DSP 应用系统的运算量是确定选用多大处理能力的 DSP 芯片的基础，那么，如何根据 DSP 应用系统的运算量来选择 DSP 芯片呢？

① 按样点处理 按样点处理就是 DSP 算法对每一个输入样点循环一次。例如，一个采用 LMS 算法的 256 抽头的自适应 FIR 滤波器，假定每个抽头的计算量需要 3 个 MAC 周期，则 256 个抽头需要 $256 \times 3 = 768$ 个 MAC 周期。如果采样频率为 8kHz，即样点之间的间隔为 $125\mu\text{s}$ ，DSP 芯片的 MAC 周期为 200ns，则 768 个周期需要 $153.6\mu\text{s}$ ，显然无法实现实时处理，需要选用速度更快的芯片。

② 按帧处理 有些数字信号处理算法不是每个输入样点循环一次，而是每隔一定的时

间间隔（通常称为帧）循环一次。所以选择 DSP 芯片应该比较一帧内 DSP 芯片的处理能力和 DSP 算法的运算量。假设 DSP 芯片的指令周期为 P ，一帧的时间为 $\Delta\tau$ ，则该 DSP 芯片在一帧内所提供的最大运算量为 $\Delta\tau/P$ 条指令。

在上述这些重要因素中，可根据自己的需要进行选择。定点运算的 DSP 芯片的最主要的优点是功耗低，价格便宜，体积小，但运算精度不高，一般是 16 位，片内也只有 32 位。由于它有以上突出的优点，所以在数字通信、侦察干扰、家电及便携式小仪表等方面发展得很快。而浮点运算的 DSP 芯片，功耗大，价格高，体积也稍大，但运算精度高，一般是 32 位，片内可达到 40 位。在实际的使用中，TI 公司和 AD 公司的产品比较适合自行研制产品的需要，电路可根据需要设计，外围电路也可根据需要选择，且芯片在市场较多，但编程相对复杂，电路设计搭配也较复杂。而其他公司的产品相对专用性较强，大多为其产品配套设计，价格较高，外围电路芯片专用性较强，DSP 芯片及配套芯片市场上较少，但其电路设计及程序设计较简单，效果也较好，设计产品周期较短。另外，大多数公司配有 C 语言辅助开发软件，但在实际应用中，用 C 语言编程的开发程序都对芯片的运行速度有较大的影响，使处理速度变慢，不能正常发挥芯片的速度。在选择芯片时应尽量选择较新的产品，以防止因芯片的停产而造成不必要的损失。

1.1.5 DSP 芯片的组成结构

DSP 芯片的组成结构主要包括以下几方面。

(1) 总线结构

总线结构采用改进的哈佛结构，具有 1 组程序存储器总线、3 组数据存储器总线和 4 组地址数据总线。

(2) 中央处理单元

中央处理单元包括算术逻辑单元，累加器，桶形移位器，乘法器，比较、选择及存储单元 (CSSU)，指令编码器，状态和控制存储器等。

(3) 存储器组织单元

存储器组织单元由片内 ROM 和片内 RAM 组成。有些型号的 DSP 内部还有片内闪存存储器。

(4) 存储器映射寄存器

存储器映射寄存器包括辅助寄存器、堆栈指针、中断寄存器等一些常用的寄存器。不同型号的 DSP 其映射寄存器的地址可能不一样。一些专用的 DSP 还自带一些专用的映射器。

(5) 片内外围设备

片内外围设备包括通用的 I/O 端子、主机接口、各种串口、时钟发生器等。有些型号的 DSP 还带有 CAN 接口、PCI 接口、USB 接口等外围设备。

(6) 外部总线接口

外部总线接口包括一些外扩设备所需要的端子：设备选择信号、设备准备信号、设备等待信号等。

(7) 扫描逻辑接口

扫描逻辑接口就是仿真测试接口，是一个 IEEE1149.1 标准接口。所有 TMS320C54xx 系列的 DSP 都有一样的扫描逻辑接口。

1.1.6 DSP 处理器与微控制器的比较

微控制器 (MCU) 通俗的称呼是单片机, 是从早期的 Z80 微处理器发展来的。将微控制器的外围设备如 ROM、RAM 及外部串口集成在一个片子上, 就构成了一个微型计算机。微控制器 MCU 与微处理器 MPU 是微型计算机技术的两大分支。MPU 的发展动力是人类对无止境的海量数值运算的需求, 要求速度越来越快。MCU 的发展是为了满足被控制对象的要求, 向高可靠性、低功耗、低成本方向发展。一般 MCU 的端子在 60 以下, 以 8 位机为主, 32 位机为辅。将 DSP 集成到 MCU 中可提高 MCU 的运算能力, 比如 32 位的 MC68356 集成了 Motorola 的 DSP56002。

有限冲击响应滤波器 (FIR) 的实现是作一系列数的加和乘操作, 取一些输入量和相应的系数, 在系数和输入量间作乘法, 然后将所有的乘积加起来, 形成一个输出量。类似的运算在数字信号处理过程中大量地重复发生, 因此数据处理的复杂性导致了 DSP 与 MCU 的分流。

可通过如下几个方面对 DSP 与 MCU 作一比较。

(1) 对密集的乘法运算的支持

MCU 不是用来作密集乘法任务的, 即使是一些现代的 MCU, 也要求多个指令周期来作一次乘法。而 DSP 处理器使用专门的硬件乘法电路来实现单周期乘法。DSP 处理器还增加了累加器寄存器来处理多个乘积的和。累加器寄存器通常比其他寄存器的位数多, C54xx 中的寄存器为 16 位。而累加器为 40 位。40 位的累加器可以用来存储多个数累加所得的和, 从而避免溢出。同时, 为了充分体现专门的乘法-累加硬件的好处, 几乎所有的 DSP 的指令集都包含特殊的 MAC 指令。

(2) 存储器结构

MCU 一直存在两种基本结构, 即哈佛结构和冯·诺伊曼结构, 即对应复杂指令集计算机 CISC 和精简指令计算机 RISC。所谓冯·诺伊曼结构, 就是指程序指令和数据共有—个存储空间, 只是—的地址和数据总线, 其—总线 PRAM 或 DRAM 都映射到—地址空间, 总线宽度与 CPU 类型匹配。哈佛结构具有—的程序总线—和数据总线, CISC 的指令—般是微码 (microcode), 每条指令由 CPU 解码为许多基本指令, 基于 CISC 的 MCU —般很复杂, 都采用了冯·诺伊曼结构, 所需的程序存储器比 RISC 产品少, 微码在 CPU 产生而限制了 CISC 器件的宽度, 其指令集也比 RISC 器件大。

传统上, MCU 使用冯·诺伊曼结构。这种结构中, 只有—个存储空间通过—组总线 (—地址总线和—数据总线) 连接到处理器核。DSP 采用哈佛结构, 有—组总线连接到处理器核, 允许同时对它们进行访问, 这种安排将处理器存储器的带宽加倍, 更重要的是可以同时为处理器提供数据与指令。在这种体系结构下, DSP 得以实现单周期的 MAC 指令。现在典型的高性能 MCU 实际上已包括两个片内高速缓存, —个是数据片内高速缓存, —个是指令片内高速缓存, 它们直接连接到处理器核, 以加快运行时的访问速度。从物理意义上讲, 这种片内的双存储器和总线的结构几乎完全与哈佛结构—样了, 然而从逻辑上讲, 两者还是有重要的区别。

MCU 使用控制逻辑来决定哪些数据和指令存储在片内的高速缓存里, 程序员并不加以指定 (也可根本不知道)。与此相反, DSP 使用多个片内存储器和—组总线来保证在每个指令周期内存储器的多次访问。在使用 DSP 时, 程序员必须指明哪些数据和指令要存储在片内存储器中。程序员在写程序时, 必须保证处理器能够有效地使用其双总线。

此外，DSP 处理器几乎都不具备高速缓存。这是因为 DSP 的典型数据是数据流，也就是说，DSP 处理器对每个数据样本作计算后就丢弃了，几乎不再重复使用。

(3) 零开销循环

所谓零开销循环是指处理器在执行循环时，不用花时间去检查循环计数器的值，条件转移到循环的顶部，将循环计数器减 1。如果了解到 DSP 算法的这一个共同特点，即大多数的处理时间是花在执行较小的循环上，也就容易理解为什么大多数的 DSP 都有专门的硬件用于零开销循环。与此相反，MCU 的循环使用软件来实现。某些高性能的 MCU 使用转移预报硬件，几乎达到与硬件支持的零开销循环同样的效果。

(4) 定点计算

大多数 DSP 使用定点计算，而不是浮点计算。虽然为了保证数字的精确，应该用浮点，但是对 DSP 来说，价格便宜也是非常重要的。定点机器比相应的浮点机器要便宜（而且快）。为了不使用浮点机器而又保证数字的准确，DSP 处理器在指令集和硬件方面都支持饱和和计算、舍入和移位。

(5) 专门的寻址方式

DSP 处理器往往都支持专门的寻址模式，它们对于通常的信号处理操作和算法是很有用的。例如，模块（循环）寻址（对实现数字滤波器延时很有用）、位倒序寻址（对 FFT 很有用）。这些非常专门的寻址模式在 MCU 中是不常使用的，只有用软件来实现。

(6) 执行时间的预测

大多数的 DSP 应用都是实时应用，这就要求程序员确定每个样本需要多少处理时间，或者至少要知道，在最坏的情况下需要多少时间。即便是使用了高速缓存的 DSP，哪些指令要放进去是由程序员来决定的，因此容易判断指令是从高速缓存还是从存储器中读取。可直接由一段给定的代码来预测所要求的执行时间。

(7) 定点 DSP 指令集

定点 DSP 指令集是按两个目标来设计的：一是处理器能够在每个指令周期内完成多个操作，从而提高每个指令周期的计算效率；二是将存储 DSP 程序的存储空间减到最小。为了实现这两个目标，DSP 处理器的指令集通常都允许程序员在一个指令内执行若干个并行的操作。例如，在一条指令中包含了 MAC 操作，即一个或两个数据同时移动，在典型的例子里，一条指令就包含了计算 FIR 滤波器的一个新的输出数据所需要的所有操作。这种高效率付出的代价是，这些指令集既不直观，也不容易使用。

MCU 的程序通常并不关心处理器的指令集是否容易使用，因为它们一般使用 C 或 C++ 等高级语言。而 DSP 应用程序大都使用汇编语言写。原因是大多数广泛使用的高级语言（例如 C 语言）并不适合于描述典型的 DSP 算法，另外，DSP 结构的复杂性（如多存储空间、多总线、不规则指令集、高度专门化的硬件等）使得难以为 DSP 编写高效率的 C 编译器。

即使用编译器将 C 源代码编译成为 DSP 的汇编代码，优化的任务仍很重要。典型的 DSP 应用都具有大量的计算要求，并有严格的开销限制，使得程序的优化必不可少。但值得一提的是，2001 年 6 月，TI 授权代理商已开始销售 Code Composer Studio V2，其运行平台为 Windows98、NT、2000。新版比旧版编译程序的速度快两倍，且能支持 C++。

1.1.7 DSP 系统的特点

DSP 系统以数字信号处理为基础，因此具有数字处理的全部特点。

- ① 高速性：DSP 系统的运行速度较高，最新的 DSP 运行速度高达 10GMIPS 以上。
- ② 编程方便：可编程 DSP 可使设计人员在开发过程中灵活方便地对软件进行修改和升级。
- ③ 稳定性好：DSP 系统以数字处理为基础，受环境温度以及噪声的影响较小，可靠性高。
- ④ 可重复性好：模拟系统的性能受元件参数性能的影响比较大，而数字系统基本上不受影响，因此数字系统便于测试、调试和大规模生产。
- ⑤ 集成方便：DSP 系统中的数字部件有高度的规范，便于大规模集成。
- ⑥ 性价比高：常用的 DSP 的价格在 5 美元以下。

1.2 主要 DSP 芯片简介

1.2.1 TI 公司的 DSP 芯片

美国 TI 公司在 1982 年推出第一个 DSP 芯片。TI 公司是 1930 年成立于 Texas 州的一家从事石油勘探的公司，1951 年改名为 TI 公司，经营重点转向电子技术。

TI 公司发展了三种新的 DSP 系列，它们是 TMS320C2000、TMS320C5000、TMS320C6000 系列，成为当前 TI 公司 DSP 的主流产品。

(1) TMS320C2000 系列

TMS320C2000 是作控制用的 DSP，可以代替早期的 TMS320C1X/C2X。

① C20x 16bit 定点 DSP，速度为 20MIPS，主要用途是电话、数字相机、售货机等。其中 C20x 系列的 DSP 片内的 RAM 一般都比较少，如 C204 片内 512B 的 DARAM，但以 F 开头的 DSP 型号中都带有闪速存储器 (flash memory)，F206 带有 32K×16bit 的闪速存储器。

② C24xx 16bit 定点 DSP，速度为 20MIPS，用作数字电机控制、工业自动化、电力转换系统、空调等。为了在空间有限的数字控制设备中实现更高档次的性能，TI 公司目前推出三款新型 24xxDSP，分别为 TMS320LF2401A/LF2403A/LC2402A。这些新器件能使消费类和业界的原始设备生产商 (OEM) 在降低系统成本的同时，实现更加小型化、更具智能性和更加完善的产品设计。

TI 公司的可编程 TMS320LF2401A DSP 处理器，主要针对那些对节省空间和实时性能有严格要求的设计应用。高层次的系统集成和业界体积最小的 DSP 处理器封装结合了 LF2401A 的优异性能和合理价格，有助于 OEM 厂商更快地将控制产品推向市场。TI 公司已经成功地把一个速度为 40MIPS 的 DSP 内核、闪速存储器以及一套控制优化的外围设备集成到体积最小的 DSP 处理器中，其封装尺寸不超过一个隐形眼镜片的尺寸。

除了 LF2401A 之外，TI 公司还推出了其他两款新型 DSP 处理器，主要针对具有更大需求、空间受到限制的应用。TMS320LF2403A DSP 处理器能够提供 16K×16bit 闪速存储器，具有代码保密、1K×16bit RAM、8 个输入通道的 10 位 ADC 以及事件管理器、适合 CAN2.0B 协议的 CAN 总线控制器、SPI、21 个 GPIO，它们全部装入一只 64 端 10mm×10mm TQFP 封装中。而 TMS320LC2402A DSP 处理器与 LF2403A DSP 处理器端子兼容，并能提供 6K×16bit ROM 存储器替代闪速存储器，以便降低大批量生产的成本。所有这几款新器件都是基于 TI 公司业界领先的 TMS320C2x DSP 内核，从而使已在高性能控制产品