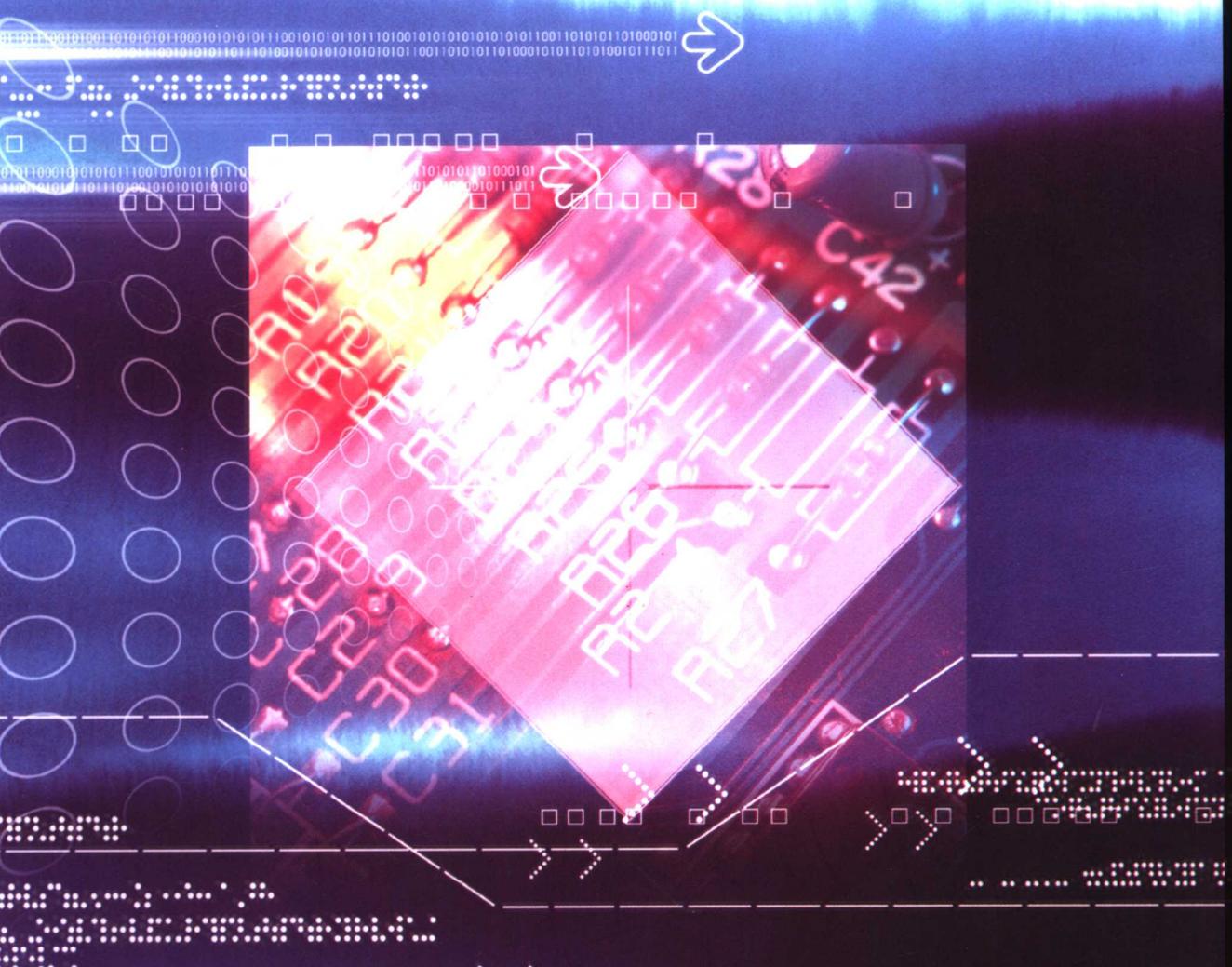


21世纪高等学校系列教材

电子技术基础

王秀敏 伦淑娴 赵光 杨玉强 编著



NEUPRESS
东北大学出版社

21世纪高等学校系列教材

电子技术基础

王秀敏 伦淑娴 赵光 杨玉强 编著

东北大学出版社
·沈阳·

© 王秀敏 等 2005

图书在版编目 (CIP) 数据

电子技术基础 / 王秀敏等编著 .— 沈阳 : 东北大学出版社, 2005.8

ISBN 7-81102-185-4

I . 电… II . 王… III . 电子技术 IV . TN

中国版本图书馆 CIP 数据核字 (2005) 第 092900 号

内容简介

本书是面向 21 世纪高等学校系列教材之一。它主要介绍了电子技术的基本理论、基本概念、基本分析方法和设计方法。全书共分 11 章，具体内容包括，半导体器件基本知识、逻辑代数基础、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲信号的产生与整形、半导体存储器、可编程逻辑器件、A/D 与 D/A 转换器、放大电路和直流稳压电源。每章都附有检测题和习题。本书内容详略适宜，便于讲授与自学。

本书可作为高等学校计算机专业、电子信息专业、自动化专业、通信专业等相关专业的教材及参考书，也可供计算机、电子信息等相关专业的工程技术人参考。

出版者：东北大学出版社

地址：沈阳市和平区文化路 3 号巷 11 号

邮编：110004

电话：024—83687331（市场部） 83680267（社务室）

传真：024—83680180（市场部） 83680265（社务室）

E-mail：neuph @ neupress.com

http://www.neupress.com

印刷者：沈阳市光华印刷厂

发行者：新华书店总店北京发行所

幅面尺寸：184mm×260mm

印 张：22.25

字 数：585 千字

出版时间：2005 年 8 月第 1 版

印刷时间：2005 年 8 月第 1 次印刷

责任编辑：张德喜

责任校对：冬 雨

封面设计：唐敏智

责任出版：杨华宁

定 价：38.00 元

前　　言

随着科学技术的日新月异，数字电子技术已广泛应用于社会的各个领域，新的数字产品层出不穷，数字电子技术已成为电子技术、计算机技术以及相关领域的科技人员必须掌握的内容。数字电子技术课程是电子通信、计算机专业的重要基础课，牢固地掌握这门课程的基本理论和基本技能，对学好后续专业课及培养学生的综合设计能力至关重要。

为了适应数字电子技术的发展和 21 世纪的教学改革需要，本书作者在遵循原国家教育委员会高等工业学校电子技术课程教学指导小组 1993 年修订的《电子技术基础课程教学基本要求》的基础上，结合本课题组 20 多年教学改革实践经验和课程建设体会，综合了现代教育思想及本领域新的科研成果，形成了这部内容精练、实用特色突出的教材。

本书编写的指导思想是牢固基础、突出重点、开阔思路、强化设计；在内容编排上力求突出基本概念、基本原理和基本分析方法，引导学生抓住重点、突出难点、多角度掌握解题思路，培养学生的创新意识和设计能力。书中每一章均列出了内容提要、教学目标，使学生明确要求，抓住中心，深入理解，在此基础上还通过对例题的详细剖析与解答，使学生掌握分析问题和解决问题的思路和方法；为便于学生自我检查和复习，书中每章都配有相当数量的检测题和习题。

本书是将模拟电子技术与数字电子技术合二为一的教材，具体内容作了恰当的处理，模拟部分精练，数字部分详尽具体。各专业可根据实际情况酌情选用其内容，例如，计算机应用专业可讲解全书，而电子信息、自动化及通信等专业可视情况少讲或不讲模拟部分，只选用数字部分作为数字电子技术基础的专用教材。

本书由王秀敏进行统稿，由渤海大学电子技术课程改革课题组集体编写，其中第 5 章、第 6 章、第 8 章的第一节至第五节由王秀敏执笔；第 2 章、第 3 章、第 8 章的第六节至第九节由伦淑娴执笔；第 1 章、第 10 章、第 11 章由赵光执笔；第 4 章、第 7 章、第 8 章的第十节至第十二节及章末习题由杨玉强执笔；第 9 章由尹作友执笔。辽宁工学院梁引教授不辞辛苦，亲自承担了本书主审。在本书形成过程中，一直得到渤海大学校长秦秋田教授、副校长郝德永教授、教务处长张守波教授及信息科学与工程学院领导的亲切关怀和大力支持，在此一并表示感谢！

由于作者水平有限，书中难免有不妥之处，恳请读者批评指正。

编著者

2005 年 8 月

目 录

基础篇

第1章 半导体器件基本知识	1
内容提要	1
教学目标	1
1.1 概述	1
1.2 半导体	1
1.2.1 本征半导体	2
1.2.2 杂质半导体	2
1.3 半导体二极管及其特性	5
1.3.1 半导体二极管的结构与类型	5
1.3.2 半导体二极管的伏安特性及开关电路	6
1.4 半导体三极管及其特性	7
1.4.1 三极管的结构与电流放大作用	8
1.4.2 三极管的输入特性和输出特性	10
1.4.3 三极管的开关等效电路	12
1.4.4 三极管工作状态的判断方法	13
1.5 场效应管及其特性	14
1.5.1 MOS管的结构及工作原理	15
1.5.2 MOS管的分类	15
1.5.3 MOS管的输入特性和输出特性	17
本章小结	19
检测题	20
习题	21

数字电路篇

第2章 逻辑代数基础	23
内容提要	23

教学目标	23
2.1 概述	23
2.1.1 数字信号与数字电路	23
2.1.2 数制和码制	24
2.1.3 算术运算和逻辑运算	29
2.2 逻辑变量及逻辑函数	30
2.2.1 逻辑变量及逻辑函数	30
2.2.2 高、低电平和正、负逻辑的规定	31
2.3 逻辑代数运算	31
2.3.1 基本逻辑运算	31
2.3.2 复合逻辑运算	33
2.4 逻辑代数的公式和定理	35
2.4.1 基本公式	35
2.4.2 常用公式	35
2.4.3 逻辑代数的基本定理	37
2.5 逻辑函数的表示方法	38
2.5.1 真值表	38
2.5.2 逻辑函数式	38
2.5.3 逻辑图	42
2.5.4 卡诺图	42
2.5.5 逻辑函数的各种表示法间的相互转换	43
2.6 逻辑函数化简	44
2.6.1 逻辑函数的公式法化简	45
2.6.2 卡诺图化简	46
2.6.3 具有关项的逻辑函数化简	50
2.6.4 逻辑函数的其他最简表达形式的化简	52
本章小结	53
检测题	54
习题	56
第3章 门电路	58
内容提要	58
教学目标	58
3.1 概述	58
3.2 基本逻辑门电路	58
3.2.1 二极管与门	58
3.2.2 二极管或门	59
3.2.3 三极管非门	60
3.3 TTL门电路	62
3.3.1 TTL与非门的电路结构和工作原理	62
3.3.2 TTL与非门的静态输入特性和输出特性	65
3.3.3 TTL与非门的动态特性	70

3.3.4 其他类型的 TTL 门电路	71
3.3.5 TTL 电路系列	76
3.3.6 TTL 系列集成电路的主要参数	78
3.4 CMOS 门电路	79
3.4.1 CMOS 反相器	79
3.4.2 其他类型的 CMOS 门电路	82
3.4.3 CMOS 门电路的特点及主要参数	84
3.5 TTL 和 CMOS 电路的正确使用	85
3.5.1 TTL 和 CMOS 电路的正确使用	85
3.5.2 TTL 电路与 CMOS 电路的接口	87
本章小结	88
检测题	89
习 题	90
第 4 章 组合逻辑电路	94
内容提要	94
教学目标	94
4.1 概 述	94
4.2 组合逻辑电路的分析和设计方法	95
4.2.1 组合电路的分析方法	95
4.2.2 组合电路的设计方法	96
4.3 常用组合逻辑电路	98
4.3.1 加法器	98
4.3.2 编码器	104
4.3.3 译码器	108
4.3.4 数据分配器	115
4.3.5 数据选择器 (MUX)	116
4.3.6 数值比较器	123
4.4 组合逻辑电路中的竞争-冒险	126
4.4.1 产生竞争-冒险的原因	126
4.4.2 检查竞争-冒险的方法	127
4.4.3 消除竞争-冒险现象的方法	127
本章小结	130
检测题	131
习 题	132
第 5 章 触发器	135
内容提要	135
教学目标	135
5.1 概 述	135
5.2 基本触发器	136
5.2.1 基本 RS 触发器	136

5.2.2 同步 RS 触发器	139
5.2.3 同步 D 触发器	142
5.2.4 同步 JK 触发器	143
5.2.5 同步 T 触发器	144
5.2.6 基本触发器的特点	145
5.3 集成触发器	145
5.3.1 主从 RS 触发器	146
5.3.2 主从 JK 触发器	148
5.3.3 边沿触发器	151
5.3.4 维持阻塞触发器	154
5.4 触发器的逻辑功能分类及转换	155
5.4.1 触发器的逻辑功能分类	155
5.4.2 触发器逻辑功能的转换	160
本章小结	162
检测题	164
习 题	165
第 6 章 时序逻辑电路	170
内容提要	170
教学目标	170
6.1 概 述	170
6.2 时序逻辑电路的特点	171
6.3 时序逻辑电路的分析方法	171
6.3.1 时序逻辑电路的分析步骤	171
6.3.2 同步时序电路的分析方法	172
6.3.3 异步时序逻辑电路的分析方法	173
6.4 移位寄存器	176
6.4.1 单向移位寄存器	176
6.4.2 双向移位寄存器	177
6.4.3 移位寄存型环形计数器	180
6.5 计数器	185
6.5.1 计数器的特点和分类	185
6.5.2 同步计数器	186
6.5.3 异步计数器	191
6.5.4 用集成计数器构成任意进制计数器	196
6.5.5 集成计数器 74LS290, 74LS191 及 74LS193 简介	200
6.6 时序逻辑电路的设计方法	202
6.6.1 同步时序逻辑电路的设计原则及步骤	203
6.6.2 同步时序逻辑电路设计实例	203
6.6.3 异步时序电路的设计	210
本章小结	210
检测题	211

习 题.....	212
第 7 章 脉冲信号的产生与整形.....	215
内容提要.....	215
教学目标.....	215
7.1 概 述	215
7.2 单稳态触发器	216
7.2.1 微分型单稳态触发器.....	216
7.2.2 集成单稳态触发器.....	218
7.2.3 单稳态触发器的应用.....	219
7.3 多谐振荡器	220
7.3.1 由 CMOS 反相器构成的非对称式多谐振荡器	220
7.3.2 石英晶体振荡器.....	222
7.4 施密特触发器	222
7.4.1 由与非门构成的施密特触发器.....	222
7.4.2 集成施密特触发器.....	223
7.4.3 施密特触发器的应用.....	223
7.5 555 定时电路	225
7.5.1 555 定时器的电路组成与功能	225
7.5.2 用 555 定时器接成的单稳态触发器.....	227
7.5.3 用 555 定时器接成的多谐振荡器.....	229
7.5.4 用 555 定时器接成的施密特触发器.....	232
本章小结.....	233
检测题.....	234
习 题.....	236
第 8 章 半导体存储器和可编程逻辑器件.....	238
内容提要.....	238
教学目标.....	238
8.1 概 述	238
8.2 只读存储器 (ROM)	239
8.2.1 ROM 分类	239
8.2.2 ROM 的结构及工作原理	239
8.3 ROM 的应用	243
8.4 随机存取存储器 (RAM)	245
8.4.1 RAM 的基本结构	245
8.4.2 静态随机存储器 (SRAM)	245
8.4.3 动态随机存储器 (DRAM)	246
8.5 存储器容量的扩展	246
8.5.1 存储器位数的扩展 (即字长扩展)	247
8.5.2 存储器存储单元的扩展 (字扩展)	247
8.5.3 字和位同时扩展.....	249

8.6 可编辑逻辑器件 (PLD)	250
8.6.1 PLD 的基本结构	250
8.6.2 基本门电路的 PLD 表示法	250
8.6.3 PROM 的 PLD 表示法	251
8.7 可编程逻辑阵列 (PLA)	251
8.8 可编程阵列逻辑 (PAL)	253
8.9 通用阵列逻辑 (GAL)	254
8.10 可擦除可编程的 EPLD	255
8.10.1 EPLD 的基本结构和特点	255
8.10.2 EPLD 的与-或逻辑阵列	257
8.10.3 EPLD 的输出逻辑宏单元	257
8.11 现场可编程门阵列 (FPGA)	258
8.11.1 FPGA 的基本结构	258
8.11.2 FPGA 的 IOB 和 CLB	259
8.12 PLD 编程简介	260
本章小结	261
检测题	262
习 题	263
第 9 章 数-模和模-数转换	268
内容提要	268
教学目标	268
9.1 概 述	268
9.2 D/A 转换器	269
9.2.1 权电阻网络 D/A 转换器	269
9.2.2 倒 T 形电阻网络 D/A 转换器	270
9.2.3 权电流型 D/A 转换器	271
9.2.4 集成 DAC	272
9.2.5 D/A 转换器的转换精度和转换速度	275
9.3 A/D 转换器	278
9.3.1 A/D 转换器的基本原理	278
9.3.2 直接 A/D 转换器	280
9.3.3 间接 A/D 转换器	285
9.3.4 集成 ADC0809	288
9.3.5 A/D 转换器的转换精度与转换速度	290
本章小结	292
检测题	292
习 题	293

模拟电路篇

第 10 章 放大电路基础	298
内容提要	298
教学目标	298
10.1 概 述	298
10.2 基本放大电路	299
10.2.1 共发射极放大电路	299
10.2.2 放大电路的分析方法	299
10.2.3 放大电路的性能指标	307
10.2.4 共集电极放大电路——射极输出器	310
10.2.5 多级放大电路及级间耦合	312
10.3 负反馈放大电路	313
10.3.1 负反馈的基本概念	313
10.3.2 负反馈放大电路类型的判别	314
10.3.3 负反馈对放大电路性能的影响	317
10.4 集成运算放大电路	319
10.4.1 集成运算放大电路简介	319
10.4.2 理想集成运算放大器	320
10.4.3 集成运算放大电路的线性应用	321
本章小结	324
检测题	325
习 题	328
第 11 章 直流稳压电源	330
内容提要	330
教学目标	330
11.1 概 述	330
11.2 整流电路	331
11.2.1 单相半波整流电路	331
11.2.2 单相桥式全波整流电路	332
11.3 电容滤波电路	332
11.4 串联型稳压电路	334
11.4.1 稳压二极管稳压电路	334
11.4.2 晶体管串联型稳压电路	334
11.4.3 具有放大环节的串联型稳压电路	335
11.4.4 集成稳压器	335
11.5 串联开关型稳压电路	337
11.6 稳压电源的主要性能指标	337

本章小结	338
检测题	338
习 题	339
附录 A 常用逻辑符号对照表	341
附录 B 国产半导体集成电路型号命名法 (GB 3430—82)	343
参考文献	344

• 基 础 篇 •

第1章 半导体器件基本知识

内容提要

半导体器件是近代各种电子电路——模拟电路和数字电路、集成电路和分立元件电路——的基础。本章首先介绍半导体的特性，半导体中载流子的运动，阐明 PN 结的单向导电性，然后介绍半导体二极管、稳压管、半导体三极管以及场效应管的结构、工作原理、特性曲线、开关特性和主要参数。

教学目标

- (1) 掌握半导体的基本知识，如了解自由电子、空穴及二者之间的扩散、漂移和复合等。
- (2) 了解、掌握半导体器件的核心环节——PN 结，并重点掌握半导体二极管的物理结构、工作原理、伏安特性以及特殊二极管——稳压管——的主要参数和伏安特性。
- (3) 重点掌握半导体三极管和场效应管的结构、工作原理、主要参数和伏安特性。
- (4) 了解不同器件的内部结构、外部特性，掌握选用器件的原则。

1.1 概 述

半导体器件主要包括半导体二极管、半导体三极管以及场效应管等，它们是构成各种电子电路的基本单元。半导体器件的核心是 PN 结，PN 结在外加电压的作用下具有单向导电性。半导体二极管由单个 PN 结组成，具有开关特性：正向导通时，正向电流随着外加电压的增加而迅速增加，相当于开关接通；反向截止时，没有电流通过，相当于开关断开。半导体三极管具有放大、饱和和截止三个状态，可构成放大电路，也可作为开关使用。场效应管是单极型半导体器件，它利用电场效应控制晶体管的电流，具有放大和开关作用，被广泛应用在集成电路中。

1.2 半导体

自然界中存在着各种物质，按导电能力强弱可分为导体、绝缘体，还有一种物质，它的导电能力介于导体和绝缘体之间，这就是半导体，如由硅元素或锗元素构成的半导体。半导体所以被人们重视的原因是它的导电能力在不同条件下有着显著的差异。当半导体受到热和光的激

发时,电导率明显增长;在纯净的半导体中掺入少量的“杂质”元素,导电能力将猛增到几千甚至上百万倍。半导体应用很广泛,如人们可利用半导体的热敏、光敏性制作成半导体热敏和光敏元件,利用半导体的掺杂性制造具有不同用途的半导体器件。半导体可分为本征半导体和杂质半导体。

1.2.1 本征半导体

完全纯净的、结构完整的半导体称为本征半导体。硅和锗都是四价元素,其原子的最外层轨道上有4个电子(称为价电子),其简化的原子结构模型如图1.2.1所示。图中的“+4”代表四价元素正离子核所具有的电荷量,外圈上4个黑点表示4个价电子。在本征硅(或锗)半导体中,原子排列整齐有序形成如图1.2.2所示的晶体结构。图中,每个价电子为相邻的正离子核所共有形成共价键价电子将受到共价键的束缚,在绝对零度下且无光照时,价电子不能摆脱共价键的束缚,这时的本征半导体不能导电。

如果温度升高(常温下),将有少数的价电子能够获得足够的能量摆脱共价键的束缚(称为本征激发),成为可移动的自由电子,一个价电子在成为自由电子的同时,在原来的共价键中留下一个空位(称为空穴),如图1.2.2所示。由于这些空位的存在,附近共价键中的电子将进来填补,随后在原共价键中留下一个新的空位,其他电子又有可能来填补后一个空位,最后达到平衡。

如果用空穴的运动来代表自由电子的运动,即把空穴看成带正电核的载流子,则半导体中存在着两种载流子:带负电的自由电子和带正电的空穴,它们都能作定向运动而形成电流。本征半导体导电能力的大小取决于自由电子-空穴对数目的多少,而自由电子-空穴对的数目又与温度、光照等因素有关;温度升高、光照加强,而自由电子-空穴数目增加,本征半导体的导电能力增强。但在常温下,本征半导体载流子数目很低,它的导电能力很弱。

1.2.2 杂质半导体

在本征半导体中掺入某种特定的少量杂质,称为杂质半导体,杂质半导体的导电能力将显著增强。根据掺入杂质的不同,杂质半导体分为N型半导体和P型半导体。

(1) N型半导体

在本征半导体中掺入少量五价元素,如磷、砷、锑等,可使半导体中的自由电子的数目大大增加,形成N型半导体。例如,掺入少量的五价元素磷,由于每个磷原子有5个价电子,5个价电子中只有4个与周围4个硅原子组成共价键,多出一个价电子,如图1.2.3所示。这个多出的价电子不在共价键中,而且受磷原子的吸引又很弱,在常温下就能挣脱磷原子的束缚成为自由电子。而磷原子因失去一个价电子成为一个带正电荷的离子,该正离子不能参与导电。

这种杂质半导体虽然掺入杂质很少,但一个杂质原子提供一个自由电子,自由电子在数目

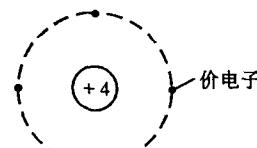


图 1.2.1 四价原子简化结构模型

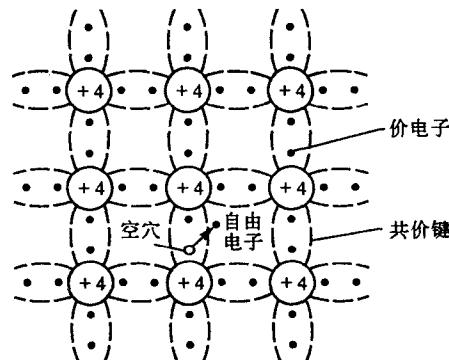


图 1.2.2 晶体结构示意图

上远远超过本征激发下共价键破裂出现的电子-空穴对数目。所以，在N型半导体中，主要依靠带负电的电子导电，电子称为多数载流子，空穴称为少数载流子。

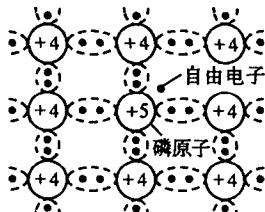


图 1.2.3 N型半导体结构

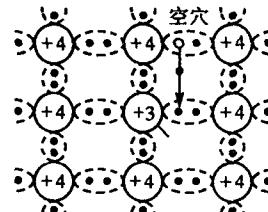


图 1.2.4 P型半导体结构

(2) P型半导体

在本征半导体中掺入少量的三价元素，如硼、铝、镓等，可使半导体中空穴的数目大大增加，形成P型半导体。例如，掺入少量的三价元素硼，由于硼原子是三价的，和周围的四价硅原子组成共价键时因缺少一个电子而形成一个空位，如图1.2.4所示。在常温下，邻近的硅原子共价键中的价电子具有足够的能量去填补这个空穴，而在原硅原子中留下一个空穴。硼原子因接受一个电子而成为不能移动的带负电的离子。这样，掺入一个硼原子可以生成一个空穴，掺入少量硼元素便可以使空穴数目剧增，这种半导体主要靠带正电的空穴导电，所以，多数载流子是空穴，少数载流子为自由电子。

综上所述，本征半导体中掺入少量杂质构成杂质半导体后，在常温下杂质原子均已电离，载流子数目大大增加，使半导体的导电能力显著提高，因此，掺杂是提高半导体导电能力的最有效方法。但需要指出的是，无论是N型半导体还是P型半导体，其正负电荷量是相等的，多出的载流子与杂质所带的正、负电荷相平衡。因此，杂质半导体也依然呈电中性。

(3) PN结

①PN结的形成。在一块本征半导体上，用不同的掺杂工艺使其一边形成P型半导体，另一边形成N型半导体，则在它们的交界处就出现了电子和空穴的数目差，电子和空穴都要从浓度高的地方向浓度低的地方扩散，如图1.2.5(a)所示。P区失去了空穴，留下了带负电的离子[用⊖表示]，N区失去了电子，留下了带正电的离子[用⊕表示]，这些不能运动的正、负离子称为空间电荷，它们集中在P区和N区交界面，形成一个空间电荷区(或势垒区)，即PN结，如图1.2.5(b)所示。由于P区带负电，N区带正电，因此，在两者之间产生了一个电位差，称为内电场，其方向由N区指向P区，通常，硅材料的内电场为0.6~0.8V，锗材料的内电场为0.2~0.3V。显然，内电场的作用是阻止多子扩散继续进行。而P区的少子自由电子和N区的少子空穴在内电场库仑力的作用下，将发生向对方区域的漂移运动。随着多子扩散运动的减弱和少子漂移运动的增强，在某时刻会达到动态平衡，从而形成稳定的PN结。因此，在无外加电场或其他激发因素作用时，PN结没有电流通过。

②PN结的单向导电性。

- PN结加正向电压 P区外接电源正极，N区外接电源负极时称为PN结加正向电压(也称正向偏置)，如图1.2.6所示。由于外加电压与PN结的内电场方向相反，从而使内电场削弱，这样就打破了原有的平衡状态，使P区中的多数载流子空穴和N区中的多数载流子电子都要向空间电荷区运动。当P区的空穴和N区的电子进入空间电荷区后，分别中和一部分负离子和正离子，使空间电荷量减少，空间电荷区宽度变窄，这就使得P区和N区能越过这个

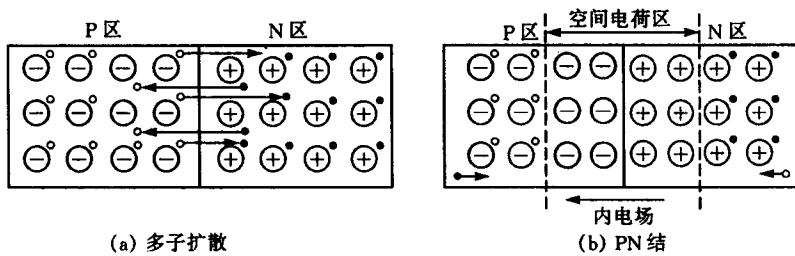


图 1.2.5 PN 结的形成

空间电荷区的多数载流子数量大大增加,形成了较大的扩散电流。当然,这时也存在由少数载流子形成的漂移电流,但数量十分有限,它对总电流的影响可以忽略不计。所以,当 PN 结加正向电压时,通过 PN 结的电流主要是扩散电流,它随着外加电压 U 的增加而迅速上升,这时 PN 结呈现一个很小的电阻。这种状态称为 PN 结处于导通状态。

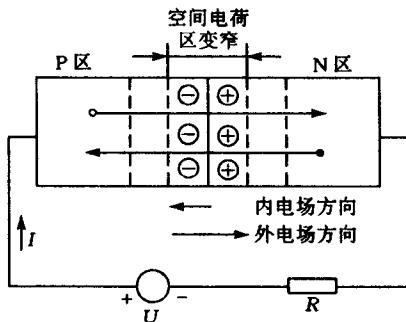


图 1.2.6 PN 结加正向电压

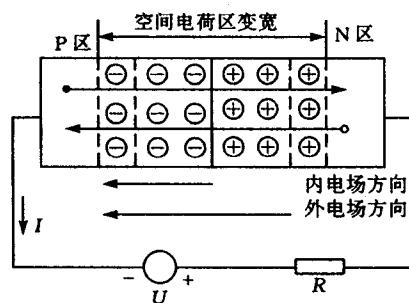


图 1.2.7 PN 结加反向电压

- PN 结加反向电压 P 区外接电源负极, N 区外接电源正极时称为 PN 结加反向电压(也称反向偏置),如图 1.2.7 所示。外加电压所产生的电场与 PN 结的内电场方向相同,加强了内电场,从而使空间电荷区加宽。于是多数载流子的扩散运动就很难进行,扩散电流趋于零。但是由于内电场的增强,使 P 区和 N 区中的少数载流子更容易产生漂移运动,这时通过 PN 结的电流是漂移电流,称为反向电流。反向电流基本上不随外加电压变化,故又称为反向饱和电流,其数量是很小的,此时,PN 结呈现一个很大的电阻,或者说 PN 结加反向电压时,可以认为基本是不导电的,这种状态称为 PN 结处于截止状态。

③PN 结的击穿特性。当 PN 结上加的反向电压增大到一定数值时,反向电流突然剧增,这种现象称为 PN 结的反向击穿。PN 结出现击穿时的反向电压称为反向击穿电压。反向击穿可分为雪崩击穿和齐纳击穿两种。

- 雪崩击穿 当反向电压较高时,内电场很强,使在结内作漂移运动的少数载流子获得很大的动能。当它与结内原子发生直接碰撞时,将原子电离,产生新的“电子-空穴”对,这些新的“电子-空穴”对,又被强电场加速再去碰撞其他原子,产生更多的“电子-空穴”对;如此连锁反应,使结内载流子数目剧增,并在反向电压作用下作漂移运动,形成很大的反向电流。这种击穿称为雪崩击穿。

- 齐纳击穿 齐纳击穿发生在掺杂浓度很高的 PN 结内。由于掺杂浓度很高,PN 结很窄,这样即使施加较小的反向电压(1V),结层中的电场却很强(可达 250kV/cm 左右)。在强

电场作用下,会强行促使 PN 结内原子的价电子从共价键中被拉出来,形成“电子-空穴”对,从而产生大量的载流子。它们在反向电压的作用下,形成很大的反向电流,出现了击穿现象。这种击穿称为齐纳击穿。

1.3 半导体二极管及其特性

1.3.1 半导体二极管的结构与类型

半导体二极管简称为二极管,是由一个 PN 结加上相应的电极和引线及管壳封装构成的,其结构示意图如图 1.3.1(a)所示,电路符号如图 1.3.1(b)所示。由 P 区引出的电极称为正极(或阳极),由 N 区引出的电极称为负极(或阴极),电路符号中的箭头方向表示了正向电流的流通方向。二极管文字符号用 D 表示。

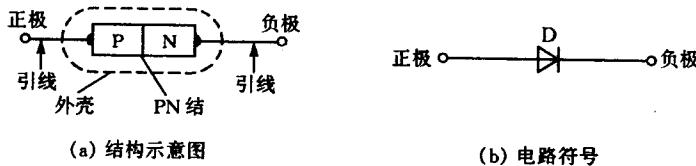


图 1.3.1 二极管结构示意图和电路符号

二极管的类型很多,从制造二极管的材料来分,有硅二极管和锗二极管;按其结构特点来分,有点接触型、面接触型和平面接触型三大类。

① 点接触型二极管是一根很细的金属触丝(如三价元素铝)和一块 N 型半导体的表面接触,然后在正方向通过很大的瞬时电流,使触丝和半导体牢固地熔接在一起,三价金属与 N 型锗半导体相结合就构成了 PN 结,如图 1.3.2(a)所示。点接触型二极管的特点是不能承受大的电流和高的反向电压,适合用于高频、小电流的场合,例如,作为高频检波元件、小电流整流和数字电路中的小功率开关电路等。

② 面接触型二极管是用合金法和扩散法做成的,其结构如图 1.3.2(b)所示。这种二极管的 PN 结面积大,所以可承受较大的电流,但极间电容较大,适宜作大功率整流器件,主要用于低频整流电路和低速开关电路。

③ 平面型二极管如图 1.3.2(c)所示。二氧化硅是保护层,保护 PN 结免受污染,使二极管漏电流小,工作稳定。结面积大的适用于大功率整流,结面积小的适用于高频及高速开关电路。

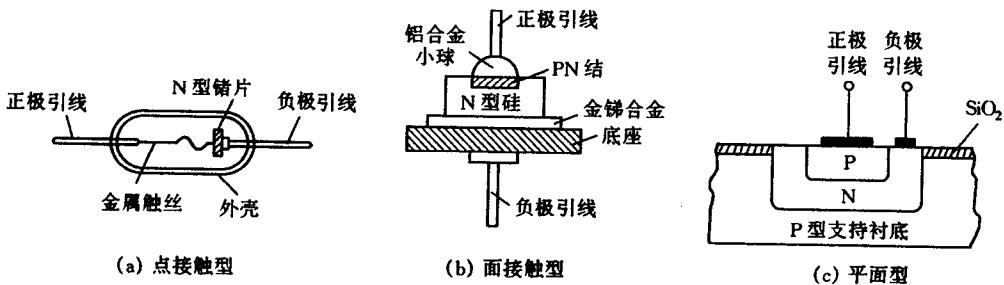


图 1.3.2 二极管结构图