

《计算机硬件文摘》

愿为从事计算机研究、设计、生产、教学与应用的单位和个人提供最新、最准与最全的信息服务!

本刊自今年试刊以来,得到了广大读者的热情支持与极大关注。为了适应四化建设的新形势,满足大家的迫切需要,本刊已由全国编委会正式批准,定于明年转为月刊,由各地新华书店发行。为了力争把本刊办成一个可信度高、报导快和使用方便的刊物,计划在今年试刊的基础上,对本刊的报导内容与报导形式等各方面作进一步的充实、调整与改进。

• 报导专题

电路与器件

逻辑设计与数学技术

计算机存储设备与技术

模拟与数字计算机及系统

计算机外围设备

数据通信设备与技术(含网络)

• 收录文献

收录了世界各国用各种主要文字出版的数千种期刊(包括国内的某些主要期刊)与大量会议论文、科技报告、学位论文及各种专著等。

• 信息内容

除个别文摘只给出了文献题名及其出处之外,绝大部分文摘都由文献题名、文献出处及其摘要或简介组成。大部分文摘的本身就具有相当高的文献参考价值,从中能获得许多十分有用的信息。

• 使用方法

本刊每期都附有一以汉字拼音字母顺序编排的《主题指南》,读者可根据要查题目的主题词,从中查出该题目所属专题与页次,使用极为方便。

• 订购办法

本刊1986年由全国各地新华书店发行,请注意《科技新书目》上的征订通知,到时去当地新华书店预订。如因故漏订,可直接与“重庆市市中区胜利路91号中国科技情报研究所重庆分所发行科”联系订购。

计算机硬件文摘

第三辑

中国科学技术情报研究所重庆分所	编	辑
科学技术文献出版社重庆分社	出	版
(重庆市市中区胜利路91号)		
新华书店重庆发行所	发	行
重庆市印制一厂	印	刷
开本: 787×1092毫米 1/16	印张: 8	字数: 29.5万
1985年12月第一版	1986年3月第一次印刷	
科技新书目: 107—259	印数: 3200	

书号: 15176·636

定价: 3.10元

目 录

电路与器件	(1)
逻辑元件	(1)
半导体逻辑元件	(1)
其它逻辑元件	(1)
逻辑与开关电路	(1)
微处理机芯片	(5)
数字计算机的其它电路	(10)
模拟电路	(14)
模/数与数/模转换器	(14)
逻辑设计与数字技术	(15)
逻辑设计方法	(15)
计算机辅助逻辑设计	(16)
计算机体系结构	(16)
数字运算方法	(24)
数字滤波器	(26)
微计算机技术	(29)
数字信号处理	(34)
其它数字技术	(42)
存储设备与技术	(42)
存储系统设计	(42)
数字存储器	(43)
动磁介质存储器	(44)
静磁介质存储器	(50)
半导体存储器	(51)
其它数字存储器	(62)
模拟存储器	(64)
其 它	(64)
模拟与数字计算机及系统	(65)
数字计算机与系统	(65)
模拟与混合计算机及系统	(77)
模拟与混合计算技术	(77)
计算机外围设备	(78)
数据通信设备与技术	(78)

计算机网络	(86)
数据采集设备与技术	(106)
模式识别设备	(108)
图形显示与交互终端	(112)
打印机与绘图机	(121)
穿孔卡、带设备	(——)
磁存储设备	(123)
计算机缩微输出设备	(——)
语音识别与合成	(124)
其 它	(127)

电 路 与 器

030001 实现32位 Eclipse 结构的芯片组[英]/Vora, C. R. ... // Electronic .-1983, 56(22).-121~126

因为系统设计人员的目标是下一代计算机硬件,所以只加宽了有效字长的一些新芯片不会为实现这一目标提供足够的手段。除了中央处理机外还得考虑其他一些问题,例如浮点处理与输入/输出处理。正处研制中的 Data General 公司的新型 micro EAGLE 芯片组,将五块芯片全部集成组合,预先考虑了上述需要。这些芯片构成了可与该公司的 Eclipse 超小型计算机兼容的低成本袖珍系统的全部基础。享有专利权的二硅化钛工艺与 3.5 伏内部工作电压,有助于加快各种操作,并使这些复合器件中的功耗为 3 瓦。CPU 在单个 400 毫微微秒周期中执行 32 位寄存器-寄存器操作,并以高度并行性在两个周期内完成存储器-寄存器移动。

030002 从芯片到工作站:更大的集成的成功[英]/Costlow, T. // Electron. Des .-1983, 31(22).-95~100

介绍了因 VLSI 而成为可能的计算技术的一系列发展。例如,更有效的外围控制器与存储器能够承担更多的任务,与此同时工作站开始将全部 CAD 功能集于一身。在办公室中,一些较小的网络正在出现。

030003 用于未来产品中的微电子学[英]/Banks, M. // OEM Des .-1983, (10).-33~34

评论了新近的某些进展及其对系统设计人员与初始设备制造厂家的影响。在过去几年中,出现了两种主要倾向:越来越多地用 CMOS 作为集成电路制造的主要过程工艺;电路设计的门阵列方法的研究与使用。

逻辑元件

030004 可简化门转换的图表[英]/Begault, G. // EDN .-1983, 28(24).-198

所提供的图表说明了怎样用反相器使一基本门到另一基本门的转换得以简化。此外,该图表还使人们能快速分析反相器-门配置的逻辑功能。

半导体逻辑元件

030005 用户可编程门阵列降低了每个有源元件的单位成本,节省了印刷电路板的面积[英]//Asian Sources Electron. Components .-1983, 5(8).-346~

366

所介绍的国家半导体公司的新型可编程阵列逻辑元件系列在代替随机逻辑中是极为有用的。除了与封装替换因子大于 4.1 有关的明显好处而外,在设计周期的任一阶段定制逻辑功能的能力,对现代化系统的设计者来说,无疑也是一大优点。

030006 氧化层隔离 CMOS 门阵列系列的设计[会,英]/Mueck, M. // IRECON International Sydney 83, 19th International Electronics Convention and Exhibition, Digest of Papers:1983, 9, 5~9: Sydney, Australia .-Sydney, Australia: Inst. Radio & Electron. Eng. Australia, 1983 .-295~297

介绍了 5 微米氧化层隔离硅栅 CMOS 门阵列系列的设计方法。这一设计(AWM3000 系列)迎合了多至 1500 个门(约 8000 只晶体管)的门阵列方案,并提供包括 TTL 和传输门输出的各种输入/输出配置。还可长沟道场效应管、齐纳二极管和片上的电容器实现模拟功能。参 6

其它逻辑元件

030007 具有 4 结逻辑(4JL)门的一种新约瑟夫逊时控反相器[英]/Sogawa, E. ... // Jpn. J. Appl. Phys. Part2 .-1983, 22(10).-L642~644

研制了一种新的结构简单、操作余量宽的时控反相器。它由一个单限制结连接到门输入端的 4JL 门组成。从理论上研究了其门限特性与操作时序。以相对于输入信号与定时信号的±33%的操作余量,成功地进行了这一反相器的逻辑操作。参 5

030008 单非线性 Fabry-Perot 标准具用作光逻辑门[英]/Jewell, J. L. ... // Appl. Phys. Lett .-1984, 44(2).-172~174

讨论了单无源非线性 Fabry-Perot 标准具上许多逻辑元件(“或非”等)的全光学操作。使用加染料的标准具的试验证明了推断的正确,该试验结果与计算机模拟符合。这种 Fabry-Perot 门可能具有很高的操作速度且每个周期所需的能量最少。参 11

逻辑与开关电路

(含触发器与移位寄存器)

030009 并行处理乘法器[中]/Qin, Jinlun // 计算机

学报.-1983, 6(4).-262~271

通过分析迭代细胞阵列乘法器的局限性,提出了一种并行处理乘法器及其构造算法。指出了在硬件成本大致相同的情况下,采用并行处理技术将极大地提高迭代细胞阵列乘法器的速度上限。参6

030010 通用同步机(USM)[英]/Sobol, R. ... // VLSI Des.-1983, 4(7).-60~61, 64~66

这种nMOS掩模程序控制半定制芯片使用一个可分段的可编程逻辑阵列。简化的设计程序与专用的CAD手段提高了设计抽象的级别,使设计人员不用仔细考虑LSI的设计与工艺。普通USM大约替代了50个SSI、MSI与LSI(ROM)组件。USM在HP公司的Greeley部设计。根据Carver Mead与Lynn Conway 1980年的想象,使作者认识到LSI的设计并不困难。他的产品(计算机大容量存储外设)需要大量同步数字逻辑,因此,他需要一种可使数字设计人员能迅速综合一种解法的LSI工艺。这种电路工作的置信度与初次设计的完全相同。该芯片类似于PLA-程序有限态机的高级类型。参3

030011 约瑟夫逊单输入自选通“与”电路[英]/Nakanishi, T. ... // Jpn. J. Appl. Phys. Part 1.-1983, 22(10).-1515~1518

作者设计、制作并测试了两个新的约瑟夫逊单输入自选通“与”(SGA)电路。这些电路由三个约瑟夫逊结干涉仪,即RCL(寄存器耦合逻辑)门与单结所组成。操作测试结果表明,在操作余量相当宽的情况下,在所必要的持续时间内,SGA能以锁存数据的形式正确地操作。参7

030012 用于千兆位/秒光中继器的高速GaAs源耦合场效应晶体管逻辑(SCFL)单片集成判定电路[英]/Ohta, N. ... // Electron. Lett.-1983, 19(23).-983~988

研制了一种基于源耦合场效应晶体管逻辑并设计成能完全与ECL兼容的用于千兆位/秒光中继器的高速GaAs单片集成判定电路。使用SCFL配置,在2千兆位/秒时,时钟相位余量为150°,集成电路的成品率为60%。所研制的这种集成电路,在电源电压的波动大于2伏时,在10~60℃的室温下都能稳定地工作。参9

030013 能减少硬件的二步数字比较器[英]/Rao, V. // Electron. Des.-1983, 31(22).-242, 244

比较两个数,并在其求得最终答案之前求出中间结果的一种二步程序,极大地减少了硬件,尤其是这种操作通常所需存储器的数量。两个数所需存储元件数等于 $2 \times M \times N$,其中M是数字的个数,N是每个数字中的位的个数。这样大的数字不仅加重了存储器的

负担,通常它们还比附图所示的简单电路需要更多的多路分配器与比较器。它能比较每个数字为4位的两个4数数字。

030014 可编程序逻辑芯片在灵活性方面可与门阵列相匹敌[英]/Kitson, B. ... // Electron. Des.-1983, 31(25).-95~102

在LSI熔性可编程序阵列逻辑的各输出端安装一个用户定制的宏单元(macroucell),便赋予了该阵列逻辑以门阵列的灵活性,使得对各种高级功能所需的硬件较少。因为Am PAL22V10以两倍于早先的可编程序阵列逻辑器件的密度,替代了有500~1000个门的等效逻辑电路,故能将其看作是熔性可编程序门阵列。

030015 使设计方案多样化的CMOS逻辑系列[英]/Chao, R. // Electron. Des.-1983, 31(25).-203~208

文中讨论了三种高性能CMOS逻辑系列,一种是用于全CMOS系统,另两种则用于达到低功耗肖特基兼容性。所有三种线路的速度-功率积显著地优于原同类器件,而与TTL相比,其功耗较小,噪声余量较大。这三个系列是74HC系列、74HCT系列与74SC系列。

030016 标准单元设计促进了专门化门阵列的发展[英]/Twaddell, W. // EDN.-1983, 28(24).-49~58

门阵列厂家,根据标准单元定制IC迅速取得的成果,而正在开发一些专门化形式的基本模拟与数字器件。这一成果有逼近半定制应用领域的迹象。能把门阵列元件组合,构成各种时序与组合逻辑,而标准单元用户只拥有厂家利用的单元类型的现存资料。这种标准单元方法使电路设计极为有效,能制作更小更便宜的基片,且只使用所需要的各种组合形式的单元。参2

030017 CMOS门阵列中基于触发器的电路[英]/Lipp, R. ... // Electron. Prod. Des.-1983, 4(11).-81~83

讨论了与普通设计用标准零件显著不同的OMOS LSI中锁存器与触发器的实现问题。为了成功地转换成CMOS LSI,设计人员应该了解这些差异。寄存器与计数器也许是最重要的逻辑元件,文中对它们作了介绍。

030018 判优器、同步装置、锁存器与惯性延迟线的等效[英]/Barros, J. C. ... // IEEE Trans. Comput.-1983, C-32(7).-603~614

文中提出了一种关于在异步输入的作用下数字电路实现的正确性特性的公理化证明方法。这个方法,

称为硬件正确性,用以证明利用组元(Constituent)数字电路实现的目标数字电路的特性。这一证明包括根据组元电路的已知特性推出目标电路特性的一些定理。研究了三种特性,并将它们以一阶谓词演算的形式表示为一些公理。这些公理描述了所研究的4种最普遍异步电路——惯性延迟线,同步装置,时间有界判优器与锁存器——的理想特性。这些公理从不大精确的其它研究人员用的特性说明导出。证明惯性延迟线与锁存器理想模型的实现等效性,以验证这一证明方法。曾用过这种方法来证明上述所有4种理想电路的实现等效性。作者假设这些信号是定义在二元域里的时间的连续函数,并且对输入信号没有象禁止双脉冲或带宽极限之类的特性限制。参30

030019 边沿触发 LSSD可兼容置位/复位锁存器[英]/Farrell, R. H. ... // IBM Tech. Disclosure Bull. -1983, 26(5) .-2249~2250

这种锁存器电路适用于要求对后沿敏感的置位/复位锁存器的应用场合。

030020 用二极管-二极管逻辑(DDL)与晶体管-晶体管逻辑(TTL)工艺实现的兼容电路[英]/Gani, V.L. ... // IBM Tech. Disclosure Bull. -1983, 26(5) .-2351~2353

作者介绍了一种为使用肖特基势垒二极管的二极管-二极管逻辑(DDL)与晶体管-晶体管逻辑(TTL)提供兼容逻辑级的方法。

030021 CMOS(n-阱)主图象芯片/Bansal, J. P. // IBM Tech. Disclosure Bull. -1983, 26(5) .-2404~2407

作者揭示出一种母片布局排列,它使可通过互连形成对逻辑芯片有用的互补MOS电路的n-沟道与P-沟道FET器件能够连续制作。

030022 跨页(Page-Crossing)检测器[英]/Befi, A. O. ... // IBM Tech. Disclosure Bull. -1983, 26(5) .-2408~2409

这种电路通过对存取异常作了预检的3个以内的页面的始终监视而把页面预检减到了最小。

030023 八位可编程序逻辑阵列(PLA)加法器[英]/Rinaldi, M. // IBM Tech. Disclosure Bull. -1983 .-26(6) .-2792~2793

介绍了一种执行S功能($C_{OUT}=A+B+C_{IN}$)的逻辑阵列加法器,其中S、A、B为八位二进制操作数(S_i)、(A_i)、(B_i)。通过分离14行(而不是普通的25行)“与”阵列中的13行,并用特殊方法将乘积项组合,便能将逻辑阵列加法器14行中的每一行编成一个“与”阵列和两个“或”阵列。

030024 高性能单一位错误校正[英]/Anand, H.S.

// IBM Tech. Disclosure Bull. -1983, 26(6) .-2958~2960

展示了一种校正控制存储器中所存数据的系统。该控制存储器中的错误只限于每个地址一个缺陷位。

030025 信号分配器[俄]/Batalov, S. A. // Приб. и Тех. Эксп. -1983, 26(2) .-82~83

介绍了一种用作六路开关部件的信号分配器。可将其输出任意地分成三(K,L,M)组,其中每组产生两个($K=L=M=2$)输出信号。它有三种操作方式:一种时序方式与两种选择方式。采用时序方式时,分配脉冲数等于输出数。采用第二方式时,前两个输出(K)中的一个输出的脉冲数比其它四个输出(L+M)的脉冲数大4(L+M)倍。采用第三方式时,从前四个输出(K+L)中的一个输出产生的脉冲的速率为剩下的一个输出(M)的两倍。参1

030026 射极耦合逻辑(ECL)集成电路中的时钟断缺(breakthrough)[英]/Hawker, I. // IEE Proc. G. -1983, 130(6) .-252~256

作者通过对以80~320兆赫钟频工作的双稳的测量与计算机模拟,研究了射极耦合逻辑集成电路中的时钟断缺效应,查明了其原因,并探讨了降低这一效应的各种方法。

030027 采用三重多数冗余技术的逻辑器件可靠性的提高[俄]/Serapinas, K. L. ... // Литер. ТССР Мокслу Акад. Дарбан Б Сер. -1983, (135) .-84~89

作者研究了在一个器件无后备时,以三重多数型冗余技术运行的单元的可靠性。分析表明,与传统方法比较,无故障工作周期得以延长。同时,在一给定时间范围内,系统中的故障频率也降低了。参4

030028 通用四元阈逻辑门[英]/Lloyd, R. J. // Univ. Wales. -Swansea. -1983.2

本文对通用四值亦即四元阈逻辑门的设计及其可能的优点作了研究。研究了把许多“加权”四元输入相加的模拟与数字方法,并比较了其相应的元件数。然后,重新设计了能进行算法状态机的四元逻辑实现的BASIC计算机程序。但是,与使用可编程逻辑阵列实现算法状态机的普通方法比较,所得结果并不满意。由于没有经济意义,因此,决定不采用四元设计。

030029 用三进制模拟检测MOS电路中的竟态[英]/Bryant, R. E. // VLSI'83. Proceedings of the IFIP TC WG 10.5 International Conference on Very Large Scale Integration: 1983. 8. 16~19: Trondheim, Norway. -Amsterdam, Netherlands: North-Holland, 1983. -85~95

长期以来都用三值逻辑模拟检测逻辑门电路中的竞态。在三值逻辑模拟中,第三态X代表一个瞬变信号。这方法也能适用于以开关电平表示的MOS数字系统。作者介绍了三进制模拟,介绍了其使用实例,并讨论了它在MOS设计中的作用。参9

030030 高速逻辑集成电路中互连线的邻近效应[英]/Chilo, J. ... // Conference Proceedings of the 13th European Microwave Conference: 1983. 9. 5~8: Nuremberg, Germany. - Tunbridge Wells, Kent, England: Microwave Exhibitions & Publishers, 1983. -369~373

作者通过测定超大规模集成电路中的功率,对其互连线之间的邻近与耦合效应作了研究。确定了耦合与传播矩阵以及导线中正确的电流分布。计算结果表明,邻近效应增加了线路中的损耗与弥散。参6

(以上邓克刚译 黎明校)

030031 四态阵列的读出放大器[英]/Chen, S.C. ... // IBM Tech. Disclosure Bull. -1983, 25(12). -6625~6627

该电路使用三种基准电压把四种电平中任一电压转换为两位二进制数输出。参1

030032 带锁存器的与或非电路[英]/Puri, Y.K. ... // IBM Tech. Disclosure Bull. -1983, 25(12). -6688~6690

文中展出的电路所提供的改进是与或非(AOI)的输入至A点只用一级RC延迟,因为该电路改进后只经过一级负载器件。

030033 用于矩阵向量乘法的位级收缩阵列电路[英]/McCanny, J. V. ... // IEE Proc. G. -1983, 130(4). -125~130

叙述了用于矩阵-向量积计算的位级收缩阵列。它以位并行输入数据字来执行操作,而基本电路则采用1位位片的电路形式。数只位片元件必须连接在一起以形成最后结果,文中概括地提供了为实现这一点所需的两种不同的方法。该基本阵列当作独立的设备使用尚有值得注意的潜力;关于用它计算沃尔什-哈达马德(Walsh-Hadamard)变换及离散型傅里叶变换的操作,这里也有简要的论述。参8

030034 伴随着高速门阵列的技术进步展开的竞争[英]/Honma, A. // JEE. -1983, 20(197). -28~30

特别就硅栅CMOS门阵列讨论了半定制门阵列LSI的发展趋势。由于添加了6000至8000个门的大规模器件以及具有1.5至2或3毫微秒的响应速度(可与ECL(发射极耦合逻辑IC)及肖特基TTL的速度相比拟),开创了在办公室自动化设备及工业设备方面的需求。反过来又刺激了器件以更高的性能继续

发展并刺激了竞争。

030035 夏普公司以它的LZ-90门阵列迎合定户的需要[英]/Miyata, K. // JEE. -1983, 20(197). -34~38

讨论所需要的开发周期短的,以门阵列为基础的LSI电路。诸如容量相对较低的定制LSI的开发能力,除了与半定制LSI相同的一般特性之外,它还得益于其制作直接采用来自用户设计的逻辑电路,结果门阵列的LSI产品,近年来应用面推广得很迅速。文中阐述了夏普公司LZ-90系列高速CMOS门阵列产品的性能及发展情况。

030036 Suwa Seikosha公司在开发门阵列方面扩展迅速[英]/Takahashi, H. ... // JEE. -1983, 20(197). -39~43

讨论了CMOS门阵列为母片的SLA系列门阵列。SLA系列由能有效地应用于具有300至1000个门(等效于每门3个输入端)规模较小的系统的SLA4000系列组成,而高速的SLA5000系适合于具有400至3000个门(等效于每门2个输入端)的中等规模应用领域,可应用于高速CMOS及TTL的场合。

030037 冲电气公司怎样生产高性能的门阵列[英]/Shimizu, T. // JEE. -1983, 20(197). -44~48

冲电气工业公司采用互补金属氧化物半导体(CMOS)肖特基二极管及发射极耦合逻辑(ECL)器件工艺制成了系列范围自200至4200门阵列。这些门的延迟时间为1.5至3.3毫微秒。冲器件开发过程借助于计算机辅助设计(CAD),允许在短时期内建造出高性能的原型LSI。文中叙述了该公司开发这些门阵列的情况。

030038 富士通提供多种用途的门阵列系列[日]/Honma, A. // JEE. -1983, 20(197). -50~52

述及富士通的开发工作,富士通是随机逻辑LSI设计方面的先驱者并大量生产这些,主要用于信息处理设备的芯片。例如富士通的M系列大容量计算机的CPU部份就是采用发射极耦合逻辑(ECL)的100门,400门及1300门阵列。此外还用低功耗肖特基TTL及CMOS工艺开发与制造门阵列。接口部分则基于公司内各种器件的开发与大量生产的方法所积累的成果而得以改善。

030039 循环移位的面积-时间复杂性[日]/Seya, K. ... // 电子通信学会论文誌(D). -1983, J66D(6). -730~737

研究的问题是把循环移位的互连图形嵌入面积最小的平面栅。由于表明可用循环移位电路来实现具有双正移互连图案的再循环电路,问题就缩小到把双正移图嵌入平面栅。作者出示采用嵌入正移交换图技术

的3种双正移图嵌入面积: $O(N^2/\log^{1/2}N)$, $O(N^2/\log N)$ 及 $O(N^2/\log^2 N)$. 作者证明: 采用最后一种结果, 循环移位的面积-时间复杂性的上限是 $O(N^2/\log^2 N)$, 这与下限恰好一致. 参7

030040 新一代硅栅CMOS阵列[会, 英]/Martin, J. // Wescon/82 Conference Record; 1982, 9, 14~16; Anaheim, CA, USA, -El Segundo, CA, USA: Electron, 1982, -7-1/1~10

AMI已研制出一种 $3\mu\text{m}$ 的硅栅等平面 CMOS 工艺, 单、双金属互连任选, 并已成功用于制作具有2500个等效2输入门的门阵列, 通常以一种试验芯片的形式(GA-2500)供应. 由于对该器件采取单层金属化, 基本工序能够在较短的周期优化, 致使产量增长而成本较低. 双金属系列阵列, 以其突出的软件支持能显著地削减其研制周期, 因而有能力应付超高门密度需求. 一种 $2\mu\text{m}$ 的CMOS工艺(CMOS II)已经处于研制的初始阶段, 期望在1983~1984年度制成.

(以上王 旭译 天明校)

微处理机芯片

(开发系统, 见“微计算机技术”; 微计算机与系统, 见“数字计算机与系统”)

030041 微处理机: 提高速度, 降低价格与采用CMOS工艺[英]/Bassett, S. // Comput. Des., -1983, 22(11), -177~187

缩小几何尺寸便加快了速度, 提高了生产率并降低了价格, 采用CMOS工艺便减少了热耗与功耗. 文中参照现有的各种产品, 评述了微处理机的最新进展.

030042 具有若干高级性能的处理机芯片[英]/Slager, J. // Comput. Des., -1983, 22(11), -189~193

多任务、多用户应用系统是经常在设计的. 作为这样的系统, 它们需要有办法保护软件文件不被其它用户由于疏忽的关系所访问. 此外, 这些系统必须提供较大的程序, 并且系统性能必须可与16位单用户系统相匹敌. iAPX286微处理机的基本设计目标是: 保持与iAPX86(8086与8088)的软件兼容性; 既提供大的可直接访问的存储器容量, 又提供更大的虚拟存储器管理能力; 提供系统与用户存储器的内部保护设施.

030043 协同处理机加快了浮点计算[英]/Gavrilov, M. ... // Comput. Des., -1983, 22(11), -197~204

不加大基本芯片面积提高微处理机计算能力的一个方法是基于协同处理的原理进行的, 即构制一块直

接接受处理机中央处理单元命令的专用从属芯片. 这便是国家半导体公司NS16081浮点装置的原理. 它是一种能顶替NS16032 32位微处理机进行浮点计算的专用运算处理机.

030044 供群众使用的微程序设计[英]/Matney, R. M. ... // Comput. Des., -1983, 22(11), -241~246

Texas 仪器公司采用了用户微程序控制的单片处理机系列. 这个特性利用支持软件与硬件组件来实现. 该组件使研制基于微处理机系统的设计人员能够使用常规指令, 并由于它可使程序设计(而不是昂贵的硬件)符合各种与执行速度有关的目标, 从而也能放宽系统设计要求. 文中讨论了定制TMS7000芯片的微程序设计.

(以上邓克刚译 天明校)

030045 Euromicro82第8届微处理与微程序设计讨论会[英] // Microprocess & Microprogram, -1983, 11(3~4)

会议于1982年12月9~10日在比利时安特卫普举行. 论及以下题目: 体系结构灵活的微计算机设计; 单指令的微计算机; 在容错计算中的诊断通信协议; 多任务微计算机; 用分布微处理器控制的数字转换系统; CAP-RTL, 通用的微处理器软件开发系统; 数值处理器; 用于沃尔什-哈达马德变换图象的C-MOVE 体系结构为基础的多处理机系统; 关于个人计算机的高质量文件的生产. 按相应分类是可在本期或以后诸期找到各篇论文的摘要.

030046 体系结构灵活的微计算机设计[英]/Zager, E. // -1983, 11(3~4), -177~186

该文提出一种能使处于子单元级的资源利用适合于单独计算机操作的灵活体系结构. 能实现这种灵活的体系结构及其他一些特色的一种高速单片VLSI微计算机ZT1已设计出来并在文中作了一般性介绍. 扼要提及了该设计的附加选择, 作了与动态体系结构配置的比较. 参23

030047 在数值处理器上执行超越函数[英]/Nave, R. // Microprocess. & Microprogram, -1983, 11(3~4), -221~225

Intel的8087是一种数值处理器, 能在一块VLSI芯片上提供前所未有的功能和性能. 它的关键特色之一是超越函数(对数与三角)指令的性能; 具有很高的计算精度及快速的计算执行时间. 上述特性的获得是由于作出了三个重要的工程决定: (a) 选择一种指令系统小到足够在固件中实施而又仍能覆盖全部所需的超越函数的原语; (b) 选择CORDIC算法以实施这些原语; (c) 为体系结构选取保证有效执行的最小硬件扩充. 参7

030048 以基准程序评价 Intel 的 8086 和 8088 [英]/Williams, G. // BYTE.-1983, 8 (7).-147~151, 154~162

8086 比 8088 快, 但当选择一种计算机时, 某些方面比执行速度更需要考虑。作者所进行的基准程序研究, 对任何用户面临选择这两种微处理器所构成的系统时是会有帮助的。该基准程序研究的结果表明 8088 慢于 8086, 对侧重数值的应用慢 10%~20%, 对其他方面的应用慢 10%~40%。

030049 芯片设计: 现有的与行将问世的 [英]/Cole, B. // Pop. Comput.-1983, 2(10).-184~187

作者在解释一些概念诸如字节、字之后, 着眼于使微处理器芯片设计者能取得他们产品以外更多性能的某些方面, 同时评论了 Intel, Motorola, Zilog 的新芯片。

030050 用作模拟电路的微处理器 (信号处理器) [荷兰]/Ruissen, C. J. ... // PT/Elektrotech. Elektron.-1983, 38(3).-81~85

文中讨论了 Intel 2920, 这是一种实时信号处理器, 电路能借助软件指令加以模拟。这种微处理器特别适用于滤波器、波形发生器及检波器的模拟。文中叙述一种为医学研究所提供的低频信号参数的测量系统。该微处理器包含输入/输出多路转换器, D/A 转换器, 算术逻辑单元, RAM 及 192×42 位的 UV EP-ROM。

030051 双极型 VLSI 电路 [荷兰]/Zondervan, J. // PT/Elektrotech. Electron.-1983, 38(6).-13~15

作者把 AM2901 微处理器系列作为 AMD₃ (Advanced Micro Devices) 器件并入计算机电路的例子来叙述, 使用 16 位的 AM29116 作为中心部件加上一种连接中心处理器单元及外设的系统控制器可构成典型的处理机。在 AM29116 上最大的双极型芯片面积达 490 平方毫米。文中述及桶形移位器 (barrel shifter) 的功能及操作: 能完成‘旋转与合并’及‘旋转与比较’操作。给出的框图说明 AM29116 微处理器、AM29501 多门处理器及一个位片与一阵列处理器的结构。

030052 大型系统功能集成于 32 位处理器芯片 [英]/Alpert, D. ... // Electronics.-1983, 56(14).-113~119

Z80000 中央处理单元冲破大型主机功能集中于一块集成电路片上的最后障碍, 除了借助于满 32 位地址及数据格式赢得的特大功能能力及性能之外, 每秒 1.5 兆指令速度的 Z80000, 以它是 32 位流水作业处理器, 具有虚拟存储器管理及高速缓冲存储器, 全部集成在一块 IC 芯片上而夸耀于众。

030053 微处理器的技术现状及发展趋势 [德]/Plessmann, K. W. // Elektro-Anz.-1983, 36(10).-24~26

文章从有关接口上的数据处理, 微机技术发展导致不符愿望的程序状态及学会盗窃, 采用外部处理器以协处理器方法提高运算能力及其他论题广泛地考察了微处理器的技术现状。由于数据加工量的增加, 导致了可寻址存储器的扩充从而对总线管理及存储器管产生了影响, 文中还对 16 位与 32 位系统的地址编程作了考虑。文中简叙了以 16 位或 32 位处理器进行 8 位系统的应用。16 位系统迄今没有迅速发展的部分原因是 8 位处理器的体积缩小带来了时钟频率的提高。现在的发展趋势是: 多寄存器系统的开发, 堆栈数据检索的改进, 向流水线系统的改变, 高速缓冲存储器系统及虚拟地址技术的开发, 微程序设计, 并行处理及系统安全等。文章述及高级语言技术及可使用户配置自己的网络的计算机网络模块的构造。通过芯片尺寸缩小, 对于干扰更为灵敏了, 但尽可能多地采用有源元件的作法应加以改进, 例如改为采用 CMOS 工艺。

030054 MC68000 微处理器的原理及程序设计 (六) [德]/Scanlon, L. J. // Elektroniker.-1983, (13~14).-65~68

该文第五部分的出处同上, 刊在 1983 年第 11 期 58 页。

叙述了对于采用异步总线控制的 23 位地址的外部设备的选择。它的定时图指示异步字传送, 而处理器却另有 3 个控制信号供同步外围设备使用。控制功能除中断的控制之外备有总线仲裁, 总线可用应答以及利用暂停信号进行单步控制。

(以上王旭译 天明校)

030055 CMOS 可以引入真正的计算机可携带性 [英]/Moroyan, T. // Comput. Des.-1983, 22(13).-95~105

就便携式计算机而言, NSC800 CMOS 处理器包含着当前 N 沟道 MOS (NMOS) 器件所具备的许多最好的特性, 其小功率封装可以方便地接口。该器件内部有一套寄存器和一个与 Z80 的相同的指令系统。外部具有与 8085 处理器类同的多路数据与地址总线。在其工作阶段该器件仅耗散 NMOS 器件功率的 5%, 且其操作速度可达 4 兆赫 (NSC800 系列中速度更快功耗更小的品种已进入设计)。该器件以标准的 40 引脚双列直插式封装供应还可以高密度面装 (surface-mounted) 的特殊封装 (如用于军事的无引线芯片座和用于工商的塑料引线芯片座)。文中描述了该芯片的特性以及使用该芯片的可携带系统。

030056 微处理机的世界 [荷兰]/Reijnierse, P. //

PT/Elektrotech, Elektron, -1983, 38(10), -13

简单回顾了微处理机及其有关装置、开发系统与逻辑分析器的发展。

030057 又一代16位微处理机 [荷兰]/Venmans, F. A. C. M. // PT/Elektrotech, Elektron, -1983, 38(10), -36~41

详细介绍了英特尔公司的16位单片微处理机的新研制规划。80186型具有16位宽度的内部与外部数据总线, 80188具有8位宽外部数据总线, 80286则是一种新型VLSI微处理机, 它是专为多用户和多任务应用而研制的。80386型预计在1984、1985年推出, 其性能将为80286的2~3倍, 总线宽度为32位。参8

030058 nMOS超越函数发生器 [英]/Maxwell, P. C. // VLSI Des, -1983, 4(7), -70~72, 73

集成电路成本的不断下降使得用硬件产生初等函数的建议变得实际可行。作者详述了一种芯片的设计, 该芯片可以作除、乘、取幂和对数运算, 并可以16位幅角作正切与反正切计算。以TTL元件制作的一个同类装置(1978年由Hill与Baker研制)共需213个标准IC组件。因此nMOS装置的设计意图是双重的: 减少采用的芯片的数量, 对TTL与nMOS设计进行比较。nMOS设计的8位型式已采用5 μ m单层金属工艺部分地实现, 并作了性能测试。参8

030059 单片微控制器(三) [英]/Whitlock, R. // Electron. & Comput. Mon., -1983, 3(12), -89~90

第二部分见同刊1983年3卷11期28~30页。文中对Motorola公司的68705P3的某些性能作了讨论, 同时详述了与该文一、二部分分述及的设备配合使用的一种自动编程板。本文描述了MCU(微程序控制器)本身。

030060 微处理机系列转向采用小功率CMOS(一) [英]/Niewierski, W. J. // Def. Electron., -1983, 15(6), -132~144

80C86微处理机为高性能防卫系统增添了一个经过验证的设计及其小功率。MIL-883B工艺允许在军用装置设计中充分采用CMOS产品。其明显的优点是: 降低了临界系统操作功率和对电源的要求, 可封闭外壳与高密度封装。由于较低的环境与结点温度和CMOS工艺的高辐射容差, 系统可靠性得到了改善。

030061 即使不采用并行操作超级计算机也能达到5百万条指令/秒以上的运算速度 [英]/Barron, I. ... // Electronics, -1983, 56(23), -109~115

超级计算机的出现突出说明了将设计建立在工艺技术与用户需求之上的优越性。采用32位处理器的IMS T424超级计算机的执行速率比标准微处理机大

五倍, 而其所占的硅片面积仅为后者的1/10。它还包括4K字节的静态随机存取存储器, 一个直接存取存储器接口, 一个定时器, 以及用于多任务操作和用于建立由许多连接超级计算机组成的高度并行系统的内部配套装置。

030062 标准接口是共处理机设计的关键 [英]/Grover, S. // Electronics, -1983, 56(23), -141~144

共处理机借助如浮点操作这样的某些新指令可以促使通用处理机获得如图形处理之类的新功能。用于M68000系列的共处理机的设计者选用专门的指令管理处理机-共处理机相互作用。除了它的其它各种优点之外, 这一设计方案还采用了标准接口, 这种接口无需使用专用于共处理机的附加总线信号。在该方案中主处理机利用微指令访问共处理机内的存储单元, 而不使用专门的总线信号。特殊设计还可只使用全接口寄存器分配的所需部分。专门指令可以在不改变系统的编程器模型的条件扩展基本的处理机体系结构。

030063 微编码微处理机简化了虚拟存储器的管理 [英]/Starnes, T. W. // Electronics, -1983, 56(24), -147~149

本微处理机系统中使用虚拟存储器技术存在两个主要缺点。这些系统或者需要一个附加微处理机来执行虚拟存储器操作, 或者它们的软件必须在明确规定的边界之内重叠地写入。但是, Motorola公司的MC68010可让操作系统来处理虚拟存储器操作。为了全面支持一个虚拟存储器方案, 16位微编码微处理机含有十七个32位通用寄存器, 一个32位程序计数器, 一个16位状态寄存器, 一个32位矢量寄存器和两个3位交替操作码寄存器。

030064 产生随机脉冲序列的微处理机系统 [德]/Bahring, H. // Elektronik, -1983, 32(19), -61~64

文章指出, 对于在信息论的许多领域中产生的随机问题, 某些概率分布可满足观察结果之间的周期。文中还引述了其它一些用以展示微处理机系统的实例, 该系统可产生所需的随机脉冲以使可将问题变换为可上机求解的数学关系的试验得以实现。脉冲序列发生器是以随机数产生为基础的, 这些随机数对应于这些数的序列对于脉冲序列的所期望的分布与转换, 脉冲序列的间隔与已确定的随机数成比例。上述发生器通过按照一个确定递归方法(伪随机数)计算随机数来保证重现性(一种先前缺少的特性)。文中详述了系统的体系结构与系统程序, 其中包括对分布函数计算和系统功能操作的说明。参8

030065 微处理机管理虚拟存储器以处理大型程序 [英]/Phillips, D. // Electron. Des., -1983, 31(22)

.-199~205

Z800 系列微处理机内有一个存储器管理电路,用来管理一个真实虚拟存储器系统。两种通用的管理划分策略(分段与分页)中,分页较易实现因而为处理机所选用。文中描述了 Z800 的存储器管理功能。

030066 用微处理机连接数据通信线[英]/Weissberger, A. J. // Electron. Des.-1983, 31(23).-189~198

讨论了 Z800 系列微处理机的数据通信应用。片载外设(包括一些计数器-定时器、一个通用异步接收发送器和一个总线接口)可使微处理机满足各种 I/O 和多处理机方面的需求。所有的片载外设都由用户可编程寄存器控制。所有的内部操作都由振荡器时钟驱动。它为内部处理机提供定时信号,还为总线定时和通用异步接收器与发送器时钟提供划分(divided-down)信号。该振荡器是一种高增益、串联谐振放大器,它可与振荡晶体或任何合适的外部时钟信号源连接。

030067 供系统控制微型计算机采用的功效强的指令[英]/Silvey, J. ... // Electron. Des.-1983, 31(24).-161~168

作为流行的 MC6801 微处理机的一种高级型式, MC68HC11 8 位微计算机拥有一组扩展的操作码、16 位指令、新的位操作指令与算术指令以及一个 Y 变址寄存器。每种指令都使微机适合于诸如自动机控制与数据采集等工业应用。该文研究了 MC68HC11 使用的新指令以及这些指令在诸如数据采集与视频显示等应用中工作方式。

030068 既可控制硬盘又可控制软盘的芯片[英]/Nesin, R. // Electron. Des.-1983, 31(25).-151~160

HDC9224 磁盘控制器芯片既可管理硬盘驱动器又可管理软盘驱动器。它也免除了主 CPU 的许多任务,如 DMA(直接存储器存取)和错误检测与校正。对该芯片进行微编程,以使同 ST506 兼容的磁盘驱动器与一系统或专用存储器接口。它具有许多先前仅由外部电路或软件算法提供的功能,还以更一般的方法保留了先前的灵活性。

030069 硬件、软件优化了微计算机的控制器功能[英]/Wilkie, B. F. // Electron. Des.-1983, 31(25).-187~193

随着微计算机日益进入控制系统,设计师们需要能在生产周期的末尾阶段把这些器件装入成品的自由。8 位 MC68HC11 芯片的三种功能(一个 512 字节 EPROM, 一个监视计时器和一个快速中断结构)给工程师们提供了这种灵活性。

030070 可在电压下降后重新启动微处理机的片载监视器[英]/Plate, H. // Electron. Des.-1983, 31(25).-218

文中描述了一种监视电路,它可以最少的元器件提供重新启动微处理机的手段。该设计可用于任何微处理机,但要依靠控制程序指示控制算法在正常执行。但是,指示信号不一定来自中断驱动装置,因为在许多情况下即使主程序因瞬变条件或软件问题而被削弱,中断软件仍能继续正常运行。该电路围绕诸如 4520 或 4518 这样的双二进制计数器的双十进制(dual decade)进行设计。为降低功耗采用了 CMOS 器件。

030071 CMOS 器件使微处理机继续向更高速更大的处理能力进展[英]/Donnelly, B. // Electron. Ind.-1983, 9(10).-15~25

文中讨论了微处理机和单片微计算机。参照现有和即将有的机型就微处理机系列从 8 位向更有效的 16 位装置的发展作了考虑。给出了 8 位与 16 位机型的基本技术特性表。

030072 进入 32 位世界的高档微处理机[英]/Donnelly, B. // Electron. Ind.-1983, 9(10).-29~31

在一个芯片上制作 32 位处理器已经变成实际可行的了。这种器件将被装入计算机,这不仅向今天的小型计算机而且向传统的“主机”市场上的低档机提出了挑战,并有可能取代它们。文中就各种芯片作了讨论。

030073 单片微计算机——更多的功能和更快的运算速度[英]/Donnelly, B. // Electron. Ind.-1983, 9(10).-33~39

单片微计算机满足了设计师们的最终愿望,将计算机系统(CPU、程序与工作存储器、I/O 接口以及经常会有计数计时器)全部集成在单一封装内。与多芯片微处理机的情况相似,开发的重点是提高运算速度和在单一芯片上集成更多的功能。对于微型计算机,还应包括提高片载存储器的容量。文中的一览表收录了大部分现有 4 位与 8 位微计算机的一些主要特性。

030074 用于第一代信号处理机的 VLSI 工艺(二)[意大利]/Malcangi, M. // Electron. Oggi.-1983, (10).-107~108, 110, 112, 114, 116, 118, 120

第一部分见同刊 1983 年 9 期 131 页。继续对英特尔 2920 和四种具有竞争力的单片数字信号处理机作了详细描述。其中包括体系结构,程序编制与开发过程,并介绍了典型的应用。

030075 大规模集成微处理机电路的同步原理[俄]/Khvoshch, S. T. ... // Электрон. Модел.-1983, (6).-16~21

文中给出了同步系统的一种分类,并研究了LSI同步装置的体系结构。具体介绍了采用LSI微处理机芯片的同步电路的结构。研究了基于分段微处理机的微计算机操作时间图的选择与计算问题。参7

030076 Zilog 型 32 位 片 载 主 机 [英] // Electron. Prod. Des., -1983, 4(11), -47~50

文中描述了 Zilog 32 位微处理机,它带有片载超高速缓冲存储器与存储管理功能,执行速度为每秒五百万条指令。Z80000 为一种具有 32 位指令系统、32 位内部与外部数据通路的 32 位 CPU,它可全面支持 32 位数据类型。除了借助全 32 位地址与数据格式获得的附加功能与性能外,Z80000 还可提供一个 32 位流水线处理机,它既带有虚拟存储器管理能力又带有超高速缓冲存储器,全部在芯片上实现。该芯片以三种地址表示方式——线性 32 位、分段 32 位与紧致 16 位——支持四千兆字节的直接寻址存储器。

030077 一种采用 80188 芯片的微型计算机 [英] / Roll, I. // Electron. Prod. Des., -1983, 4(11), -73~76

描述了英特尔 80188 这种高性能微处理器芯片,它是 8088 的增强型。它使用了 8088 的指令集的超集,并具有一个内部 16 位体系结构。这是一种虽小而功能强大的微型计算机,具有 8k 字节的 ROM, PROM 或 EPROM; 4k 字节的 RAM 以及一个仅使用五个 VLSI 与四个 SSI 器件和一些分立元件的 RS232 接口。

030078 文本处理协处理机 [法] / Bladou, J. // Electron. Ind., -1983, (56), -75~79

借助该系统以及 VLSI 82731 视频接口监视器的方框图,对英特尔 82730 文本协处理机的体系结构与基本完全配置作了说明。软件被作了简化;基本上由 CPU 进行控制,且只对存储空间作部分的管理,存储空间的每一部分都可以含有数据与信息串特性。其总线接口可同 iAP×86/186 与 88/188 互相兼容。在“一主三从”配置中一条总线可将多达四个 82730 机结合起来,并可加入一台 82720 图形监视器在文本上叠加显示一质量图形。

030079 谈谈微处理机插件的保护 [法] // Mesures., -1983, (专辑), -33~35, -11, 14

微处理机系统的全面失效有非常伤脑筋的,但在某些场合却有可能发生。为此在发生故障时应谨慎地更换插件。部件故障种类非常多,确定故障部位和排除故障需要很长的时间和很高的代价。文章谈到了应急备件问题。就因存储系统的损失而导致的一些困难作了说明,并就一些用以发现即将发生的故障的程序检验提出了建议。叙述了作为仿真器的一个基本要求并说明了它们的组成与使用。文章最后涉及了存储器

在功能,实时运行与电气上的透明性问题。

030080 采用 68008 (Motorola 公司的微计算机) [英] / Barth, A. // Electron. & Wireless world., -1983, 89(1574), -70~72

文章表明 Motorola MC 68008 很容易代替现存微计算机系统普通 8 位微处理机,能以最少的设计工作提供产生采用 68008 的系统的一种快速而简便的方式。选用的 Motorola Micromodule 19 (M68MM19A) 可以代表许多现存的 8 位系统,它由一块印刷电路板,一个 2 兆赫 6809MPU (微处理机装置), 16k 字节 ROM、2k 字节静态 RAM, 一个带有 RS232C/422/423 接口的异步串行数据端口 (采用 MC68B50 ACIA), 一个并行打印机接口端口 (采用 MC68B21 PIA), 三个 16 位计数器 (采用 MC68B40 PIM) 以及一些外部地址、数据与控制总线缓冲器组成。接口逻辑基本上是为与 M68MM19A 接口设计的,虽然就原理而论它应与大多数基于 6809 的系统接口。

030081 增强微型体系结构以改进处理机性能 [英] / Jones, J. F. ... // IBM Tech. Disclosure Bull., -1983, 26(5), -2254~2256

IBM 系列/1 4954 处理机的增强型性能已达到每秒 41 万 2 千条指令。附有更高性能的主存储器。

030082 VLSI 单片处理机的实时功能测试 [英] / Blum, A. // IBM Tech. Disclosure Bull., -1983, 26(6), -2778~2779

硬件装置由脉冲发生器与计数器组成,它们可被测试程序预置和被测试设备触发,以供给与执行全部内部微指令或部分外部微指令所需要的同样多的实时振荡脉冲,或者以一种更快的时钟频率执行,这样来检测处理器芯片的时间临界逻辑通路。

030083 16 位微处理机综述 (三): MOTOROLA 68000 [波] / Grabowski, J. // Informatyka., -1983, 18(5), -18~20

第二部分见同刊 1983 年 18 卷 4 期 21~23 页。这一部分介绍了最流行的 16 位微处理机 MOTOROLA 68000 的一些特性。讨论了寄存器,寻址方式,指令系统与程序中断。

030084 哈里斯、英特尔公司合作生产采用 CMOS 工艺的小功率 8086 机 [英] / Lewis, G. // Mini-Micro Syst., -1983, 16(10), -28~32

哈里斯公司的半导体产品分公司与英特尔公司已联合起来以攫取采用 CMOS 工艺的微处理机与外设的销售份额,估计到 1988 年该类产品的销售总额可达 10 亿美元。为期两年的 CMOS (互补金属氧化物半导体) 工艺交流计划的第一批产品是哈里斯公司对英特

尔16位8086机的CMOS改型80C86。对CMOS80C86的英特尔改型将于1984年中期出现。哈里斯公司预期到1985年底推出一系列(共14种)8086部件与外设,其中包括8/16位80386。两家公司(以及作为竞争对手的得克萨斯仪器公司与国家半导体公司)在整个本十年度将一直指望CMOS工艺的优势日益增长。

030085 为满足特定应用对微处理机进行评价与选择的方法[英]/Srinivasan, B. // Microprocess. & Microsyst., 1983, 7(9).-439~443

文中详细说明了采用选择算法的方法,工程师们可用它选择能满足特定应用的微处理机。由于目前市场上微处理机品种繁多,这种自动方法是具有实际价值的。文章以使用英特尔8085、8086、Z80与MC6800微处理机的两项应用(采用Cooley-Tukey算法的快速傅里叶变换和循环冗余码校验)证明了这一方法的实用性。参6

030086 微处理机(十九)[西班牙]/Garcia Pie, A. // Rev. Esp. Electron., 1983, 30(347).-59~61

该连载之十八见同刊1983年30卷345/6期80页。一旦完成了对程序的调试,就可借助给ROM与EPROM编程的手段将其移植到实际系统中。文中描述了这一过程。为检查在程序移植后系统中可能产生的故障,已经研制了一些仪器。文中介绍了其中的两种:逻辑分析器和符号差分析器。

030087 关于微处理机的信息:MCU(微计算机装置)产品系列[西班牙]//Rev. Telegr. Electron., 1983, 71(842).-645~650

描述了一系列集成式微处理机,它们都采用了“6800”但各自作了不同的修改。这些装置都使用5V电源,最大耗电为200mA。每一装置的输入与输出均可与TTL级兼容。这些装置的主要不同点在于其ROM与RAM的容量。但是“6805”有一个带模拟多路转换器的A/D转换器。文中讨论了这一系列产品的内部结构,并描述了用以完成不同功能的各种配置。文章的最后叙及了指令系统及其为适应不同的装置而需作出的附加变动。

030088 VLSI测试的发展动向(微处理机)[会,英]/Eichelberger, E. B. ... // VLSI'83, Proceedings of the IFIP TC WG 10.5 International Conference on Very Large Scale Integration, 1983, 8, 16~19, Trondheim, Norway.-Amsterdam, Netherlands, North-Holland, 1983.-339~348

叙述了应用他们的级敏感扫描设计技术(LSSD)对三种VLSI微处理机的测试经验。还讨论了VLSI测试的发展动向和预期将来可能出现的问题,还就一

些可供选择的解决方案作了简单总结。参8

030089 被成百地使用的一种高性能微处理机芯片[会,英]/Kung, H. T. // EASCON'83, 16th Annual IEEE Electronics and Aerospace Systems Conference and Exposition, Proceedings, 1983, 9, 19~21, Washington, DC, USA.-New York, USA, IEEE, 1983, 10.-251~258

Carnegie-Mellon大学研制的可编程收缩(systolic)芯片(PSC)是一种高性能专用微处理机。为了有效地实现种类繁多的收缩阵列,人们成百或更多地使用这种芯片。为实现这些收缩阵列,PSC至少要比普通微处理机的效能高一个数量级。根据1983年6月的资料,该芯片当时正在作功能运行并已开始系统验证。PSC的研制,从最初设想到硅片电路设计前后共花了近一年时间。PSC项目是许多专门科目的综合:应用、算法、体系结构、微处理机设计与芯片电路设计。论文概述了收缩体系结构,描述了PSC及其实现收缩阵列的过程,并讨论了与PSC有关的当前和将来的工作。参54

数字计算机的其它电路

(含电源设备)

030090 专用比较器匹配符号串既快又灵[英]/Yianilos, P. N. // Electronics, 1983, 56(24).-113~117

描述了Proximity Technology公司制造的PF474比较器芯片。这种IC器件可对数据库作搜寻并以高达每秒30000条记录的速度列出相对一给定字符串的16个最佳匹配。PF474的一个重要特点是具有标识如“Proximity”与“Poximitye”这样的字符串之间的相似性的能力,这看起来完全不同于字符接字符式比较器。

030091 时钟芯片使快速的微处理机与速度较低的器件相匹配[英]/Look, H. W. ... // Electron. Des., 1983, 31(24).-125~132

Z8581单片时钟振荡器及控制器可简化数字接口逻辑,并通过有选择地扩展微处理机的时钟信号提高系统性能。对选择时钟扩展的优点作了说明。

030092 双极运算芯片提高了“68000”的数字计算能力[英]/Coli, V. J., Hastings, C., Rajpal, S. // EDN, 1983, 28(24).-179~193

虽然还没有68000系列的协处理机能有助于16位处理机进行双精度与浮点运算,但一种通用乘/除法器却具有这种能力,使用它不会显著增加系统的成本。SN54/74S516双极乘法/除法/累加器具有几个与

"68000"相一致的特征,这有助于让各部分有效地一起工作。两种器件都在一根双向16位I/O总线上进行通信,都有内部32位寄存器,并都以6兆赫系统时钟进行操作。这样,如果不计I/O操作,具有S516的6兆赫系统的乘法运算与除法运算速度可比"68000"分别提高9倍和8倍。

030093 操作码控制总线时钟的产生[英]/Blum, A. // IBM Tech. Disclosure Bull.-1983, 26(6).-2787~2789

为避免时间损失,文章建议使用几根连续总线时钟而不是一根连续总线时钟,这使得要传送信息的不同功能装置能在最适合总线操作周期的总线时钟时间进行传送。

030094 电池后备故障的检测[英]/Desautels, J. C. ... // IBM Tech. Disclosure Bull.-1983, 26(6).-2811~2812

文章展示了:在任何正常时由电源供电但备有电池,用以在电源发生故障时维持数据的完整性(这至少对于那些易失的关键存储区是不可少的)的功能部件中,能提供一种不使用普通电容器系统在掉电时对电池工作的有效性进行充分测试的装置。

030095 RAM后备电池的电源隔离器[英]/Pettit, J. W. ... // IBM Tech. Disclosure Bull.-1983, 26(6).-2863~2865

作者公开了一种电路技术:当5V电源跌落时,可自动地转接到电池电源,同时断开其它负载。

030096 数据形式转换器设计中的系统工程倾向[俄]/Moiseev, V. S. // Изв. ВУЗ Приборостр.-1983, 26(9).-83~92

详述了数据形式转换器的理论和设计中出现的一种新倾向(系统工程设计)的理论背景。论文包括一组评价和选择转换器参数的对照方法以最优地满足国民经济对这类器件的需求。参2

030097 晶体时钟振荡器的近期进展[英]/Fukuda, Y. // JEE.-1983, 20(201).-55~57

晶体时钟振荡器因成本高,只曾被有限地使用过。现在,分立式晶体振荡器(它是若干种分立器件之一)已为晶体时钟振荡器所接替,若综合考虑其安装密度、可靠性、设计、装配与调整等几个方面,其总成本较低。晶体产品厂商还推出了各种不同精度与配置的低价晶体时钟振荡器。文章讨论了小型晶体时钟振荡器的开发及其特性。

030098 密封型铅酸电池组的放电保护[英]/Massaro, K. // Mach. Des.-1983, 55(25).-104, 106

密封型铅酸电池组广泛地用作紧急照明、计算机、通信设备和其它电气装置的后备电源。在低于某

一电压值放电时,这种电池会受到损害。在一些应用中,为避免过分放电,当电池电压下降到一预定值以下时可自动断开负载。例如在文中的原理图中,正常状态由AC-DC转换器给一负载供电。只要使用AC电源时,电池就被浮充。AC电源中断后电池就给负载供电。当电池电压降到预定值以下,该电路就将电池与负载断开。在AC电压恢复到合适的重新接入值之后负载才被接上。一般由该电路的输出驱动一继电器,将系统负载接在DC电源上。

030099 关于电源质量的一些问题[捷克]/Kucera, J. // Vyber Inf. Organ. Vypocetni Tech.-1983, (1).-38~43

讨论了与计算机电源相关的一些问题:电气噪声、电压与频率波动和一般的停电(general outage)。概述了可用以指示可能故障的电源参量的测量方法;并讨论了为消除和阻止这些故障所能采取的一些措施。

030100 最优时间VLSI整数乘法器的递归实现[会,英]/Luk, W. K. ... // VLSI'83. Proceedings of the IFIP TC WG 10.5 International Conference on Very Large Scale Integration, 1983. 8. 16~19, Trondheim, Norway.-Amsterdam, Netherlands, North-Holland, 1983.-155~168

文中给出了两种算法,它们适合于超快速logN-时间乘法器的VLSI实现。可以证明,第一种乘法器可达到最佳的时间(在一常数因子之内)与面积-周期下界。第二种乘法器虽然理论上是面积-时间次最佳的,但就16×16以上的实际规模而言其速度要快于所有以前公布的乘法器。它允许采用一种正规的、紧凑的由程序生成的电路设计,并完全可以满足当前的工艺要求。已采用标准的3μm工艺试制了样品,经过了测试,运算性能良好:能在100毫微秒时间内完成32位乘法,功耗约1瓦。参23

030101 用以加速数据管理的SCHUSS滤波器[会,法]/Rubio, G. ... // Productivite et Informatique, Pour une Entreprise Dynamique, Recueil des Conférences du Printemps Convention, 1983. 5. 30~6.3, Paris, France.-Paris, France, Printemps Convention, 1983.-114~121

多年来已作了许多努力以提高CPU的性能,但在辅助存储器管理中还存在着一些瓶颈,尤其是在磁盘方面。必须超越如虚拟存储器这样的"经典方法"才能改变这种状况;这些方法不能用来管理新的数据库。解决问题的方法之一是在磁盘控制器与主存储器之间加入一个新器件(滤波器)。该器件必须以磁盘速度"飞行"('on fly')处理数据。这种器件就是

SCHUSS 滤波器。它是一种专用处理器，也是一种通用处理器，专用是因其能“飞行”处理数据，通用是因其也能管理其它操作。SCHUSS 是可编程的。作者介绍了 SCHUSS 滤波器的操作原理及其实现方法。作者还讲述了 SCHUSS 滤波器的一些应用和怎样把它结合到现存系统或如下的新系统中：工作站，数据库机或通道。最后介绍了基于滤波的先行数据处理。参14 (以上李启明译 克雄校)

030102 电源监视能控制可疑的数据[英]/Stifter, F. // *Data Manage.* -1983, 21(7). -26~27

文中概括指出某些电气噪声及高压干扰的原因，叙述计算设备上可能出现的某些效应。效应的曲线也描绘出来，其中包括滤波器，尖脉冲抑制器及不间断电源的使用。

030103 计算机站用的不间断电源[英]/West, I. // *Electron. & Power.* -1983, 29(7~8). -591~594

有关全面保护易受干扰设备和数据免受电源干扰方面，有一种不会间断的电源 (UPS) 能最终解决问题。文章对现有的这类电源系统的原理作了概括的介绍。

030104 一种通用的CMOS比率乘法器/可变量除法器[英]/den Dulk, R. C. // *IEEE J. Solid-State Circuits.* -1983, SC-18(3). -267~272

这里介绍一种能提供最佳分隔输出信号的通用集成电路。文章对普通使用的比率乘法方案与累计数器比率乘法器的原理作一比较。结果表明后者总能提供规则信号的数字渐近值其逼近的可能性最佳。但毕竟由于内在的原因，速度较慢，文中叙述了改进速度的设计考虑，同时提出一种能导致这一特点的可编程分母 (programmable denominator) 的方案。在这种情况下，该电路可用作二进制比率乘法器，BCD 比率乘法器以及变量除法等。这种电路在数字控制系统中用作微处理器兼容外部设备电路是理想的。参21

030105 神化微小功率常通的四位脉动进位加法器[英]/Perea, E. H. ... // *IEEE J. Solid-State Circuits.* -1983, SC-18(3). -365~369

本报告叙述一种小功率带缓冲场效应晶体管逻辑 (1p-BFL) 的4位脉动进位加法器的实际构造和性能。性能测试表明在总功耗为45mW (包括输出缓冲器，27mW以上) 条件下，临界通路平均传输延迟为1.9ns。与这个参数对应，平均传输延迟为380ps/门 (FI/FO=5/3)，平均功耗为1.56mW/门，功耗延迟积为0.6pJ，在总功耗为180mW (不包括缓冲器) 时最佳速度偏置条件产生临界通路平均延迟为1.25ns。它所对应的平均门延迟，功率损耗，功耗延

迟积，分别为250ps, 6mW及1.5pJ。标准单元排布工艺可达到的平均门密度 (包括互连线在内) 为200门/mm²。参6

030106 微处理器同步装置[英]/Harvey, J. // *New Electron.* -1983, 16(13). -18

这里所叙述的电路能使 ENABLE 输出信号实现同步，从而使两个6809微处理器的操作同步，由于6809使用×4时钟输入，在开机时只有四分之一的机会使二者的输出达成同相 (或按要求构成反相)，除非采取步骤促成这种状态。本报告对这些步骤作了说明。

030107 静态换流器不间断电源[英]/Tanzer, R. P. E. // *New Electron.* -1983, 16(14). -40

讨论小计算机电源必不可少的要求，按这些要求电源应做到：维持恒定的峰值交流输出电压、维持不变的均方根 (RMS) 交流输出电压、把负载与输入电源的电压瞬变及起落隔开、在输入电源出故障时维持电源的连续性、提供稳定的频率源、输入电源出故障时给操作员提供警报。文中叙述静态换流器各需备什么性能才能适应这样一些要求。

030108 电源[英]/Seaman, P. // *New Electron.* -1983, 16(14). -42~43

讨论以微处理器为基础的设备及其他计算机设备对电源的基本要求，提要如下：此类电源产生全都需要的电流及电压必须在规定的容差之内，该电源必须是稳定的且能符合使用的安全性标准及干扰标准，必须是体积、重量尽可能小，必须是充分有效的 (如尽可能少发热)。紧紧抓住这些要点，作者探讨了开关电源的优缺点。

030109 办公室配电的一体化方法[英]/Pedersen, G. // *New Electron.* -1983, 16(14). -46~47

叙述了“办公室电力”的基本思想——一体化的电力分配与调节系统——它是为适应有电子设备的办公室用电要求经常变化而设计的。采用标准的积木块机柜，内装定制的电力与数据模块以构成一个一体化系统。可以简化装置的初始设计扩充或重新配置。根据办公室的结构，可在地板下天花板上或地毯下面配布电力与数据线。灵活地适应各种办公室的需求。文中备有“办公室电力”构思的简略示意图。

030110 一种时刻外围电路[会. 英]/Kohls, R. // *Midcon/80 Conference Record.* 1980, 11. 4~6, Dallas, TX, USA. -El Segundo, CA, USA, *Electron. Conventions*, 1980. -22/2/1~4

MC146818 实时时钟带RAM的外围集成电路会集了13个独有特色：带报警及一百年日历的完整时钟，可编程的周期性中断及方波发生器，以及兼有50

字节的低功率静态 RAM。MC146818 是为了能够与多路总线构成接口而设计的。片内含有允许直接与处理器连接的电路,既可用于 Motorola 的也可用于类似的多路总线结构。MC146818 的另一种形式 MC146819, 提供与标准的非多路的总线结构连接。

030111 MC68451 存储器管理单元 [会, 英]/Stockton, J. F. // Electro/81 Conference Record, 1981.4.7~9; New York, USA. -El Segundo, CA, USA; Electron. Conventions, 1981.-6a/1/1~5

作者叙述最近 Motorola 系列 MC68000 的外围电路: MC68451 存储器管理单元。该 MMU (存储器管理单元) 是 MC68000 使用在多任务环境下所需的硬件; 它提供地址转换, 再定位, 保护, 快速上下文转换, 及对虚拟存储器的支持。文中对 MMU 的特点, 功能, 性能及优点都作了讨论, 对它的配置与设计折衷也有所考虑。

030112 Z8010 MMU 协助处理器处理大型存储器系统 [会, 英]/HU Kwo-chain, J. // Electron/81 Conference Record, 1981.4.7~9; New York, USA. -El Segundo, CA, USA; Electron. Conventions, 1981.-6a/3/1~8

Z8010 MMU 是具有高密度, 高性能, 以 n 沟道硅栅双耗尽负载 MOS 工艺制造出来的 LSI 存储器管理器件, 封装在48条管脚的双列直插式陶瓷或塑料管壳中。该 MMU 能实现地址转换及存储器保护功能, 而无须付出存取时间上的重大代价。现在有两种形式的 MMU 即4兆赫芝的 Z8010-3 及6兆赫芝的 Z8010A。虽然 Z8010 MMU 是专为 Z8000 系统设计的, 但也可以与其他微处理器 CPU 联用。

030113 微处理器常驻 Tiny BASIC 解释程序能加快程序的开发 [会, 英]/Handy, J. // Electron/81 Conference Record, 1981.4.7~9; New York, USA. -El Segundo, CA, USA; Electron. Conventions, 1981.-11/3/1~4

叙述国家半导体公司的 INS8073; NSC Tiny BASIC 微机解释程序芯片。此种器件为70系列微计算机的一个组成部件, 如存储器存放有用户以 ASCII 码写入的 Tiny BASIC 程序, 它从存储器取出 ASCII 代码即可直接予以执行。INS8073 使用两级内部译码能把用 Tiny BASIC 语言写入的程序译成微机代码, 控制其内部寄存器。这样便给用户提供了程序设计的通用性, 使程序的编写比用汇编语言容易得多, 这一转换使软件的产生比汇编语言更为容易, 系统的调试与集成也比汇编语言更为迅速。

030114 用于 MPU 的钟表芯片——实时时钟的外设

电路 [会, 英]/Huston, B. // Electron/81 Conference Record, 1981.4.7~9; New York, USA. -El Segundo, CA, USA; Electron. Conventions, 1981.-15/2/1~8

叙述 MC146818, 一种功耗异常低的 CMOS 外围电路, 是为用于现有各种微处理器而设计的, 它能自动地维持计时加上 100 年的日历工作。文中广泛列举的经常需用的系统功能包括: CMOS RAM, 用作微处理器时钟的振荡器, 周期性中断, 警报中断, 可变音调输出及为在后备电池条件下工作而准备的 3V 操作能力。通过对时基频率的选择可使电力的利用率最高。时刻/日期可以用二进制或 BCD 代码表示, 时刻可以有 24 小时或 12 小时两种工作方式, 能自动适应闰年, 还能为经济时 (即夏令时间) 增加或删掉 1 小时。

030115 与 Z8000 16 位微处理器协调工作的外设系列 [会, 英]/Pitcher, M. // Wescon/81 Conference Record, 1981.9.15~17; San Francisco, CA, USA. -El Segundo, CA, USA; Electron. Conventions, 1981.-5/1/1~6

作者论述了 Z8000 系列若干外设部件的配置及操作, 其中包含如下部件: Z8036 计数器/定时器输入/输出 (Z-CIO); Z8038 FIFO 输入/输出 (Z-FIO); Z8030 串行通信控制器 (Z-SCC); Z8090 通用外围控制器 (Z-UPC); Z8016 DMA 传送控制器 (DTC); Z8065 猝发错误处理器 (Z-BEP); 以及 Z8068 数据加密处理器 (Z-DCP)。设计这些外设部件, 是为了能在较宽的范围满足用户的需要, 由于 Z 总线的统一标准及调协的特色增加了 Z8000 外设部件对用户的吸引力。部件的设计是以积木块方法来支持系统设计同时又能保持很强的子系统处理器功能。

030116 高性能的外围电路可作为 NS16000 系列的补充 [会, 英]/Martin, G. R. // Wescon/81 Conference Record, 1981.9.15~17; San Francisco, CA, USA. -El Segundo, CA, USA; Electron. Conventions, 1981.-5/2/1~14

NS16000 高性能微处理器系列是由美国国家半导体公司于 1981 年推出, 现在作者对其中几个部件的性能作出全面的评述: 这些部件是 NS16082 存储器管理单元, NS16202 中断控制器以及 NS16203 直接存储器存取控制器。虽然存储器管理单元的主要功能是虚拟存储器管理, 它仍有第二个非常有效的功能即对程序调试的支持。中断控制单元是为在处理多中断时, 能最大限度地减少软件及硬件开销而设计的。它有多种多样的操作方式。DMA 控制器是一种高速外围电路, 其设计目的是为减少 MPU 对输入输出的处理时间并

改进系统的性能。

030117 VLSI 阶段的智能外围电路 [会, 英]/Samsen, G. R. // Weston/81 Conference Record, 1981. 9. 15~17; San Francisco, CA, USA.-El Segundo, CA, USA: Electron. Conventions, 1981.-5/5/1~3

如果当前微处理器性能的发展趋势继续下去, 系统性能反而由于连接各种系统部件诸硬件总线的局限因素而受到不利的限制。作者突出这个问题并提出克服过去与现在系统体系结构的局限因素的方向, 且以 TMS99000 微处理器系列外围子系统的发展来论述这些局限因素。

(以上王 旭译 天明校)

模 拟 电 路

030118 模拟计算元件的电路原理 [德]/Hoffrichter, H. ... // Radio Fernsehen Elektron.-1983, 32(12).-800~802

作者提出了一种各种数学运算模拟计算机电路的可能实现方法。提出的这一方法并不广为人知, 但它具有能以较少的花费实现中等和极高的精度等级的特点。在数字定律的基础上介绍了工作原理。概述了一些实际情况。参 4

(以上邓克刚译 天明校)

模/数与数/模转换器

030119 集成光学数/模转换器 [英]/Verber, C. M. ... // Appl. Opt.-1983, 22(23).-3677~3678

文中给出了一种集成光学 D/A 转换器的设计原理, 其在一 6 位器件上进行的直流测试结果和它的动态性能测定。该 D/A 转换器是在一个平面单模钛内扩散钽酸锂 (LiNbO_3) 波导的基础上制造的。有源元件是一种光电集成光学空间光调制器 (IOSLM), 它只不过是一个由一些可独立访问的段组成的扩展指状电极结构。电极段可由代表将被转换的数字词的电压并行地访问。参 5

030120 Electron 公司的模/数转换器 [英]/Penfold, R. A. // Electron. & Comput. Mon.-1983, 3(12).-40~43

Acorn Electron 公司在许多方面是与 BBC Micro 公司平起平坐的, 但在内部接口上还只刚刚起步。文中描述的 A/D 转换器是该公司开发项目系列中的首项, 它将使 Electron 公司具有接近其同行的能力。

030121 Hi-Res 计算机(二): A/D 板 [英]/Izod, P.

... // Electron. & Comput. Mon.-1983, 3(12).-75~77

该文的第一部分见同刊 1983 年 3 卷 10 期 66 页。Hi-Res 计算机的 A/D 板的全电路图已在第一部分给出。文中透露了设计中采用了“硬件强化”方式来完成 A/D 转换任务, 以减少使用该系统时的软件开销。鉴于该项设计元件的数量较大, 作者极力建议采用定制印刷电路板装配 A/D 系统。

030122 16 位单片 D/A 转换器的初始工艺 [法]/Vigneau, S. // Electron. Ind.-1983, (56).-81~84

讲述了 Burr-Brown DAC701 与 703 的工艺特点与原理: 第一阶段用三个最高有效位通过七个等效电流源来分段实现终值。译码次序为 4-2-7-5-1-6-3 以使芯片热分布梯度造成的误差减至最小。第二阶段采用了 13 个最低有效位和普通 R/2 R 网络法。文中简述了单片电路工艺。

030123 基本电子线路(二): 模/数转换 [德]/Engel, H. ... // Funkschau.-1983, (23).-67~68, 73~74

第一部分见同刊 1983 年 22 期 63 页。这一部分讲述和讨论了抽样方法及基本公式 (尼奎斯特、拉比、香农), 并辅以许多脉冲图和频谱图作了说明。一个基本的 A/D 转换系统依赖于对由一计数器提供的基准电压作一步步的比较, 这也就是人们所知的迭代法; 文中示出了其方框图并作了颇为详尽的描述: 它包括一个 D/A 转换器、计数器与脉冲发生器 (时钟), 它将测试电压与计数器的逐步输出比较。该法的主要不足是速度较低, 这可由文中进一步给出的示意图说明的双向计数器来弥补。另一种不同的 A/D 转换方法是基于通过计数器电路完成的逐次逼近, 适用于所选的实例: 一种 4 位分辨率的“加权”电路。

030124 无计数器的 A/D 逻辑 [英]/Cukier, M. ... // IBM Tech. Disclosure Bull.-1983, 26(6).-2767~2769

文章说明了 A/D 逻辑并不需要计数器, 并展示了无计数器的转换器逻辑。

030125 用于“Elektronika NTs”微计算机的可编程模/数转换系统 [俄]/Vardugin, A. V. ... // Приб. и Тех. Электр.-1983, 26(2).-47~48

描述了用于“Elektronika NTs”微计算机的一种模/数转换系统。-2~+2 伏的模拟信号被输入采用 8 位并行码的计算机。在软件控制下可为以每秒约 45000 条指令运行的处理机获得自 1 赫至 22 千赫的信号采样频率。参 4

030126 微计算机模拟输入技术 [俄]/Averchenkov, O. E. ... // Приб. и Тех. Электр.-1983, 26(2).-77~79