

半导体器件可靠性技术

上海市仪表电讯工业局科技情报研究所

前 言

不言而喻，对于半导体器件来讲，不仅要求性能先进、价格低廉，而且还要求使用可靠。半导体器件的可靠性涉及到原材料（包括辅助材料）的质量，设计与制造工艺技术的水平（包括设计的合理性，设备和场地条件，人员技术水平、工艺的先进性），封装方式（包括封装零配件的质量），测试筛选老化的严格性和合理性，器件使用的合理性，以及生产制造过程中管理的科学性和严格性等多方面因素。

本译文集的论文基本上都是从“国际可靠性物理学讨论会“(International Reliability Physics Symposium)1974、1976、1978年会议录中选译的。这些论文从不同的角度论述了各类半导体器件的失效模式，失效机理的解释，失效原因的分析技术和分析手段（设备），提高器件可靠性的新工艺新技术，以及目前所达到的可靠性新水平。有些论文所论述的方法、技术和数据，已被采纳为一些国家的“国标”（技术标准）。

本译文专辑由上海半导体器件研究所王儒全审阅

目 录

等离子体腐蚀 PROM 及其他问题	(1)
PROM 镍铬熔断丝可靠性研究的进展 报告	(10)
MOS 器件的失效分析技术	(17)
金和铝微波功率晶体管的失效机理	(25)
CMOS/SOS 可靠性研究	(37)
热电子引起的 N 沟道绝缘栅场效应晶体管的退化	(48)
H-MOS 的可靠性	(52)
塑封半导体器件的寿命特性曲线	(57)
侵蚀的原理	(60)
掺磷钝化玻璃对铝腐蚀的影响	(74)
金属丝键合的冶金学失效模式	(82)
评定引线超声键合对硅片的损伤	(94)
用液晶测定 MOS 和双极型集成电路中针孔位置的改进方法	(102)
使用场效应液晶的微电路分析技术	(109)
用于 LSI 分析的扫描电子显微镜电压相衬技术	(113)
用测量噪声法预测硅双极型晶体管的可靠性	(120)
双极型 PROM 的可靠性估价	(128)
MOS 结构中的离子不稳定性	(138)
双介质结构中的不稳定性	(147)
界面不稳定性	(154)

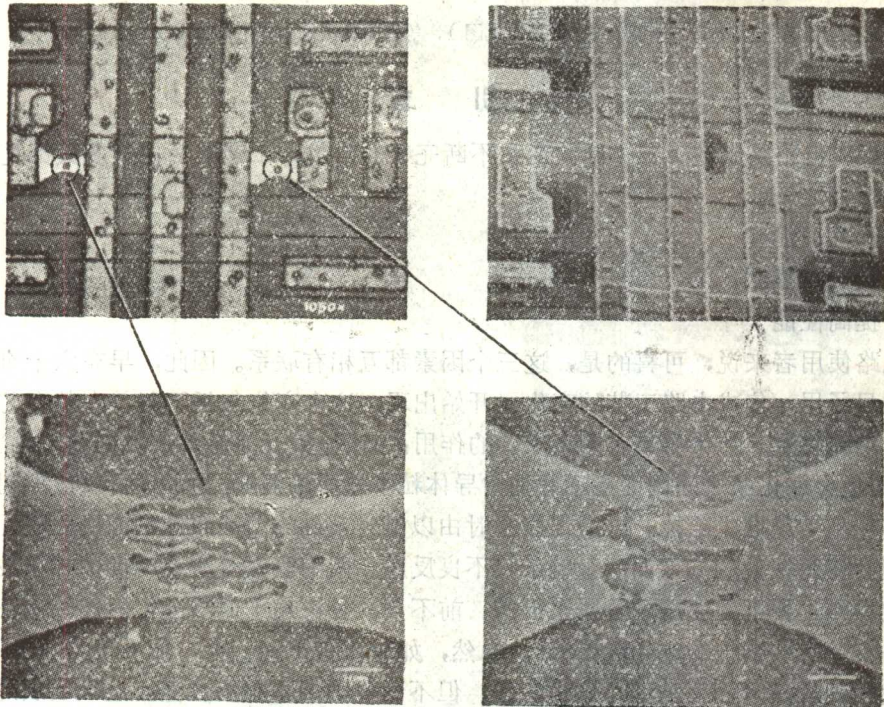
等离子体腐蚀PROM及其他问题

Hi-Rel实验室 John R. Devaney和A. M. Shetle III

摘 要

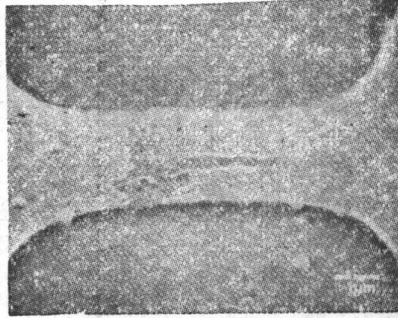
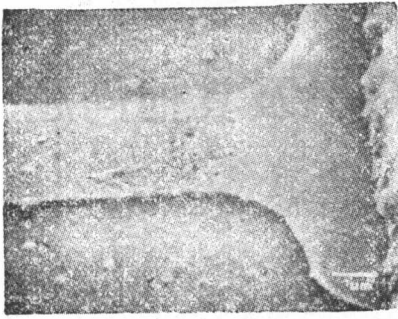
等离子体腐蚀或利用射频电场的低温腐蚀，在半导体工艺和生产中的用途很多。这种腐蚀工艺的优点是干法腐蚀，而不必用“湿”溶液。如果将含有氟的主要气体导入电场，则就会产生氟离子，从而强烈地腐蚀硅与二氧化硅，但不会腐蚀金属铝或镍铬合金。这一点是非常重要的。

这种有选择的腐蚀对除去铝互连和易熔的镍铬合金互连上面的玻璃钝化层具有很大的优点。PROM中的易熔镍铬合金可借助电子微探针和等离子体腐蚀剂来进行研究，以确定熔接前后金属的位置和运动。文中列出了采用等离子体腐蚀在玻璃钝化层的腐蚀中代替化学湿腐蚀的某些例子，最后还叙述了采用等离子体腐蚀来促进有关铝在接触孔熔合的研究。



等离子体腐蚀条

图 1



化学腐蚀条

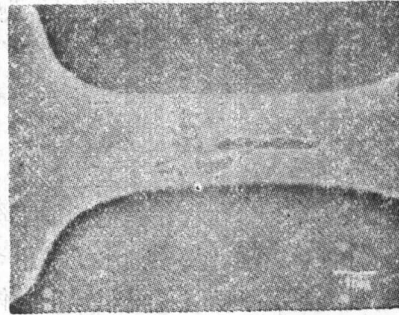
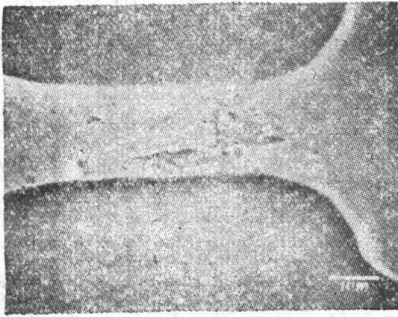


图2 化学腐蚀互连条(上图), 等离子体腐蚀互连条(下图)

引言

现代集成电路是制造工艺不断改变和不断完善的产物, 工艺的变化大多数都是为了完成以下三个目标之一。

1. 提高成品率
2. 提高可靠性
3. 提高性能

对电路使用者来说, 可喜的是, 这三个因素都互相有联系。因此, 早在六十年代那些不景气的日子里, 集成电路工艺的变化已开始出现。这个变化包括了复盖在整个芯片表面上的低温玻璃钝化层。钝化层具有两个主要的作用: 1, 保护互连金属化在制造中免受机械损伤; 2, 防止金属化条之间因密封不好而由导体粒子造成的短路。为了进行质量控制或故障分析, 就必须把玻璃层去除掉。这道工序平时由以氟为基础的湿酸腐蚀剂完成。然而, 这种腐蚀剂可能会使腐蚀玻璃与下面的金属条起不良反应。因为氢氟酸溶液能侵蚀铝和玻璃, 故需要细心地操作, 否则就会造成金属化损伤。前不久, 已论述了低温氧化等离子体在去除诸如光刻胶一类的有机物中的实际应用(1)。当然, 如果将含氟的气体, 如 CF_4 引入射频电场, 则就会发生反应, 进而将玻璃和硅去除掉, 但不会侵蚀铝和镍铬合金。这玻璃层的去除或图案的形成是一个很重要的工序。不过, 更为重要的是, 去除玻璃层的目的在于进行故障分析及对下面金属层质量控制的检查。为了进行检查, 需要从许多规格各不相同的扫描电子显微镜中取得直接的结果, 以便检查出电路表面氧化物台阶上互连金属的连续性和质量(2、3、4、5)。

由于不可能对涉及玻璃钝化完整性的工序质量进行分析，所以需将钝化玻璃层去除掉。采用氟化铵缓冲溶液的湿化学腐蚀法倒是一种既很普及而又有效的方法，但是，如前所述，这种方法的确具有破坏铝金属化的可能性。换言之，采用离子化氟气等离子体不但能有效地去除掉钝化玻璃层，而且不会损坏铝金属化。在实际应用到钝化PROM中，等离子体腐蚀产生的数据和结果表明，它是化学腐蚀所不可能达到的。

玻璃钝化的PROM

存储器类电路，如ROM或PROM大多数都含有许多紧密间隔的元件，这些元件的金属条之间要求极小的间距。因此，需要玻璃钝化以防电路受到少量额外粒子的影响而短路。同时，业已看出，铝金属化的玻璃钝化提高了铝金属迁移的阈值。(6, 7) 玻璃钝化会改变镍铬连结熔化时产生的反应。同时，它还会与熔化操作期间已熔化的镍和铬起反应。为了研究这种“熔化”反应的结果，在这方面已作出了最大的努力以便确定镍和铬熔化后的位置。

I. 扫描电子显微镜(SEM)的研究。

- (a) 研究等离子体腐蚀后光学图象与SEM图象的相互关联。
- (b) 利用SEM研究等离子体腐蚀后的熔化连接。
- (c) 利用SEM研究化学湿腐蚀后和等离子体腐蚀后同样的连接。

II. 电子微探针研究

- (a) 测定等离子体腐蚀前后镍和铬的空间分布，
- (b) X射线扫描化学腐蚀和等离子体腐蚀后镍和铬同样的熔化连接。(同样的连接如

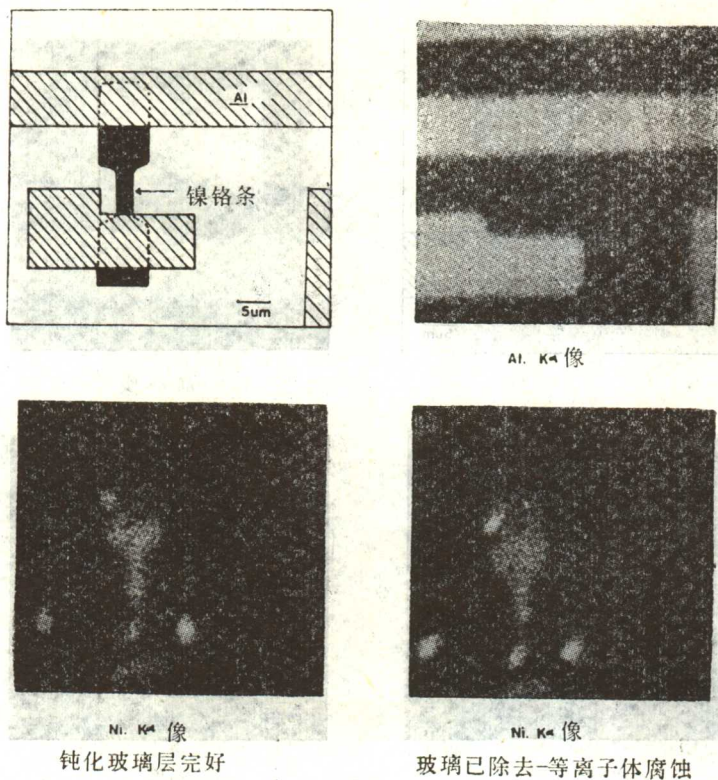


图 3

第 I 研究部分的条款 c)。

设备和程序

等离子体腐蚀是采用 Tegel 公司制造的 Plasmod 等离子体腐蚀机进行的。输入功率保持在 25 瓦，反应气体是卤化碳 14 (四氟代甲烷)。

化学湿腐蚀是采用氢氟酸 (1 份 HF 和 9 份 40% NH_4F 溶液) 缓冲溶液。腐蚀在甲醇中停止。

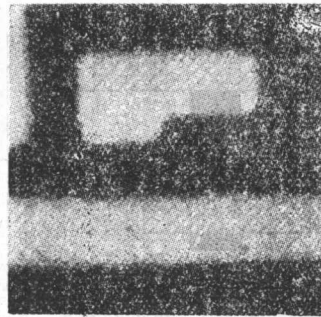
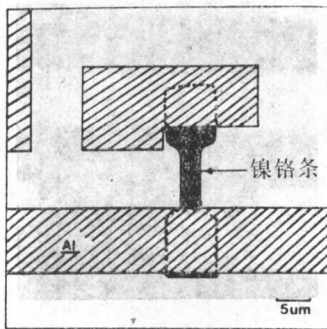
扫描电子显微镜是采用射束电压为 10 千伏的 Cambridge S4-10。

全部样品均在现场检测，即不必用电导涂敷层。X 射线的分析研究是采用工作电压为 20 千伏的 Cameca MS-46 电子微探针。

PROM 腐蚀结果的研究

通过采用光学显微镜，电子扫描显微镜和微探针对 PROM 连接的研究，暴露了若干重要的事实。

1. 光学检测熔化连接，即使放大达 1000 倍也无法断定连接到底是否断开，见图 1。
2. 电子扫描显微镜检测等离子体腐蚀后铝金属化的连接，可看出 PROM 表面上的钝化玻璃全被腐蚀掉，而不损伤铝和镍铬合金，见图 1 与图 2。
3. 电子微探针探测玻璃腐蚀后余留在金属化上和熔化连接周围的镍的不规则浓度。
4. 电子扫描显微镜暴露了在化学腐蚀后等离子体腐蚀改变了互连线的表面状况。通过



Al. $\text{K}\alpha$ 像



Ni. $\text{K}\alpha$ 像



Cr. $\text{K}\alpha$ 像

图 4

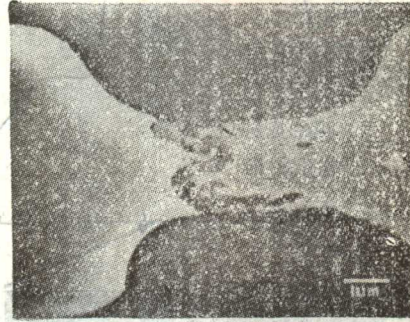
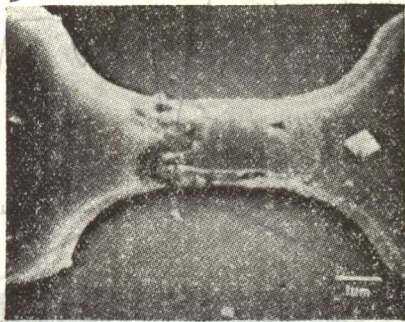
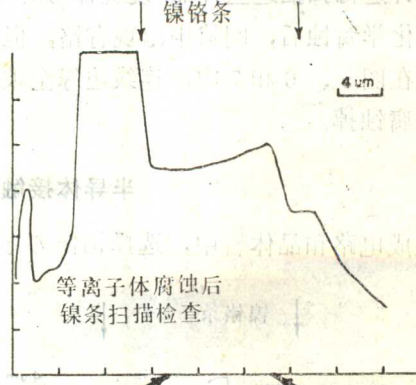
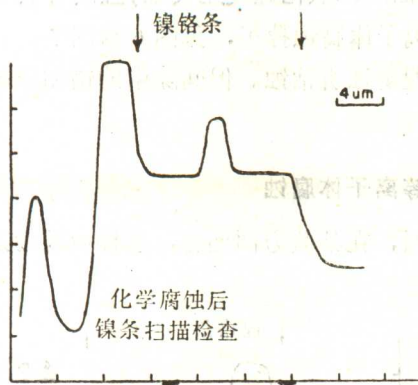


图 5

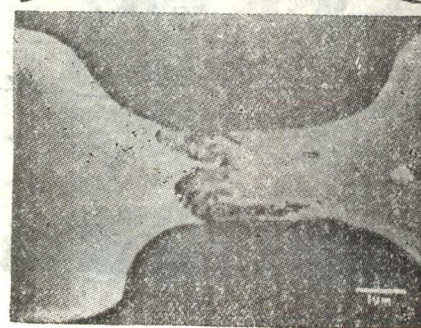
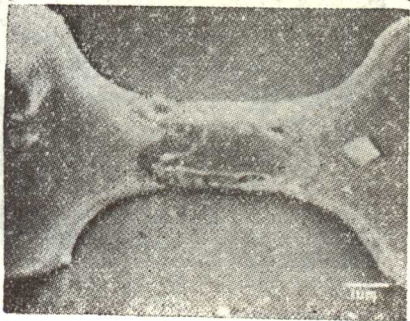
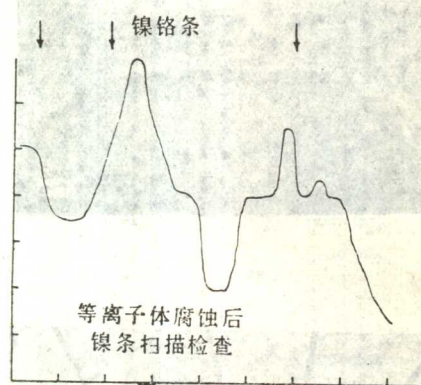
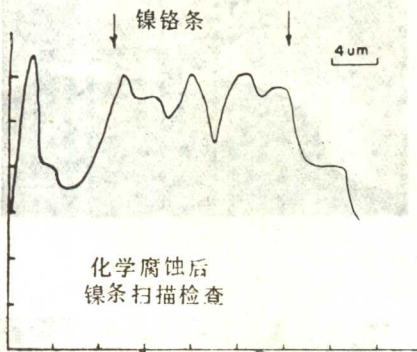


图 6

电子微探针进行扫描这些样品,发现镍与间隙中下面的二氧化硅发生反应,且没有被腐蚀掉,见图5。化学腐蚀后,间隙中出现有铬,但由等离子体腐蚀掉了,见图6与图7。

5. 在图5、6和7中,连线边缘全被化学湿腐蚀所钻蚀。但间隙中的铬和镍高纯材料并没有被腐蚀掉。

半导体接触孔的等离子体腐蚀

在集成电路和晶体管中,选择铝作为导体材料,在某些方面而言,这样做较为方便,而

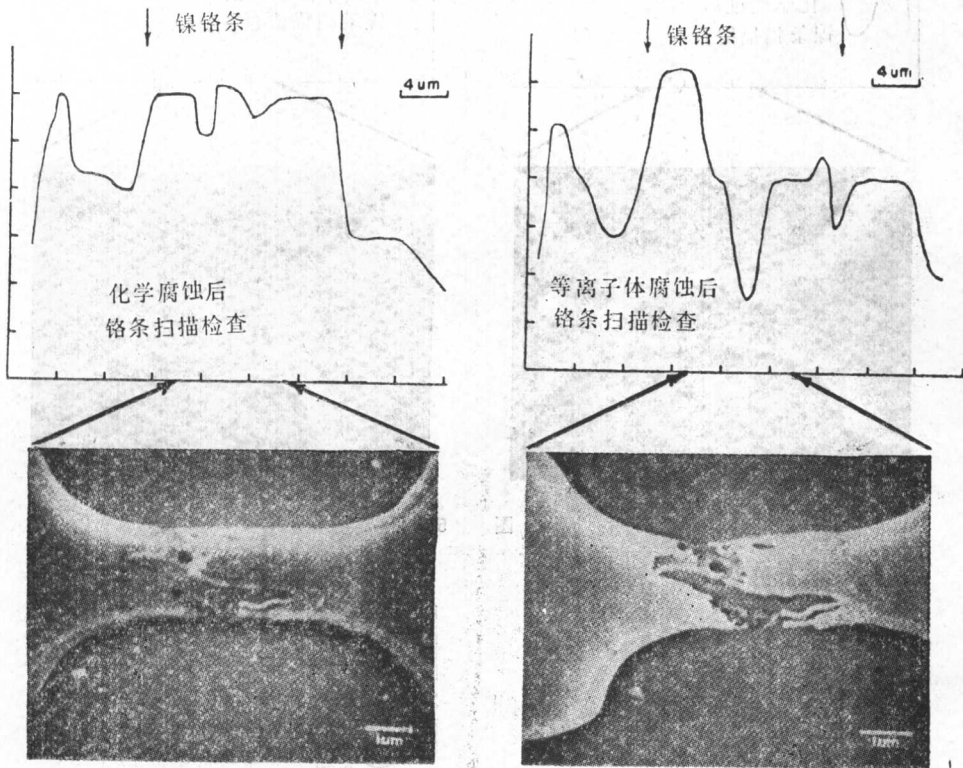


图 7

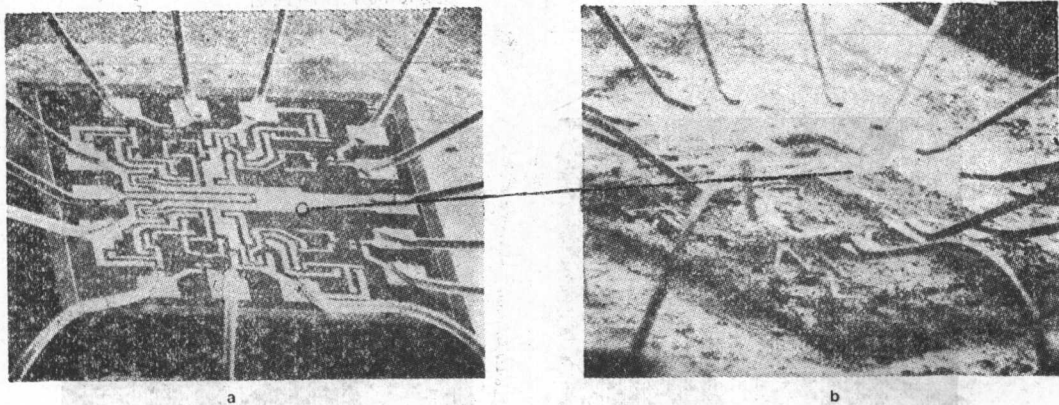


图 8 等离子体腐蚀硅片前、后扫描电子显微镜观察的集成电路图形

且还包含冶金学上一系列问题要考虑。就集成电路来说,从积极方面来看,其中最重要的是,铝已经可以粘附于二氧化硅,但还不能快速地把它扩散到二氧化硅中去。此外,铝与硅可形成欧姆接触(不是整流的)。其他更为显著的重要性能是,可利用化学腐蚀,铝又容易淀积和形成图案。

从消极方面来看,铝易于受侵蚀,并且电流密度容量很低。还有,铝随时可以与高应力硅或重掺杂硅熔合。这个现象已由文献(8、9)的作者进行了大量的研究。他们的发现断定,如果纯状态的铝淀积在硅片上,然后对该系统进行加热的话,则铝会深深地渗透到硅的接触孔内,这个渗透性由受热器件的温度、所持的时间长短及窗口中掺杂的程度而定。如果有过量铝熔合到硅的接触孔,则制造中的成品率就很差。这对众所周知的高速电路的浅结尤为如此。同时,接触孔中的硅受铝腐蚀就会影响长期的可靠性,这是一个主要的因素。

鉴于这些理由,采用了许多不同的技术来研究这些问题(10)。等离子体腐蚀根据铝与硅之间相互反应的程度和形式,能将硅片上的铝互连进行完整无缺的腐蚀。这种技术特别适用腐蚀坑在形状上是错综复杂的情况。在这种情况下,即使可能的话,这种技术通过实验表明也难于办到。但是,采用完整的铝薄膜作为腐蚀坑的磨品并通过精心地去除掉硅片周围和下面的薄膜,即可方便地完成这项操作。用射频等离子体腐蚀是很容易去除的。在这项研究中采用了Tegal公司制造的设备。在约为0.5毛的压力下,将四氟代甲烷(卤化碳14)放入到

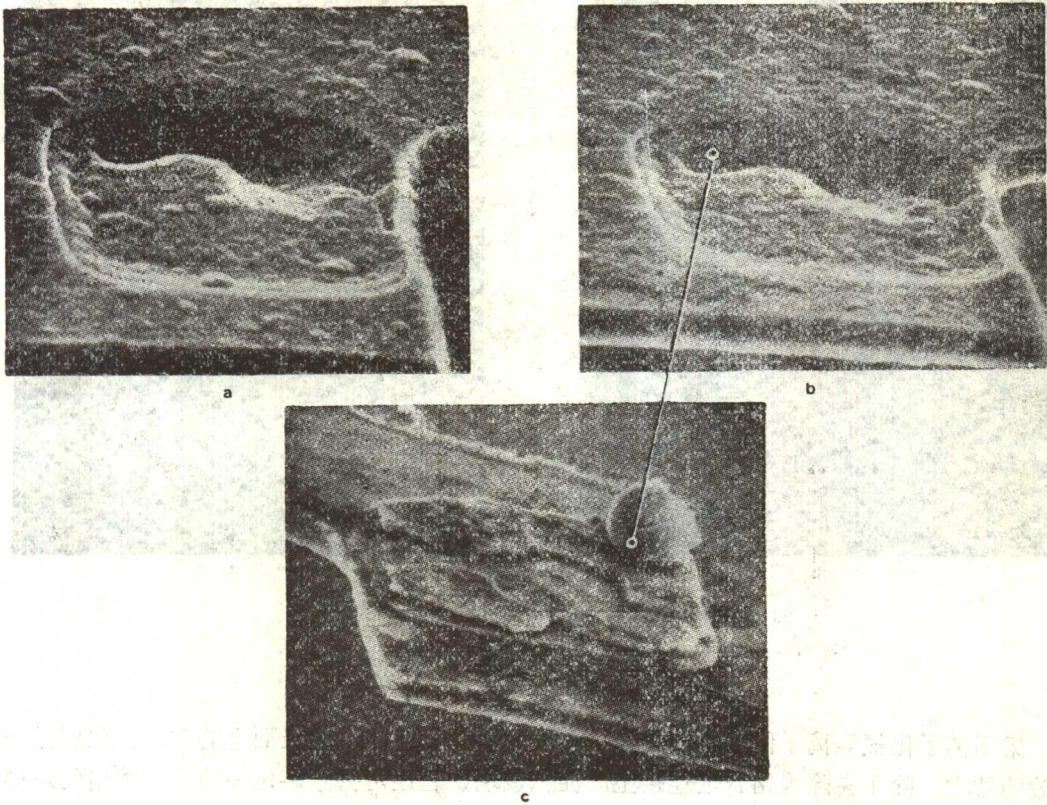


图9 等离子体腐蚀硅片前、后由电子扫描显微镜观察的接触窗孔的比较

3-1/4×6-1/4吋的射频室中。射频电场将气体电离成活性氟等离子体，这等离子体可随时腐蚀硅和二氧化硅，但并不侵蚀铝互连。图8a和图8b分别示出了等离子体腐蚀后集成电路芯片的整个情况。从图可看出，连接于焊点的金属化是在空腔表面上得到支承的。这些金属化现在可容易地给它翻转，以便检测接触孔的下部分。图9示出了采用这种技术取得的连接于地金属化窗孔的结果。图9a示出等离子体腐蚀前的窗孔。图9b示出等离子体腐蚀硅片后的同一个窗孔。可以看出等离子体腐蚀期间金属化没有受损伤。图9c示出同一个窗孔的下部分。注意，腐蚀坑平整的底部和边缘周围的空腔，那里的铝在二氧化硅突出部份下面重新起反应。

在图10a和图10b中，还对两个接触孔进行了比较。它们的反型表面示于图10c与图10d。图10c的接触表面比图10d的差异更显著，这是因为每个接触孔都熔合到掺杂不同的表面。最引人注目的是，在图10c中出现大量熔合金。可看出，这个区域沿着二氧化硅突出部分延伸了2-1/2微米。

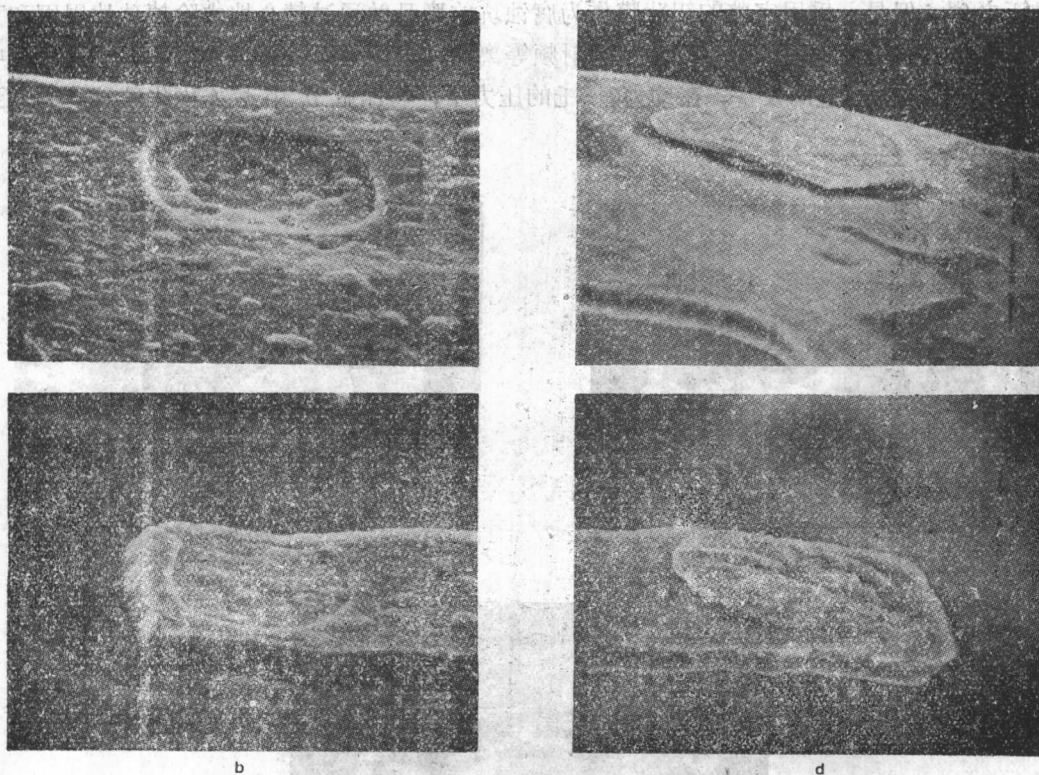


图10 由电子扫描显微镜观察的铝接触表面的上、下部

结 论

采用离子化氟等离子体来腐蚀去除PROM中的铝和镍铬合金表面上的玻璃钝化层是一种有效的技术。除了去除镍铬合金连接上的沉积玻璃，它还可去除熔化间隙区中掺铬的玻璃，进而使反应区形成真正所需的造形和尺寸。

同时还可看出，氟气体等离子体还可用来彻底去除铝互连金属化下面的硅芯片，因此，可直接观察接触窗孔中铝的反应容量。

参考文献

- (1) R. S. Thomos et al., "Use of Chemically Reoctic gas Plasma in Preparing Specimen & for Scannig Electron Microscopy and Electron Probe Microanalysis," Proc. of the 1974 Symposium of Scanning Electron Microscopy Published by IIRU, Chicago, Illinois.
- (2) Scannig Electron Microscope Inspection of Semiconductor Device Metallization, Specifications, S-311-p-12 goddard Space Flight Center, greenbelt, Maryland.
- (3) Scanning Electron Microscope Procedure for Microcircuit. Jec Propulsion Laboratory, Pasadena, California.
- (4) Inspection Standards-Semiconductor Devices, Scanning Electron microscope, STC 0008, Mc Donnell Douglas, Long Beach, California.
- (5) Scanning Electron Microscope Inspection of Semiconductor Device Metalization, Specification 908053, Hughes Aircraft Company, Culver City, California.
- (6) J. R. Black, "Electromigrarion-A Brief Survey & Some Receut Results," IEEE Trans. on Electron Devices, April, 1969, vol. ED-16, No. 4, p. 338.
- (7) S. M. Spitzer, "The effect of Dielectric overcoating on Electromigraton in Aluminum Interconneccions," IEEE Trans. on Electron Devices, April, 1969, vol. ED-16, No. 4, p. 348.
- (8) E. Holl, "Silicon RF Power Transistor Metalization", Research & Development Technical Rport ECMO-0614F, Oct., 1971.
- (9) James R. Black et al., "Semieonductor Weaoutr-Its Analysis & Prevention," Solid State Technology, vol. 2, No. 1, 1972.
- (10) J. Devaney, et al., "Aluminium-Silicon Reactions in Semiconductor Contacts," WESTEC 1974.

译自《Reliability physics 1974》p. 22-29. 谢官木译, 林遂荣校

(上接第56页)

结 论

用按比例小的办法来改进H-MOS之类的性能时, 必须防止意外的可靠性事件。就H-MOS而言, 要考虑沾污、晶体缺陷、氧化层击穿和热电子注入等。用高压筛选法可剔除可靠性差的低质氧化层。此外, 对测试晶体管和静态存贮器阵列进行的测量还表明: 对H-MOS所用的几何尺寸来说, 热电子注入的影响是微不足道的。而且也没有发现沾污或晶体缺陷失效增加等情况。由此可见, H-MOS的可靠性与当前较成熟的MOS工艺相比, 这已由1K和4K的全静态RAM的加速寿命试验得到证实。可以下这样的结论: H-MOS的失效率与传统的静态N-MOS的失效率一样低。

参考文献

- (1) R. D. Pashley, et al. "H-MOS Scales Traditional Devices to Higher Performance Level" Electronics, August 18, 1977, pp. 94-99.
- (2) R. D. Pashley, et al. "A High Performance 4Kstatic RAM Fabricated with an Advanced MOS Technology," ISSCC Digest of Technical Papers, February 1977.
- (3) J. R. Black, "Electromigration Failure Modes in Aluminum Metallization for Semiconductor Devices". Proceedings IEEE, Volume 57, September 1969, pp. 1587-1594.
- (4) S. A. Abbas & R. C. Dokerty, Technical Digest of 1975 IEEE IEDM, P. 35, 1975.
- (5) C. R. Barrett & R. C. Smith, Technical Digest of 1976 IEEE IEDM, p. 319.
- (6) B. Pascoe, "2107A/2107B N-Channel Silicon Gate MOS 4K RAM," Intel Reliability Report*7, September 1975.
- (7) A. Philips, Jr., R. R. O'Brien & R. C. Joy, Technical Digest of 1975 IEEE IECM, p. 39, 1975.
- (8) B. Euzent, 15th Annual Proceedings Reliability Physics Symposium, 1977, pp. 1-4.

译自《Reliability Physics 1978》p. 19-22, 杨子梅译, 游守湘校

PROM镍铬熔断丝可靠性研究的进展报告

Charles Stark Draper 实验室 Anthony M. Margues

引言

多年来,在抗辐射集成电路中,用镍铬易熔丝作可编程序唯读存储器(PROM)的薄膜电阻。虽然镍铬电阻曾出现讨厌的失效模型,但若采用适当的工艺和封装方法,仍可使它成为可靠的电路元件。特别是,镍铬电阻会由于电镀、氧化[1,3]和与铝膜接触不良[3,4]而造成失效。电镀和氧化可用下述工艺方法解决:在氮气氛和含极少玻璃的管壳中热密封芯片,或者在很短的时间内进行高温封装。而无针孔和无裂缝的钝化层复盖表面似乎可以消除电镀和氧化。为防止铝和镍铬接触不良,蒸铝前要仔细清洗,蒸铝后只进行低温或短时间高温($\geq 500^{\circ}\text{C}$)合金。

根据过去的经验,用于PROM的镍铬丝可能是可靠的,而且许多使用者做了积累可靠性数据的尝试。遗憾的是,过去积累的多数数据是靠不住的,因为用户的程序条件是变化的,程序规则是不同的,而且对被编程序的器件即使做了测试和筛选的话也是最低限度的。由于对熔断机构还缺乏认识,对PROM镍铬丝失效模型还只有一次报道[5];因而对总的情况还很不清楚。再生或恢复失效模型造成的麻烦是如此之大,以致大多数状态改变都是由于熔断丝再接造成的,因而必须进行检查和分析。还有,若打算做进一步的分析,则因为失效模型的亚微观性和测试分析时对证据的损坏作用,收集数据是很困难的。

为了弄清这种情况,引入一个研究程序来决定最佳程序控制条件、测试老化要求、以及失效过程。结合熔断机构的解释[6,7],本报告给出该研究程序的结果,其中包括决定所发现的再连接机构的原因。

程序条件的争论

本研究程序开始时曾试图积累历史数据,然而出乎意料地发现,程序条件并不总是可知的。了解到的程序条件又常远离厂家的规范而变化。例如,厂家通常规定程序脉冲上升时间为 $1\sim 200\mu\text{S}$ 。然而过去研究再生失效模型时,用了秒级的上升时间。图1到3(均省略)是描述这种“慢烧断”丝的性质的透射电子显微镜(TEM)照片。可以看出,镍铬丝有极小的破坏并出现很小的裂缝。而图4是用 $100\mu\text{S}$ 上升时间脉冲熔断的TEM照片,出现了较强的反应和较大的分离。这些丝是在所加脉冲的上升时间内熔断的。

显然,程序脉冲的慢上升时间限制了熔断电流,因而限制了对熔丝的输出功率。用慢上升脉冲来研究失效模型是不恰当的,所以本研究决定按厂家规定的上升时间对器件编程序。

为了决定斜率(单位时间所加的电压)与熔断间距(能量)的对应关系,由制造厂按其当时的标准工艺制作了孤立镍铬熔丝测试矩阵,用这些矩阵来测量熔断时间随斜率的变化,



图4a 上升时间熔断的镍铬丝TEM照片($t_r=100\mu\text{S}$)
(放大28k倍)

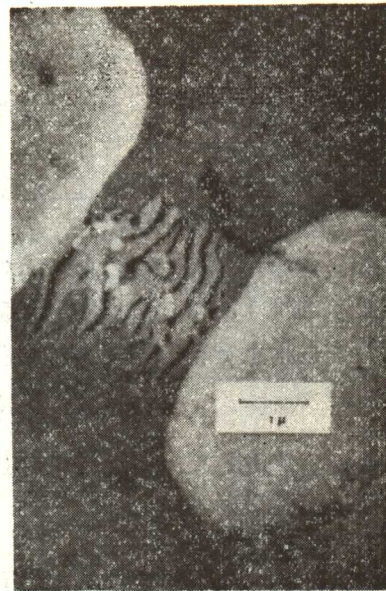


图4b 上升期间熔断的镍铬丝TEM照片($t_r=100\mu\text{S}$)
(放大28k倍)

所得结果示于图5(略)。可以看出熔断时间随斜率增加而指数减少,对所测镍铬熔丝的组分和面电阻来说,约在250ns时达极小值。

熔断时间被选作应变量,因为许多著者认为它是一个头等重要的参数。理由很简单:对镍铬丝提供能量的速度越快,它反应的速度就越快,被周围的氧气层传走的热量越小。CSPL〔8〕的热研究表明,只有1%的热量通过镍铬和铝传出。

为了进一步讨论,这儿提出的失效模型综合了肯尼、约翰斯和戴维森等人的模型。随着热量的增加,熔化的镍铬表面的表面波的振幅增加,表面张力减小。由于迅速提供能量,镍铬迅速变热和电离,表面张力减小,表面积增大。从而在熔化膜中形成小孔,镍铬开始裂开。假想的分裂机构是这样的:最初产生的小孔是由于表面波的振幅大到等于膜厚,或者带电离子的场迁移而产生的。这是二种独立的模型,但谁起主要作用尚未由实验决定。一旦形成裂缝,离子的等离子体状场迁移,进一步分离镍和铬。当冷却液体收缩而产生足够大的裂缝时,等离子体场迁移消失。因而,液体镍铬薄层分离成如图4所示的指状图形。若能在镍铬合金中加较高的温度来减小表面张力和加大场迁移,则裂缝中没有残余材料。

据推断,图6(略)所示的情况是所期望的。所用的熔断脉冲上升时间为20~30ns(但熔断发生在脉冲的恒压部份)。快速上升时间成比例地供给更多的能量,并产生较小残余物裂缝。然而,这数据仍不能认为是包罗万象的,因为连线的几何形状也是可变的。几何关系将由部份正在进行的研究来决定。

虽然,程序脉冲的上升时间对熔断产生重要影响,但其他程序参数也需要考虑。其次是准许用多少脉冲的问题。虽然许多厂家目前建议用多重程序脉冲,但我们

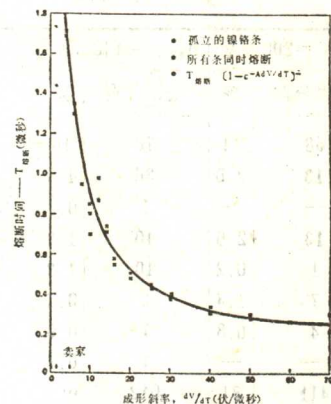


图5 熔断时间随电压斜率增加而指数下降

赞同巴恩斯和得姆斯提出的理由〔9〕。他们认为，熔断仅在增加电阻的方向反应。因而，其后的脉冲提供的较小，熔断质量是有疑问的。故决定只准用单程序脉冲。

还有，大多数厂家建议在选择熔断时用2%的占空比。经验证明，由于写入问题，20%的占空比的产率低。由于芯片加热的关系，占空比减小到10%，并选通V_{CC}，从而降低熔断线路的背景温度。对内抽样的程序合格率稍有增加。

最后，在数据中将出现另二个程序变量。一是最初错误地过分限制程序脉冲电流，而后作了修正。二是由他人的推荐造成的程序次序的改变〔10〕。为了程序容易实现，改变了原来的方案（见图7），而且最初的熔断是选择最小电阻的半导体通路。这使漏电通路减到最小，并且在芯片上有较多的连线要编程序时就有较强的袭击。

合格率和可靠性

图8说明部份的操作和流程。表1和表2给出个别厂家在此程序编制、装配和测试流程中淘汰数的摘要情况。

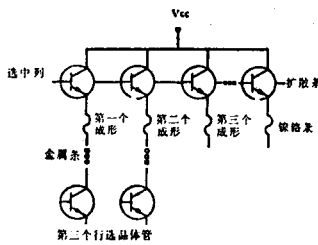


图7 沿扩散条编程序

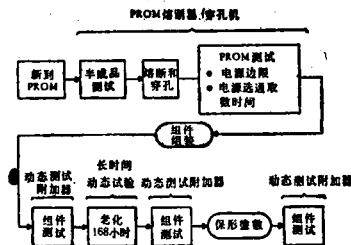


图8 PROM流程图

要强调的是，器件是按厂家的规格编程序的，只是仅准许用单脉冲程序，占空比减到10%并建立了功率选通。表中分别列出了不同的电流限制和程序时序条件。

欠写入（under-programming）定义为选择的丝没熔断，而过写入（over-programming）表示未选择的丝熔断了。功率选通选取时间用于系统测试。欠写入、过写入和功率选通测试是合格率的判据，而不能得到有关可靠性的数据。合格率参数表明，当部份程序沿

表1 PROM合格率（按时序编排程序）
1974.4

I _{极限} =200mA		I _{极限} =140mA		
结果分布	%	结果分布	%	
58	11	76	10	欠写入
13	2.6	36	4.8	过写入
—	—	1	0.1	欠写入和过写入
13	2.6	10	1.3	功率选通存取时间
1	0.2	10	1.3	编程序后检查
7	1.4	3	0.4	其他
4	0.8	7	0.9	老化失效
—	—	1	0.1	系统失效
411	81	612	80.8	总计完好数
507		757		编程序器件总数

表2 PROM合格率（沿部分扩散条编程序）
1976.4

I _{极限} =200mA		I _{极限} =140mA		
结果分布	%	结果分布	%	
102	7.2	18	4.2	欠写入
46	3.2	11	2.5	过写入
—	—	10	2.3	欠写入和过写入
9	0.6	—	—	功率选通存取时间
12	0.8	1	0.2	编程序后检查
—	—	—	—	其他
13	0.9	—	—	老化失效
—	—	—	—	系统失效
1242	87.8	393	90.8	总计完好数
1416		433		编程序器件总数

基区扩散条制定时，程序合格率增加。一旦完全按扩散走线执行时序程序，程序合格率将进一步增加。

表3列出了编程序后的检查、老化和系统操作时产生的全部失效。老化由功率选通和数检验操作组成，在室温下对每条线加应力，总时间约10分钟。可见，恢复似乎是由写入引起的仅有的可靠性危险。也注意到，大多数恢复发生在老化时，一只发生在老化后。然而，到目前为止实验数据表明，所有检查出的恢复发生在老化之前的编程序后的检查时。

表3 老化失效

时序程序 结果分布	沿部分扩散条编 程序结果分布	原因
2	5	恢复逻辑状态
2	—	闪烁输出
6	7	超出输出电压规范
1	—	全“1”
其他		
图形不正确	编程序后的检查	
处理中器件破裂	· 容许地址线安定	
图形订正	· 应用电压 $V_{cc} = 4V$	
程序位置失效	· 读出电平	
系统失效是指 0 → 1 恢复		

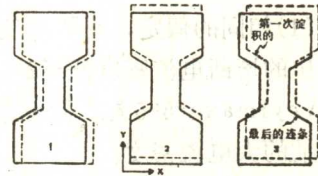


图9 未对准的返工镍铬丝



图10 未熔断返工镍铬丝的TEM照片(放大12k倍)

分析这些所谓的再生失效，揭示出一个与这些失效直线有关的治疗方法。后面的讨论中给出对这些失效进行的讨论的分析。

附带谈一下，PROM老化后超过977000小时，产生一个恢复失效数据。要计算这时的失效率还为时过早，因为积累时间太小，而且修正反应还在进行。

恢复失效的讨论

因为恢复失效的亚微观性，必须想法决定熔断缝中可能搭桥的材料物理尺寸。采用一个具有10MΩ以上的测量电阻的PROM熔断丝，用微探针将一外电阻插入线路与其并联。增加此电阻值以定出保证输出为“1”的最大电阻值。注意，对被测电阻来说，熔断的丝产生“0”输出，双面恢复失效时出现“1”输出。

在 $V_{cc} = 5$ 伏时，测得的临界“1”电阻为3KΩ（见图17）。为保证 V_{cc} 不低于5.5伏时输出“1”，选用的临界阻为2.8KΩ。在 $V_{cc} = 5.5$ 伏时，熔断丝上并接2.86KΩ的外电阻，所测得的“连线”电流为480mA。

假设镍铬桥的密度、电阻率和厚度与原始镍铬丝相同，就可算出维持480mA的“读出”电流而仍不熔断所必须的最小宽度W。

$$W t n = \frac{I}{J t} \quad (1)$$

这儿, I = 通过桥的电流。 t = 桥的厚度 (取 200 \AA)。 J = 使丝熔断所必须的电流密度。

各文献〔5、11、12〕指出, 脉宽大于 10 ns 时, 熔断前所能容许的最高电流密度约 $5 \times 10^7 \text{ A/cm}^2$ 。用此电流密度作粗略近似, 算得的桥宽为 480 \AA 。

若桥为圆柱形, 而不是薄膜, 则

$$W_{cyl} = \left(\frac{4I}{J\pi} \right)^{\frac{1}{2}} \quad (2)$$

若用与式(1)相同的假定, 则 W_{cyl} 变为 350 \AA 。

已算出的熔断电流密度低至 $2 \times 10^7 \text{ A/cm}^2$, 该数据使(1)式的 $W_{thmax} = 1100 \text{ \AA}$, (2)式的 $W_{cylmax} = 875 \text{ \AA}$ 。另一方面, 熔化后再固化的镍铬密度可能增加〔6〕, 于是可能维持熔断前的大电流密度。

如前所述, 为了观察引起再生的细丝桥, 要通过实际操作来决定所需的放大倍数。至少要放大 $15,000$ 倍, 才能看到最细的线宽。若能除去上面的保护层而又不破坏熔断缝中的材料, 则这些结构可用扫描电子显微镜 (SEM) 观察。而一些作者用前述报导中制备的透射电子显微镜 (TEM) 样品, 得到了更好的结果〔13〕。

恢复失效与PROM制作方法的关系

如表 2 所示, 迄今已证实有八种恢复失效发生。此外在检查用 CSPL 方法编程序后的 PROM 期间, 发生七种恢复失效。所有这些失效出现在重制金属丝上。在第一次淀积镍铬后, 若金属的电阻率、厚度和套准超出了容许范围, 而厂家选择了将其剥去的方法, 就需要重新加工。由于剥去前的标准加工衬底热氧化层被腐蚀, 因而在镍铬丝除去的位置留下腐蚀图形。再须沉积并刻出图形后, 如图 9 所示, 第二次镍铬电阻相对于第一次产生偏差。偏差可以是 X 方向或 Y 方向或者两个方向的位移。图 10 是 TEM 照片, 示出了套准偏差和产生在氧化硅台阶上的连续点, 其深度估计为 $20 \sim 100 \text{ \AA}$ 。对于厚 $100 \sim 200 \text{ \AA}$ 的膜, 这是一个巨大

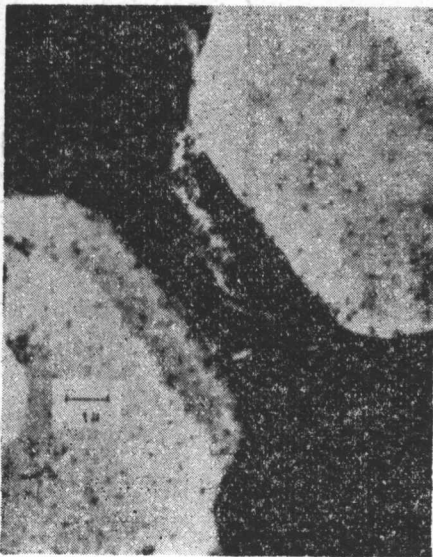


图 15 熔断重制镍铬丝 TEM 照片 (放大 12k 倍)



图 16 熔断重制镍铬丝 TEM 照片 (放大 16k 倍)