

JISUANJI YINGJIAN WENZHAI

第 五 辑

科学技术文献出版社重庆分社

欢迎订阅计算机文摘

本文摘经过去年试刊,受到读者欢迎。1986年仍通过**全国各地新华书店发行**, 请注意每月10日“科技新书目”, 可向当地新华书店预订。漏订的读者, 亦可直接向科学技术文献出版社重庆分社发行科补订。地址: 重庆市2104信箱。

计算机文摘分三个分册:《**计算机数学与软件文摘**》,《**计算机硬件文摘**》,《**计算机应用文摘**》。这三个分册均采用文摘、简介和题录相结合,以文摘为主的形式。收录了国内外期刊论文、汇编论文、会议论文、专著、科技报告以及学位论文等文献资料,是各行各业以及图书馆和情报资料部门必备的计算机情报资料检索工具。本文摘计划在去年试刊的基础上,对报导内容与报导形式等作必要的调整、充实与改进,以便能最大限度地地为从事计算机研究、设计、教学、生产与应用的单位与个人提供最新、最准、最全的信息服务。

《计算机数学与软件文摘》

内容涉及与计算机有关的各种数学计算方法及各类软件:数值分析与符号分析,初等代数,微积分,差分方程和微分积分方程,概率与统计,最优化,数学规划,运筹学,数学通信理论和信息论,数学系统理论和控制论,数理逻辑和开关理论,自动机,软件系统分析和程序设计,文件结构,数据处理技术,程序设计语言,系统软件,数据库管理系统。全年共出12辑,每辑18万字,估价1.85元。

《计算机硬件文摘》

报导内容涉及电路与器件,逻辑设计与数字技术,存储设备与技术,模拟与数字计算机及系统,外围设备,数据通信设备与技术(含网络)。全年共出12辑,每辑13万字,估价1.40元。

《计算机应用文摘》

第一部分报导计算机在事务和管理数据处理中的应用,包括:决策支援系统、办公室自动化、字处理、教育、财政、政府管理、医疗管理、军事、生产和工业、公用事业、销售、零售和分配、其它服务行业。第二部分报导计算机在工程技术方面的应用,包括:电气工程、电力工程、电子工程、通信、控制工程、计算机工程、土木和机械工程、化学工程、航天工程以及核工程等领域。全年共出12辑,每辑15万字。估价1.55元。

科学技术文献出版社重庆分社

计算机硬件文摘 第五辑

中国科学技术情报研究所重庆分所	编 辑
科学技术文献出版社重庆分社	出 版
重庆市市中区胜利路132号	
新华书店重庆发行所	发 行
科学技术文献出版社重庆分社印刷厂	印 刷

开本: 787×1092毫米1/16	印张: 4.25	字数: 15万
1986年3月第一版	1986年3月第一次印刷	
科技新书目: 119—250	印数: 2410	

书号: 15176·648

定价: 1.50元

主题指南

该主题指南是将本刊分类时涉及到的主题词按汉语拼音字母顺序编排的一个索引, 其中的数字为分类号, 由分类号便可自目录查出涉及该主题的文摘所在的页码。

A		多路开关选择器	0630
按内容访问存储器	参见相联存储器	多路转换器	0630
B		多数逻辑	0120
半导体存储设备	0320 G	多值逻辑	0120
半导体逻辑元件	0110 C	F	
便携式计算机	0430	分时系统	0400
并行处理	0440	G	
并行存取存储器	0320	个人计算机	0430
C		光笔	0540
超导器件	0100, 0320 Z	光存储设备	0320 Z
除法电路	0120	光符识别	0530
触发器	0120	光计算	0280
穿孔带设备	0560	广域网络	0620 W
穿孔卡设备	0560	规程	参见协议
磁存储系统	0320	H	
磁带存储器	0320 C	绘图机	0540, 0550
磁逻辑	0120	混合计算机系统	0450
磁膜存储器	0320 E	混合计算机程序编制	参见混合计算机程序设计
磁扭线	0320 E	混合计算机程序设计	0460
磁盘存储器	0320 C	混合模拟	0460
磁泡存储器	0320	“或非”电路	0120
磁心存储器	0320 E	J	
存储器设计	0310	集成电路	0110 C, 0120
存储设备	0300	积分电路	0160
D		计数电路	0120
打印机	0550	计算机测试	0470
代码转换器	0120	计算机电路	0100
低温电存储器	0320 Z	计算机电源	0150
电流开关逻辑电路	参见电流型逻辑电路	计算机辅助逻辑设计	0210 B
电流型逻辑电路	0110, 0120	计算机接口	0610
电源	0150	计算机结构	0220
电子逻辑	0110, 0120	计算机评价	0470
定标电路	0160	计算机缩微胶片输出设备	0580
镀线存储器	0320 E	计算机体系结构	0220
多重处理系统	0440	计算机调试	0470
多处访问系统	0400	计算机图形设备	0540
多道处理系统	参见多重处理系统	计算机外围设备	0500
多孔磁心	0320 E	计算机网络	0620
多路复用器	参见多路转换器	计算机选择	0470

加法电路	0120, 0160	数字存储器	0320
加法器	0120	数字电路	0100
家用计算机	0430	数字集成电路	0100
键盘	0500	数字技术	0200
交互终端	0540	数字计算机	0420
晶体管晶体管逻辑电路	0110 C, 0120	数字滤波器	0240
进位逻辑	0230	数字通信系统	0600
局部网络	0620 L	数字系统	0400, 0420, 0600
K		数字信号	0260
开关电路	0120	数字信号处理	0260
快速响应计算机系统	0400	数字运算	0230
L		数组处理机	0440
连网设备	0630	隧道二极管存储设备	0320 G
逻辑电路	0120	随机存取存储器	0320 G
逻辑门	0120	T	
逻辑设计	0210	条形码扫描器	0590
逻辑元件	0110	调制解调器	0630
逻辑装置	0100	通信	0600
M		图形设备(计算机)	0540
模拟	0460	W	
模拟存储器	0330	外围设备接口	0610 P
模拟计算机	0450	网络分析器	0630
模拟计算机程序编制	参见模拟计算机程序设计	网络接口	0610 N
模拟计算机程序设计	0460	微程序设计	0220
模拟计算机电路	0160	微处理器芯片	0130
模式识别	0530	微处理机组件	0130
模/数转换	0180	微分电路	0160
P		微分分析机	0160
判定表	0210	微计算机芯片	0130
频谱分析	0450	微计算机组件	0130
Q		微型计算机	0250
全息照相术	0300	温彻斯特磁盘	0320 C
R		X	
冗余	0210, 0400	细胞阵列	0120
S		系统总线	0610 S
三态逻辑电路	0110, 0120	显示系统	0540
乘法电路	0120	相联存储器	0320
识别设备	0530	向量处理机	0440
实时计算机系统	0420	相似模拟	0460
时序电路	0120	小型计算机	0420, 0430
数据采集	0520	协议	0620
数据传输	0600	性能评价	0470
数据通信	0600	Y	
数据准备设备	0560	移位寄存器	0120
数论	0230	硬磁盘	0320 C
数/模转换	0180	“与非”电路	0120

语音合成	0585	直接模拟	0450
语音识别	0585	只读存储器	0320 G
阈值逻辑电路	0110, 0120	主计算机	0420
远程通信	0600	字符识别	0530
Z		自组织存储器	0320
真值表	0200	组合电路	0120
阵列处理机	0440		

目 录

0100	电 路 与 器 件	(1)
0110	逻 辑 元 件	(一)
0110C	半 导 体 逻 辑 元 件	(一)
1100E	其 它 逻 辑 元 件	(一)
0120	逻 辑 与 开 关 电 路	(1)
0130	微 处 理 机 芯 片	(4)
0140	固 件	(一)
0150	数 字 计 算 机 的 其 它 电 路	(8)
0160	模 拟 电 路	(9)
0180	模/数与数/模 转 换 器	(9)
0200	逻 辑 设 计 与 数 字 技 术	(10)
0210	逻 辑 设 计 方 法	(10)
0210B	计 算 机 辅 助 逻 辑 设 计	(11)
0220	计 算 机 体 系 结 构	(14)
0230	数 字 运 算 方 法	(18)
0240	数 字 滤 波 器	(19)
0250	微 计 算 机 技 术	(20)
0260	数 字 信 号 处 理	(22)
0280	其 它 数 字 技 术	(24)
0300	计 算 机 存 储 设 备 与 技 术	(24)
0310	存 储 系 统 设 计	(一)
0320	数 字 存 储 器	(24)
0320C	动 磁 介 质 存 储 器	(25)
0320E	静 磁 介 质 存 储 器	(27)
0320G	半 导 体 存 储 器	(27)
0320Z	其 它 数 字 存 储 器	(29)
0330	模 拟 存 储 器	(31)
0380	其 它	(31)
0400	模 拟 与 数 字 计 算 机 及 系 统	(31)
0420	大 型 计 算 机 与 小 型 计 算 机	(31)
0430	微 型 计 算 机	(32)

0440	多处理机系统与技术	(34)
0450	模拟与混合计算机及系统	(—)
0460	模拟与混合计算技术	(—)
0470	性能评价与测试	(34)
0490	其它	(35)
0500	计算机外围设备	(35)
0520	数据采集设备与技术	(36)
0530	模式识别设备	(36)
0540	终端与图形显示器	(37)
0550	打印机与绘图机	(39)
0560	数据准备设备	(—)
0580	计算机缩微胶片输出	(—)
0585	语音识别与合成	(40)
0590	其它	(40)
0600	数据通信设备与技术	(41)
0610	计算机接口	(41)
0610N	网络接口	(42)
0610P	外围设备接口	(43)
0610S	系统总线	(45)
0620	计算机网络与技术	(46)
0620L	局部网络	(48)
0620W	其它网络	(58)
0630	连网设备	(59)
0690	其它	(59)

电 路 与 器 件

05001 以电路的密度与速度来增强未来的硬件[英] / Bond, J. // Comput. Des., 1984, 23(10), -210~225

作者讨论了材料工艺和综合设计方法方面的进展将如何导致90年代计算机所需求的超密度超速度电路。作者着重考虑了以硅材料为基础的系统设计。

05002 高速系统指望以砷化镓作为其小功率LSI器件的材料[英] / Reeder, T. M. ... // Comput. Des., 1984, 23(10), -231~242

作者认为具有高速度低功率优点的砷化镓数字芯片可望加快超巨型计算机时代的来临。有几家公司正在制造SSI-MSI数字组件, 门阵列与RAM等LSI器件有可能于1985年实现商品化。参3

05003 新一代的V系列CMOS微型处理机[德] / Zimmermann, H. R. ... // Elektronik, 1984, 33(19), -72~78

"V系列"是日本电气公司(NEC)为(参照了当前硬件与软件标准)新开发的两个微处理机系列确定的名称。除CPU外, 制造厂还提供了多种外部设备, 它们同CPU一样也采用现行的CMOS工艺。

逻辑与开关电路

(含触发器、移位寄存器)

05004 用于约瑟夫逊存储器阵列的约瑟夫逊“与非”解码器电路[英] / Nakanishi, T. ... // Jpn. J. Appl. Phys. Part 1, 1984, 23(8), -1002~1006

已发明和设计了一种新型的约瑟夫逊解码器电路。该电路的基本工作原理是以把地址信号被乘数 $A_0, A_1, \dots, A_n$ 修正到“与非”形式为基础的。实现这一原理可获得较大的工作裕度和较高的工作速度。在该解码器的研制过程中设计了大型新扇出门, 反相器电路与时控偏置电路。解码器的正常工作由计算机模拟确定, 测到的“5对32”解码器的工作时间正常条件下为300微微秒, 最佳条件下为50微微秒。解码器工作偏置裕度的设计目标为 $\pm 37\%$ 。

05005 越缩越小的电路[英] / Chakravarty, D. // Comput. & Electron., 1984, 22(4), -64~67, 94~97

VLSI技术即将达到一块芯片集成50万个以上晶体管的水平, 这正刺激着计算机工业的革命。本文详述了逻辑电路的发展史, 并说明了VLSI技术。

05006 作为微处理机接口的HCMOS逻辑元件[德] / Craig, S. // Elektronik, 1984, 33(17), -57~63

HCMOS系“高速互补金属氧化物半导体”的首字母缩写, 与标准CMOS 4000型集成电路器件相比, Motorola系列的HCMOS IC具有开关速度快和驱动输出高两个显著特点。文中借助原始图表描述了将它们用作数据及地址总线缓冲器, 地址译码器与锁存器(中间存储器)的情况, 图表的文字说明均为英语, 大部分摘自关于Motorola M68000微处理机系列的评论。参1

05007 采用固定时钟频率的多频电路[英] / Lubs, S. // Electron. Des., 1984, 32(19), -308~310

为了在不改变时钟频率的条件下产生各种不同的音调, 电路在一个可根据一串连续递增值而产生各种频率的ROM中存贮了测试信号。作者阐明了采用固定时钟频率的多频电路。

05008 混合积分器[英] / Kawabe, S. ... // Electr. Eng. Jpn., 1984, 103(6), -134~140

作者调研了许多对缓慢变化信号和快速变化信号正常工作的积分器, 提出了一种由数字积分器与R-C型积分器构成的混合积分器。其中的数字继电器工作于包括DC信号在内的缓变信号, 而R-C型积分器则工作于快变信号。实验证实该混合积分器的精度较常规积分器稍差, 但可不受漂移误差累积影响长时间地稳定工作。其电路亦可由简易的模拟电路与数字电路构成。参5

05009 采用4层金属化的333ps/800MHz 7K门双极宏单元阵列[英] / Suzuki, M. ... // IEEE J. Solid-State Circuits, 1984, sc-19(4), -474~479

一种ECL100K兼容的双极亚毫微微秒宏单元阵列已被开发。作者提出了一种新的宏单元结构, 其中采用了 $2\mu\text{m}$ 设计规则和四层金属化SST-Z工艺。由10个晶体管和12个电阻组成的基本宏单元由一些充当基极与电阻的经拉伸的铂-硅图样形成。其基本电路结构为带射极跟随器输出的双层串联门控ECL电路。以0.2mA开关电流达到了较高的性能: 333ps/单元和800MHz的主从触发器的触发频率。该芯片规模相当于6.8~8.3K门。参11

05010 一种低开销高故障覆盖率的可测试PLA(可编程逻辑阵列)设计[英] / Khakbaz, J. // IEEE Trans. Comput., 1984, C-33(8), -743~745

文中介绍了可测试PLA的一种新设计。该设计具

有以下特点:几乎不需要附加硬件;在正常工作中即使对PLA的速度有影响也是微小的;具有很高的故障复盖率(可检测所有单一或多重“固定”故障、交叉点故障以及这两类故障的组合);能用于可测试折叠PLA的设计。但是该设计不适用于机内测试。参10

05011 满足普遍可测试性的一种新颖的PLA设计 [英] / Fujiiwara, H. ... // IEEE Trans. Comput., -1984, C-33(8), -745~750

文中介绍了一种普遍可测试PLA的新设计,在该PLA中所有多重故障均可由一普遍测试码集合检测,该集合独立于由PLA实现的功能。这项设计具有以下性质:(1)可用与功能无关测试码模式进行测试;因此不需要测试码模式生成。(2)与以前的普遍可测试PLA相比,附加硬件的数量显著减少。(3)故障复盖率高,即所有的单一与多重的固定故障、交叉点故障和邻线搭接故障均可检测。(4)适合机内测试方法。(5)可应用于使用阵列折叠技术的高密度PLA。参20

05012 推挽反相器 [英] / Chang, A. Y. ... // IBM Tech. Disclosure Bull., -1984, 27(1A), -382~384

文中揭示的推挽反相器逻辑电路的特性可用一些参数值表征,这些参数值提供了围绕地电位的相同的信号强度对称变化,同时提供了比补偿电流开关极跟随器更佳的速度功率积。

05013 固定偏置与可变偏置随机模式发生器 [英] / Hermann, A. L. // IBM Tech. Disclosure Bull., -1984, 27(1B), -468~469

采用文中描述的电路可产生辅助IC芯片测试的随机模式,它具有来自线性反馈移位寄存器的“0”和“1”的偏置分布。

05014 “与-或-与-或-非”(AOAOI)共基共射电压开关 [英] / Hiltbeitel, J. A. // IBM Tech. Disclosure Bull., -1984, 27(1B), -654

提供了一种以CMOS工艺实现的共基共射电压开关(AOAOI)逻辑电路,该电路具有减缩的布局面积、功率与延迟。

05015 具有去耦输出的CVS逻辑电路 [英] / Craig, W. J. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -657~658

共射共基电压开关(CVS)逻辑电路包括一个带有输出缓冲器的锁存器,该缓冲器可将输出终端与准备提供对电平变化作早期检测的锁存器隔离开来,从而使其性能得到改善。

05016 减小了开关功率的CVS逻辑电路 [英] / Craig, W. J. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -659~660

作者达到了减小共射共基电压开关(CVS)逻辑

电路的开关功率和延迟时间的目的,该逻辑电路包括一个锁存器和一个输出缓冲器。

05017 高速共射共基电压开关逻辑电路 [英] / Craig, W. J. // IBM Tech. Disclosure Bull., -1984, 27(1B), -667~668

通过增加一对二极管和一些其控制栅与内部锁存器节点相连的n沟道晶体管,明显地减小了正反馈配置下共射共基电压开关逻辑电路中的延迟。

05018 可在“或”方向延伸的AOI (“与或非”) CMOS电路 [英] / Griffin, W. R. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -670~671

文中介绍了一种可在“或”方向延伸的密实的“与或非”(AOI)电路,该电路以互补金属氧化物半导体(CMOS)工艺制造,具有有效的结构式设计布局。

05019 单端共射共基电压开关 [英] / Erdelyi, C. K. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -674~675

采用n沟道型全金属氧化物半导体器件(NMOS)的单端静态共射共基电压开关,不但减少了元件数和连接的数量,同时还在性能、密度和功率等方面有所改善。

05020 可在“与”方向延伸的AOI (“与或非”) CMOS电路 [英] / Griffin, W. R. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -679~680

介绍了一种以互补金属氧化物半导体(CMOS)工艺制造的、可在“与”方向扩展的密集“与或非”(AOI)电路,描述了其有效的结构式设计布局。

05021 二极管电流开关逻辑电路 [英] / Boudon, G. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -681~682

作者研究了一种称为二极管电流开关逻辑(DCSL)的逻辑电路系列,该电路系列在芯片密度、性能和逻辑功能的品质因数(功率×速度)等方面均有较大改善。

05022 模块化PLA的约瑟夫逊译码器 [英] / Beha, H. // IBM Tech. Disclosure Bull., -1984, 27(1B), -691~694

以模块化方式将地址寄存器、可编程序译码逻辑电路与输出寄存器结合起来,可以在一个约瑟夫逊只读存储器中提供高速和多重扇出性能。

05023 高速触发DCVS逻辑电路 [英] / Griffin, W. R. ... // IBM Tech. Disclosure Bull., -1984, 27(1B), -751~753

描述了一种高速触发差动共射共基电压开关(DCVS)逻辑电路,该电路包括了一条至DCVS负载器件的反馈回路,为了减少逻辑电路输出的上升与

下降时间每个DCVS负载器件都含有一个触发电路(例如施米特触发器电路等)。

05024 甚高速CMOS/SOS乘法器-累加器T6354[英]/Iwamura, J. ... // Toshiba Review(Int. Ed.).-1984, (148).-36~39

采用CMOS/SOS工艺已经制成了一种带累加器的16位×16位并行乘法器芯片,它可在45毫秒内以125mw的功耗完成一次算术运算。该芯片采用了一种独特的改型阵列电路,以减少部分积相加步骤并同时构成一规则结构。CMOS/SOS工艺有助于显著减少芯片面积(4.2平方毫米)、功耗与操作时间。改型阵列电路与CMOS/SOS工艺结合后便可以CMOS的功率达到ECL(射极耦合逻辑电路)的速度。参13

05025 用标准P-MOS工艺制造模糊逻辑半定制集成电路[日]/Yamakawa, T. ... // 电子通信学会论文誌(C).-1984, J67C(7).-600~601

描述了采用标准金属栅p沟道增强型MOS工艺的制造过程。该工艺的优点是只需“一块”母片(有界差分逻辑阵列(the bounded-difference logic array))就可实现有待设计的几种模糊逻辑电路。参3

05026 在分子尺寸水平上实现计算功能的前景[会,英]/Carter, F. L. // Digest of Papers COMPCON Spring'84. Twenty-Eighth IEEE Computer Society International Conference, 1984. 2. 27~3.1: San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-110~114

描述了三种当前最有希望的开关机理:(1)短周期阵列中的电子隧道作用;(2)孤立子开关作用和(3)孤立子阀作用。所有这三种机理都强烈地依赖于分子水平上的结构变化,即键角和键距的变化。给出的开关示例包括:“或非”和“与非”门的分子模拟,使用成套孤立子开关的多路分配,孤立子阀作用,毫微级尺寸(nanosize)存贮元件,孤立子放大,和孤立子驱动分子激光器。文中还讨论了基于孤立子阀的非二进制有限态机器。参18

05027 可应用于故障检测的CMOS组合逻辑电路的一个门级模型[会,英]/Reddy, S. M. // ACM IEEE 21st Design Automation Conference Proceedings 84 (cat. no. 84CH2049-5); 1984. 6. 25~27; Albuquerque, NM, USA.-New York, USA; IEEE, 1984.-504~509

文中给出了获得CMOS组合逻辑电路的门级等效电路的过程。该过程导致了一个包含“与”、“或”、“非”门的模型。明确地说,该模型不象早先的模型那样需要存贮元件,而且使用的门也较少。文中说明了

对等效电路中传统的固定“0”故障与固定“1”故障的测试可用于检测模型化CMOS电路中的“line stuck-at”、“stuck-open”与“stuck-on”等故障。参13

05028 联合技术微电子中心(VTMC)的LSI计算机辅助设计(CAD)系统—HIGHLAND[会,英]/Anderson, K. ... // ACM IEEE 21st Design Automation Conference Proceedings 84 (cat. no. 84CH2049-5); 1984. 6. 25~27; Albuquerque, NM, USA.-New York, USA; IEEE, 1984.-580~586

描述了用于设计门阵列和标准单元集成电路的HIGHLAND集成逻辑设计系统。HIGHLAND系统使设计人员从集成电路设计与制造的繁琐的技术细节中解脱了出来,让设计工程师尽量省力地使用集成电路制造工艺。目前HIGHLAND系统中的各个程序不存在什么重大的新思想。该系统的基本力量在于它是一个总体的集成度很高的逻辑设计系统,正在发展成为一种系统设计环境。对该系统作了概述后,文中就设计监测、数据收集、系统控制、测试和一些用户的经验作了描述。讨论的重点落在系统软件的控制与释放问题上。参10

05029 用于与速度无关电路的逻辑阵列[英]/Jhon, C. S. ... // Conference Record of the Seventeenth Asilomar Conference on Circuits, Systems and Computers (cat. no. 83CH1939-8); 1983.10.31~11.2; Pacific Grove, CA, USA.-New York, USA; IEEE, 1984.-108~112

在VLSI系统的设计中速度无关实现方法较常规的同步实现方法具有若干优越性:操作速度更快,采用更简便的自顶向下设计等等。实现速度无关电路设计过程的一个系统方法是建立在一个逻辑阵列范例基础上的。但是诸如SLA(存贮/逻辑阵列)等常规逻辑阵列对于速度无关电路是不适合的。本文讨论了在实现和实现速度无关电路中SLA的弱点,并详述了一种称为速度无关逻辑阵列(SILA)用于实现和实现这类速度无关电路的一种备择的逻辑阵列的开发。参9

05030 CMOS逻辑电路的现状与发展趋势[英]/Rideout, V. L. // Conference Proceedings TENCON '84. An International Conference on Consumer & Industrial Electronics & Applications(IEEE Cat. No.84CH1995-0); 1984.4.17~19; Singapore.-New York, USA; IEEE, 1984.-168

本文注意到了互补金属氧化物半导体(CMOS)逻辑电路技术的现状和将来的发展趋势。考虑了器件制造、芯片设计和设计系统要求等几方面的问题。阐述的基本重点置于逻辑阵列。文中描述了逻辑电路芯片

产品的级次：即从随机逻辑电路（Weinberger阵列）经只读存储器（ROM）与可编程逻辑阵列（PLA）到结构逻辑阵列（金属可编程母片与硅可编程母图（master image））的整个范围。探讨了各种设计形式所具有的优点和存在的问题。讨论了一些特性的交融或混合，如将随机存取存储器（RAM）宏命令结合在母片芯片上或将门阵列宏命令用在母图产品中。最后，考虑了结构阵列逻辑电路向传统上采用定制设计的集成电路领域（如微处理器与信号处理器）的扩展。

微处理机芯片

（含微型计算机芯片；开发系统见0250；成套计算机系统见0430）

05031 **Motorola MC68020微处理机**〔英〕/MacGregor, D. ... // IEEE Micro. -1984, 4(4). -101~118

描述了Motorola MC68020，一种新型32位微处理机，该机性能优良，具有可扩充的指令系统，并可跟现行M68000系列软件兼容。讨论内容涉及：指令系统的增强、程序设计员模型、协处理机接口、在片指令超高速缓存、高速异步总线，可测试性和操作性能。

05032 **65816微处理机(I)：硬件**〔英〕/Hendrix, S. P. // BYTE. -1984, 9(10). -135~136, 427~432

第I部分见同刊第9卷第9期第125页（1984）。西部设计中心的65816微处理机是NMOS 6502微处理机的一种8/16位CMOS改型，其设计意图在于延长一些已显得陈旧的系统的使用寿命，该机在这种“返老还童”中所起的主要作用是：将简洁、紧凑的6502指令系统的速度带进了16位机。作者为那些希望采用新设计或者愿意让65816适应现有设计的系统设计者作了硬件方面的探讨。

05033 **带显示和键盘的Z80-EMVF**〔德〕/Gotz, D. // Mikrocomput. Z. -1984, (9). -40~42

为DIY系统建立者讨论了家用计算机中的显示屏和键盘的接口问题。给出了直至集成电路的连接方框图和一个监督程序的机器代码。参1

05034 **CPU 68000：功能与程序设计**〔德〕/Holzke, H. // Mikrocomput. Z. -1984, (9). -82~85

68000微处理机以32位内部寄存器和16位数据总线为其特征，其性能大大优于早期微处理机。本文描述了该机硬件的一些基本工作性能：地址操纵与存取方法、寄存器、操作码、定时和管脚配置。参2

05035 **高速信号处理机**〔英〕/Teja, E. // Comput. & Electron. -1984, 22(4). -60~61, 106~107

有些计算机能够和操作员交谈，机器人也许能从干草堆里找到失落的缝衣针。但是，如此复杂的操作需要微处理机提供比一般通用型微处理机更强和更快的性能。为了满足这个要求研制了一类称为数字信号处理机（DSP）的专门设备。

05036 **68000系列的外部器件**〔德〕/McCartney, D. ... // Elektronik. -1984, 33(17). -77~81

介绍了一系列专用集成电路器件（共33种），它们是根据Motorola应用报告AN-808与AN-864确定的，计划用于Motorola 6800/68000微处理机。文中选出三种器件作了详尽讨论（并配有图示）：具有4兆位/秒传输速率的DMA（“直接存储器存取”）控制器MC68450；自身带CPU并可经独立的数据与地址缓冲器进入系统总线的通用外部控制器MC68120/1；可提供矢量与轮询中断和信号交换程序的多功能器件MC68901。文中给出了附有功能说明的包括该系列全部器件的一览表。参3

05037 **可显示存贮控制器功能的系统资源的模型化**〔英〕/Freeman, M. ... // Electron. Des. -1984, 32(19). -205~216

作者给出了一个分析处理机对总线宽度之作用的数学模型，其中考虑了影响处理机或总线周期的全部因素，例如：处理机数量和不同的超高速缓存命中率。该模型根据68910控制器建立。

05038 **双芯片组可使流型磁带机的控制器设计简洁清楚**〔英〕/Vakil, V. ... // Electron. Des. -1984, 32(19). -225~234

西部数字公司（WD）的2400双芯片组包含了控制磁带运动所需的全部电路，可为建立1/4英寸流型磁带机控制器完成数据缓冲和读/写格式的设立。以WD2400为基础设计者只需再增加数据分离器，数据缓冲器各一个和一些芯片接口电路就可将芯片组和其他组件相连接。该芯片组同样满足SASI、QIC-24和QIC-36标准的规范。

05039 **硬盘控制器集成电路可削减大容量系统的芯片数**〔英〕/Cantrell, T. W. ... // Electron. Des. -1984, 32(19). -281~292

讨论了日立公司的HD63463硬盘控制器。该控制器的主要特点是：16位总线、并行缓冲器存取、在片错误校正和直接存储器存取。它可用于控制任何装置：小至廉价的驱动器，大至以极高传送速率运行的数千兆字节的数据库。

05040 **波兰制造的8位通用微处理机的电路器件**〔波兰〕/Kobus, A. ... // Elektronika. -1983, 24(10). -30

文内描述了电路结构设计与各部分链接设计之步骤以及制造过程的规划。参5

05041 新型的16位6502芯片已经推出[英]//Apple Orchard.-1984, 5(3).-40

65816是西部设计中心研制的一种新型16位微处理机。该16位处理机可与其8位的旧型芯片(即6502)的软、硬件完全兼容。作为一种8位与16位混合的CMOS微处理机,它也许是第一台接纳其8位旧型处理机的结果代码作为子代码系统的16位处理机。

05042 用于Z80的8数位16进制显示[英]/Newell, J. C. W.//Electron. & Wireless World.-1984, 90(1584).-33

这种8数位16进制显示器只占据四个Z80微处理机输出端口,它可让微型计算机不用VDU进行操作,并只需一个简单的驱动软件。使用机器码时以该显示器显示寄存器内容、地址和数据特别合适。

05043 微处理机故障检测器[英]/Hutchings, P. D.//Electron. & Wireless World.-1984, 90(1584).-33

描述了一种复位与监视计时的设计,它可应用于其处理机故障必须在损害受控负载之前被检测的任何微处理机控制系统。该计时器可在功率上升时提供一个规定的复位周期,并在复位后监视处理机的动作。

05044 XL-100S可编微程序处理机[英]/Guzik, Z. ...//Nucl. Instrum. & Methods Phys. Res. Sect. A.-1984, 225(1).-83~91

XL-100S是一种基于Am2900位片系列的可编微程序设备,它被设计用在XL System Crate的多主(multimaster)环境中。该处理机符合EUR6500 CAMAC标准,并可存取4兆字节的存储量和7个CAMAC分支(branch)。处理机操作由8个外部请求中的任何一个启动,该操作取自容量达64K字的32位宽控制存储器的预先确定的微命令构成的序列。XL-100S的体系结构使其可仿真几乎所有的包括浮点运算的小型或微型计算机。这种处理机可用于:快速物理事件过滤与数据处理、仪器的柔性控制、复杂DMA传送方式的组织等。该处理机装于一单宽度CAMAC模块中,具有4K字控制存储量。参8

05045 通过在片硬件获得移位安全性[英]/Wells, P.//Comput. Mag.-1984, (9).-23

不同规模的系统现在全都需要一定级别的安全性,这是由于基于微处理机的专用工作站和个人计算机都能访问被存储的数据。对某安全系统(在一芯片级上)的这种硬件支持就是16位Intel iAPX 286集成器件。为支持基于安全核心的受保护系统必须具有四个体系结构方面的性质。它们是:对多重过程的支持,对大型分段虚拟存储器的控制,三个执行域的最

小域(a minimum of three execution domains)和对输入/输出设备的存取控制。借助多任务支持、分段存储器管理与保护、四个特许级(执行域)和一个I/O保护机构,286微处理机满足了这些支持准则的每一项。文中概述了286微处理机的保护措施。

05046 驱动IBM PC/AT的处理机[英]/Loates, A.//Comput. Mag.-1984, (10).-25

Intel iAPX 286是为满足多用户多任务系统的要求而推出的。诸如IBM PC/AT之类的产品都是一些基于iPXA 286的系统的实例。iAPX 286可以两种可能的方式工作。一种为实际方式,该方式中iAPX完全作为8086处理机运行,只是在性能上有所提高。iAPX 286的另一种操作方式称为保护虚拟地址方式(PVAM)。对于那些需要大存储量的应用,286芯片可以PVAM方式提供16兆字节(2字节)的实际存储容量,为8086芯片的16倍。

05047 单片64位浮点协处理机[英]/Takla, N. ...//IEEE J. Solid-State Circuits.-1984, SC-19(4).-538~539

采用二硅化钨3.5 μ m NMOS工艺的双/单精度浮点处理机可分别在2.8与16 μ s内实现双精度加/减、乘、除运算。该芯片约含有3.5万个器件,边宽为400密耳。该芯片使用单5V电源,对除时钟信号外的所有信号具有TTL兼容电平,时钟信号需用4.5V电源以获得一个逻辑高电平。四个输入时钟信号被用来产生八个50ns间隔。芯片上设计有一个2.5V的基底偏置发生器(substrate bias generator),但其中一只管脚用于同一个外电容相连。这种处理机拟用于一种小型计算机的台式改型,执行micro-Eclipse计算机的浮点指令系统。

05048 微处理机设计中体系结构的含意[英]/Matick, R. E. ...//IBM Syst. J.-1984, 23(3).-264~280

05049 使用Occam语言的信号处理与transputer[英]/Taylor, R.//IEE Proc. F.-1984, 131(6).-610~614

Transputer及其程序设计语言Occam给数字系统设计提供了一个新途径。Transputer是一种芯片上的计算机,可用来建立高度并行的系统。Occam是一种计算机语言,用它可将一系统描述为一组并行进程。Transputer与Occam一起可使并行系统的设计和实现得以简化。可引为示例的理想化应用是信号处理,因为它可简单地利用并行性建立强大的系统。作者对Occam与Transputer作了描述,并说明了它们是如何参与简单信号应用的。参9

05050 微处理机的现状与应用[英]//J. Inst. Eng.

(India)Electron. & Telecommun. Eng. Div.-1984, 64.-67~70.-pt. ET4

1983年12月在印度的邦加罗尔(Bangalore)市由Karnataka State Centre of the Institution组织了一次圆桌会议就微处理机的现状与应用作了讨论。本文为与会者各种见解的汇总。

05051 32位VLSI微处理机的技术发展趋势[日]/Horiguchi, S. // 电子通信学会论文誌.-1983, 66(12).-1267~1274

描述了32位微处理机的发展背景,以此说明了该类机型迄今所存在的局限性。以NTT、BTL、HP与Intel模型为例对设计技术作了说明。评述了器件设计、逻辑电路结构与布局和设计自动化(NTT)。简单讨论了该机型的应用。参25

05052 HD63L05 8位小功率微型计算机[英]/Microprocess. & Microsyst.-1984, 8(6).-295~296

随着电子产品应用领域的扩大,微型计算机所面临的需求也多样化了。为了满足某一方面的需求,日立公司开发了一种8位CMOS小功率微型计算机。HD63L05的工作电压为3V,它可作为HMCS6800系列的成员与电池驱动系统一起使用。这种单片微型计算机的指令系统与HD6805S相同。芯片包含一个4K字节ROM、一个96字节RAM、一些I/O端口、一个定时器、一个8位A/D转换器和一个LCD驱动器。文中给出了HD63L05的技术规范。HD63L05的60引脚扁平封装可满足高密度插件板的布置要求。

05053 ROM表在加快微处理机系统中处理速度上的应用[波兰]/Pr. Inst. Elektrotech.-1984, 32(128).-59~69

05054 生物芯片[英]/Banks, M. // Pers. Comput. World.-1984, 7(10).-118

当前的一些研究开发项目正断然把我们引向生物芯片的领地。生物芯片(更确切些应称为分子电子器件)可望在未来20年内达到可供实用的程度。现在所做的实质上就是为制造线度仅为50毫微米左右(相当于分子大小)的电路元件开发一种工艺。在微电子技术领域这意味着可以在单个装置中挤入更多的元器件。存储容量也可比当前可以预想的水平增加数千倍,与此同时单块芯片所具有的功能之复杂程度将会使人惊叹不已。

05055 DIPS VLSI处理机的开发[英]/Sakai, Y. // Rev. Electr. Commun. Lab.-1984, 32(4).-690~699

05056 单片微型计算机[汇,英]/Lister, P. F.-London, England, Granada, 1984.-viii+231页

讨论了以下专题:微型计算机基础;Motorola

M6801与M6805系列;得克萨斯仪器公司的微型计算机;Zilog Z8系列;国家半导体公司的COPS400微型控制器,以及Mostek MK68200 16位微型计算机。涉及微型计算机系列的五章中都包括一个应用实例研究。

05057 微型计算机基础[汇,英]/Lister, P. F. // Single-chip microcomputers.-London, England, Granada, 1984.-1~25

单片微型计算机是数字计算机和集成电路这两个技术领域发展的顶峰,可以论证这两项技术是本世纪最重要的发明。本文描述了微型计算机芯片的发展与结构,对4位、8位和16位机型作了区分,讨论了专用微型计算机并考虑了微型计算机系统的设计问题以及将来的发展趋势。

05058 Motorola M6801与M6805系列[汇,英]/Lively, G. J. // Single-chip microcomputers.-London, England, Granada, 1984.-26~79

在给出了一些历史背景之后本文描述了M6801系列。然后就MC6801讨论了其软件的情况和扩展方式。在研究了M6801系列的其他机种后对M6805系列作了讨论。作为实例研究,介绍了由MC6805PZ控制的速度计/转速计/里程计的设计。文中还就将来的发展趋势作了讨论。

05059 得克萨斯仪器公司的微型计算机[汇,英]/Moller, C. // Single-chip microcomputers.-London, England, Granada, 1984.-80~106

描述了TMS1000 4位微型计算机系列和TMS7000 8位微型计算机系列。然后探讨了一个设计实例,它涉及到TMS7000与语音合成器的接口。参2

05060 Zilog公司的Z8系列[汇,英]/Jasper, B. // Single-chip microcomputers.-London, England, Granada, 1984.-107~171

在引述之后对Z8的体系结构、编址方式、指令系统、系列、伴随外部设备、Z总线和通用外部控制器等作了描述。着重叙述了Z8671微型计算机芯片。作为研究实例,介绍了基于Z8601的数据记录器的设计。最后概述了机型的发展计划。参3

05061 来自国家半导体公司的COPS400微型控制器[汇,英]/Hohol, R. M. // Single-chip microcomputers.-London, England, Granada, 1984.-172~206

COPS是Control-Orientated-Processor-System(面向控制的处理器系统)的首字母缩写。在对COPS微型控制器作了历史回顾、评论和一般描述后,就COPS的体系结构和指令系统作了讨论。作为研究实例介绍了采用了两个COP420微型控制器的数字电

视调谐系统的设计。参1

05062 **MK68200——来自Mostek公司的16位微型计算机**[汇, 英]/Gant, A. ... // Single-chip microcomputers. -London, England: Granada, 1984.-207~228

在引言之后描述了MK68200 MOS VLSI微型计算机芯片的寄存器与存储器, I/O的特色和指令系统。作了机器人的分布控制方面的实例研究。

05063 **缩微在一块VLSI芯片上的IEEE浮点标准: MC68881**[会, 英]/Shahan, V. // Digest of Papers COMPCON Spring '84. Twenty-Eighth IEEE Computer Society International Conference (IEEE Cat. No. 84CH2017-2); 1984. 2. 27~3. 1; San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-172~176

MC68881是在单块VLSI芯卡上完整实现的IEEE推荐的浮点标准。所有为完整实现该建议标准所要求的数据格式、数据类型、操作、方式、转换和异常处理都得到了完全的硬件支持。此外该硬件还可支持一个完备的快速基本超越函数库。其指令系统跟编址方式和数据格式二者都互不相关。MC68881可作为MC68020 32位微处理机的协处理机, 也可作为其他M68000系列CPU的外部处理机。MC68881采用HC-MOS工艺, 功耗低, 外形尺寸小。参4

05064 **Z80000 32位微处理机**[会, 英]/Stevenson, D. // Digest of Papers COMPCON Spring '84. Twenty-Eighth IEEE Computer Society International Conference; 1984. 2. 27~3. 1; San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-230~236

文内描述了Z80000 32位微处理机, 它在一块芯片上集成了一些主要的系统功能, 同时还具有很大的系统设计灵活性。该处理机可提供: 全32位地址与数据通路; 十六个32位通用寄存器; 在片指令与数据超高速缓存; 在片请求分页虚拟存储器管理; 每秒1至5百万条指令(MIPS)的执行速率; 适应已增大总线宽度的字符组传送能力。采用一条六级流水线增大吞吐量, 使在片超高速缓存与存储器管理装置的效率达到最大。

05065 **NS32032的设计决策**[会, 英]/Mateosian, R. // Digest of Papers COMPCON Spring '84. Twenty-Eighth IEEE Computer Society International Conference; 1984. 2. 27~3. 1; San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-237~241

作者总结了使第一台商品化通用单片32位微处理

机NS32032得以推出的一系列设计决策。NS16000系列的设计遵循自顶向下的步骤, 从六年前对市场需求的确定开始。设计步骤由一系列设计决策控制, 自系统结构级开始, 然后进入实现策略阶段, 最后决定电路设计与测试细节。

05066 **VLSI VAX微型计算机**[会, 英]/Johnson, W. N. // Digest of Papers COMPCON Spring '84. Twenty-Eighth IEEE Computer Society International Conference; 1984. 2. 27~3. 1; San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-242~246

采用VLSI技术将VAX11/780超小型计算机的全部功能压缩在一个容纳1,220,550个晶体管的微处理机芯片组内。没有对304条指令、17种数据类型或4千兆字节的虚拟存储器管理结构再行分组。微代码优化保证了该机的高性能; 大型控制存储器, 内、外32位数据通路, 微级与宏级流水线, 专用硬件加速器的采用为微代码优化提供了条件。该芯片组可支持一个8K字节的综合超高速缓存, 一条每秒13.3兆字节的系统总线和复杂的多道处理。

05067 **MicroVAX32——一种VAX兼容的微处理机**[会, 英]/Supnik, B. ... // Digest of Papers COMPCON Spring '84. Twenty-Eighth IEEE Computer Society International Conference; 1984. 2. 27~3. 1; San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-247~250

MicroVAX32是一种可执行VAX-11 32位超小型计算机核心指令系统和请求分页虚拟存储器管理的单片微处理机。该处理机以其在片存储器管理装置、全32位内、外数据通路、快速200毫微微秒周期和简单外部接口为特色。

05068 **MUFOM: 一种标准的微处理机浮动代码**[会, 英]/Pittman, T. // Digest of Papers COMPCON Spring '84. Twenty-Eighth IEEE Computer Society International Conference; 1984. 2. 27~3. 1; San Francisco, CA, USA.-Silver Spring, MD, USA; IEEE Comput. Soc. Press, 1984.-382

参照IEEE的MUFOM项目讨论了浮动代码标准的重要性。

05069 **一种测试微处理机的方法**[会, 英]/Karpovsky, M. G. ... // ACM IEEE 21st Design Automation Conference Proceedings 84 (cat. no. 84CH2049-5); 1984. 6. 25~27; Albuquerque, NM, USA.-New York, USA; IEEE, 1984.-196~202

描述了微处理机中单固定型故障检测的功能测试方法。在执行测试的程序所需的机器语言指令数相对较少、必须存储的基准输出数不多、且不需要服务于测试的硬件冗余的情况下,这些方法是实际可行的。通过对带有模拟单固定型故障的模拟4位微处理机的测试应用,展示了这些功能测试方法的效能。

参10

05070 复杂电路功能测试中的异步信号因素[会,英]/Bellon, C. ... // ACM IEEE 21st Design Automation Conference Proceedings 84 (cat. no. 84CH2049-5): 1984. 6. 25~27; Albuquerque, NM, USA.-New York, USA; IEEE, 1984.-490~496

05071 MIMOLA设计系统: VLSI数字处理机的设计工具[会,英]/Marwedel, P. // ACM IEEE 21st Design Automation Conference Proceedings 84 (cat. no. 84CH2049-5): 1984. 6. 25~27; Albuquerque, NM, USA.-New York, USA; IEEE, 1984.-587~593

MIMOLA (与机器无关的微程序设计语言)是一种从甚高级性能规范出发的数字处理机设计方法。该方法的主要特征是从对于某处理机应用可望具有典型意义的一些程序的描述出发对该处理机作出综合。设计过程(在这期间设计人员试图改善自动生成的硬件结构)为可重新命中目标的微代码发生器和应用与性能分析器所支持。本文描述了该设计方法,可利用的软件工具和有关应用。参19

05072 微处理机的综合[会,英]/Raj, V. K. ... // ACM IEEE 21st Design Automation Conference Proceedings 84 (cat. no. 84CH2049-5): 1984. 6. 25~27; Albuquerque, NM, USA.-New York, USA; IEEE, 1984.-676~678

作者描述了一种把以高级语言表出的指令系统转换成微处理机寄存器传送机构的方法。设计人员通过设计的约束条件和通过给出的初始但不必完全的结构描述同转换器(translator)交往。转换器的输出为一个规定了控制序列及数据通路结构的微指令表。参5

数字计算机的其它电路

(含电源装置)

05073 可支持32位处理机的VLSI存储存取控制器[英]/Hindin, H. J. // Comput. Des.-1984, 23(16).-32~36

作者考察了新近由Signetics公司推出的两种存储存取控制芯片: 68910与68920。这两种芯片可为基

于单一或多重处理机的系统对超高速缓冲存储器、存储器管理装置和虚拟I/O装置进行控制。这两种芯片包含三个主要子系统: 超高速缓冲控制器、转换后备缓冲器和微控制器。

05074 起磁盘控制作用的单片模拟/数字集成电路[英]/Bond, J. // Comput. Des.-1984, 23(10).-68~73

5 $\frac{1}{4}$ 英寸温盘驱动器的普及导致人们越来越重视各种磁盘控制功能的较高层次的综合。作者讨论了一些新设计,例如采用了锁相环控制电路的单芯片温盘数据分离器,并考察了模拟/数字技术的一些实例。

05075 谐波陷波器有助于不中断电源系统(UPS)消除负载引致的失真[英]/Griffith, D. C. // Control Eng.-1984, 31(7).-163~168

用户要求不中断电源系统能提供满足为过程控制应用所需的最高级性能。采用开关稳压器型计算机电源的趋向提出了对负载引致的较大谐波电流的无过量电压波形失真处理的需要。作者分析了波形失真的消除技术。

05076 隔离/调节装置的优点[英]/Rechsteiner, E. B. // Eval. Eng.-1984, 23(3).-56~57

由于不中断电源系统的短缺,同可供利用的其他装置相比,隔离/调节装置可为计算机或自动测试设备提供较好的保护。隔离/调节装置有两个基本类型: 分线开关型和铁磁共振型。两个类型都能较轻易地滤除微秒级的电压脉冲尖峰。但是分线开关型隔离/调节装置不能如铁磁共振型那样滤除毫秒级脉冲尖峰。此外,分线开关装置通常要一到三个周期方可完全校正一次电压起伏。

05077 在IBM PC机上运行“苹果”机软件[英]/Mandelin, S. // Comput. Mag.-1984, (9).-24

Quadlink可让IBM PC机在它的驱动器上运行大部分“苹果”机软件,在它的高分辨率监视器上显示这些程序,在它的打印机上打印硬拷贝。Quadlink还可通过PC机的串行端口支持调制解调器或其他串行设备,附装于Quadlink的内部游戏端口的操纵杆(任选项)可用来玩“苹果”机或IBM机的电子游戏。

05078 用于半导体随机存取存储器的电池后备电平稳定电路[英]/Greer, W. M. // IBM Tech. Disclosure Bull.-1984, 27(1A).-172~173

当通过二极管的来自电源的电流过小时,该电路可保护随机存取存储器避免电压上升的影响。

05079 用于双极型存储单元的可变维持电流源方案[英]/Chan, Y. H. ... // IBM Tech. Disclosure Bull.-1984, 27(1A).-240~244

05080 远置式主电路断路器的复位操作(数据处理

系统) [英] / Dibble, W. F. ... // IBM Tech. Disclosure Bull., -1984, 27(1A), -393~394

建议将数据处理系统中的主系统电源电路断路器置于最靠近交流电源的远程位置, 并采用机动紧急断电装置 (UEPO) 来操作断路器的断开与复位。

05081 16位微型计算机系统的新式 DMA控制器 [英] - / Boeing, W. // Microprocess. & Microsyst., -1984, 8(5), -237~241

文中给出了为286、186、086和088 Intel 型总线设计的DMA装置的特点。SAB 82258 也是一种 I/O 控制器。详述了各种方式的数据传送原理, 并介绍了可根据各种不同环境进行控制与修正的数据传送实例。概述了与CPU接口的方法, 其中包括程序设计与多路通道的使用。

模拟电路

05082 使用鉴频器的可变频率振荡器 [英] / Rac, J. W. ... // IBM Tech. Disclosure Bull., -1984, 27(1A), -355~357

为了增加用于硬盘文件存储器的可变频率振荡器的俘获范围, 在执行快速同步方式的过程中让鉴频器与通常的鉴相器并行运行。

05083 具有数字和模拟输出的开关电容器乘法/除法器 [英] / Watanabe, K. ... // IEEE Trans. Circuits & Syst., -1984, CAS-31(9), -796~800

模/数与数/模转换器

05084 字率 (word-rate) 达1兆赫的最佳组合 (模/数转换器) [德] / Thomann, J. // EEE., -1984, (16), -43~44

描述了 GE-DATTEL 公司的 ADC-816 模拟/数字转换器, 它代表了速度与精度之间的一种有效的折衷方案。这是一种可在整个温度范围内保证 800ns 的最大转换时间的10位器件。本文以文字和图表方式给出了一些主要参数, 并描述了该器件与 GE-DATTEL 公司的“采样与保持”放大器 SHM-4860 共同工作的情况。

05085 以混合电路技术制造的 DA/AD转换器 [德] / Racurow, B. ... // Hermsdorfer Tech. Mitt., -1984, 44(64), -2017~2018

讨论了国际上和在民主德国以混合电路技术制造的D/A与A/D转换器的研制, 特别涉及了为获得高精度 (12位) 和高速度而采取的措施。主要工艺体现在以插入混合电路的芯片形式出现的单片电路元件的利用。民主德国今后将集中开发高速转换器 (10位, 操作时间 < 100ns) 和具有高分辨率与高完整性的结构元件。

05086 采用非线性时间函数的非线性模数转换器 [英] / Ibrahim, K. M. ... // Int. J. Electron., -1984, 57(4), -591~594

描述了一种采用非线性时间函数 $AF(\omega t)$ 的非线性模数 (A/D) 转换方法。转换过程依赖于模拟比较器在时间函数 $AF(\omega t)$ 与电压 V 之间的比较。借助该转换器有可能在 $AF(\omega t)$ 波的一个周期内产生一个等效的数字输出 $F^{-1}(V/A)$ 。

05087 采用任意值电容器阵列的浮点 A/D 转换器 [日] / Tsukamoto, K. ... // 茨城大学工学部誌., -1983, (31), -33~39

描述了一种模数转换的新方法。该方法可直接产生代表数字信号的浮点二进制输出, 结果使分辨率与动态范围都得到了改善。由于在理论上转换特性与电容值无关, 所以该A/D转换器由一个任意值电容器阵列和一些其他电路组成。实验结果显示, 已达到10位分辨率且线性误差小于最低有效位的1/2。参13

05088 一种量化电荷平衡浮动模数转换器 [日] / Tsukamoto, K. ... // 茨城大学工学部誌., -1983, (31), -41~48

05089 利用光学技术提高视频带宽模数转换器的精度 [会, 英] / Taylor, H. F. // Seventh Topical Meeting on Integrated and Guided-Wave Optics. Technical Digest (IEEE Cat. No. 84CH1997-6), 1984.4, 24~26; Kissimmee, FL, USA; -Washington, DC, USA; Opt. Soc. America, 1984, -WA 2/1~4

以前光学模数转换器 (ADC) 的设计一直利用干涉计量光电调制器的传输对所加电压的周期依存关系。文中提出利用常规的电子ADC将来自两个调制器的光信号数字化并适当地处理其输出, 有可能使精度较仅用电子器件时增加几位。描述了一种基于该方法的模数转换器的设计, 并讨论了误差来源。计算表明利用精度不超过9位的电子模数转换器有可能在视频采样速率下达到14位精度的性能指标。参8

逻辑设计与数字技术

05090 交替子系统初始程序装入 (IPL) [英] / Burns, C. S. ... // IBM Tech. Disclosure Bull. - 1984, 27(1B). - 456~457

解决交替子系统初始程序装入问题的办法是采用两个数据缓冲器, 一个传送来自磁盘的代码, 另一个传送来自软盘的代码。

逻辑设计方法

(含逻辑测试)

05091 能消除可测试性的 stuck-open 故障的 CMOS 设计方法 [英] / Murray, A. F. // Electron. Lett. - 1984, 20(19). - 758~760

05092 为表格与波形显示服务的微处理机逻辑分析器 [德] / Van Delden, A. // Elektrotechnik. - 1984, 66(17). - 16~18

比较了表格逻辑/数据分析器和用于微计算机检查的波形分析器的使用, 并描述了一种可用状态触发或时间图触发 (time diagram triggered) 的逻辑分析器, 这两种触发可在同一屏幕上显示。讨论了同步问题并叙述了配合各型微处理机的一些应用。作者注意到: 应将地址和数据作为16进制字符或汇编语言字符, 而将控制信号作为波形进行分析。

05093 为微处理机系统进行的集成电路测试 [波兰] / Kwiatkowski, R. ... // Elektronika. - 1983, 24(6). - 35~38

05094 跟DMA (直接存储器存取) 控制器一起使用 SCC (串行通信控制器) [德] / Heer, W. // EEE. - 1984, (16). - 45~48

给出了以 Zilog 公司的串行通信控制器 Z8530 与直接存储器存取控制装置进行电路设计的准则。该文强调了潜在的定时问题, 尤其是那些与恢复时间相关的定时问题的重要性。文中附有包括定时周期图在内的多幅图表。

05095 论测试集规模估计的复杂性 (逻辑测试) [英] / Krishnamurthy, B. ... // IEEE Trans. Comput. - 1984, C-33(8). - 750~753

文章评价了在电路的非冗余限定下对测试集规模进行估计的复杂性。文章说明, 这一受限问题即便从严格意义上讲也是NP难解的。参9

05096 自测试嵌入式奇偶校验器 [英] / Khakbaz, J. ... // IEEE Trans. Comput. - 1984, C-33(8). - 753

~756

05097 BGM 系统级故障模型的一种诊断算法 (数字系统) [英] / Meyer, G. G. L. // IEEE Trans. Comput. - 1984, C-33(8). - 756~758

τ 可诊断系统是其中的全部故障可由测试结果加以确定的系统, 只要故障数不超过 τ 。介绍了一种算法, 它可诊断由 F. Barsi, F. Grandone 和 P. Maestrini 等提出的系统级BGM (Barsi-Grandone-Maestrini) 故障模型 (见同刊1976年C-25卷585~593页), 当该系统为 τ 可诊断并且故障数最多不超过 τ 个时。参6

05098 存在不可检测的搭接故障时的固定型故障测试 [英] / Yamada, T. ... // IEEE Trans. Comput. - 1984, C-33(8). - 758~761

05099 稳定二进制序列的间接综合 [英] / Zhang, Y. - Z. // Int. J. Electron. - 1984, 57(4). - 569~576

介绍了一种借助最大瞬态反馈移位寄存器对稳定二进制序列进行综合的间接方法。开发了一种用于最大瞬态反馈移位寄存器综合和输出变换的算法。文中提供了最大瞬态反馈移位寄存器的反馈功能。参4

05100 “缓冲器至缓冲器”诊断缠绕 [英] / Hinkel, S. W. ... // IBM Tech. Disclosure Bull. - 1984, 27(1B). - 452~453

解决插件隔离问题的方法是通过设备逻辑部件 (DLC) 数据总线, 根据来自系统软件的指令, 从一缓冲器至另一缓冲器对直接存储器存取 (DMA) 数据作缠绕 (wrap)。

05101 5特里 (trit: 三进制位——译者) 全加器的 VLSI 实现 [英] / Mouftah, H. T. ... // IEE Proc. G. - 1984, 131(5). - 214~220

给出了5特里全加器的设计方法与实现方式。全加器电路中只采用增强型 CMOS 晶体管。介绍了三进制全加器的 CMOS 芯片设计以及所有电路的计算机模拟结果。参13

05102 组合功能的联机错误检测 [德] / Graf, S. ... // Nachrichtentech. Elektron. - 1984, 34(8). - 290~293

引入了一种组合功能的错误模型并讨论了通过测试符和系统码的错误检测。以“或”/“或非”全加器电路为例对错误检测作了说明。参10

05103 LSI 的测试生成: 实例研究 [会, 英] / Abadir, M. S. ... // ACM IEEE 21st Design Automati-