

1100626

计算机系统结构实验

复旦大学计算机科学系

1982年7月

前 言

开设《计算机系统结构实验》课的目的是让学生通过具体设计、组装和调试几种不同结构的实验计算机增加对计算机的感性知识,加深对计算机原理和计算机系统结构的理解,掌握从组合逻辑PLA控制的最简单的计算机到具有中断处理和变址功能的微程序控制的计算机的基本设计方法和调试方法。实验室为学生提供一套组合模块式的实验系统,学生只要适当地组合搭配这些基本模块就可构成不同结构的计算机。

本实验课是在学了《计算机原理》和《计算机系统结构》课程后进行的,故讲义中省略了关于计算机工作原理和设计方法的介绍,只是提出了实验的要求和内容,希望学生在完成这些实验要求的过程中,进一步体会和掌握学过的理论知识。讲义中不少篇幅用来描述提供实验用的系统模块的作用、构造直至元件排列和端线联结,学生应首先按实验要求阅读有关模块的介绍,掌握它的功能和联结方法,然后进行计算机系统结构的设计。

编者 1982年7月

目 录

第一章 实验系统简介.....	1
§ 1 系统概况.....	1
§ 2 控制台功能和使用方法	3
第二章 模块	10
§ 1 运算器模块	10
§ 2 寄存器堆模块	14
§ 3 指令部件模块	18
§ 4 内存模块	21
§ 5 微程序控制模块	24
§ 6 PLA模块	28
第三章 实验	31
实验一、带快速进位链的十六位运算器设计	31
实验二、2K×8 RAM的设计和检查	34
实验三、采用PLA控制的简单计算机的设计	37
实验四、采用微程序控制的计算机的设计	41
实验五、具有中断和硬件堆栈功能的计算机的设计	43
<附录一> 符号说明	46
<附录二> 器件介绍	50

第一章 实验系统简介

§ 1 系统介绍

为了培养学生设计、组装和调试各种不同结构计算机的能力，实验室为学生提供了一个模块式结构的实验系统，它的特点是结构灵活，可进行各种类型的计算机实验；使用方便，需要学生自己连接的线和集成电路较少；调试容易，配有键盘输入、显示、打印、录音等多种输入输出设备，并提供单拍等于调试手段。

以下是本实验系统逻辑框图。

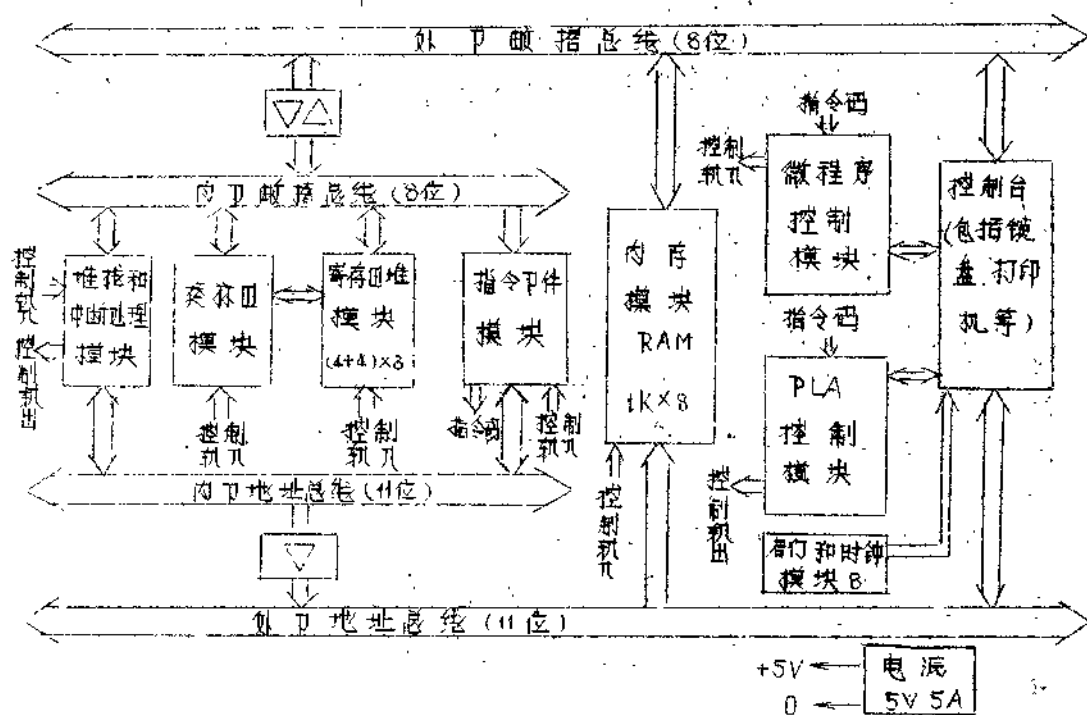


图 1.1 实验系统逻辑框图

由图可知：本实验系统主要由控制台和八个基本模块构成。

八个基本模块中的运算器模块、寄存器堆模块、内存模块、指令部件模块装在一块大印刷板上，板内各集成电路间的数据通路已在印刷板上连好，所有控制端都被引至板下端的一排插座上，供学生实验时按设计要求自连。堆栈和中断处理模块、启停和时钟模块由学生自己设计并在空余接插板上组装。PLA模块和微程序控制模块可以互换，供常规控制方式的计算机和微程序控制的计算机用。

系统提供的控制台功能较强，为调试和使用实验计算机提供了方便。它可对内存贮器和微程序存贮器进行读写；它可将内存或微程序存贮器中指定区域的信息存入盒式录音机磁带上，或将录音带上的信息写回到原存贮器指定区域中；它可将内存或微程序存贮器指定区域的信息以一定格式在小型打印机上打印出来；它可控制实验计算机从指定单元开始运行，并可使之停机或复位；它可控制实验计算机单拍工作，并自动显示该拍中的数据总线，地址总线和微指令的内容等等。

控制台由单片微计算器8035控制，它与实验模块的控制线已连好，不需要学生重新连接。学生在实验时，只要按下一节介绍的控制台使用说明进行实验即可。

本实验系统的上述特点，使它具有较强的实验功能，在本实验系统上可进行各种计算机部件实验，如运算器部件、内存部件、总线传输等等实验；也可构造多种结构的计算机，其中运算器结构可为单累加器、多累加器（多至8个）单累加器多通用寄存器（多至8个）等结构。

控制方式可用常规控制方式（用PLA实现），也可用微程序控制方式（采用1K×24的RAM作微程序存贮器）。

寻址方式可有直接寻址、立即数、寄存器直接寻址、寄存器间接寻址等等。

指令格式可为单字长指令或双字长指令，指令条数可多至256条。

外设与内存统一编址，总容量为2K×8，以地址最高位是否为“1”区别。

键盘输入和打印输出这二种外部设备可用程序 I/O 方式或中断方式来使用。

§ 2 控制台功能和使用方法

2.1 面板结构

控制面板由 VOA 1871 PD 带打印机的台式计算机面板改制而成，共使用了九位荧光显示、三个开关、二十七个键见图 1.2。

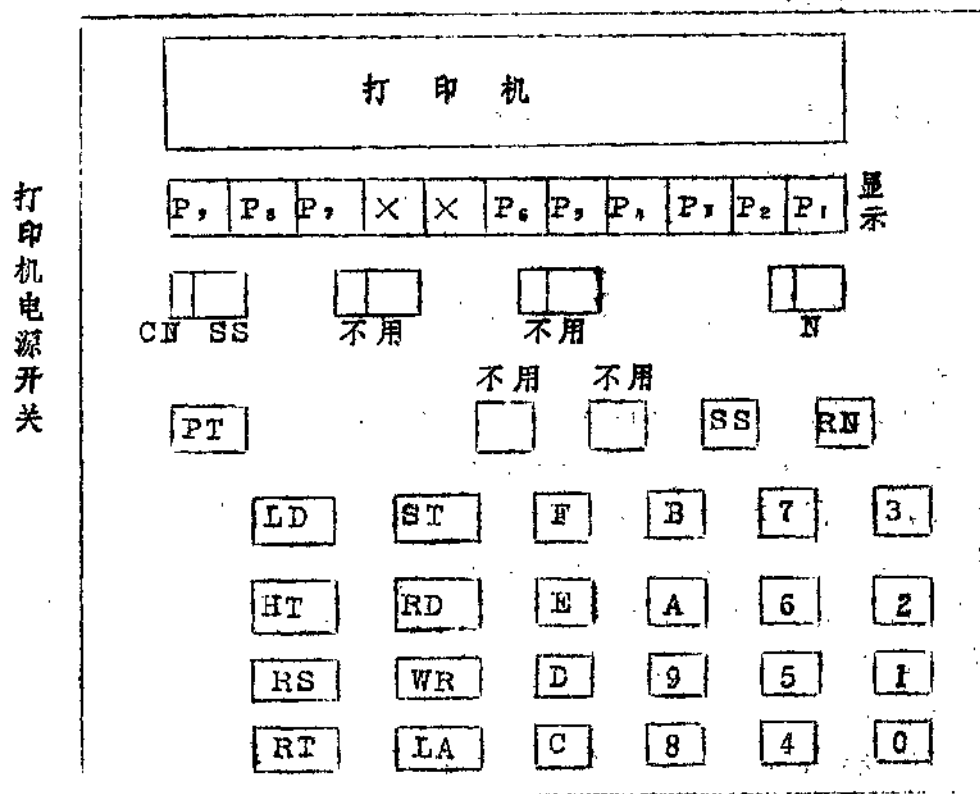


图 1.2 控制台面板

2.1.1 显示器



P₁ 为第 1 位显示, 可显示 0—F 十六进制数字及其它一些符号。
每位的功能在后面具体介绍。

2.1.2 开关

① 打印机电源开关

位于面板左侧, 当使用打印机时, 合上此开关。

② 连续开关 CN 和单拍开关 SS

位于面板左上部, 分别控制连续运行和单拍调试。

③ 微程序开关 u

位于面板右上部, 用于选择微程序存储器或内存存储器操作。在单拍调试时, 则用此开关选择显示内容。

2.1.3 键盘

原计算器共有 29 个键盘按钮, 现使用其中 27 个, 包括:

① 0—F 16 个十六进制数字键

供输入数据或在实验计算机运行时作输入设备用。

② 复位键 RT

按下此键后, 控制台内的微计算器复位, 显示器显示 “CPU READY” 字样, 不影响实验计算机的运行, 但会影响键盘输入和打印机输出, 故在使用键盘或打印机作实验计算机的输入输出设备时, 不应按 RT 键, 如错按了, 则应重新启动实验计算机的运行。本键主要用于控制台初始化, 或当控制台的操作发生错误, 或要中止控制台正在进行的操作等。

③ 停机键 HT

按下此键, 使实验计算机复位, 运算触发器复位。

④ 启动键 RN

⑤ 单拍键 SS

⑥ 送地址键 LA

⑦ 读加 1 键 RD

⑧ 写加 1 键 WR

⑨ 写磁带键 ST

⑩ 读磁带键 LD

⑪ 打印程序键 RT

以上⑤—⑪这七个键的功能和使用在下面再作介绍

2.2 打印机性能

本小型打印机每行的打印格式为

a a a a a a a a a a a a b

其中a为0—9这10个数字或·、—这12个字符之一。每行最多可打印14个字符。其中b为标志符，可为+、-、×、÷、=、%、*、◇、M、T、非、↑等12个字符之一。

打印时从右到左，先打印标志符，然后依次打印其它字符，迂到回车换行符时进行回车换行。

打印速度约为每秒6个字符。

2.3 实验计算机停机时控制台的功能和使用方法

2.3.1 非微程序工作方式（即微程序开关u断开时）

① 显示格式

P_1, P_2, P_3 为地址， P_4, P_5 为显示数据， P_6, P_7, P_8 为输入数据， P_9 不使用。

② 按0—F字符键

把 P_2 内容送 P_4 ， P_3 内容送 P_5 ，被按键字符送 P_6 ，即可输入三位16进制数。

③ 按送地址键 LA

把 P_1, P_2, P_3 的内容送到 P_4, P_5, P_6 中，并把 P_4, P_5, P_6 指示的内存单元内容在 P_7, P_8 上显示出来。

④ 按读加1键 RD

把 P_4, P_5, P_6 的内容加1送 P_4, P_5, P_6 ，然后在 P_7, P_8 上显示 P_4, P_5, P_6 指示的内存单元内容。

⑤ 按写加1键 WR

把 P_7, P_8 的内容存入 P_4, P_5, P_6 指示的内存单元中，然后 P_4, P_5, P_6 内容加1送 P_4, P_5, P_6 ，最后在 P_7, P_8 上显示出 P_4, P_5, P_6 指示的内存单元内容。

⑥ 写磁带操作

先把转录线的一端插入实验台的输出插孔，另一端插至录音机的MIC插孔中，装好磁带，记下磁带计数器的数字。在P,P,P,中写入要输出到磁带上的存储器区域的首址，在P,P,P,中写入结束地址加1，然后按下录音机的录音按键，开始先录下10秒左右的空信号，接着按下控制台面板上的写磁带键，这时显示器P,—P,显示□，表示控制台正在执行写磁带操作，到P,—P,恢复原来显示内容，说明写带操作完，可松开录音机的录音按键，拔出连线。

⑦ 读磁带操作

把转录线的一端插入实验台的输入插孔，另一端插到录音机的EAR插孔，将录音机音量开至适当位置，然后把磁带转到起始位置，开始录音机放音，过5秒左右按下控制面板上的读磁带键，这时P,—P,全暗，当遇到正式的数据信号时，开始显示□，表示控制台正在执行读带操作输入信息，结束后，P,P,P,自己显示起始地址，P,P,P,显示末地址加1，这时停止放音，拔出连线。

若结束后，P,P,P,、P,P,P,的地址显示不对或P,P,P,显示Err，说明读带中数据发生错误，多数可能是录音机放音量过大或过小，可调整后再试，若再不行，可能是磁带原记录信息有错。

如果发生一直不结束，即一直显示□或暗，则也说明有错误，这时应按复位键，然后同上法再试。

⑧ 打印程序

先在P,P,P,中送起始地址，在P,P,P,中送终止地址加1，按下打印程序键 $\overline{ID}$ ，即把起始地址到终止地址的内存内容以8进制形式打印出来。
PT

本控制台配有二种程序打印格式：

当P,中为非0—F字符时，打印格式为

$a_1 a_2 a_3 a_4 \dots D_1 D_2 D_3 D_4 T$

其中T为程序标志， $a_1 a_2 a_3 a_4$ 为四位8进制数，表示本条指令的地址， $D_1 D_2 D_3$ 为三位8进制数，表示指令或数据。每行为一个内存单元内容。

当P,中为0—F 16个字符之一时，打印格式为标准单字节，双

字节格式，即当本条指令的第一位为0时，为单字节指令，打印格式为

$a_1 a_2 a_3 a_4 \dots D_1 D_2 D_3 \dots T$

当第一位为1时，为双字节指令，打印格式为

$a_1 a_2 a_3 a_4 \dots D_1 D_2 D_3 \dots D_4 D_5 D_6 \dots T$

其中 $D_1 D_2 D_3$ 为地址 $a_1 a_2 a_3 a_4$ 后继单元的内容，下一条再打印时为 $a_1 a_2 a_3 a_4$ 加2的内容。

2.3.2 微程序工作方式（即微程序开关u处于闭合态）

① 显示格式

$P_1 P_2 P_3$ 为地址， $P_4 P_5 P_6 P_7 P_8 P_9$ 为显示数据或输入数据。

② 按字符键0—F

把 P_1 送 P_4 ， P_2 送 P_5 ， P_3 送 P_6 ， P_4 送 P_7 ， P_5 送 P_8 ， P_6 送 P_9 ，被按键的字符送 P_7 ，即可输入六位16进制数字。

③ 按送地址键

$P_1 P_2 P_3$ 内容送 $P_4 P_5 P_6$ ，然后在 $P_4 P_5 P_6 P_7 P_8 P_9$ 上显示 $P_4 P_5 P_6$ 指示的微程序存储器单元内容。

④ 按读加1键RD

$P_4 P_5 P_6$ 内容加1送 $P_4 P_5 P_6$ ，然后在 $P_4 P_5 P_6 P_7 P_8 P_9$ 上显示 $P_4 P_5 P_6$ 指示的微程序存储器单元内容。

⑤ 按写加1键WR

把 $P_4 P_5 P_6 P_7 P_8 P_9$ 的内容写入 $P_4 P_5 P_6$ 所指示的微程序存储器单元中，然后 $P_4 P_5 P_6$ 内容加1送 $P_4 P_5 P_6$ ，最后在 $P_4 P_5 P_6 P_7 P_8 P_9$ 上显示 $P_4 P_5 P_6$ 所指示的微程序存储器单元内容。

⑥ 写带操作ST

方法同非微程序工作方式，只是记录的是微程序存储器内容。

⑦ 读带操作LD

方法同非微程序工作方式，只是读出的信息输入到微程序存储器。

⑧ 打印微程序

方法同非微程序工作方式，只是打印格式与P无关，为

$a_1 a_2 a_3 a_4 \dots D_1 D_2 D_3 D_4 D_5 D_6 D_7 D_8 \dots M$

其中 M 为微程序清单标志; a_1, a_2, a_3, a_4 为四位 8 进制数, 表示本条微指令的地址; $D_1, D_2, D_3, D_4, D_5, D_6, D_7, D_8$ 为八位 8 进制数, 为 a_1, a_2, a_3, a_4 指示的微程序存储器单元内容。

2.3.3 启动运行

不管是微程序或非微程序工作方式, 按启动键后, 先使键盘和打印机处于实验计算机输入输出设备工作状态, 然后走纸二行, 再把 P_2, P_1 的内容送到实验计算机的指令计数器后 8 位中, 前 3 位置 0, 然后发出启动脉冲, 使实验计算机从 $0, P_2, P_1$ 单元 (16 进制) 开始启动。

2.3.4 连续运行

当实验计算机在运行后暂停时, 按下单拍键, 则发出启动脉冲, 使实验计算机从指令计数器所处内容处开始启动。

2.4 实验计算机运行时控制台的功能和使用方法

2.4.1 连续工作方式

即当单拍连续开关置于连续位置时, 实验计算机按时钟脉冲连续工作。

① 运行标志

实验计算机的运行触发器为 “1” 时, 面板显示器 $F_7 \sim F_1$ 的小数点全部亮, 否则全部暗。

② 此时按送地址、读加 1、写加 1、读带、写带、打印程序、启动、单拍等键都无效。

③ 按 0—F 字符键时, 如同前面微程序工作方式一样输入 6 位数字, 同时把被按键的数字按形式。

$0000D_1, D_2, D_3, D_4$ (D_1, D_2, D_3, D_4 为 0—F 间的一个 16 进制数) 送到实验计算机的键盘输入口, 口地址自定, 并使 $IBF = “1”$, 表示有数据输入, 同时使 $INT2$ 触发器置 “1”, 向实验计算机发出中断请求, 当计算机响应中断后, 发出中断响应 $INTA2$ 信号, 使 $INT2$ 触发器置成 “0”, 当计算机读取输入口的数据时, 使 $IBF = “0”$, 表示数据已被取走, 由此可见, IBF 可作程序 I/O 方式时的被询问信号, 而 $INT2$ 可作中断方式输入时的中断请求

信号。

④ 实验计算机可向它的打印输出口（口地址可由学生自定）送出打印数据，并自动置 $OBF = "1"$ ，表示输出缓冲器满，控制台取走数据去打印后， OBF 置 $"0"$ ，并置 $"1"$ $INTI$ 触发器，向计算机发出可再输出一个字符的中断请求信号，当计算机响应中断后，发回中断响应信号 $INTAI$ ，使 $INTI$ 触发器置 $"0"$ ，当计算机再次向打印机输出口送出一个字符时，再次置 OBF 为 $"1"$ 、 $INTI$ 为 $"1"$ 。由此可见， OBF 可作程序 I/O 方式时的被询问信号，而 $INTI$ 可作中断方式输出时的中断请求信号。

打印机字符的16进制编码如下

	00	01	02	03	04	05	06	07	08	09	0A	0B	10
数字位	0	1	2	3	4	5	6	7	8	9	.	—	回车换行
标志位	+	-	×	÷	=	%	*	#	T	↑	M		回车换行

回车换行的编码是10，故只要 $D_4 = 1$ ，即执行回车换行， $D_4 \neq 1$ 、且编码为非00—0B，则不打印。

打印时右起第一个字符为标志位，其余为数字位（ ≤ 14 位）。

2.4.2 单拍工作方式

当将单拍连续开关置于单拍时，每按一下单拍键，输出一个脉冲 ，而时钟脉冲不再起作用，同时按微程序开关的位置显示不同的信息：

① 非微程序工作方式

P, P_1 为外部数据总线在单拍脉冲持续期时的数据， $P, P \circ P_1$ 为外部地址总线在单拍脉冲持续期间的地址信息。

② 微程序工作方式

P, P_1 为外部数据总线在单拍脉冲持续期时的数据， P, P_1, P_2, P_3 为该拍的微指令。

本实验系统提供6只晶体灯显示，其输入在大印刷板右面的总线转换部分下方插座上，可接于任何需要显示的地方，如允中触发器，进位触发器，累加器等于零标志等。

第二章 模块介绍

§1. 运算器模块

1.1 逻辑框图

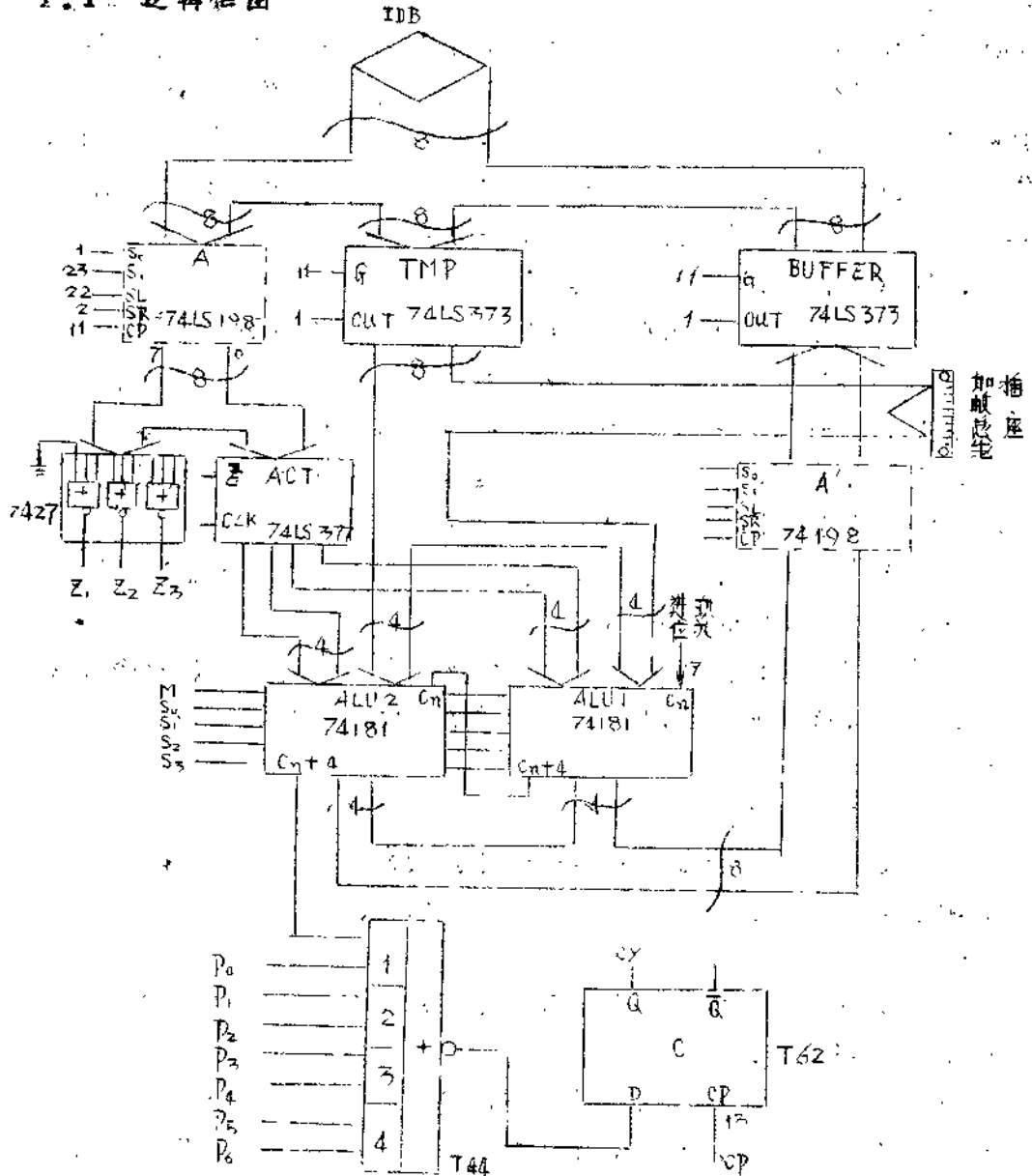


图 2.1 运算器模块逻辑框图

1.2 框图说明

本模块由算术逻辑运算单元ALU (2×74181)、累加器A (74198)、累加器暂存寄存器ACT (74377)、暂存器TMP (74373)、缓冲寄存器BUFFER (74373)、结果判零线路 (7427)、进位发生器 (T44) 和进位寄存器C (T62) 等组成。

其中ALU是核心,它可对二个8位二进制数进行各种算逻运算,由功能控制条件 M 、 S_0 ,状态设定。二个参加运算的数,一个来自ACT,另一个来自TMP。ACT在控制端E (ENABLE)低电平且CLOCK作用时接受累加器A的信息,ACT的输出则不受控制直接加在ALO的一个输入端参加运算。TMP在输入控制端G高电平作用时可接受内部数据总线IDB的数据,在输出控制端OUTPUT低电平作用下可把数据送入ALU的另一个输入端参加运算。ALU运算的结果可送入BUFFER,当BUFFER接数控制端G为高电平时,ALU输出的数据即被它接受,而当BUFFER的输出控制端OUTPUT低电平时,其中数据即进入IDB。(若BUFFER不需要寄存功能,可把G接高电平,用OUTPUT作输入IDB的控制,这时BUFFER即成为一个8位三态门。)一般情况下这个数据又被送入累加器A,以便参加下一次运算或进行移位操作。(A数据的接收、左移或右移等操作,由其功能选择条件 S_1 确定,且在CLK作用下进行。)A中数据同时送入判零线路(7427),其输出 Z_1, Z_2, Z_3 ,被引至插座I₁,以便对运算结果进行测试。

ALU运算结果的进位输出 C_{n+4} 可通过进位发生器(T44)存入进位寄存器C (T62),进位发生器C的其余三个与门可供实现左环移、右环移指令和设置进位初值之需,进位发生器的输入端 P_0, P_1 、进位寄存器C的输出以及累加器A的 A_0 和 A_7 ,都被引至规定插座,为实现环移指令和设置进位初值及按进位跳步指令等提供方便。

本模块中设置了一个“加数总线插座”,当它与“寄存器堆模块”上的插脚相插时,使运算器多了 n 个($n=2, 4, 8$)通用寄存器,从而构成了如图2.2所示的“单累加器多通用寄存器”的运算器结构。

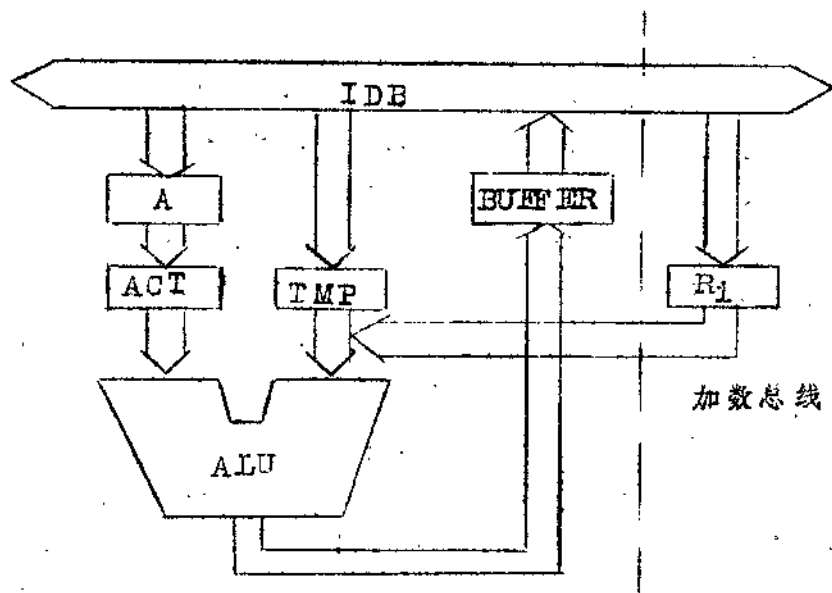


图 2.2 单累加器多寄存器运算器结构

累加器 (74198) 具有接数和左右移功能, 可将它放于运算器逻辑框图中 A 位置 (此时 A' 用导线短接), 也可放于 A' 位置 (此时 A 用导线短接)。当放在框图中 A' 位置时, 它可用来直接接受 ALU 的结果, 也可完成移位功能, 其输出送往 BUFFER (这时 BUFFER 处于三态门工作方式), 当取 A' 位置时, 若把寄存器堆模块上的寄存器堆双向挂在 IDB 上, 寄存器堆所存数据便可通过 IDB 送 ACT 参加运算, 其作用类似于累加器 A、这就是所谓的“多累加器”运算器结构, 如图 2.3 所示。

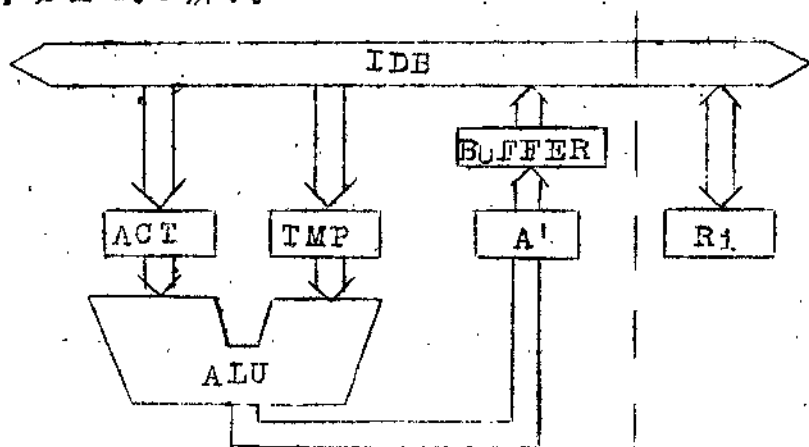


图 3 多累加器运算器结构

1.3 运算器模块组件及插座排列

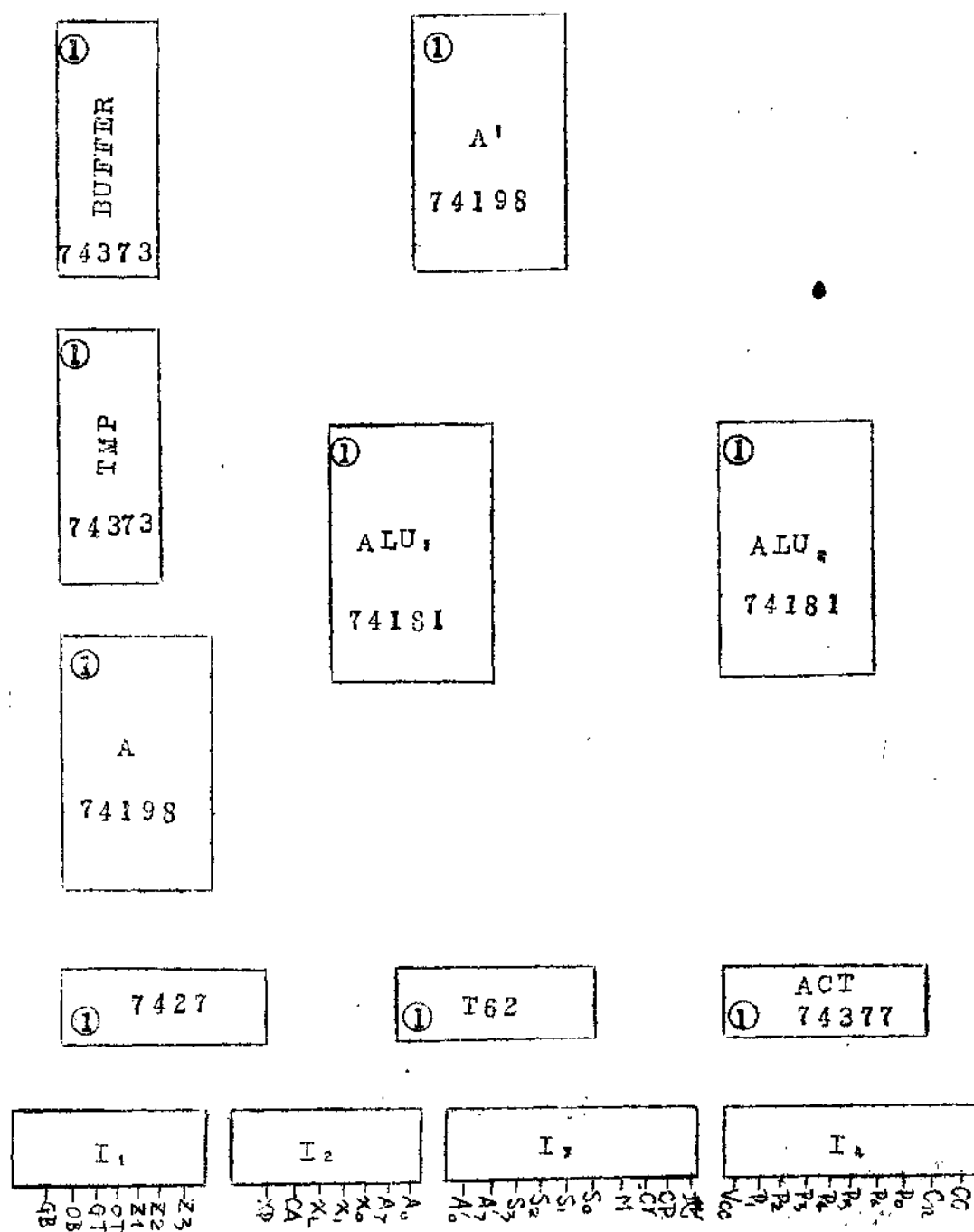


图 2.4 运算器模块组件及插座排列图

上述所有组件的控制端都被引至相应的插座上，以便接受控制模块来的控制信号。各组件的详细介绍见附录二。

§2. 寄存器堆模块

2.1 逻辑框图

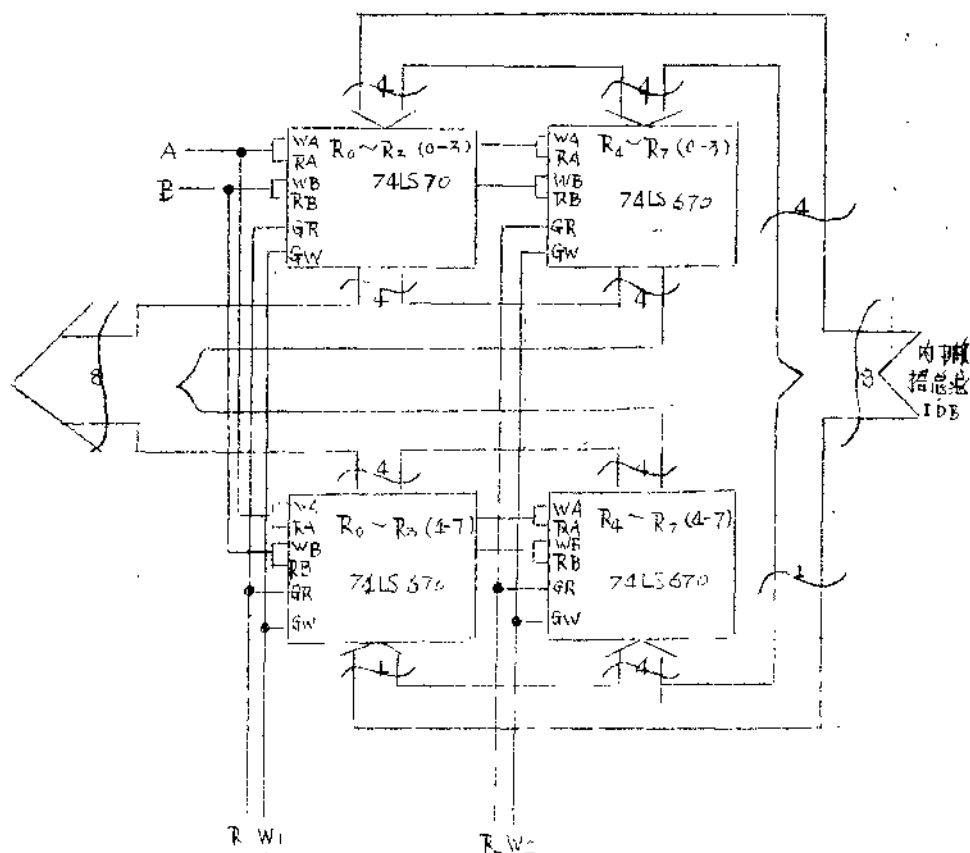


图 2.5 寄存器堆模块逻辑框图

2.2 框图说明

本模块提供八个 8 位长的寄存器，可由指令部件模块中 IR1 提供的操作数地址段（至多三位）决定其中哪个寄存器工作，采用四个