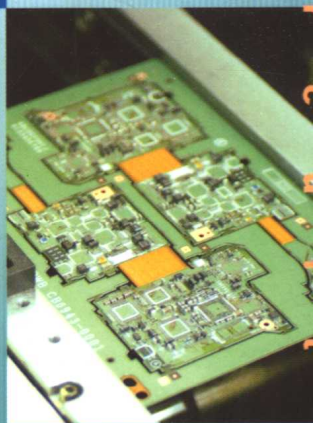


■ 高等学校教材

现代 数字电路设计

蓝江桥 曹汉房 主编



高等教育出版社
HIGHER EDUCATION PRESS

TN79
103

高等学校教材

现代数字电路设计

蓝江桥 曹汉房 主编

蓝江桥 曹汉房 朱红卫 韩德红
谷京朝 宋晓玫 王 敏 编著

高等教育出版社

内容提要

本书以电子设计自动化(EDA)设计思想为主导,系统阐述了数字逻辑电路的基础理论——逻辑函数及其数学工具,重点讨论包括VHDL在内的数字电路与系统的设计方法和分析方法,详细介绍通用性强的几类数字逻辑器件和可编程逻辑器件,并结合实例介绍现代数字电路与系统的设计与应用。

全书共10章,主要内容有:数字逻辑基础,集成逻辑门,组合电路设计原理,组合电路设计练习,组合电路设计实例,时序电路设计原理,时序电路设计练习,时序电路设计实例,存储器、CPLD和FPGA,数模与模数转换器及脉冲单元电路等。各章均附有内容提要、小结和习题。

本书可作为高等院校电子信息类、自动控制类和计算机应用类等专业的教科书,也可供相关专业工程技术人员参考。

图书在版编目(CIP)数据

现代数字电路设计 / 蓝江桥, 曹汉房主编. —北京:
高等教育出版社, 2006.4
ISBN 7-04-019146-6

I. 现... II. ①蓝... ②曹... III. 数字电路 - 电路
设计 - 高等学校 - 教材 IV. TN79

中国版本图书馆 CIP 数据核字 (2006) 第 014938 号

策划编辑 高云峰 责任编辑 欧阳舟 封面设计 王凌波
责任绘图 朱 静 版式设计 张 岚 责任校对 杨凤玲
责任印制 杨 明

出版发行 高等教育出版社
社 址 北京市西城区德外大街 4 号
邮政编码 100011
总 机 010-58581000

经 销 蓝色畅想图书发行有限公司
印 刷 国防工业出版社印刷厂

购书热线 010-58581118
免费咨询 800-810-0598
网 址 <http://www.hep.edu.cn>
<http://www.hep.com.cn>
网上订购 <http://www.landaco.com>
<http://www.landaco.com.cn>
畅想教育 <http://www.widedu.com>

开 本 787×960 1/16
印 张 27
字 数 500 000

版 次 2006 年 4 月第 1 版
印 次 2006 年 4 月第 1 次印刷
定 价 33.50 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号 19146-00

前 言

本书是在作者曹汉房教授编写的由华中科技大学出版社出版的普通高等教育“十五”国家级规划教材《数字电路与逻辑设计》(第四版)和蓝江桥、李跃华教授主编的由湖北科技出版社出版的军队院校优秀教材《数字系统与逻辑设计》的基础上,针对数字电路设计领域的最新发展和可编程逻辑器件广泛应用的实际,通过实地对美国高校数字电路课程教学的考察与分析,认真吸取美国同类教材的长处,从编写思想到内容选材和教材结构上都有较大的更新。

本书编写的指导思想是:以电子设计自动化(EDA)思想为主导,面向数字电路和数字系统的设计应用,通过 EDA 思想的引入,出现现代设计方法;通过可编程逻辑器件(PLD)与各种数字逻辑器件的融合,突出器件应用;通过 VHDL 的演练学习和练习,突出系统设计;通过配套的 EDA 设计平台,突出能力训练。本书的主要特点是:将数字电路与逻辑设计和 EDA 相融合,在不增加学时、不单独另设课程的前提下,掌握现代数字电路与系统的设计方法。本书的教学目标是:通过学习以本书为教材的数字电路课程,使学生初步具备用传统方法和 EDA 方法设计数字电路与系统的能力。

本书由蓝江桥、曹汉房教授主编,负责全书策划与统审定稿。朱红卫任副主编,协助主编工作。参加编写的有韩德红、谷京朝、宋晓玫、王敏等同志。

东南大学黄正瑾教授在百忙中仔细地审阅了全部书稿并提出了许多宝贵意见,作者致以衷心感谢。

由于编者水平有限,书中一定有不少缺点与错误,恳请读者批评指正。

作 者

2005 年 10 月

郑 重 声 明

高等教育出版社依法对本书享有专有出版权。任何未经许可的复制、销售行为均违反《中华人民共和国著作权法》，其行为人将承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。为了维护市场秩序，保护读者的合法权益，避免读者误用盗版书造成不良后果，我社将配合行政执法部门和司法机关对违法犯罪的单位和个人给予严厉打击。社会各界人士如发现上述侵权行为，希望及时举报，本社将奖励举报有功人员。

反盗版举报电话：(010) 58581897/58581896/58581879

传 真：(010) 82086060

E - mail: dd@hep.com.cn

通信地址：北京市西城区德外大街4号

高等教育出版社打击盗版办公室

邮 编：100011

购书请拨打电话：(010)58581118

目 录

绪论	1
第1章 数字逻辑基础	8
1.1 数制	8
1.1.1 十进制	8
1.1.2 二进制	9
1.1.3 二进制数与十进制数之间的转换	11
1.1.4 八进制和十六进制	13
1.2 编码	14
1.2.1 二-十进制编码	14
1.2.2 可靠性编码	16
1.3 逻辑代数	18
1.3.1 基本逻辑运算	18
1.3.2 逻辑代数的公式和规则	21
1.3.3 逻辑函数和逻辑问题的描述	24
1.3.4 逻辑函数的代数化简法	30
1.3.5 逻辑函数的卡诺图化简法	31
本章小结	36
习题	37
第2章 集成逻辑门	41
2.1 TTL 逻辑门	42
2.1.1 晶体管的开关特性及简单的非、与非、或非结构	42
2.1.2 典型的 TTL 与非门	45
2.1.3 TTL 与非门的技术参数	48
2.1.4 TTL 其他门	50
2.2 CMOS 逻辑门	54
2.2.1 CMOS 反相器	54
2.2.2 CMOS 逻辑门	55
2.2.3 CMOS 逻辑门的性能指标	58
2.3 集成逻辑门的使用知识	60
2.3.1 CMOS 门的正确使用	60

2.3.2 使用集成逻辑门的几个问题	61
本章小结	63
习题	64
第3章 组合电路设计原理	67
3.1 组合电路分析	67
3.2 组合电路设计	71
3.3 组合电路的冒险现象	77
3.4 硬件描述语言(VHDL)简介	81
3.4.1 VHDL 程序结构	82
3.4.2 实体说明	84
3.4.3 结构体	85
3.4.4 子程序	90
3.4.5 库、程序包	90
本章小结	92
习题	93
第4章 组合电路设计练习	96
4.1 逻辑电路设计的几个问题	96
4.1.1 设计文件规范	96
4.1.2 信号有效电平和表示方法	98
4.1.3 电路时延	99
4.2 常用组合电路功能模块	100
4.2.1 译码器	100
4.2.2 编码器	112
4.2.3 数据选择器	117
4.2.4 奇偶产生器/校验器	123
4.2.5 数值比较器	125
4.2.6 加法和 ALU	129
4.3 组合 PLD	139
4.3.1 SPLD 的基本结构和表示方法	140
4.3.2 传统组合 SPLD	142
4.3.3 用组合 SPLD 进行电路设计	147
本章小结	152
习题	153
第5章 组合电路设计实例	158
5.1 用 MSI 器件进行组合电路设计	158

5.2 用 VHDL 进行组合电路设计	163
本章小结	176
习题	177
第 6 章 时序电路设计原理	178
6.1 触发器	178
6.1.1 基本 RS 触发器	178
6.1.2 时钟触发器	179
6.1.3 主从触发器	184
6.1.4 边沿触发器	187
6.1.5 集成触发器使用中的几个问题	191
6.2 VHDL 时序电路设计特性	192
6.2.1 时钟信号的 VHDL 描述方法	192
6.2.2 复位信号的 VHDL 描述方法	195
6.2.3 触发器的 VHDL 设计	197
6.3 时序电路分析	202
6.3.1 时序电路概述	202
6.3.2 同步时序电路分析	203
6.3.3 异步时序电路分析	207
6.4 同步时序电路设计	209
6.4.1 同步时序电路设计方法	209
6.4.2 同步时序电路设计举例	217
本章小结	224
习题	225
第 7 章 时序电路设计练习	231
7.1 常用时序电路功能模块	231
7.1.1 计数器	231
7.1.2 寄存器和移位寄存器	247
7.2 序列信号发生器	261
7.2.1 移存型序列信号发生器	261
7.2.2 计数型序列信号发生器	262
7.3 时序 PLD	263
7.3.1 传统时序 SPLD	264
7.3.2 用时序 SPLD 进行电路设计	269
本章小结	274
习题	274

第8章 时序电路设计实例	279
8.1 用 MSI 器件进行时序电路设计	279
8.2 用 VHDL 进行时序电路设计	291
本章小结	299
习题	299
第9章 存储器、CPLD 和 FPGA	302
9.1 只读存储器 (ROM)	302
9.1.1 存储器的主要指标	303
9.1.2 固定 ROM	303
9.1.3 可编程 ROM (PROM)	305
9.1.4 可擦除可编程 ROM (EPROM)	306
9.1.5 电可擦除可编程 ROM (E ² PROM)	308
9.1.6 快闪只读存储器 (U 盘)	309
9.1.7 ROM 的应用	309
9.2 随机存取存储器 (RAM)	313
9.2.1 RAM 的结构	314
9.2.2 RAM 的存储单元	315
9.2.3 RAM 的应用	318
9.3 双端口随机存储器 (DPRAM)	324
9.4 复杂可编程逻辑器件 (CPLD)	325
9.4.1 CPLD 产品概述	326
9.4.2 IspLSI 1032 器件	327
9.4.3 XC9500 CPLD	331
9.4.4 IspLSI 1032 应用举例	336
9.5 现场可编程门阵列 (FPGA)	342
9.5.1 FLEX10K 系列器件电路结构	343
9.5.2 FLEX10K 系列器件内部各部分作用	344
9.5.3 数据配置与下载	350
本章小结	351
习题	352
第10章 数模与模数转换器及脉冲单元电路	353
10.1 数模与模数转换器概述	353
10.2 数模转换器 (DAC)	354
10.2.1 权电阻网络 DAC	355
10.2.2 倒 T 形电阻网络 DAC	358

10.2.3 DAC 的主要技术指标	360
10.2.4 集成 DAC 及其应用	363
10.3 模数转换器(ADC)	371
10.3.1 模数转换基本原理	371
10.3.2 并行比较型 ADC	375
10.3.3 逐次逼近型 ADC	377
10.3.4 双积分型 ADC	379
10.3.5 ADC 的主要技术指标	383
10.3.6 集成 ADC 及其应用	384
10.4 脉冲单元电路	388
10.4.1 概述	388
10.4.2 施密特触发器	389
10.4.3 单稳态触发器	392
10.4.4 多谐振荡器	395
10.4.5 555 定时器及其应用	398
本章小结	403
习题	404
附录一 常用逻辑单元图形符号对照表	407
附录二 本书中的文字符号和图形符号及其说明	409
附录三 汉英名词、缩写词对照表	412
参考文献	417

绪 论



内容提要 简要介绍现代数字电路设计的基本概念, 通过了解基本数字器件(包括逻辑门、触发器、专用集成电路和可编程逻辑器件), 初步建立起数字系统的硬件构成轮廓; 通过了解数字电路设计的基本思想和常用设计平台, 初步建立起数字电路设计的思想、方法和应用软件的概念, 为进一步学习数字电路设计的理论、方法和实验, 提供一个从“硬”到“软”的系统“路线图”。

1. 数字电路设计的基本思想

所谓数字电路设计, 也称为逻辑设计, 其目的是建立一个实用的数字电路或数字系统, 即利用各种数字器件, 按照逻辑代数的理论和规则设计成实现某种(某些)逻辑功能的电路或系统。国外也有的书统称为数字设计(digital design)。

数字电路设计的数学基础是逻辑代数, 逻辑代数的基本概念和运算规则是英国数学家乔治·布尔(George Boole)于1849年首先提出的, 所以也称为布尔代数。逻辑代数的基本量是0或1, 代表着开关电路的“开”与“关”两个物理状态, 20世纪30年代, 美国电气工程师克劳德·E·香农(Claude E. Shannon)将其用于电话开关电路的设计, 推动了数字电路设计的工程应用。随着数字电路设计的广泛应用, 又进一步丰富和发展了布尔代数, 并形成了分析、设计数字电路的理论和方法。经过近百年的发展, 尤其是近几十年的飞速发展, 数字电路设计已经广泛地进入了人们的工作和生活之中, 小到数字钟、电子表、计算器、MP3、数码相机, 大到计算机、相控阵雷达、精确制导导弹、卫星定位系统, 数字电路设计无处不在, 无处不显示其巨大的功能。可以毫不夸张地说, 信息时代的电子产品是以数字电路设计为主导的产品, 信息社会是以数字化为基础的社会。

从数字电路设计的发展历程来看, 经历了一个从机械到电子、从分立元件

到集成电路、从以中、小规模集成数字器件为主到以大规模和超大规模集成电路为主的转变。早期的数字电路设计是基于继电器的开关状态进行设计；后来又利用电子管和晶体管的截止、饱和状态进行以开关管为基础的分立元件的电路设计；随着集成电路技术的发展，在一块很小的硅片上，可以集成成千上万个晶体管，利用大、中、小规模数字集成芯片进行设计成为 20 世纪后半叶数字电路设计的主流；随着集成技术的进一步发展，加之计算机科学的广泛应用，在芯片上不仅可以集成几千万个晶体管，组成众多的基本逻辑单元，还可以通过编程实现不同的逻辑功能，电子设计自动化(EDA)和芯片上系统(SOC)成为 20 世纪末到今天数字电路设计领域的热点。

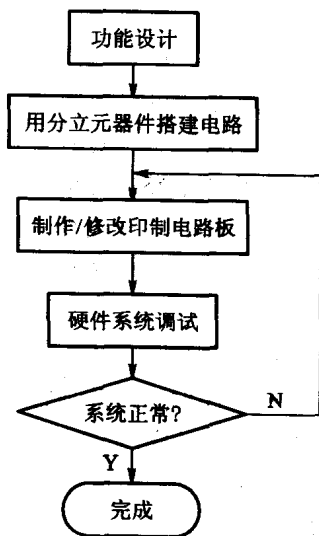
器件的发展和计算机的应用极大地推进了数字电路设计思想和方法的革命，传统的数字电路设计思想是通过选择和利用标准芯片(74/54 系列的 TTL 芯片或 4000/4500 系列的 CMOS 芯片)来实现各种逻辑功能，是一种面向芯片的设计；而现代数字电路设计思想则是通过设计芯片(可编程逻辑器件 PLD、现场可编程门阵列 FPGA、专用集成电路 ASIC)来实现不同的逻辑功能，是一种面向系统的设计；传统数字电路设计思想是谋求电路所用的器件最少，逻辑表达式最简单，每个器件实现的逻辑功能最充分，体现了自下而上的设计方法；而现代数字电路设计的思想则是谋求系统功能最强大，系统可靠性最高，体现的是自上而下的设计策略。这两种设计思想和方法，代表了从传统到现代数字电路设计的发展，体现了从电路设计到系统设计的不同要求，融会了从人工设计到电子设计自动化(EDA)的各种技巧，对这两种设计思想和方法的领会和掌握，将使我们在现代数字电路设计的领域里举一反三、游刃有余。

2. 数字电路设计的常用平台

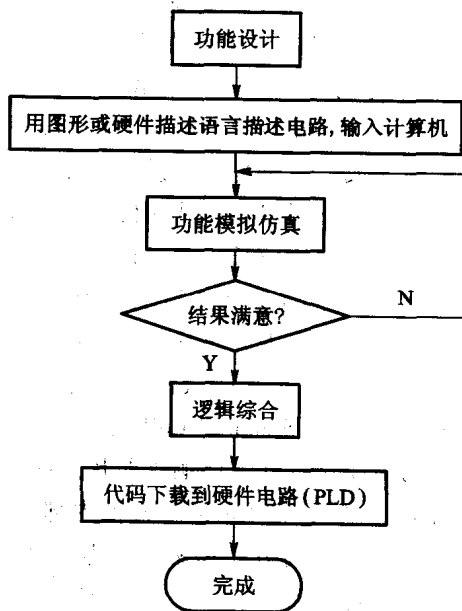
传统数字电路设计并没有专用的设计平台，设计过程直接利用电路板和分立元器件展开。为了达到某种逻辑功能，先在纸上画出电路草图，再按图索骥，用分立元器件搭建电路，制作印制电路板，若系统比较复杂，还需做一些局部单元电路的实验，降低失败的概率。电路搭建完毕后，则要进行硬件电路和系统调试，调试中往往会发现一些错误，需要修改初始设计，甚至可能导致从头再来，经过反复的硬件调试和电路板的修改，才能形成一个满足设计要求的系统，如图绪 1 所示。这种设计，实际是以印制电路板的制作、调试和修改为平台的硬件设计，硬件修改成本比较高，从初始设计到电路完成的时间相对比较长。

现代数字电路设计的平台则是利用计算机和众多厂家推出的 EDA 软件包以及可编程逻辑器件进行设计，我们将在后面一节专门介绍可编程逻辑器件的有关知识。目前市场上常用的 EDA 软件包有两类，一类是由可编程逻辑器件

生产商开发的主要支持本公司器件的软件包，以美国三大可编程逻辑器件生产公司为代表，如：由美国 Lattice 公司推出的 ispDesignExpert 开发系统，用于开发 Lattice 公司生产的 ispLSI/pLSI 系列、MACH 系列和 PAL 系列的可编程逻辑器件；美国 Altera 公司的 MAX + plus II 系统，用于开发 Altera 公司的 MAX 系列和 FLEX 系列的可编程逻辑器件；美国 Xilinx 公司的 Xilinx Foundation 系统，支持 Xilinx 公司的所有系列的可编程逻辑器件。还有一类是通用 EDA 设计软件，主要代表有：Candence、View-Logic、Synopsys、Mentor Graphics 等。这些通用的 EDA 软件能都为电路设计工程师提供集成的设计环境，包括电路输入、功能仿真、逻辑综合、故障模拟和硬件描述语言设计等功能。图绪 2 给出了利用 EDA 软件包进行数字电路设计的过程。由于设计过程中的软件模拟仿真全部在计算机上进行，可修改性强，基本不发生硬件成本投入，得到满意的仿真结果后，再将设计下载到可编程逻辑器件中，系统设计完成。



图绪 1 传统的数字电路设计过程



图绪 2 利用 EDA 的现代数字电路设计过程

3. 基本数字器件

数字电路主要分为组合逻辑电路和时序逻辑电路。组合逻辑电路的基本单元是与门、或门、非门，实现数字逻辑的“和”、“积”和“反”运算；时序逻辑电路的基本单元是触发器，常用的触发器有 RS 触发器、JK 触发器和 D 触

发器,实现数字电路的基本时序功能。这些基本单元的数字集成器件都是小规模集成器件 (SSI)。将这些基本单元进行组合,可以实现某些专用的逻辑功能,如组合逻辑的编码器、译码器、数据选择器、数据分配器等,时序逻辑的计数器、寄存器、锁存器等,这些常用的逻辑功能集成器件是中规模集成器件 (MSI)。常用的大规模 (LSI) 和超大规模数字集成器件 (VLSI) 主要包括各种存储器,如随机存储器 RAM、只读存储器 ROM 和闪烁存储器 Flash 等。还有一类超大规模数字器件,就是以下要介绍的专用集成电路和可编程逻辑器件。

用小规模和中规模数字集成器件设计较大型的电路或系统,虽然设计灵活,可测性较高,但由于所用的器件多、连线多,带来了体积大、功耗大、可靠性差等问题。解决这一问题的有效方法就是采用专用集成电路 (ASIC) 芯片进行设计,即针对所要实现的系统的功能要求,由集成电路芯片 (IC) 生产厂家进行专门的集成电路芯片设计和制作,通常这种设计制作的芯片成本费用比较高。

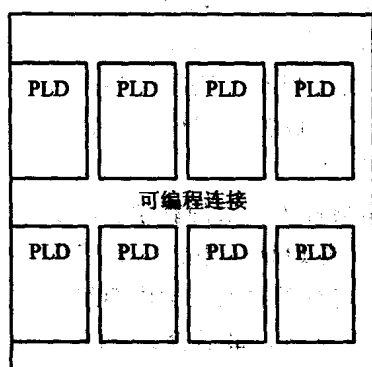
按照设计和制作方法的不同,专用集成电路分为全定制 (Full-Custom) ASIC 和半定制 (Semi-Custom) ASIC。设计全定制 ASIC 时,设计师要定义芯片上所有晶体管的几何图形和工艺规则,最后将设计结果交给 IC 生产厂家进行掩模制造完成。由于是专门设计制作,这种全定制 ASIC 芯片可以获得最优的性能,即面积利用率高,从而使芯片体积小,速度快,功耗低;但这种设计的缺点是开发周期比较长,费用比较高,通常一个大规模集成电路芯片的设计制作投片费用高达 25 万美元以上。因此这种全定制 ASIC 芯片只适合大批量的产品开发,如:数字手表芯片、网络接口芯片和计算机中的总线接口芯片等。

半定制 ASIC 芯片的版图设计方法有所不同,分为门阵列 (Gate Array) 设计法和标准单元 (Standard Cell) 设计法。这两种方法都是约束性设计方法,其主要目的是简化设计,以牺牲芯片性能为代价,缩短开发周期。门阵列设计方式是由 IC 生产厂家事先生产大批内部结构为逻辑门阵列的半成品芯片,称为“母片”,这种“母片”只剩下一层或两层金属连线的掩模需要根据用户电路的不同而定制。标准单元方式是 IC 生产厂家在芯片版图一级预先设计好一批具有一定逻辑功能的单元,如具有 MSI 功能的译码器、寄存器和具有 LSI 功能的存储器及微处理器等,它们以单元库的形式存于 EDA 工具中,称之为标准单元。设计人员可利用 MSI 和 LSI 的设计方法进行类似多芯片的数字电路设计,设计完后再交给 IC 生产厂家进行掩模制作。这种标准单元设计的 ASIC 的设计制作成本大约为 1.5 万美元,而门阵列设计的 ASIC,由于其内部的宏单元和芯片掩模的优化不如标准单元设计,因此其生产成本要高于标准设计的 ASIC 约 25%。无论是全定制还是半定制 ASIC,其芯片电路设计和芯片制作通常由不同主体完成,作为一般的电路工程师,只能进行电路设计,芯片的掩模

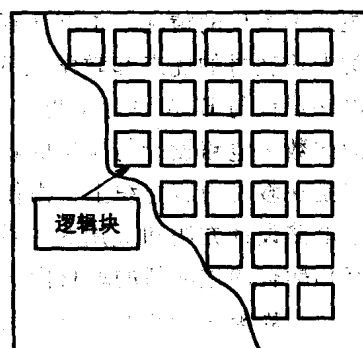
制作需由专门 IC 生产厂家完成, 系统应用和芯片制造之间主体的不一致性也是限制具有我国自主知识产权芯片制造的一大瓶颈。

随着数字集成技术的发展, 可编程逻辑器件(PLD)应运而生, 这种可编程逻辑器件也可称为可编程 ASIC。其芯片功能可由设计者自己编程定义, 专用芯片的制作可由电路工程师自己完成, 电路设计和芯片制作融为一体, 系统应用和芯片设计紧密结合, 为数字电路设计开辟了更加广阔的发展空间, 使电路工程师“自制”大规模 IC 的理想成为现实, 使电子设计自动化(EDA)和芯片上系统(SOC)有了可能。

市场上出售的可编程逻辑器件芯片内部集成了成千上万个逻辑功能块, 但各逻辑块之间并没有连接, 因此芯片对外并不呈现任何逻辑功能, 称为“白片”或“空片”。设计者借助计算机和 EDA 软件, 对芯片内部进行编程, 也即对芯片内部的逻辑块进行功能组合, 从而形成具有某种或某些逻辑功能的器件, 这种编程还可以反复修改, 由此称为可编程逻辑器件。可编程逻辑器件的集成度用逻辑门来表示。传统的可编程逻辑器件集成度通常为几十到几百个逻辑门, 属于中规模集成器件(MSI), 其商用器件主要包括可编程只读存储器(PROM)、可编程逻辑阵列(PLA)、可编程阵列逻辑(PAL)和通用阵列逻辑(GAL), 这些器件一般统称为 PLD。20 世纪 80 年代后, 集成度为成千上万个逻辑门、几十条以上引脚数的高密度可编程逻辑器件有了飞速发展和广泛应用, 常用的高密度可编程逻辑器件主要包括复杂可编程逻辑器件(CPLD)和现场可编程门阵列(FPGA)等。复杂可编程逻辑器件(CPLD)实际是在传统的简单 PLD 集成上发展起来的, 其基本逻辑单元就是 PLD(大多为 PAL), 如图绪 3 所示, 通过编程将这些内部 PLD 块连接起来, 从而实现更广泛的逻辑功能。另一种高密度可编程逻辑器件, 称为 FPGA, 与 CPLD 结构的不同主要体现在其内部由大量独立的基本逻辑块组成, 如图绪 4 所示, 通过编程将这些逻辑块



图绪 3 CPLD 内部结构示意图



图绪 4 FPGA 内部结构示意图

按照一定的要求连接起来,实现特定的逻辑功能。对这些 CPLD 和 FPGA 编程的常用语言有:ABEL、VHDL 等。

4. 本书的结构和特色

本书共分为 10 章,第 1 章是数字电路设计的数学基础,主要介绍数制、编码的概念和基本逻辑代数;第 2、3、4、5 章是数字电路设计中的组合逻辑设计部分,从组合逻辑的基本器件——集成逻辑门入手,按照组合电路设计原理、组合电路设计练习和组合电路设计实例顺序展开,同时介绍运用一般组合设计方法和利用硬件描述语言(VHDL)设计组合逻辑电路的方法;第 6、7、8 章是数字电路设计中的时序逻辑设计部分,从时序逻辑的基本器件——触发器入手,按照时序电路设计原理、时序电路设计练习和时序电路设计实例的顺序展开,同时介绍运用一般时序电路设计方法和利用 VHDL 设计时序逻辑电路的主要方法;第 9 章介绍存储器、复杂可编程逻辑器件(CPLD)和现场可编程门阵列(FPGA);第 10 章介绍数字电路与模拟电路的接口——数模与模数转换电路和集成脉冲电路。

与传统教材相比,本书的主要特点如下:

一是在教材思想和体系上,由传统的对内容修修补补、增增减减的改革思路转变为对体系重新定位,用 EDA 主导数字电路教学改革的思路。20 世纪 70 年代末期的数字电路教材大都以小规模逻辑电路设计为主;到 80 年代,随着中规模集成电路的广泛应用,新(修)编的教材特点是中、小规模电路设计并存;再到 90 年代中期,由于可编程逻辑器件的异军突起,不少教材纷纷加入 PLD 内容,但大多仅限于对器件的介绍,而没有或很少引入 EDA 的设计思想,因此整个教材体系仍然没有大的变化。由于体系未变,形成这样一种现象:即出现一类新器件,就要增加相应内容,造成授课中容易出现内容膨胀、方法杂散、主线不突出的情况。本书认真吸收现代数字技术的发展成果和美国高等院校同类专业教材的优点和教学经验,以 EDA 的思想和方法贯穿整个教材,将数字电路设计与 EDA 设计思想和方法相融合,形成符合现代数字技术发展方向、面向数字电路设计与应用的新的教材体系。

二是在教材内容组织上,由传统的以逻辑器件为主线的教学,转变为以现代数字电路设计方法和应用为主线的教学,形成 PLD 和中、小规模集成电路设计互相融合渗透的新的教材内容组织模式。传统教材的教学内容组织,通常是先介绍小规模集成电路,再介绍中规模集成电路,最后介绍 PLD 和 FPGA 等超大规模电路。由于是以器件为主线展开教学,学生基本难以在本课程的教学过程中掌握数字电路的现代设计方法和 EDA 的应用,于是不少学校不得不

加开新课程，专讲 EDA 的方法与应用，实际教学效益不高，加重了学生的学习负担。本书按照现代数字电路设计方法为主线的教学思路，从第 3 章组合电路设计原理就介绍 VHDL，引入 EDA 设计思想和方法，第 4 章就开始介绍 PLD，并随后在例题和练习中逐步加强，力图使学生学完本课程后就能基本掌握用 EDA 的思想和方法设计数字电路与系统。

三是在教学理念上，从传统的以教为主的教学理念，转变为面向学生、方便自学的教学理念。本书分别从第 3 章组合电路设计原理和第 6 章时序电路设计原理开始，相关习题和预习均有运用 VHDL 仿真设计的要求，在不增加学时和课程门数的前提下，使学生尽早真正掌握 EDA 设计思想和方法。书中每章都有内容提要和小结及相应的习题，便于学生自学。经过两期在空军雷达学院的试用，本课程的推荐教学学时为 60 学时，教学实施宜采用网络教学方式，一方面本课程教学可发展成为网络教学课程，另一方面，由于课堂教学时间的限制，也要求充分利用网络进行教学，提高这门重要的技术基础课的教学起点。