

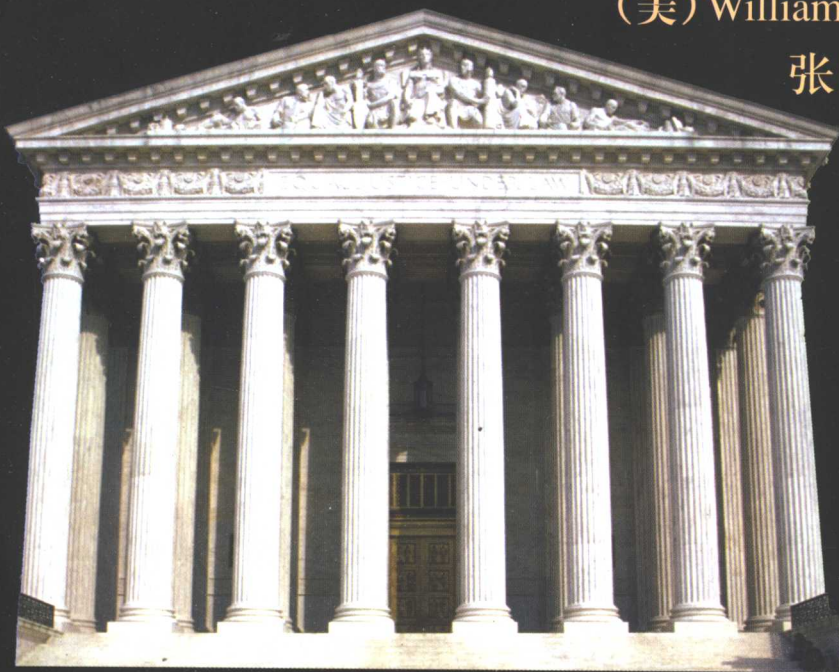
世界著名计算机教材精选

PEARSON
Prentice
Hall

计算机组织 与体系结构

性能设计 (第7版)

(美) William Stallings 著
张昆藏 等 译



COMPUTER ORGANIZATION & ARCHITECTURE



Designing for Performance (Seventh Edition)

清华大学出版社

世界著名计算机教材精选

计算机组织与体系结构 性能设计

(第7版)

**Computer Organization and Architecture
Designing for Performance, Seventh Edition**

(美) William Stallings 著
张昆藏 等 译

清华大学出版社
北 京

Simplified Chinese edition copyright © 2006 by **PEARSON EDUCATION ASIA LIMITED and TSINGHUA UNIVERSITY PRESS.**

Original English language title from Proprietor's edition of the Work.

Original English language title: Computer Organization and Architecture: Designing for Performance, seventh Edition by William Stallings. Copyright © 2006

EISBN: 0-13-185644-8

All Rights Reserved.

Published by arrangement with the original publisher, Pearson Education, Inc., publishing as Prentice Hall, Inc.

This edition is authorized for sale only in the People's Republic of China (excluding the Special Administrative Region of Hong Kong and Macao).

本书中文简体翻译版由 Pearson Education(培生教育出版集团)授权给清华大学出版社在中国境内(不包括中国香港、澳门特别行政区)出版发行。

北京市版权局著作权合同登记号 图字: 01-2005-4795 号

版权所有,翻印必究。举报电话: 010-62782989 13501256678 13801310933

本书封面贴有 Pearson Education(培生教育出版集团)激光防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

计算机组织与体系结构: 性能设计(第7版)/(美)斯托林斯(Stallings, W.)著;张昆藏等译. —7版. —北京:清华大学出版社,2006.3

(世界著名计算机教材精选)

书名原文: Computer Organization and Architecture: Designing for Performance, Seventh Edition

ISBN 7-302-12444-2

I. 计… II. ①斯… ②张… III. 计算机体系结构—教材 IV. TP303

中国版本图书馆 CIP 数据核字(2006)第 005790 号

出版者: 清华大学出版社

<http://www.tup.com.cn>

社总机: 010-62770175

地址: 北京清华大学学研大厦

邮编: 100084

客户服务: 010-62776969

责任编辑: 龙啟铭

印刷者: 清华大学印刷厂

装订者: 三河市化甲屯小学装订二厂

发行者: 新华书店总店北京发行所

开本: 185×260 印张: 38 字数: 893 千字

版次: 2006 年 3 月第 1 版 2006 年 3 月第 1 次印刷

书号: ISBN 7-302-12444-2/TP·7983

印数: 1~4000

定价: 66.00 元

本书的 Web 站点

William Stallings. com/COA/COA7e. html 的 Web 站点为师生使用本书提供了支持,包括以下几个主要方面。

课程支持材料

课程支持材料包括:

- 以 PDF 格式存储的本书的图、表副本。
- 可用于讲演的一组 PowerPoint 幻灯片。
- PDF 格式的课程要点详解,适合于向学生做通告或作为视图演示。
- Computer Science Student Resource 站点,此站点有几个对学生学习计算机科学知识有用的链接和文档,包括对相关基本数学知识的复习;对研究、写论文和做作业的建议和指导;访问报告库和书目等科研资源的链接以及其他有用的链接。
- 本书的勘误表,最多每月修改一次。

COA 课程

包括为使用本书进行课程教学的 Web 站点的链接。这些站点能提供关于课程计划和进度的有益建议,以及一些有用的通告和其他资料。

有用的 Web 站点

包括对相关 Web 站点的链接。此链接覆盖了很广的题目和文章,并可使学生适时地、更深入地探讨问题。

COA 课题仿真工具

包括了对 SimpleScalar 和 SMPCache Web 站点的链接。这是两个软件包,能用来构架项目问题。每个站点包括可下载的软件和背景信息。

序 言

目标

这是一本关于计算机结构和功能的书,力求尽可能清楚完整地给出当今计算机系统的性质和特征。

这个任务具有挑战性,主要有如下几个原因。首先,有非常多的产品类型都冠以“计算机”的名字,从只值几美元的单片机到价值几千万美元的超级计算机。这种多样性不仅表现在价格上,也表现在规模、性能和应用上。其次,不断的改变已成为持续发展的计算机技术的特征。这些改变覆盖了计算机技术的所有方面,从用于构造计算机部件的底层的集成电路技术,到组合这些部件的并行组织概念。

尽管计算机领域存在多样性和改变的迅速性,但某些基本概念始终在起作用。当然,这些概念的应用取决于当前的技术状况和设计者的性能/价格目标。本书的目的在于深入讨论计算机组织与体系结构的基本概念和原理,并将它们运用到当代计算机系统设计问题上去。

副标题(指“性能设计”——译者注)指出了本书的主题和采用的方法。计算机系统的高性能设计历来都是重要的,但这一要求从来没有像今天这样强烈和难以满足。包括处理器速度、存储器速度、存储器容量和互连的数据速率在内的计算机系统的所有基本性能特征都在迅速提高,而且,是以不同的速率在提高。这就使设计一个实现性能最大化并利用所有因素的平衡系统变得非常困难。于是,计算机设计越来越成为一种博弈,它要以改变一个领域的结构和功能来补偿另一领域的性能失配。读者将会看到,这种博弈在本书的许多设计中始终起作用。

像任何系统一样,计算机系统由一组相互关联的部件组成。通过结构(部件互连方式)和功能(单个部件的操作)最能表征一个系统。另外,计算机的组织是层次化的,通过将主要部件分解成各主要子部件,并描述各主要子部件的结构和功能,来进一步描述各主要部件。为清楚和易于理解,本书由上至下地描述这种层次化组织。

- **计算机系统:**主要部件是处理器、存储器和 I/O。
- **处理器:**主要部件是控制器、寄存器、ALU 和指令执行单元。
- **控制器:**为所有处理器部件的操作和协调提供控制信号。传统上,使用的是微程序实现,其中主要部件是控制存储器、微指令排序逻辑和寄存器。最近,微程序设计方式已不那么突出,但仍是一类重要的实现技术。

本文尽量采用以清晰的上下文来组织新素材的方式讲解有关内容,这样可以最大限度地避免让读者感到迷茫,应该会比自下而上地讲解更好。

考查系统的两个着眼点是体系结构(机器语言程序员可见的系统属性)和组织(实现体系结构的操作单元和它们的互连),它们将自始至终贯穿于所有讨论之中。

使用的范例

本书选用许多不同机器的例子,来阐明和强化所提出的概念。多数例子来自两种计算机系列: Intel Pentium 4 和 IBM/Motorola PowerPC。这两种系统共同概括了当前计算机的主要设计趋势。Pentium 4 基本上是一种复杂指令集计算机(CISC),但具有某些 RISC 特征;而 Power PC 基本上是一种精简指令集计算机(RISC)。两种系统都利用了超标量设计原理,并且都支持多个处理器的配置。

本书的安排

本书分为 5 个部分。

第一部分 概述:提供对本书其余部分的概括说明并明确各部分的上下文关系。

第二部分 计算机系统:计算机系统由处理器、存储器、I/O 模块以及这些主要部件之间的互连机构所组成。这部分依次讨论这些方面,只是处理器太复杂,所以留作第三部分单独讨论。

第三部分 中央处理器:CPU 由控制器、寄存器、算术逻辑单元、指令执行单元以及这些部件之间的互连结构所组成。这部分还介绍了如指令集设计和数据类型这类体系结构问题,以及如流水化这类组织问题。

第四部分 控制器:控制处理器其余各部件的处理器部分,这里讨论控制器的功能实现。

第五部分 并行处理的组织:最后这一部分涉及到多个处理器使用的某些问题和向量处理的组织问题。

每章均附有习题、思考题和关键词,以及为深入理解书中内容而推荐的参考文献和 Web 站点,书末附有参考文献总汇。

本书各部分的篇首给出了该部分中各章的摘要。

读者对象

本书面向高校师生和专业技术人员。它可以作为计算机科学、计算机工程、电气工程等专业主修的 CS 220 Computer Architecture 课程的本科生教材,授课时间为一或两个学期。而计算机体系结构是 IEEE/ACM Computer Curricula 2001 这个最新计算机课程教学大纲的核心课程之一。

对关注此领域的专业技术人员;本书可作为有参考价值的基础读物,并适合自学。

面向教师和学生的网上服务

本书的 Web 站点能为教师和学生提供支持,这包括与其他有关站点的链接、以 PDF (Adobe Acrobat)格式提供的本书插图和本书因特网邮件信箱列表的注册信息。Web 主页为 WilliamStallings.com/COA/COA7e.html,详见本序言之前的“本书 Web 站点”。

只要发现印刷错误或其他错误,可立即使用位于 WilliamStallings. com 的本书勘误表。另外,WilliamStallings. com/StudentSupport. html 上的 Computer Science Student Resource 站点为计算机科学与技术相关专业的学生以及专业技术人员提供了文档、信息和有用的链接。

本书的教学用课题

许多教师都清楚,课题训练是计算机组织和体系结构课程的重要部分,通过它可使学生获得实践锻炼并强化他们由书中所学到的概念。为在课程中列入课题,本书提供了以前未有的支持。教师手册不仅包括如何组织课题和向学生分派课题的指导,而且包括了一组覆盖本书广泛内容的推荐课题。

- **研究性课题:**手册包括了一系列的研究要求,指导学生研究 Web 网上或文献中的课题并写出报告。
- **仿真性课题:**手册提供了对使用 SimpleScalar 和 SMPCache 两个仿真软件包的支持。前者能用于探索计算机组织和体系结构的设计问题;后者能用于研究对称多处理器(SMP)的 cache 设计问题。
- **阅读/报告类题目:**手册包括了一个文献论文列表,每章有一篇或几篇,可要求学生阅读并写出简短报告。

详见附录 A。

第 7 版中的新内容

自本书第 6 版发行后的 3 年来,这一领域又有了不少革新和进步。在第 7 版中尽量追踪这些变化,同时保留对整个领域广泛、综合的介绍。为开始这个重新审阅过程,曾请此领域的几位教授对本书第 6 版进行了广泛、深入的评论,又请了几位专家、学者对个别篇章进行了评审。结果使第 7 版在许多方面叙述得更清晰、更紧凑,图表也进行了改进,并且加入了 100 多道习题。

除了为使本书更便于教学和对用户更友好所做的提炼工作之外,全书已有了许多实质性的改变。保留了大致相同的章节,重新改写了许多内容并添加了许多新内容。

致谢

这一新版本得到许多人的帮助,他们慷慨地为本书贡献了自己的宝贵时间和知识。下列学者审阅了全部或大部分书稿,并提出许多建设性意见:西北大学的 Ravi Sundaram、休斯顿大学的 Willis King、加州州立大学的 Albert Heaney、佛罗里达大西洋学校的 A. S. Pandya、北达科它大学的 Yaser Khalifa、奥本大学的 Sanjeev Baskiyar。

同时向对本书单章提出详细的技术审阅意见的如下学者致谢: Javier Eraso Helguera, Steve Golson, Serner, Balbir Singh, Jeff Deifik, Kiran Puttaswamy, Sharan Kalwani, Zalman Stern, Grzegorz Mazur, Jim Hull, Vinay S. Belgaumkar, Michael Spratte 和 John Savard。

阿帕拉契州大学的 Cindy Norris 教授、新布朗斯维克大学的 Bin Mu 教授和阿拉斯

加大学的 Kenrick Mock 教授提供了一些习题。

西班牙埃斯特雷马杜拉大学的 Miguel Angel Vega Rodriguez 教授, Juan Manuel Sánchez Pérez 教授、博士以及 Juan Antonio Gómez Pulido 教授、博士为教师手册准备了 SMPCache 问题并提供了 SMPCache 用户指南。

威斯康星大学的 Todd Bezenek 和里海大学的 James Stine 为教师手册准备了 Simple Scalar 问题, Todd 还提供了 SimpleScalar 用户指南。

还要感谢为本书研制 PowerPoint 幻灯片的利物浦希望大学的 Adiram Pullin。

目 录

第 0 章 读者指南	1
0.1 本书概要	1
0.2 因特网和 Web 资源	1

第一部分 概 述

第 1 章 导论	4
1.1 计算机组织与体系结构	4
1.2 结构和功能	5
1.2.1 功能	5
1.2.2 结构	6
1.3 为何要学习计算机组织和体系结构	8

第 2 章 计算机的演变和性能	10
2.1 计算机简史	10
2.1.1 第一代:真空管	10
2.1.2 第二代:晶体管	17
2.1.3 第三代:集成电路	19
2.1.4 后续的几代	24
2.2 性能设计	26
2.2.1 微处理器的速度	27
2.2.2 性能平衡	27
2.2.3 芯片组织和体系结构的改进	29
2.3 Pentium 和 PowerPC 的进展	32
2.3.1 Pentium	32
2.3.2 PowerPC	33
2.4 推荐的参考文献和 Web 站点	34
2.5 关键词、思考题和习题	34

第二部分 计算机系统

第 3 章 计算机功能和互连的顶层视图	41
3.1 计算机的部件	41

3.2 计算机功能	43
3.2.1 指令的取和执行	44
3.2.2 中断	47
3.2.3 I/O 功能	53
3.3 互连结构	54
3.4 总线互连	55
3.4.1 总线结构	56
3.4.2 多总线层次结构	57
3.4.3 总线设计要素	59
3.5 PCI	63
3.5.1 总线结构	63
3.5.2 PCI 命令	67
3.5.3 数据传送	68
3.5.4 仲裁	70
3.6 推荐的参考文献和 Web 站点	72
3.7 关键词、思考题和习题	72
附录 3A 时序图	76

第 4 章 Cache	78
4.1 计算机存储系统概述	78
4.1.1 存储系统的特性	78
4.1.2 存储器分层结构	80
4.2 Cache 存储器原理	83
4.3 Cache 的设计要素	86
4.3.1 Cache 容量	86
4.3.2 映射功能	86
4.3.3 替换算法	94
4.3.4 写策略	95
4.3.5 行的大小	96
4.3.6 Cache 数目	96
4.4 Pentium 4 和 PowerPC 的 Cache 组织	98
4.4.1 Pentium 4 的 Cache 组织	98

4.4.2 PowerPC 的 Cache 组织	100	6.3 光存储器	152
4.5 推荐的参考文献	101	6.3.1 光盘	153
4.6 关键词、思考题和习题	101	6.3.2 数字通用盘	155
附录 4A 两级存储器的性能特点	107	6.4 磁带	156
4A.1 局部性	107	6.5 推荐的参考文献和 Web 站点	158
4A.2 两级存储器的操作	110	6.6 关键词、思考题和习题	158
4A.3 性能	110		
第 5 章 内部存储器	114	第 7 章 输入输出	161
5.1 半导体主存储器	114	7.1 外部设备	162
5.1.1 组织	114	7.1.1 键盘/监视器	163
5.1.2 DRAM 和 SRAM	114	7.1.2 磁盘驱动器	164
5.1.3 ROM 类型	117	7.2 I/O 模块	166
5.1.4 芯片逻辑	118	7.2.1 模块功能	166
5.1.5 芯片封装	119	7.2.2 I/O 模块结构	167
5.1.6 模块组织	120	7.3 编程式 I/O	168
5.2 纠错	122	7.3.1 概述	169
5.3 高级 DRAM 组织	127	7.3.2 I/O 命令	169
5.3.1 同步 DRAM	127	7.3.3 I/O 指令	169
5.3.2 rambus DRAM	129	7.4 中断驱动式 I/O	171
5.3.3 DDR SDRAM	129	7.4.1 中断处理	172
5.3.4 带 Cache 的 DRAM	130	7.4.2 设计问题	173
5.4 推荐的参考文献和 Web 站点	130	7.4.3 Intel 82C59A 中断控制 制器	175
5.5 关键词、思考题和习题	131	7.4.4 Intel 82C55A 可编程 外部接口	176
第 6 章 外部存储器	135	7.5 存储器直接存取(DMA)	178
6.1 磁盘	135	7.5.1 编程式 I/O 和中断驱动式 I/O 的不足	178
6.1.1 磁读写机制	135	7.5.2 DMA 功能	179
6.1.2 数据组织和格式化	136	7.5.3 Intel 8237A DMA 控 制器	181
6.1.3 物理特性	138	7.6 I/O 通道和处理器	183
6.1.4 磁盘性能参数	140	7.6.1 I/O 功能的演变	183
6.2 RAID(磁盘冗余阵列)	143	7.6.2 I/O 通道的特性	183
6.2.1 RAID 0 级	144	7.7 外部接口: FireWire 和 InfiniBand	185
6.2.2 RAID 1 级	148	7.7.1 接口的类型	185
6.2.3 RAID 2 级	149	7.7.2 点对点 and 多点配置	186
6.2.4 RAID 3 级	149	7.7.3 FireWire 串行总线	186
6.2.5 RAID 4 级	150	7.7.4 InfiniBand	190
6.2.6 RAID 5 级	151	7.8 推荐的参考文献和 Web 站点	193
6.2.7 RAID 6 级	151	7.9 关键词、思考题和习题	193

第 8 章 操作系统支持	198	9.4.2 二进制浮点表示的 IEEE 标准	256
8.1 操作系统概述	198	9.5 浮点算术	258
8.1.1 操作系统的目标和 功能	198	9.5.1 浮点加法和减法	259
8.1.2 操作系统的类型	200	9.5.2 浮点乘法和除法	261
8.2 调度	207	9.5.3 浮点运算的精度问题	263
8.2.1 长期调度	207	9.5.4 二进制浮点算术的 IEEE 标准	264
8.2.2 中期调度	208	9.6 推荐的参考文献和 Web 站点	266
8.2.3 短期调度	208	9.7 关键词、思考题和习题	267
8.3 存储管理	212	第 10 章 指令集:特征和功能	272
8.3.1 交换	212	10.1 机器指令特征	272
8.3.2 分区	213	10.1.1 机器指令要素	272
8.3.3 分页	215	10.1.2 指令表示	273
8.3.4 虚拟存储器	216	10.1.3 指令类型	274
8.3.5 转换后援缓冲器	218	10.1.4 地址数目	275
8.3.6 分段	220	10.1.5 指令集设计	277
8.4 Pentium II 和 PowerPC 的存储 管理	221	10.2 操作数类型	277
8.4.1 Pentium II 的存储管理 硬件	221	10.2.1 数值	278
8.4.2 PowerPC 存储管理 硬件	225	10.2.2 字符	278
8.5 推荐的参考文献和 Web 站点	228	10.2.3 逻辑数据	279
8.6 关键词、思考题和习题	229	10.3 Pentium 和 PowerPC 数据 类型	279
第三部分 中央处理器		10.3.1 Pentium 数据类型	279
第 9 章 计算机算术	235	10.3.2 PowerPC 数据类型	280
9.1 算术逻辑单元	235	10.4 操作类型	281
9.2 整数表示	236	10.4.1 数据传送类	283
9.2.1 符号-幅值表示法	236	10.4.2 算术运算类	284
9.2.2 2 的补码表示法	237	10.4.3 逻辑运算类	285
9.2.3 不同位长间的转换	239	10.4.4 转换类	287
9.2.4 定点表示法	241	10.4.5 输入输出类	288
9.3 整数算术	241	10.4.6 系统控制类	288
9.3.1 取负	241	10.4.7 控制传递类	288
9.3.2 加法和减法	242	10.5 Pentium 和 PowerPC 操作 类型	293
9.3.3 乘法	244	10.5.1 Pentium 操作类型	293
9.3.4 除法	250	10.5.2 PowerPC 操作类型	300
9.4 浮点表示	253	10.6 汇编语言	301
9.4.1 原理	253	10.7 推荐的参考文献	303
		10.8 关键词、思考题和习题	303
		附录 10A 堆栈	309

10A.1 堆栈实现	310	12.4 指令流水	352
10A.2 表示式求值	311	12.4.1 流水线策略	352
附录 10B 小数在先和大数在先	314	12.4.2 流水线的性能	356
10B.1 字节排序	314	12.4.3 转移处理	357
10B.2 位排序	316	12.4.4 Intel 80486 的流水 线	363
第 11 章 指令集:寻址方式和指令 格式	317	12.5 Pentium 处理器	364
11.1 寻址方式	317	12.5.1 寄存器组织	364
11.1.1 立即寻址	319	12.5.2 MMX 寄存器	368
11.1.2 直接寻址	319	12.5.3 中断处理	369
11.1.3 间接寻址	319	12.6 PowerPC 处理器	371
11.1.4 寄存器寻址	320	12.6.1 寄存器组织	371
11.1.5 寄存器间接寻址	320	12.6.2 中断处理	374
11.1.6 偏移寻址	321	12.7 推荐的参考文献	377
11.1.7 堆栈寻址	322	12.8 关键词、思考题和习题	377
11.2 Pentium 和 PowerPC 寻址 方式	323	第 13 章 精简指令集计算机	382
11.2.1 Pentium 寻址方式	323	13.1 指令执行特征	383
11.2.2 PowerPC 寻址方式	325	13.1.1 操作	384
11.3 指令格式	327	13.1.2 操作数	385
11.3.1 指令长度	327	13.1.3 过程调用	385
11.3.2 位的分配	328	13.1.4 结论	386
11.3.3 变长指令	331	13.2 大寄存器组方案的使用	386
11.4 Pentium 和 PowerPC 指令 格式	334	13.2.1 寄存器窗口	387
11.4.1 Pentium 指令格式	334	13.2.2 全局变量	389
11.4.2 PowerPC 指令格式	336	13.2.3 大寄存器组与 Cache 的对比	389
11.5 推荐的参考文献	337	13.3 基于编译器的寄存器优化	391
11.6 关键词、思考题和习题	338	13.4 精简指令集体系结构	392
第 12 章 CPU 结构和功能	342	13.4.1 CISC 的理由	392
12.1 处理器组织	342	13.4.2 精简指令集体系结构 特征	394
12.2 寄存器组织	344	13.4.3 CISC 与 RISC 特征 对比	395
12.2.1 用户可见寄存器	344	13.5 RISC 流水线技术	397
12.2.2 控制和状态寄存器	346	13.5.1 规整指令的流水线 技术	397
12.2.3 微处理器寄存器组织 的例子	347	13.5.2 流水线的优化	398
12.3 指令周期	349	13.6 MIPS R4000	400
12.3.1 间址周期	349	13.6.1 指令集	400
12.3.2 数据流	350	13.6.2 指令流水线	403
		13.7 SPARC	406

13.7.1 SPARC 寄存器组	406	15.3.3 判定执行	453
13.7.2 指令集	408	15.3.4 控制推测	457
13.7.3 指令格式	409	15.3.5 数据推测	461
13.8 RISC 与 CISC 的争论	411	15.3.6 软件流水	462
13.9 推荐的参考文献	411	15.4 IA-64 指令级体系结构	465
13.10 关键词、思考题和习题	412	15.4.1 寄存器堆栈	467
第 14 章 指令级并行性和超标量处		15.4.2 当前栈帧标示器和先 前功能状态寄存器 ...	468
理器	416	15.5 Itanium 处理器组织	469
14.1 概述	416	15.6 推荐的参考文献和 Web 站点 ...	472
14.1.1 超标量与超级流 水线	417	15.7 关键词、思考题和习题	472
14.1.2 限制	418	第四部分 控制器	
14.2 设计考虑	421	第 16 章 控制器操作	478
14.2.1 指令级并行性和机器 并行性	421	16.1 微操作	479
14.2.2 指令发射策略	421	16.1.1 指令周期的子周期 ...	479
14.2.3 寄存器重命名	424	16.1.2 指令周期	483
14.2.4 机器并行性	425	16.2 处理器控制	484
14.2.5 转移预测	426	16.2.1 功能需求	484
14.2.6 超标量执行	427	16.2.2 控制信号	485
14.2.7 超标量实现	427	16.2.3 控制信号举例	486
14.3 Pentium 4	428	16.2.4 处理器内部组织	488
14.3.1 由前端到跟踪 Cache	429	16.2.5 Intel 8085	489
14.3.2 无序执行逻辑	434	16.3 硬连线实现	493
14.3.3 整数和浮点执行 单元	435	16.3.1 控制器输入	493
14.4 PowerPC	435	16.3.2 控制器逻辑	494
14.4.1 PowerPC 601	435	16.4 推荐的参考文献	495
14.4.2 转移处理	439	16.5 关键词、思考题和习题	495
14.4.3 PowerPC 620	439	第 17 章 微程序式控制	497
14.5 推荐的参考文献	441	17.1 基本概念	497
14.6 关键词、思考题和习题	442	17.1.1 微指令	497
第 15 章 IA-64 体系结构	447	17.1.2 微程序式控制器	499
15.1 推动因素	447	17.1.3 Wilkes 控制	501
15.2 通常组织	449	17.1.4 优缺点	505
15.3 判定、推测和软件流水	450	17.2 微指令排序	505
15.3.1 指令格式	450	17.2.1 设计考虑	505
15.3.2 汇编语言格式	452	17.2.2 排序技术	505
		17.2.3 地址生成	508
		17.2.4 LSI-11 微指令排序 ...	508

17.3 微指令执行	509	18.4.2 显式多线程化的 方法	547
17.3.1 微指令分类法	510	18.4.3 实例系统	550
17.3.2 微指令编码	512	18.5 机群系统	552
17.3.3 LSI-11 微指令执行 ...	513	18.5.1 机群系统配置	552
17.3.4 IBM 3033 微指令 执行	518	18.5.2 操作系统设计问题 ...	554
17.4 TI 8800	519	18.5.3 机群计算机体系 结构	555
17.4.1 微指令格式	519	18.5.4 机群系统与 SMP 的 对比	557
17.4.2 微顺序器	522	18.6 非均匀存储器存取	557
17.4.3 寄存器式 ALU	525	18.6.1 推动因素	557
17.5 推荐的参考文献	527	18.6.2 组织	558
17.6 关键词、思考题和习题	527	18.6.3 NUMA 的赞成票和反 对票	559
第五部分 并行处理的组织			
第 18 章 并行处理	532	18.7 向量计算	560
18.1 多处理机组织	533	18.7.1 向量计算方法	561
18.1.1 并行处理机系统 类型	533	18.7.2 IBM 3090 向量设备 ...	565
18.1.2 并行组织	533	18.8 推荐的参考文献和 Web 站点 ...	571
18.2 对称多处理机	535	18.9 关键词、思考题和习题	572
18.2.1 组织	535	附录 A 计算机组织与体系结构	
18.2.2 多处理机操作系统设 计考虑	538	课题	578
18.2.3 大型机 SMP	538	A.1 研究性课题	578
18.3 cache 一致性和 MESI 协议	540	A.2 仿真性课题	578
18.3.1 软件解决方案	541	A.2.1 SimpleScalar	579
18.3.2 硬件解决方案	541	A.2.2 SMPCache	579
18.3.3 MESI 协议	543	A.3 阅读/报告类题目	579
18.4 多线程化和芯片多处理器	546	参考文献	580
18.4.1 隐式和显式多线 程化	546		

第0章 读者指南

本书及其相伴的 Web 站点介绍了大量材料。这里给读者一个简要的概述。

0.1 本书概要

本书分成五个部分。

第一部分：概述计算机组织与体系结构并考察计算机设计的发展、演变。

第二部分：考察计算机主要部件及其互连，这既包括它们之间的彼此互连，也包括计算机与外部世界的互连。这部分亦详细考察了内部存储器、外部存储器以及 I/O。最后考察计算机体系结构与运行其上的操作系统之间的相互关系。

第三部分：考察处理器内部的体系结构和组织。首先，深入讨论计算机算术，然后考察指令集体系结构。本部分的其余章节分配给处理器结构和功能，包括 RISC 与超标量办法的讨论，以及 IA-64 体系结构的详细考察。

第四部分：讨论处理器内控制器的内部结构和微程序设计的使用。

第五部分：介绍并行组织，包括对称多处理机和机群系统。

各部分的篇首给出该部分各章的详细摘要。

本书的目的是使读者知晓当代计算机组织和体系结构的设计原理和实现考虑。于是，纯概念或纯理论的讲述是不妥当的。本书选用许多不同机器的例子，来阐明或强化所提出的概念。多数例子来自两种计算机系列：Intel Pentium 4 和 IBM/Freescale PowerPC。这两种系统共同概括了当前计算机设计趋势的大部分。Pentium 4 基本上是一个复杂指令集计算机(CISC)，但带有某些 RISC 特征；而 Power PC 本质上是一个精简指令集计算机(RISC)。两个系统都利用了超标量设计原理，并且都支持多个处理器的配置。

0.2 因特网和 Web 资源

针对本书，Internet 和 Web 网上有几个可用资源，它们提供对本书的支持和帮助，并跟踪此领域的最新进展。

1. 本书的 Web 站点

本书的 Web 站点是 WilliamStallings.com/COA/COA7e.html。

已在此站点为本书建立了专门的 Web 页，关于此站点的详细介绍请见本书开始部分

的“相关资源”。

此 Web 站点处有本书的勘误表,它列出了已发现的错误。此表将会随时修改。如果读者发现了书中的错误,请给作者发 E-mail。WilliamStallings.com 站点上还有作者其他著作的勘误表。

作者还建立并维护一个 WilliamStallings.com/StudentSupport.html 站点,为计算机科学的师生提供报告、信息和有用的链接,其链接包括以下 4 类。

- **Math:** 包括基本的数学复习资料,一个排队论入门、一个数值系统的初级读物以及与其他有用的数学站点的链接。
- **How-to:** 为完成家庭作业、写技术报告和准备技术文献提供意见和指导。
- **Research resources:** 到重要论文、技术报告和文献目录的链接。
- **Miscellaneous:** 其他各类有用的资料和链接。

2. 其他 Web 站点

还有许多其他 Web 站点,它们提供了与本书主题相关的信息。在后面的各章中,可在“参考文献和 Web 站点”部分找到与该章内容相关的 Web 站点说明。因为 Web 站点及其 URL 经常发生变动,故本书未列入这些站点的 URL,但在本书的 Web 站点上都可以找到这些站点的相关链接。



通常,下列站点提供有关计算机组织与体系结构的重要信息。

- **WWW Computer Architecture Home Page(WWW 计算机体系结构主页):** 提供有关计算机体系结构领域研究人员的全面检索信息,包括结构小组的名址和课题、技术组织、文献、成员和商业信息。
- **CPU Info Center(CPU 信息中心):** 专门提供处理器的信息,包括技术论文、产品信息以及最近发布的公告。
- **Processor Emporium(处理器商业中心):** 提供有趣和有益的信息集合。
- **ACM Special Interest Group on Computer Architecture(美国计算机协会的计算机体系结构专业组):** 提供 SIGARCH(该专业组)的活动和出版消息。
- **IEEE Technical Committee on Computer Architecture(美国电气电子工程师学会的计算机体系结构技术委员会):** 提供 TCAA 的业务通信。

3. USENET 新闻组

几个 USENET 新闻组致力于讨论计算机组织和结构的某些方面。与所有的实际 USENET 新闻组一样,这里也常充斥着令人不感兴趣的文章,但尝试一下,看看是否有感兴趣的内容,仍是值得的。最相关的几个新闻组如下所示。

- **comp. arch:** 一个讨论计算机体系结构的综合新闻组,经常有相当好的文章。
- **comp. arch. arithmetic:** 讨论计算机算法和标准的新闻组。
- **comp. arch. storage:** 讨论的范围从产品到技术,以及到实际应用问题。
- **comp. parallel:** 讨论并行计算机及其应用。

第一部分 概述

第一部分所讨论的主题

第一部分为本书其余部分提供了背景知识以及各章节之间的关系,并给出了计算机组织与体系结构的基本概念。

第一部分各章概要

第1章 导论

第1章介绍了计算机作为分级系统的概念。一台计算机可以看成是由一些部件组成的,它的功能由各个部件的集合功能来决定。每个部件又是通过它的内部结构和功能来描述的,第1章按结构化方法介绍了计算机的主要层次,本书的其他各章是根据这些层次由上至下组织的。

第2章 计算机的演变和性能

第2章有两个目的。首先,介绍计算机技术发展的简史。这是引入计算机组织和体系结构基本概念的轻松而且有趣的方式。计算机系统设计聚焦于性能,本章接着介绍影响性能的技术发展趋势,并概述为实现平衡有效的系统性能而采用的各种技术和策略。