



Xilinx大学计划指定教材

高等院校信息技术规划教材

数字与片上系统 设计教程

何 宾 编著

INFORMATION TECHNOLOGY
INFORMATION TECHNOLOGY
INFORMATION TECHNOLOGY

清华大学出版社



高等院校信息技术规划教材

数字与片上系统 设计教程

何 宾 编著

清华大学出版社
北京

内 容 简 介

本书通过大量的设计实例,系统而又全面地介绍了数字系统和片上可编程系统的设计方法和设计技巧。全书共分为 11 章,内容包括 Nexys2 开发平台介绍、组合逻辑电路设计、算术逻辑单元设计、时序逻辑电路设计、有限自动状态机设计、计算机接口设计、FPGA CPU 设计、俄罗斯方块游戏设计、ChipScope 软件调试数字系统设计、片上可编程系统设计流程、Web 服务器的设计。本书参考了大量经典的设计实例,内容新颖,实践性强,充分反映了最新的复杂数字系统和片上可编程系统的设计方法和技术。

本书可作为高等院校相关专业开设数字系统设计、片上可编程系统设计和 EDA 原理及应用课程的教学实践用书,也可作为相关领域科技人员自学参考用书以及 Xilinx 公司的相关培训教材。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字与片上系统设计教程 / 何宾编著. —北京:清华大学出版社, 2010.7

(高等院校信息技术规划教材)

ISBN 978-7-302-22397-9

I. ①数… II. ①何… III. ①集成电路—芯片—设计—高等学校—教材 IV. ①TN402

中国版本图书馆 CIP 数据核字(2010)第 061848 号

责任编辑:战晓雷 顾 冰

责任校对:时翠兰

责任印制:李红英

出版发行:清华大学出版社

地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62795954,jsjic@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015,zhiliang@tup.tsinghua.edu.cn

印 装 者:北京鑫海金澳胶印有限公司

经 销:全国新华书店

开 本:185×260

印 张:18.25

字 数:418 千字

(附光盘一张)

版 次:2010 年 7 月第 1 版

印 次:2010 年 7 月第 1 次印刷

印 数:1~3000

定 价:33.00 元

产品编号:036929-01

前言

foreword

本书是配合《EDA 原理及应用》(何宾编著,清华大学出版社,2009)、《片上可编程系统原理及应用》(何宾编著,清华大学出版社,2009)、《Xilinx 可编程逻辑器件设计技术详解》(何宾编著,清华大学出版社,2010)而专门编写的一本针对数字系统和片上可编程系统设计的教学实践用书。随着可编程逻辑器件集成度和功能的增强,基于可编程逻辑器件的设计朝着复杂数字系统和片上可编程系统的方向发展,并且在逐步改变传统的设计方法和设计手段。为了使读者在学习相关设计理论和设计方法的基础上,掌握这些新的设计方法和手段,特编写该书。

本书将数字系统和片上可编程系统的设计理论和设计方法融合到具体的设计实例中,书中设计案例的开发使用了美国 Xilinx 公司的 Xilinx ISE 的 Design Suite10.1 软件工具包,并且在美国 Digilent 公司的 Nexys2 板卡上进行验证和测试。在编写设计本书设计实例的过程中,按照设计实例的难度由易到难来安排本书内容,这样使读者更容易自学和系统掌握设计方法。

本书设计案例主要包含数字系统设计和片上可编程系统设计两方面的内容。数字系统设计方面主要包含了组合逻辑电路设计、算术逻辑单元设计、时序逻辑电路设计、有限自动状态机设计、计算机接口设计、FC16 CPU 设计、俄罗斯方块游戏设计和 ChipScope 软件调试数字系统设计几个部分的内容;片上可编程系统设计方面主要包含基于 EDK 的设计流程和 Web 服务器的设计。同时,为了读者能掌握相关软件和硬件平台的设计原理,还包含了 Nexys2 平台的介绍、Nexys2 板的 ISE 教程和 Nexys2 开发板电路原理图和 PCB 图等部分。

作者在编写本书时,参考了 Richard E. LHskell 和 Darrin M. Hanna 两位教授所著的 *learning by Example Using VHDL-Basic Digital Design With a BASYS FPGA Board* 和 *learning by Example Using VHDL-Advanced Digital Design With a Nexys-2 FPGA Board* 书中的一些设计实例,以及美国 Digilent 公司提供

的设计实例,这些设计实例是本书宝贵的素材。通过该书的编写也请把国外大学数字系统设计课程方面先进的实验课教学资料介绍给国内的广大读者,使得他们通过该书的学习掌握 Xilinx 公司 ISE 软件工具包和硬件平台的使用方法和设计手段。为了方便广大读者学习本书内容,还随书配送了光盘,光盘中包含了本书所有的设计实例。本书不仅可以作为高等院校相关专业学习数字系统设计和片上可编程系统设计的教学参考用书,也可作为从事相关教学和科研工作者的参考用书。

本书由下面几位作者协助编写完成,他们分别是王纲领(负责第 3~5 章内容的编写)、常晓磊(负责第 6、7 章内容的编写)、刘一民(负责第 10、11 章内容的编写)、刘静(负责附录 A 的编写)。全书由何宾负责统稿。感谢美国 Xilinx 大学合作计划和美国 Digilent 公司为本书的编写所提供的软件及硬件平台资源,同时也感谢清华大学出版社的领导和编辑,由于他们的努力工作,才使本书能很快地和广大读者见面。

由于作者能力有限,书中难免有疏漏之处,恳请广大读者批评指正,不吝赐教。

作 者

2009 年 12 月于北京

目录

Contents

第 1 章 Nexys2 开发平台介绍	1
1.1 Spartan-3E 芯片功能及特性	1
1.2 Nexys2 开发平台原理及功能	2
第 2 章 组合逻辑电路设计	11
2.1 基本逻辑门设计	11
2.1.1 基本逻辑门设计原理	11
2.1.2 基本逻辑门的实现和验证	12
2.2 多路复用器设计	13
2.2.1 4-1 多路复用器设计原理	13
2.2.2 4-1 多路复用器的逻辑门实现和验证	14
2.2.3 4-1 多路复用器的 case 实现和验证	15
2.3 七段数码管设计	17
2.3.1 七段数码管基本功能设计	17
2.3.2 采用按键复用七段数码管的实现和验证	22
2.3.3 采用时钟自动扫描复用七段数码管的 实现和验证	25
2.4 比较器设计	28
2.4.1 4 位比较器设计	28
2.4.2 8 位比较器设计	31
2.5 编码器和解码器的设计	32
2.5.1 3-8 译码器的逻辑门设计	33
2.5.2 3-8 译码器的 case 语句设计	34
2.5.3 8-3 编码器的逻辑门设计	36
2.5.4 8-3 编码器的 case 语句设计	38
2.5.5 8-3 优先级编码器的设计	39

2.6	二进制码转换设计	41
2.6.1	4 位二进制码到 BCD 码变换设计	41
2.6.2	8 位二进制码到 BCD 码变换设计	42
2.6.3	4 位二进制码到 Gray 码的变换设计	46
2.6.4	4 位 Gray 码到二进制码变换设计	47
2.7	习题	49
第 3 章	算术单元设计	50
3.1	加法器设计	50
3.1.1	4 位加法器的设计	50
3.1.2	8 位加法器的设计	55
3.2	减法器设计	56
3.2.1	4 位减法器的设计	56
3.2.2	4 位加法器/减法器的设计	58
3.3	移位寄存器的设计	60
3.3.1	设计原理	60
3.3.2	设计实现和验证	61
3.3.3	设计代码	61
3.4	乘法器设计	62
3.4.1	设计原理	62
3.4.2	设计实现和验证	63
3.4.3	设计代码	64
3.5	除法器设计	65
3.5.1	设计原理	66
3.5.2	设计实现和验证	66
3.5.3	设计代码	66
3.6	算术逻辑单元设计	68
3.6.1	设计原理	68
3.6.2	设计实现和验证	68
3.6.3	设计代码	69
3.7	习题	70
第 4 章	时序逻辑电路设计	72
4.1	D 触发器的设计	72
4.1.1	1 位 D 触发器的设计	72
4.1.2	4 位 D 触发器的设计	75
4.2	寄存器设计	76

4.2.1	1 位寄存器设计	76
4.2.2	4 位寄存器设计	78
4.3	移位寄存器设计	79
4.3.1	简单移位寄存器的设计	79
4.3.2	环型移位寄存器的设计	81
4.3.3	消抖电路的设计	82
4.3.4	时钟脉冲电路的设计	84
4.4	计数器设计	85
4.4.1	3 位计数器的设计	85
4.4.2	模 5 计数器的设计	88
4.4.3	时钟分频器的设计	90
4.4.4	任意波生成器的设计	96
4.5	加载开关量到寄存器的设计	97
4.5.1	设计原理	97
4.5.2	设计实现和验证	98
4.5.3	设计代码	98
4.6	移动数据到移位寄存器的设计	100
4.6.1	设计原理	100
4.6.2	设计实现和验证	100
4.6.3	设计代码	101
4.7	滚动七段数码显示设计	103
4.7.1	设计原理	103
4.7.2	设计实现和验证	104
4.7.3	设计代码	104
4.8	Fibonacci 序列设计	109
4.8.1	设计原理	109
4.8.2	设计实现和验证	110
4.8.3	设计代码	110
4.9	PWM 的设计	112
4.9.1	PWM 控制直流电机设计	113
4.9.2	PWM 控制伺服电机位置设计	116
4.10	习题	118
第 5 章	有限自动状态机设计	119
5.1	有限自动状态机原理	119
5.2	Moore 状态机序列检测器设计	120
5.2.1	设计原理	120
5.2.2	设计实现和验证	120

5.2.3	设计代码	121
5.3	Mealy 状态机序列检测器设计	124
5.3.1	设计原理	124
5.3.2	设计实现和验证	124
5.3.3	设计代码	125
5.4	门锁码设计	128
5.4.1	门锁码设计原理	128
5.4.2	设计实现和验证	128
5.4.3	设计代码	130
5.5	交通灯设计	133
5.5.1	交通灯设计原理	133
5.5.2	交通灯实现和验证	134
5.5.3	设计代码	135
5.6	习题	139
第 6 章	计算机接口设计	140
6.1	VGA 接口设计	140
6.1.1	设计原理	140
6.1.2	设计实现和验证	143
6.1.3	设计代码	144
6.2	PS/2 键盘接口设计	147
6.2.1	设计原理	147
6.2.2	设计实现和验证	150
6.2.3	设计代码	150
6.3	PS/2 鼠标接口设计	153
6.3.1	设计原理	153
6.3.2	设计实现和验证	155
6.3.3	设计代码	156
6.4	RS-232 接口设计	157
6.4.1	设计原理	157
6.4.2	设计实现和验证	162
6.4.3	设计代码	162
6.5	习题	164
第 7 章	FC16 CPU 的设计	165
7.1	设计背景	165
7.2	设计原理	166

7.2.1	FC16 整体结构	166
7.2.2	数据栈设计	166
7.2.3	功能单元设计	170
7.2.4	返回栈设计	172
7.2.5	控制器设计	173
7.3	设计实现和验证	174
7.4	设计代码	175
7.5	习题	176
第 8 章	俄罗斯方块游戏设计	177
8.1	系统结构原理	177
8.1.1	系统端口	177
8.1.2	系统模块组成	178
8.2	系统各模块设计	180
8.2.1	键盘接口模块设计	180
8.2.2	键盘识别模块设计	180
8.2.3	VGA 接口模块设计	181
8.2.4	图像显示模块设计	182
8.2.5	文本显示模块设计	183
8.2.6	得分统计模块设计	186
8.2.7	游戏控制模块设计	186
8.3	设计实现和验证	188
8.4	设计代码	189
8.5	习题	194
第 9 章	ChipScope 软件调试数字系统设计	195
9.1	设计原理	195
9.1.1	FIFO 原理	195
9.1.2	ChipScope 在线逻辑分析仪软件工具原理	196
9.1.3	软件和硬件协同设计和调试原理	197
9.2	设计实现和验证	197
9.3	设计代码	204
9.4	习题	206
第 10 章	片上可编程系统设计流程	207
10.1	工程的建立	207
10.1.1	使用 BSP 向导	207



10.1.2	新建工程的结构分析	210
10.1.3	工程的下载	213
10.2	添加 IP 到硬件设计	213
10.2.1	打开工程	213
10.2.2	添加和配置 GPIO 外设	214
10.2.3	产生外部 GPIO 连接	216
10.2.4	添加软件程序并编译	217
10.2.5	设计验证	218
10.3	添加定制的 IP 到系统	218
10.3.1	打开工程	219
10.3.2	产生外设模板	219
10.3.3	创建外设	223
10.3.4	添加和连接外设	225
10.3.5	设计验证	226
10.4	编写应用程序	227
10.4.1	添加 BRAM 控制器和 BRAM	227
10.4.2	更新软件应用程序	228
10.4.3	分析目标文件	228
10.4.4	设计验证	231
10.5	使用 SDK 工具	232
10.5.1	添加定时器和中断控制器	232
10.5.2	创建 SDK 软件工程	234
10.5.3	编写中断句柄	236
10.5.4	添加连接脚本	237
10.5.5	验证操作	237
10.6	设计的软件和硬件调试	240
10.6.1	打开工程	240
10.6.2	例化 ChipScope 核	241
10.6.3	启动软件调试器	243
10.6.4	启动 ChipScope Pro 硬件调试器	244
10.6.5	执行 H/S 验证	245
10.7	习题	246
第 11 章	Web 服务器的设计	247
11.1	系统结构及配置	247
11.1.1	系统结构	247
11.1.2	系统配置	248
11.2	系统设计	248

11.2.1 构建 Web 服务器硬件平台环境	248
11.2.2 构建 Web 服务器软件系统	248
11.2.3 生成二进制文件	251
11.2.4 生成 MFS 映像	251
11.3 系统调试	252
11.4 习题	253
附录 A Nexys2 板的 ISE 教程	254
附录 B Nexys2 开发板电路图	264
参考文献	276

Nexys2 开发平台介绍

本书所有的实验基本上都是在 Xilinx 大学计划合作伙伴 Digilent 的 Nexys2 开发板上实现的(最后一章的实验在 Digilent 的 Spartan-3E 开发板上实现),这个开发板的核心芯片采用了 Xilinx 公司的 Spartan-3E 的 FPGA 芯片,该开发板上主要配置有 USB 接口、I/O 扩展口、VGA 接口、PS/2 接口和 RS-232 接口等,满足该书所有数字逻辑设计和片上可编程系统的设计要求。本章将介绍该硬件平台,使读者能在硬件平台上验证设计和全面了解该硬件平台功能。

1.1 Spartan-3E 芯片功能及特性

Spartan-3E 是目前 Spartan 系列最新的产品,系统门数达 $10^5 \sim 1.6 \times 10^6$,是在 Spartan-3 成功的基础上进一步改进的产品,提供了比 Spartan-3 更多的 I/O 端口和更低的单位成本,是 Xilinx 公司性价比最高的 FPGA 芯片。由于更好地利用了 90nm 技术,在单位成本上实现了更多的功能和处理带宽,是 Xilinx 公司新的低成本产品代表,是 ASIC 的有效替代品,主要面向消费电子应用,如宽带无线接入、家庭网络接入以及数字电视设备等。表 1.1 给出了 Spartan-3E 系列产品的主要技术特征。

表 1.1 Spartan-3E 系列 FPGA 主要技术特征

器 件	系统 门数 ($\times 10^5$)	等效 逻辑 单元 数	CLB 阵列 (1 CLB=4 Slice)			分布式 RAM /Kb	BRAM /Kb	专用 乘法 器	DCM	最大 可用 I/O 端口	最大 差分 I/O 对
			行	列	CLB 总数						
XC3S100E	1	2160	22	16	240	15	72	4	2	108	40
XC3S250E	2.5	5508	34	26	612	38	216	12	4	172	68
XC3S500E	5	10 478	46	34	1164	73	360	20	4	232	92
XC3S1200E	12	18 512	60	46	2168	136	504	28	8	304	124
XC3S1600E	16	33 192	76	58	3688	231	648	36	8	376	156

Spartan-3E 系列产品的主要特点如下:

- 采用 90nm 工艺。
- 具有大量的用户 I/O 端口,最多可支持 376 个 I/O 端口或者 156 对差分端口。
- 端口电压为 3.3V、2.5V、1.8V、1.5V、1.2V。
- 单端端口的传输速率可以达到 622Mbps,支持 DDR 接口。
- 最多可达 36 个的专用乘法器、648Kb 的 BRAM、231Kb 的分布式 RAM。
- 宽的时钟频率以及多个专用片上数字时钟管理模块(DCM)。

1.2 Nexys2 开发平台原理及功能

Digilent 的 Nexys2 开发板(简称 Nexys2 板)是基于 Xilinx 的 Spartan-3E FPGA 芯片的电路开发平台,该板包含有高速的 USB2 端口,16MB 的 RAM 和 ROM,一些串行 I/O 设备和端口,使得该平台成为设计各种数字系统的理想平台,并且可以实现基于 Xilinx 的 MicroBlaze 处理器的片上系统的设计。USB2 提供了板上的电源和编程接口,所以 Nexys2 板和笔记本电脑一起使用可建立一个真正的便携式设计平台。

4 个 12 针的外设模块(Pmod)接口能连接低成本 Pmod 模块。例如:电机控制,A/D 和 D/A 转换器、音频电路和传感器。所有用户可访问的 Nexys2 板上信号都有 ESD 和短路保护。Nexys2 板可以使用任何版本的 Xilinx 的 ISE 工具。

图 1.1 给出了该开发平台的结构图,该开发平台的特性主要包括:

- 使用 Xilinx 1.2×10^5 门的 Spartan 3E FPGA 器件。
- 基于 USB2 的 FPGA 配置和高速数据传输(使用 Digilent 提供的免费的 Adept Suite 软件工具)。
- 采用 USB 外部供电(也可使用外接电源),通过板上高效的开关电源将外部供电源转换后为板上芯片供电。
- 配有 Micron 的 16MB 的 PSDRAM 和 Intel 的 16MB 的 StrataFlash ROM 芯片。
- Xilinx 的平台存储器用于非易失性配置。
- 采用 50MHz 的晶振和晶振的扩展插槽。

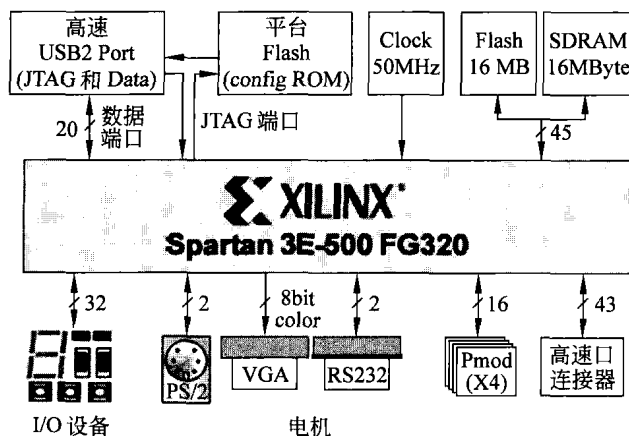


图 1.1 Nexys2 开发板结构

- 配有 60 个 FPGA 的 I/O 口连接到扩展连接器(一个高速的 Hirose FX2 连接器和 4 个 6 针的插头)。
- 配有 8 个 LED、4 个七段数码管、4 个按钮、8 个拨码开关。

1. 平台电源

Nexys2 板的输入电源可以来自 USB 电缆,或者 5~15V 的外接电源插孔(如无说明,本书中的电压均为直流(DC)电压),板上的跳线用来选择输入电源的来源。图 1.2 给出了 Nexys2 开发平台的电源分布图。

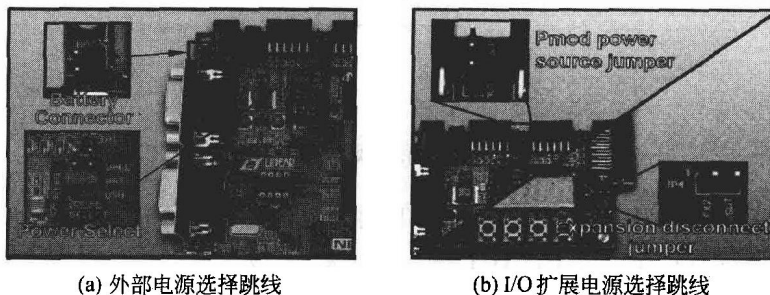


图 1.2 Nexys2 供电跳线

输入电源总线驱动 3.3V 的电源管理器。一些设备要求 2.5V、1.8V 和 1.2V 的电源。主电源由高效的开关管理器提供。板上消耗的电流取决于板上 FPGA 的配置、时钟频率和外部的连接。

如图 1.2 所示,Nexys2 板也能从连接到 Pmod 连接器的外设板和 100 引脚的扩展连接板上获得电源。在 Pmod 附近的跳线和大的扩展连接器(JP1~JP5)能连接 Nexys2 板的输入电源总线到连接器的总线引脚。Pmod 跳线用于选择输入电源总线或者主电源输出的 3.3V 到 Pmod 电源引脚。而扩展连接器的跳线只能连接/切断和输入电源总线的连接。当使用 USB 供电时,Nexys2 板上消耗的电流不要超过 500mA,否则可能对 PC 造成损害。Nexys2 板本身消耗 300mA 电流,外设只能使用最多 200mA 电流。

2. FPGA 和平台 Flash 配置

Nexys2 板上的 FPGA 在执行逻辑功能前,必须先进行配置。图 1.3 给出了 Nexys2 板上的编程电路。在配置的过程中,比特文件传送到 FPGA 内的存储单元中,这个文件定义了逻辑功能和电路的互连。

使用两种方法可以配置 FPGA,使用 USB 平台电缆从 PC 上配置,也可以使用板上的平台 Flash ROM 配置(Flash 也可通过 USB 进行编程)。板上的跳线决定了 FPGA 的配置方式。如果配置模式跳线设置为 Master Serial 模式,在上电时自动从 Flash 加载代码到 FPGA;如果配置模式跳线设置为 JTAG 模式,FPGA 将等待通过 USB 电缆从 PC 上进行配置(也可通过外接通用 USB(并口)电缆进行配置)。Digilent 提供了基于 PC 的 Adept 软件,可用于配置 FPGA 和 Flash。当成功地下载设计文件到 FPGA 时,驱动板上的 Done 灯为亮状态,否则下载失败时,该灯为灭状态。

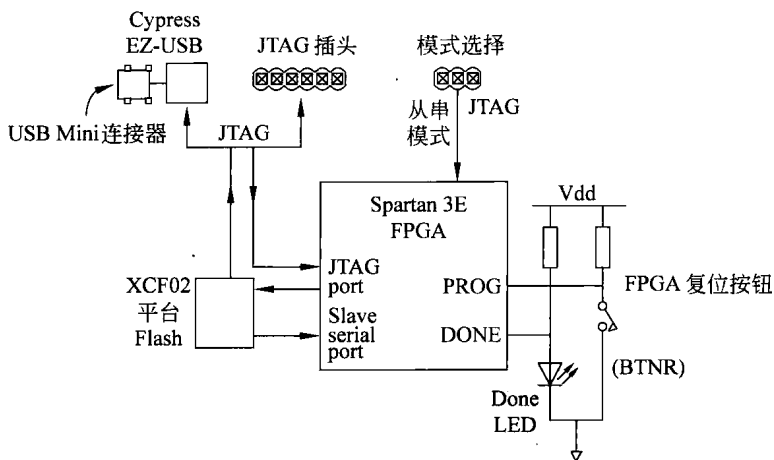


图 1.3 Nexys2 板上编程电路

Nexys2 板可以通过 Xilinx 的 iMPACT 软件对 FPGA 和 PROM 进行配置。在生产 Nexys2 板时,已经在 PROM 中配置了一个设计文件,该文件可用于对板卡进行检测。

3. 时钟配置

Nexys2 板包含 50MHz 的晶振和一个用于安装第二个晶振的插槽。来自晶振的时钟和 FPGA 的全局时钟输入引脚 B8 连接,这样能驱动 FPGA 内的频率合成器模块。插槽和 FPGA 的 U9 引脚连接。FPGA 内的合成器模块提供了时钟的管理功能(称为 DLL 或延迟锁相环),如 2 倍频、4 倍频输入时钟,输入时钟分频,频率合成和相位的移动。

4. 用户 I/O

Nexys2 板包括一些输入设备、输出设备和数据端口。4 个按键和 8 个拨码开关为 FPGA 提供了输入。当按键按下时为高电平,否则为低电平。拨码开关提供了高或低电平的有效输入(取决于拨码开关的位置)。图 1.4 给出了 Nexys2 板的用户 I/O 原理图(XC3S1200E)。

Nexys2 板上七段数码管为共阳极的方式,阴极独立。也就是说驱动七段数码管的每一段的显示,必须给低电平。由于板上的七段数码管的设计结构,为了在 4 个数码管上显示数字,必须给出扫描控制电路,图 1.5 给出了扫描控制电路的时序结构。为了在每个数码管上显示和连续地点亮数码管,所有的四个数码管应该周期性地被驱动,驱动周期为 1~16ms。

5. USB 端口

Nexys 板上包含一个 Cypress 公司的 CY7C68013A USB 控制器,USB 接口用来对板上 Xilinx 芯片进行编程和为板提供电源(最高的传输速度为 38Mbps)。使用 Digilent 免费的 Adept Suite 软件完成编程,通过使用 Digilent 开放的 API 函数访问 Nexys2 USB 连接,也能编写用户定制的软件(可以在 Digilent 的网站上找到这些资料)。

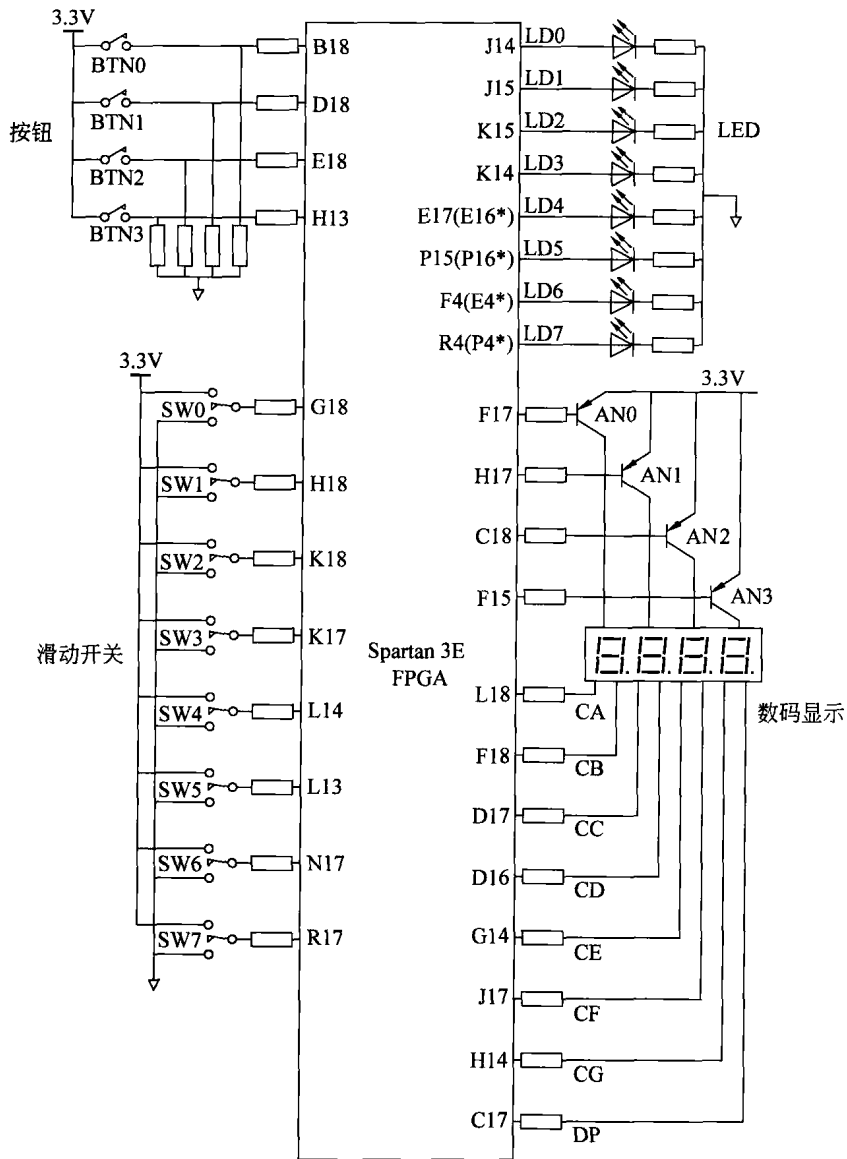


图 1.4 Nexys2 板用户 I/O 的原理图

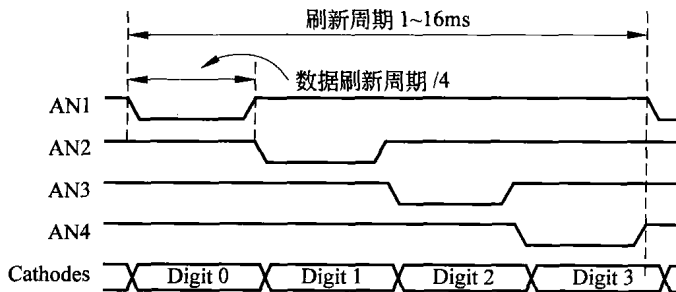


图 1.5 七段数码管的扫描控制时序