

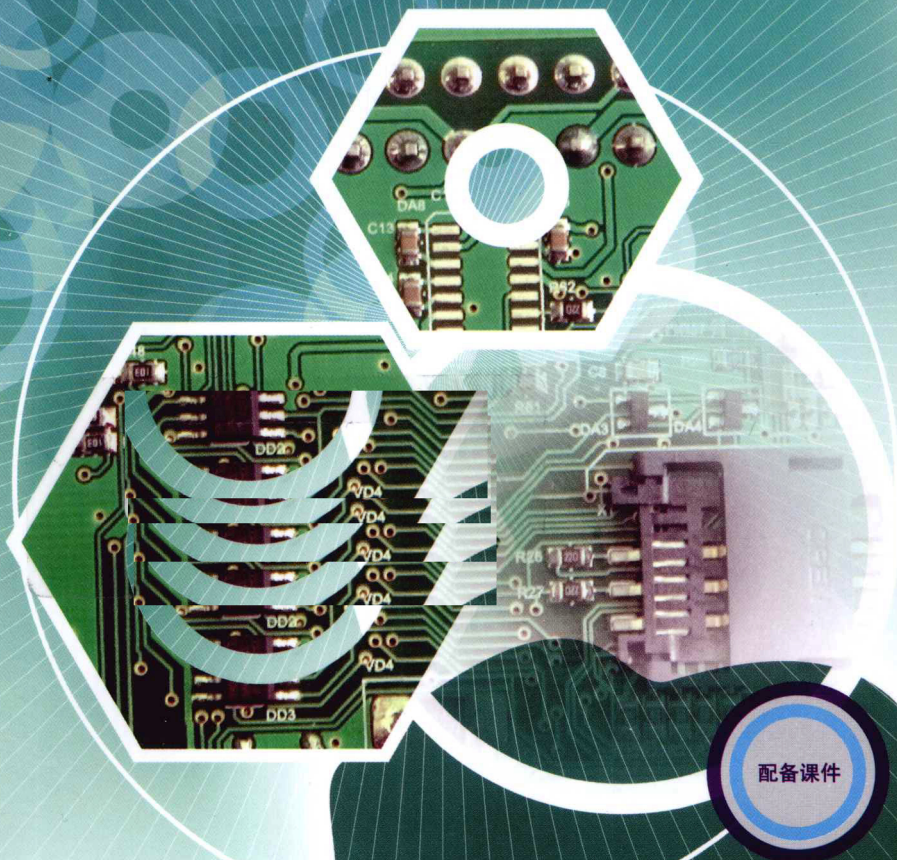


21世纪计算机系列规划教材

微机原理与接口技术

基于IA-32处理器和32位汇编语言

李 鹏 文汉云 李华贵 主 编
赵立辉 副主编
王 斌 主 审



配备课件



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

21 世纪计算机系列规划教材

微机原理与接口技术

基于 IA-32 处理器和 32 位汇编语言

		李华贵	主 编
李 鹏	文汉云	赵立辉	副主编
		王 斌	主 审

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书以 Intel 公司的 IA-32 系列微处理器为基础,系统阐述了微机原理、汇编语言程序设计、微型计算机的系统组成及接口技术。微机原理部分主要包括:32 位微处理器的工作原理、Pentium 的引脚信号、总线周期、超标量流水线技术、多核技术及 32 位基本指令集(包括 16 位指令系统)。汇编语言程序设计部分阐述了 MASM 6. X 宏汇编程序中的完整段与简化段的程序设计,以及 WIN32 汇编语言集成环境中的 32 位汇编语言程序设计。微型计算机的系统组成部分包括:总线技术、存储器系统、中断技术及 DMA 技术;详细分析了虚拟存储器及存储器保护技术、高速缓存技术、实模式与保护模式下的中断系统。接口技术部分包括并行接口、串行通信接口、定时/计数接口、中断控制接口和包含上述所有接口功能的多功能接口芯片 82371AB,以及模拟接口。

本书深入浅出,便于自学;程序丰富,调试方便;接口技术紧密结合实际,便于开发应用。本书可以作为高等院校“微机原理与接口技术(微机原理及应用)”、“微型计算机技术”及“汇编语言程序设计”的教材或参考书,适合计算机、电子、通信和自动化、机械及其自动化等工科专业学生使用。同时也可作为计算机系统开发应用科研人员和期望深入学习微机应用技术的广大读者的参考书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

微机原理与接口技术 / 李华贵主编. —北京:电子工业出版社, 2010. 12

(21 世纪计算机系列规划教材)

ISBN 978-7-121-12088-6

I. ①微… II. ①李… III. ①微型计算机-理论-高等学校-教材 ②微型计算机-接口-高等学校-教材
IV. ①TP36

中国版本图书馆 CIP 数据核字(2010)第 207884 号

策划编辑:徐建军

责任编辑:徐建军 特约编辑:方红琴

印 刷: 北京季蜂印刷有限公司

装 订:

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 25.75 字数: 659.2 千字

印 次: 2010 年 12 月第 1 次印刷

印 数: 4 000 册 定价: 39.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zlts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

前 言

微机原理与接口技术是高等学校理工科大学生必修的一门重要的计算机技术基础课程,通过本课程的学习,使学生从理论与实践上掌握微型计算机的组成与工作原理,掌握汇编语言程序设计和微机的常用接口技术,掌握接口电路的设计与编程方法,建立微机系统整体概念,了解微型计算机的新技术和新理论。

面对当今迅速发展的微型计算机技术,从计算机技术的广度和深度两方面看,微机原理与接口技术课程对初学者来说很难学。编者集 20 多年微机原理及应用课程的教学研究与实践的经验,主持了本课程的校级精品课程建设与省优质课程的建设。编者在已经公开出版使用 5 年之久的《微型计算机技术及应用》教材的基础上,确立了这次编写教材的指导思想,主要是要保留经典内容,更新较多的技术,注重实践与应用,化难为易,便于自学。突出做到了以下几点:

(1) 总体上以 IA-32 微处理器为背景,重点介绍微型计算机的组成结构、指令系统、虚拟存储器技术、高速缓冲存储器技术及接口技术等。

(2) 详细介绍 Pentium 的三种工作方式,重点阐述保护方式。根据系统寄存器的工作方式,详细介绍段页式两级存储器管理机制及存储保护。

(3) 保留了 DOS 下的中断机制,新增了保护方式下的中断原理。介绍了 32 位 I/O 端口译码技术,同时引入了 I/O 保护的概念。

(4) 全面介绍 32 位微处理器的基本指令集,也涉及了 16 位指令系统,彻底改变了先讲 16 位指令集,后简单介绍 32 位指令的顺序。

(5) 介绍了 MASM 6. X 宏汇编程序下的完整段与简化段的程序设计,新增了 WIN32 汇编语言集成环境下的 32 位汇编语言程序设计,案例丰富,分析透彻,实用性强,便于调试。

(6) 鉴于并行打印机接口与 RS-232C 串行通信接口的应用与开发十分普遍,书中详细介绍了其接口的组成、工作原理及开发技术。

(7) 介绍计算机的系统组成,包括南、北桥芯片组的介绍,使读者建立微型计算机的整体概念。南桥芯片中集成了所介绍的 82C54、82C59、82C37 等接口芯片,为读者提供了一个完整的接口概念。

本书共 14 章,第 5~9 章和第 12 章由李鹏编写,第 3、4 章由赵立辉编写,第 11 章由林华编写,其余 5 章由李华贵编写。其中,文汉云、高学军、程世旭、郭平参加了部分章节的编写与修改工作,雷鸣、白凯参与了实例验证。全书由李华贵统稿,王斌博士生导师审稿。本书在编写过程中得到了各方面的大力支持,在此一并表示感谢。

为了方便教师教学,本书配有电子教学课件,根据教学的不同总学时数,还配有相应的三个授课计划,请有此需要的教师登录华信教育资源网(www.hxedu.com.cn)免费注册后进行下载,如有问题可在网站留言板留言或与电子工业出版社联系(E-mail:hxedu@phei.com.cn)。

由于编者水平有限,加之时间仓促,书中难免有不妥之处,诚请广大读者与专家批评指正,以便在今后的修订中不断改进。

编 者

目 录

第1章 微型计算机的基础知识	1
1.1 微处理器与微型计算机的发展概况	1
1.2 微型计算机运算基础	4
1.2.1 定点数和浮点数的表示	4
1.2.2 原码、反码与补码的定义	6
1.2.3 微机中常用的数字代码与字符代码	9
1.3 微型计算机系统概述	11
1.3.1 微型计算机的硬件系统	11
1.3.2 微型计算机的软件系统	13
1.3.3 微型计算机系统	14
1.4 微型计算机工作的基本流程	15
1.4.1 指令与程序	15
1.4.2 微型计算机中指令执行的基本流程	16
1.5 微型计算机系统的主要性能指标	18
1.6 习题	19
第2章 微处理器的编程结构	20
2.1 微处理器的三种工作模式	20
2.1.1 三种工作模式	20
2.1.2 三种工作模式的相互转换	21
2.2 各种微处理器的编程结构	22
2.2.1 16位微处理器的编程结构	22
2.2.2 32位微处理器的编程结构	27
2.3 实模式下的存储器寻址	30
2.3.1 实模式下存储器地址空间的划分	30
2.3.2 实模式下存储器的分段管理技术	30
2.3.3 实模式下存储器的寻址	31
2.4 存储器地址的交叉及字节、字和双字的寻址	34
2.5 习题	34
第3章 32位微处理器指令系统	36
3.1 32位指令运行环境	36
3.2 寻址方式	37
3.2.1 寻址方式概述	37
3.2.2 立即寻址	38
3.2.3 寄存器寻址	39
3.2.4 存储器寻址	39
3.3 32位微处理器指令系统概述	43

3.4	数据传送指令	44
3.4.1	一般数据传送指令	45
3.4.2	堆栈操作指令	47
3.4.3	地址传送指令	50
3.4.4	输入/输出指令	52
3.5	算术运算指令	53
3.5.1	加法指令	53
3.5.2	减法指令	55
3.5.3	乘法指令	56
3.5.4	除法指令	58
3.6	逻辑运算指令	59
3.7	移位指令	61
3.7.1	算术移位指令	62
3.7.2	逻辑移位指令	63
3.7.3	循环移位指令	66
3.8	字符串操作指令	68
3.9	控制转移指令	74
3.9.1	条件转移指令	74
3.9.2	无条件转移指令	77
3.9.3	过程调用和返回指令	79
3.10	符号扩展指令	82
3.11	处理机控制指令	83
3.11.1	标志位控制指令	83
3.11.2	CPU 状态控制指令	84
3.12	习题	85
第4章	汇编语言程序设计	89
4.1	汇编语言基础	89
4.1.1	机器语言、汇编语言与高级语言	89
4.1.2	汇编语言中的常量、变量和标号	91
4.1.3	汇编语言中的运算符和表达式	94
4.1.4	伪指令	98
4.1.5	常用的 DOS 功能调用	103
4.2	16 位完整段汇编语言程序设计	105
4.2.1	顺序程序设计	105
4.2.2	分支(选择结构)程序设计	106
4.2.3	循环程序设计	108
4.2.4	过程设计	110
4.3	16 位简化段汇编语言程序设计	115
4.3.1	简化段定义格式概述	115
4.3.2	16 位简化段顺序程序设计	117

4.3.3	16 位简化段分支程序设计	117
4.3.4	16 位简化段循环程序设计	121
4.4	32 位汇编语言程序设计	124
4.4.1	Win32 汇编源程序概述	124
4.4.2	WIN32 汇编语言程序设计	131
4.4.3	Win32 汇编语言集成开发环境	146
4.5	习题	149
第 5 章	32 位微处理器 Pentium	153
5.1	IA-32 微处理器的功能结构	153
5.1.1	80386 的功能结构	153
5.1.2	80486 结构特点	155
5.1.3	Pentium 微处理器的性能和功能结构	156
5.2	Pentium 微处理器的寄存器	160
5.2.1	基本寄存器组	160
5.2.2	系统寄存器组	163
5.3	Pentium 的超标量流水线	166
5.3.1	Pentium 的超标量流水线结构	166
5.3.2	U、V 流水线及其分工策略	167
5.4	Pentium 的引脚信号	168
5.5	Pentium 的总线周期	173
5.5.1	总线周期的基本概念	173
5.5.2	Pentium 的总线周期	175
5.6	习题	178
第 6 章	虚拟存储技术及存储保护	180
6.1	虚拟存储技术	180
6.1.1	虚拟存储器简介	180
6.1.2	Pentium 工作的保护模式	181
6.1.3	Pentium 工作的实模式	188
6.1.4	Pentium 工作的虚拟 8086 模式	188
6.2	Pentium 的存储保护	190
6.2.1	Pentium 的特权级及其保护功能	190
6.2.2	Pentium 存储区域的保护	192
6.3	习题	194
第 7 章	存储器系统	196
7.1	存储器概述	196
7.1.1	存储器的分类	196
7.1.2	半导体存储器的主要性能指标	198
7.2	半导体存储器	199
7.2.1	存储器中地址译码的两种方式	199
7.2.2	静态随机存取存储器 SRAM	201

7.2.3	只读存储器 ROM	203
7.2.4	动态随机存取存储器 DRAM	208
7.3	微型计算机中存储器的系统结构	213
7.3.1	存储器芯片与微处理器的连接	213
7.3.2	32 位微机系统的内存组织	215
7.4	高速缓冲存储器 Cache 技术	219
7.4.1	Cache 的工作原理	219
7.4.2	Cache 的组织方式	220
7.4.3	写 Cache 的策略与一致性	224
7.4.4	Pentium PC 的 Cache	225
7.5	习题	227
第 8 章	微型计算机和外设之间的数据传输	229
8.1	接口及接口技术	229
8.1.1	接口电路概述	229
8.1.2	接口电路的主要功能	230
8.2	I/O 端口的编址方式	231
8.2.1	什么叫 I/O 端口	231
8.2.2	两种 I/O 编址方式	231
8.2.3	I/O 指令	232
8.2.4	I/O 接口的地址分配	233
8.2.5	I/O 保护	234
8.2.6	32 位微处理器采用 I/O 编址的译码电路	234
8.3	微处理器与 I/O 设备数据传送的几种方式	236
8.3.1	I/O 接口电路的基本结构	236
8.3.2	程序控制 I/O 方式	237
8.3.3	中断控制 I/O 方式	240
8.3.4	直接存储器存取(DMA)方式	241
8.4	DMA 控制器 82C37A	242
8.4.1	82C37A 的内部结构	242
8.4.2	82C37A 引脚信号的定义	243
8.4.3	82C37A 内部寄存器的功能和使用	245
8.4.4	82C37A 的 DMA 接口	249
8.4.5	82C37A 的编程	250
8.5	习题	253
第 9 章	实模式与保护模式下的中断技术	254
9.1	中断的基本概念	254
9.1.1	中断及中断系统的功能	254
9.1.2	中断响应与中断处理	254
9.2	实模式下的中断系统	257
9.2.1	中断的分类	257

9.2.2	中断向量表	259
9.2.3	中断过程	260
9.3	可编程中断控制器 82C59A	263
9.3.1	82C59A 内部结构	263
9.3.2	82C59A 引脚信号	264
9.3.3	82C59A 的工作方式	265
9.3.4	命令字和初始化编程	267
9.3.5	中断处理过程	273
9.3.6	两片 82C59A 的级联	273
9.4	保护模式下的中断技术	274
9.4.1	中断和异常的类型号	274
9.4.2	中断描述符表 IDT	275
9.4.3	保护模式下中断和异常的处理过程	276
9.5	习题	277
第 10 章	并行接口技术	278
10.1	概述	278
10.2	可编程并行通信接口芯片 8255A	279
10.2.1	8255A 的主要特征	279
10.2.2	8255A 芯片的引脚信号	279
10.2.3	8255A 的内部结构	280
10.2.4	8255A 工作方式控制字和编程	281
10.2.5	8255A 的工作方式	283
10.2.6	8255A 的应用	288
10.3	并行打印机接口	290
10.3.1	打印机的工作原理	290
10.3.2	微机的并行打印机接口	294
10.4	习题	301
第 11 章	串行通信接口技术	302
11.1	串行通信的基础	302
11.1.1	串行通信的基本概念	302
11.1.2	串行通信的两种基本方式	303
11.2	通用异步接收/发送芯片 INS8250	304
11.2.1	8250 的内部结构和引脚功能	305
11.2.2	8250 的寄存器	311
11.2.3	8250 的初始化编程	316
11.3	通用的异步接收/发送芯片 NS16550	317
11.3.1	16550 的内部结构和引脚功能	317
11.3.2	16550 的寄存器及编程应用	318
11.4	EIA RS-232C 串行通信接口	325
11.4.1	RS-232C 串行通信接口标准	325

11.4.2	RS-232C 串行通信接口的应用	328
11.5	通用串行总线 USB	332
11.5.1	USB 的简介	332
11.5.2	USB 的性能特点	333
11.5.3	USB 与 PCI 总线的连接	334
11.5.4	USB 的描述符	336
11.5.5	USB 系统组成及拓扑结构	339
11.5.6	USB 的传输类型	340
11.5.7	USB 包的类型与格式	341
11.6	习题	345
第 12 章	定时器/计数器和 32 位机中的多功能接口芯片	347
12.1	可编程定时器/计数器芯片 82C54 的编程结构和引脚信号	347
12.1.1	82C54 的基本功能	347
12.1.2	82C54 的编程结构	347
12.1.3	82C54 的引脚信号	349
12.2	82C54 的控制字与编程	350
12.2.1	82C54 的工作原理和控制字	350
12.2.2	82C54 的锁存命令字	352
12.3	82C54 的工作方式	353
12.3.1	82C54 的六种工作方式	353
12.3.2	82C54 应用举例	359
12.4	32 位机中的多功能接口芯片 82371AB	360
12.4.1	82371AB 芯片的主要功能	361
12.4.2	82371AB 芯片的主要接口简介	361
12.5	习题	363
第 13 章	总线与微型计算机系统的结构	365
13.1	总线和接口标准的基本概念	365
13.1.1	总线的基本概念与分类	365
13.1.2	接口标准与接口标准的分类	366
13.1.3	总线的组成及性能指标	367
13.2	几种典型的总线及主板结构	368
13.2.1	ISA 总线	368
13.2.2	PCI 总线	371
13.2.3	AGP 总线	376
13.2.4	微机主板结构	378
13.3	多核处理器	382
13.3.1	多核处理器发展概况	382
13.3.2	Intel 多核处理器结构	383
13.4	习题	385

第 14 章 模/数和数/模转换	386
14.1 概述	386
14.2 模/数与数/模转换通道的组成	386
14.2.1 模/数转换通道的组成	386
14.2.2 数/模转换通道的组成	389
14.3 模/数与数/模转换器的主要技术指标	390
14.3.1 模/数转换器的主要技术指标	390
14.3.2 数/模转换器的主要技术指标	391
14.4 模/数转换接口技术	391
14.4.1 A/D 转换芯片 AD574	391
14.4.2 AD574 与 PC 总线的连接	393
14.5 数/模转换接口技术	395
14.5.1 8 位 D/A 转换芯片 DAC0832	395
14.5.2 DAC0832 与 PC 总线的连接	397
14.6 习题	398
参考文献	399

第1章 微型计算机的基础知识

1.1 微处理器与微型计算机的发展概况

凡是由大规模集成电路组成的具有控制器和运算器功能的中央处理器，统称为微处理器（Microprocessor, MP）。微型计算机（Microcomputer）是指以微处理器为核心，配上由大规模集成电路（LSI）制作的存储器、输入/输出接口电路及系统总线等所组成的计算机，简称微机。

1. 第一代微型计算机（1971—1973 年）

在微型计算机诞生之前，电子数字计算机中的元器件主要由电子管、晶体管、继电器及磁芯存储器等组成。后来，随着大规模集成技术的发展，在一块半导体芯片上可以集成几千个电子器件，所生产出的大规模集成芯片完全取代了原电子数字计算机中的电子管和晶体管等。于是，微型计算机中的关键部件微处理器，也称中央处理单元 CPU（Central Processor Unit）于 1971 年在美国问世，即 Intel 公司于 1971 年推出的以 Intel 4004 的 4 位微处理器组成的型号为 MCS-4 的世界第一台微型计算机。Intel 4004 微处理器含有 2300 个晶体管，使用 PMOS 工艺，可寻址内存 $\leq 16\text{KB}$ ，CPU 工作频率在 $0.5 \sim 1.0\text{MHz}$ 之间。MCS-4 微机使用机器语言和简单的汇编语言，基本指令执行时间 $10 \sim 15\mu\text{s}$ 。Intel 公司于 1972 年又推出了 8 位微处理器 Intel 8008，由这种 4 位或 8 位微处理器制成的微型机都属于第一代微型计算机。

2. 第二代微型计算机（1973—1978 年）

1973 年，出现了 N 沟道 MOS 集成电路（NMOS），与之前的 P 沟道集成电路（PMOS）相比，其工作速度和集成度都有显著提高。第二代微处理器采用 NMOS 集成电路，芯片包含 5000 ~ 9000 个晶体管，平均指令执行时间 $1 \sim 2\mu\text{s}$ 。

1974 年 Intel 公司推出了第二代微处理器 Intel 8080，1975—1976 年相继出现了集成度更高、功能更强的微处理器，有 Motorola 公司的 6800 和 Zilog 公司的 Z80 等处理器芯片。它们使用了 NMOS 工艺，工作频率 $2 \sim 4\text{MHz}$ ，数据总线 8 位，地址总线 16 根，可寻址内存 64KB，基本指令执行时间 $1.2\mu\text{s}$ ，软件上首次使用了操作系统，并使用了 BASIC、FORTRAN 等高级语言。这类都是 8 位的微处理器，以这类微处理器为 CPU 生产的微型机称为第二代微型机，其性能较第一代有了较大提高。

3. 第三代微型计算机（1978—1984 年）

Intel 公司于 1978 年推出了 16 位的 8086 微处理器，它属于第三代微处理器，8086 CPU 内部和外部数据总线均为 16 位，故称为 16 位微处理器，地址总线 20 位，可寻址内存 1MB。Intel 公司还推出了与之相配合的数字处理器 8087，这两种芯片使用相互兼容的指令集，8087 协处理器设立了专门用于对指数、三角函数及对数等数学计算的指令。1979 年，Intel 公司推出的 8088 CPU，与 8086 相比，其差别只有两点：第一，它的外部数据总线只有 8 位；第二，预取指令队列只有 4 字节，而不是 6 字节，其他与 8086 均相同。1981 年，以 8088 微处理器为核心首次组成了 IBM PC 微型计算机，开创了微型计算机的新时代。由于 8088 微处理器的

出现,个人计算机(PC)开始在全世界蓬勃发展起来。此阶段 Motorola 公司推出了 MC 68000 处理器, Zilog 公司推出了 Z-8000 微处理器。第三代微处理器构成的微机系统,在软件上采用了多种高级语言、常驻汇编程序、管理功能强的操作系统及大型数据库,并且微机中可采用多个处理器,其性能达到了小型计算机水平。1978—1981 年期间的微型机被划分至第三代微型机。

1982 年, Intel 公司推出了划时代的 80286 微处理器,不过它仍然是 16 位的微处理器,80286 微处理器具有实模式与保护模式两种工作方式,突破了 CPU 只能工作在实模式下的局限。80286 内含 13.4 万个晶体管,采用了 CMOS 工艺, CPU 时钟频率 20MHz,可寻址 16MB 内存。

4. 第四代微型计算机 (1985—1992 年)

随着超大规模集成技术的发展,出现了 32 位微处理器,即第四代微处理器。

1985 年 Intel 公司推出了 80386 微处理器,80386 内部和外部的数据线都是 32 位,它是 Intel 公司推出的第一种 32 位微处理器,可寻址内存 4GB,时钟频率 33MHz,相对 80286 微处理器,80386 增加了虚拟 86 工作模式,还具有执行多任务的功能。

Intel 公司推出了 32 位结构的 80386 微处理器后,确定 80386 芯片的指令集结构 (Instruction Set Architecture) 为以后开发 80x86 系列处理器的标准,称其为 Intel 32 位结构 (Intel Architecture-32, IA-32),后来的 80486、Pentium 等微处理器统称为 IA-32 处理器,或称 32 位 80x86 处理器。

80486 CPU 是 Intel 公司于 1989 年推出的,集成度得到了进一步提高。80486 内部突破了 100 万个晶体管,80486 DX4 的工作频率达到了 100MHz,在 80486 DX4 内部首次采用了精简指令集计算机 RISC (Reduction Instruction Set Computer) 技术,工作速度大大提高,可以在一个主频时钟周期内执行一条指令。内部除了包含有 80387 数字协处理器之外,还增加了数据与代码混合存放的 8KB 高速缓冲存储器 (Cache Memory),在同等时钟频率下,80486 相对 80386 的处理速度提高了 2~3 倍。

5. 第五代微型计算机 (1993—1995 年)

1993 年 3 月, Intel 公司推出了第五代微处理器 Pentium (译为“奔腾”) 586,简称 P5,主频 60MHz,(Pentium 586 系列主频有 75, 90, 100, 120, 133, 166MHz 等),利用了亚微米级工艺 (高达 $0.35\mu\text{m}$ 制造工艺),内部包含的晶体管高达 320 万个。Pentium 采用了全新的体系结构,运用了超标量流水线技术 (即 CPU 中有两条指令流水线并行工作),使得每个时钟周期内可以执行两条指令。Pentium CPU 内有两个 8KB Cache,分别用于指令 Cache 和数据 Cache,大大节省了 CPU 访问存储器的时间。另外,重新设计了浮点运算单元,提高了浮点运算速度等。外部数据总线 32 位,内部仍然为 32 位寄存器,但具有 64 位的数据处理能力。

1995 年 2 月, Intel 公司推出了 Pentium Pro (译名为“高能奔腾”),简称 P6,主时钟频率 166MHz 以上,供电电压仅 2.9V,采用了 $0.6\mu\text{m}$ 工艺,内部集成了 550 万个晶体管,具有 8KB 指令和 8KB 数据的第 1 级高速缓存 (L_1 Cache),主板上还有 256~512KB 的第 2 级高速缓存 (L_2 Cache), L_2 Cache 能与 CPU 内部时钟同步运行。与此同时,IBM、Apple 和 Motorola 三家公司联合推出第五代微处理器 PowerPC,AMD 公司推出 K5 以及 Cyrix 公司推出 M1 等。1997 年 Intel 公司推出了 Pentium MMX (译名为“多能奔腾”),它在原 Pentium 微处理器内部增加了处理多媒体数据的 MMX 指令集。1998—1999 年推出了 Pentium Pro 的改进型, Pentium II 和 Pentium III (也称为“奔腾 2 代”和“奔腾 3 代”或 P II 和 P III), Pentium II 的

工作频率达 450MHz, 采用 0.25 μ m 制造工艺, 内含晶体管 750 万只以上。它将 Pentium II CPU、L₂ Cache 的管理和控制芯片及 L₂ Cache 等都集成在一块电路板上。1999 年推出的 Pentium III 微处理器拥有 32KB L₁ Cache 和 512KB L₂ Cache, 比 Pentium II 增加了 70 多条指令, 主要包含多媒体数据的 MMX 指令集和浮点运算指令集, 工作频率高达 500MHz。同年又推出了适用于笔记本电脑的 Pentium III “Coppermine” 处理器, 率先采用 0.18 μ m 制造工艺, 内含 2800 万只晶体管, 体积大为减少, 电源功耗大大减低。其中内置 256KB 与 CPU 主频同步运行的 L₂ Cache, 工作频率达 733MHz。

2000 年 Intel 公司推出的代号为 Northwood 的 Pentium 4 (也称“奔腾 4 代”或 P4) 微处理器, 其工作频率高达 2.2GHz, 采用了 0.13 μ m 制造工艺, 内含 4200 万个晶体管, 外部多达 478 根引脚。目前已上市的 1.20、1.30、1.40、1.50、1.70 及 1.80GHz 的 Pentium 4 微处理器采用了 Intel 850 芯片, 组成了全新的 Net Burst 微处理器体系结构, 它有以下特点。

(1) 增加了超标量流水线的深度, 显著提高了处理器的处理速度。高速执行引擎使得算术逻辑单元的工作速度为双倍内核频率, 从而具有更高的执行吞吐量, 并缩短了等待时间。

(2) 由于采用了先进的 400MHz 系统总线, 可提供 3 倍于 Pentium III 系统总线的带宽, 此总线在 P4 与内存控制器之间提供了 3.2GB/s 的传输速度, 传输速度显著提高, 增强了高级动态的执行。增强的浮点功能使数据能够有效地穿过流水线, 可以实现逼真的视频和三维图形, MMX 和 SSE2 指令集 (共计 144 条) 更便于加速视频、数字音乐、多媒体和图像的处理。

(3) P4 处理器采用了全新的指令高速缓存 (L₁ Cache) 技术, 并采用了 512KB 3D 全速 L₂ Cache, 有利于提高系统的整体性能。

6. Itanium (安腾) 处理器—IA-64 结构的开放硬件平台

由于互联网和电子商务的发展, 人们对服务器的性能提出了更高的要求, 32 位微处理器已无法满足这一要求。现在, Intel、AMD、IBM 及 Sun 等公司先后已设计并推出了多种常用 RISC 结构的 64 位微处理器, 这些微处理器主要面向服务器和 workstation 等高端应用, 但不兼容一般 PC。

1994 年 6 月, Intel 和 HP 两大公司签署合作协议, 确定共同开发以服务器和 workstation 为主要应用目的的全新 64 位架构的微处理器。1997 年 11 月, Intel 和 HP 公司共同发布了基于显示并行指令计算 (Explicitly Parallel Instruction Computing, EPIC) 的安腾系统结构。2000 年 Intel 公司推出了 64 位 Itanium 处理器, 2002 年又推出了 Itanium 2 处理器, Itanium 2 处理器含 2.14 亿只晶体管, 工作主频达到 1GHz。

由于采用 EPIC 技术设计了该处理器的指令集, 它并不是 IA-32 结构的 64 位扩展。为了区别原来 Intel 公司的 32 位 (IA-32) 结构, Intel 公司将该处理器的指令集结构称为 Intel 64 位 (IA-64)。这两种结构处理器的最主要区别: IA-32 处理器采用了超标量流水线技术, 借助过多的硬件来提高指令执行的并行性能, 而 IA-64 处理器采用了超长指令字 (Very Long Instruction Word, VLIW) 技术, 主要依靠软件来提高指令执行的并行性。

7. Intel 64 结构

由于 AMD 公司是 IA-32 处理器兼容芯片的厂商, 该公司生产的 IA-32 兼容处理器虽价格低于 Intel 公司的处理器, 但性能却没有超过 Intel。于是, 在 Intel 公司还没有将 80x86 处理器扩展为 64 位的情况下, AMD 公司于 2003 年率先推出了支持 64 位、兼容 80x86 指令集结构的 64 位处理器, 首次将 PC 引入到 64 位领域。

2004 年, Intel 公司基于 AMD 公司 64 位处理器推出的压力下, 推出了扩展存储器 64 位技

术 (Extended Memory 64 Technology, EM64T)。EM64T 技术是 IA-32 结构的 64 位扩展, 该技术首先用在支持超线程技术的 Pentium 4 终极版和 6XX 系列 Pentium 4 处理器, Pentium 4 终极版是支持双核技术的。由于 EM64T 技术的出现与应用, IA-32 指令系统也就扩展成为 64 位, 称为 Intel 64 结构。Intel 64 结构兼容 IA-32 处理器所支持的实地址方式、保护方式及虚拟 8086 方式。另外, 它引入了一个新的工作方式, 称为 32 位扩展工作方式 (IA-32e)。Intel 64 结构除了有一个运行 32 位和 16 位软件的兼容方式外, 还有一个 64 位的工作方式, 在该方式下, 为软件提供 64 位的线性地址, 支持 40 位物理地址空间, 允许 64 位操作系统运行 64 位地址空间的应用程序, 具有 64 位的地址指针, 可以读写 64 位的通用寄存器。

8. 多核处理器

多核 (Multi-core) 处理器是在一个集成电路芯片上制作了两个或多个处理器执行核心的芯片, 其特点是提升了 IA-32 处理器硬件的多线程能力。例如, Intel 公司的 Pentium 系列处理器基于 NetBurst 微结构实现了多核技术, 具有两个物理处理器核心的 Intel Pentium 至尊版处理器是第一个引入多核技术的 IA-32 系列处理器, 每个处理器核心都包含超线程技术, 共计支持 4 个逻辑处理器。Intel 酷睿系列处理器是基于 Intel core 微结构的多核处理器, 其中, Intel core 2 Duo 处理器支持双核, Intel core 2 Quad 处理器支持四核。

2005 年 Intel 公司率先推出了采用双核设计的桌面级处理器, 其最高端型号为 Pentium Extreme Edition 840。为了满足一般用户的需要, Intel 公司同时还推出了 Pentium D820、830、840 这三款处理器。2005 年 4 月 22 日, AMD 公司随后发布了它的用于服务器/工作站的双核心 Opteron 处理器, 2005 年 5 月 31 日发布了双核桌面处理器 Athlon 64 X2 家族。AMD 还发布了 FX-60 和 FX-62 高性能桌面处理器, 以及 Turion 64 X2 移动处理器。2005 年可谓是“双核元年”, 揭开了双核平台的新篇章。

2006 年, Intel 公司开始推广应用四核处理器。

2009 年 10 月, Intel 公司正式发布了基于 Nehalem 架构的移动版酷睿 i7 四核处理器, 惠普、联想、华硕、戴尔、神舟等推出了基于 i7 处理器的新款笔记本电脑。作为目前速度最快的笔记本电脑处理器, 移动版 i7 基于 Nehalem 架构, 内核代号为 Clarksfield, 采用 45nm 工艺制造。目前已知首批上市的型号为 i7-920XM、i7-820QM 和 i7-720QM 三款, 都具备 4 核 8 线程, 支持 DDR3 1333 内存, 整合 16 通道的 IPI-E 控制器和双通道内存控制器。

Intel 新一代的 Core i7 系列处理器共有三款产品, 分别是 Intel Core i7 920、940、965Extreme。Core i7 系列采用了 LGA 1366 接口, 放弃了传统的 FSB 前端总线概念, 全部转为传输速度更快的 QPI 总线设计, 并且在处理器的内部都集成了三通道的 DDR3 内存控制器, 再加上 Turbo Mode 技术的应用以及超线程技术的回归, 都使得 Core i7 系列处理器的性能达到了新的顶峰。

1.2 微型计算机运算基础

1.2.1 定点数和浮点数的表示

在微型计算机中, 既可以实现定点运算, 又可采用浮点运算部件实现浮点运算。

1. 定点数的表示

在计算机中, 可以约定二进制数据的小数点位置固定在某一位。原理上讲, 小数点的位

置固定在哪一位都行，但是通常有两种定点格式，一是将小数点固定在数的最左边（即纯小数），二是固定在数的最右边（即纯整数），前者通常被用做表示浮点数的尾数，后者通常被用在定点运算中。

假如用宽度为 $n+1$ 位的字来表示定点数 X ，其中 X_0 表示数的符号，通常用 1 表示负数，0 表示正数，其余位表示它的数位，例如，原码和反码，对于任意定点数 $X = X_0X_1X_2\cdots X_n$ ，在定点计算机中可表示的数有相同的范围：

① 如果 X 为纯小数，小数点固定在 X_0 与 X_1 之间，数 X 的表示范围为：

$$0 \leq |X| \leq 1 - 2^{-n} \quad (1-1)$$

② 如果 X 为纯整数，小数点固定在 X_n 的最右边，数 X 的表示范围为：

$$0 \leq |X| \leq 2^n - 1 \quad (1-2)$$

2. 浮点数的表示

任意一个十进制数 N 可以写成：

$$N = 10^E \times M \quad (1-3)$$

同样，任意一个二进制数 N 可以写成：

$$N = 2^e \times m \quad (1-4)$$

例如， $N = 101.1101 = 2^{0011} \times 0.1011101$

其中， m 为浮点数的尾数，是一个纯小数， e 是比例因子的指数，称为浮点数的指数，是一个纯整数，比例因子的基数是一个常数，这里取值为 2，也有取值为 8、16 两种情况。

由上例可以看出，在计算机中存放一个完整的浮点数，应该包括阶码、阶符、尾数及尾数的符号（数符）共 4 部分，如下：

E_s	$E_1 E_2 \cdots E_m$	M_s	$M_1 M_2 \cdots M_n$
阶符	阶码	数符	尾数

现在，一般按照 IEEE 754 标准，采用 32 位浮点数和 64 位浮点数两种标准格式。

(1) 32 位浮点数标准格式

32 位浮点数标准格式如下：

31	30	23 22	0
S	E	M	

在 32 位浮点数中，约定基数 $R=2$ 。S 是尾数的符号位，即浮点数的符号位，它占一位，安排在最高位，0 表示正数，1 表示负数。尾数 M 占 23 位，放在低位部分，是纯小数。E 是阶码，占 8 位，阶码采用了移码方法表示，将阶码上移 127，即 $E = e + 127$ 。因为 8 位移码值的范围是 00000000B ~ 11111111B，所以能表示的真值 $e = -127 \sim +128$ 。

【例 1-1】按照 32 位浮点数标准格式，求数 $N = 2^{011} \times 0.1011101$ 在计算机中表示的形式。

$$N = 2^{011} \times 0.1011101 = 2^{00000011} \times 0.101110100000000000000000$$

其中，因为浮点数为正数，所以 $S=0$ ， $M=101110100000000000000000$

$$E = e + 127 = 00000011 + 01111111 = 10000010$$

反之，一个 32 位浮点数 N 的真值可表示为：

$$N = (-1)^S \times (0.M) \times 2^{E-127} \quad (1-5)$$

值得注意的是,这不是规格化的 IEEE 754 标准浮点数的表示。

在实际应用中,为了进一步提高浮点数的精度,在调整浮点数时,对浮点数的尾数进行规格化,即尾数域的最左边总是有一位整数 1,不予存取,在计算过程中,默认有一个整数 1 存在,实际上将尾数扩充到了 24 位。这才是规格化的 IEEE 754 标准的浮点数,下面将【例 1-1】中的数 N 按 32 位规格化 IEEE 754 标准浮点数重新计算。

$$\begin{aligned} \text{【例 1-2】 } N &= 2^{011} \times 0.1011101 = 2^{00000011} \times 0.101110100000000000000000 \\ &= 2^{00000010} \times 1.011101000000000000000000 \end{aligned}$$

于是,求得数 N 的规格化的 32 位 IEEE 754 标准的浮点数格式:

S 仍为 0, $E = e + 127 = 00000010 + 01111111 = 10000001$, E 值减少一个。

$M = 011101000000000000000000$, M 值左移一位。

根据规格化 32 位浮点数的表示形式,求数 N 的真值为:

$$N = (-1)^S \times (1.M) \times 2^{E-127} \quad (1-6)$$

分别按两种方法求出的 32 位浮点数后,再分别用公式(1-5)和公式(1-6)还原成的真值是相等的。实际应用中,采用规格化尾数方法,然后隐藏尾数最左边位 1,可以扩充浮点数表示的范围,从而提高处理数据的精度。

32 位规格化浮点数所能表示数的范围是:

$$- [1 + (1 - 2^{-23})] \times 2^{128} \sim [1 + (1 - 2^{-23})] \times 2^{128}$$

(2) 64 位浮点数格式

64 位浮点数格式如下:



它与 32 位浮点数的组成原理相同,约定基数 $R = 2$,尾数符号位 S 占一位,同样置于最高位,规格化的尾数 M 占 52 位,最左边一位 1 已被隐藏,阶码 e 上移 1023,即 $E = e + 1023$,移码形式的阶码占 11 位。

反过来,已知一个规格化的 64 位浮点数,求浮点数 N 的真值可表示为:

$$N = (-1)^S \times (1.M) \times 2^{E-1023} \quad (1-7)$$

在计算机相同字长的条件下,浮点数所表示的数的范围比定点数所表示的数的范围大得多。

1.2.2 原码、反码与补码的定义

1. 机器数与真值

计算机中传输与加工处理的信息均为二进制数,二进制数的逻辑 1 和逻辑 0 分别用于代表高电平和低电平,计算机只能识别 1 和 0 两个状态,那么如何确定与识别正二进制数和负二进制数呢?解决的办法是将二进制数最高位作为符号位,例如,1 表示负数,0 表示正数。若字长取 8 位,10001111B 则可以代表 -15,00001111B 则可以代表 +15,这便构成了计算机所识别的数。因此,带符号的二进制数称之为机器数,机器数所代表的值称为真值。在微机中,虽然机器数主要有 3 种表示法,即原码、反码与补码,但一般使用补码。

2. 原码表示法

若定点整数的原码形式为 $X_0X_1X_2\cdots X_n$,则原码表示的定义是: