

高等院校信息技术规划教材

微型计算机原理与接口技术 学习指导与习题解答

李爱群 李凌燕 许建 等 编著

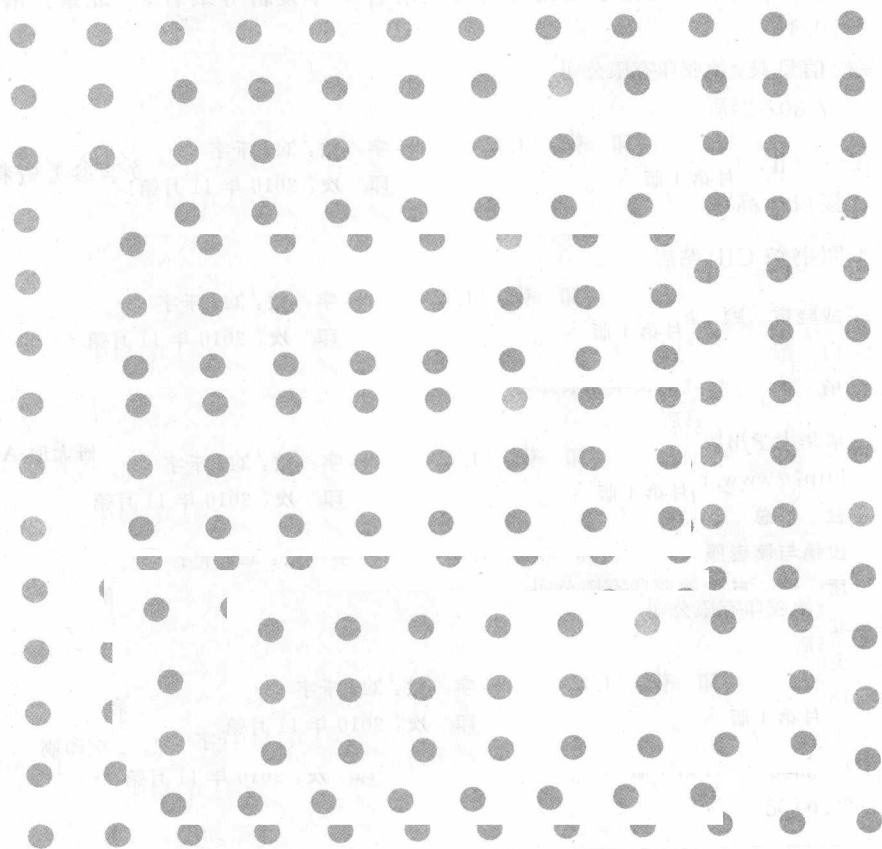


清华大学出版社

高等院校信息技术规划教材

微型计算机原理与接口技术 学习指导与习题解答

李爱群 李凌燕 许建 等 编著



清华大学出版社
北京

内 容 简 介

本书是为国家级十一五规划教材《微型计算机原理与接口技术》编写的辅导书。本书将主教材中相关章节比较重要的内容与概念进行总结与介绍,并就难点加以说明。列举了比较典型的例题进行详细的分析与讲解,组织了数量丰富的题目供学习者自我测试与提高。附录给出了几套有详细参考答案的综合练习试卷,同时也将本书大部分的习题和教材后的习题附上了参考答案和提示。本书为学习者提供了一个有效的辅助学习途径。

本书可作为高等院校汇编语言程序设计、微机原理和接口技术等课程的教学辅助用书,也可作为该课程研究生入学考试和其他考试的参考用书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

微型计算机原理与接口技术学习指导与习题解答 / 李爱群等编著. —北京:清华大学出版社, 2010.11

(高等院校信息技术规划教材)

ISBN 978-7-302-23153-0

I. ①微… II. ①李… III. ①微型计算机—理论—高等学校—教学参考资料 ②微型计算机—接口—高等学校—教学参考资料 IV. ①TP36

中国版本图书馆 CIP 数据核字(2010)第 120323 号

责任编辑:战晓雷 顾 冰

责任校对:白 蕾

责任印制:杨 艳

出版发行:清华大学出版社

地 址:北京清华大学学研大厦 A 座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62795954, jsjic@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

印 装 者:北京鑫海金澳胶印有限公司

经 销:全国新华书店

开 本:185×260

印 张:14.75

字 数:347 千字

版 次:2010 年 11 月第 1 版

印 次:2010 年 11 月第 1 次印刷

印 数:1~3000

定 价:22.00 元

产品编号:037584-01

序

preface

在科教兴国方针的指引下,我国高等教育进入了一个新的历史发展时期,招生规模和在校生数量都有了大幅度的增长。我们在进行着世界上规模最大的高等教育。与此同时,对于高等教育的研究和认识也在不断深化。高等学校要明确自己的办学方向和办学特色,这既是不断提高高等教育水平的必然要求,更是高校不断发展和壮大必须首先考虑的问题。

教育部领导明确提出,高等教育应多元化,高等院校应实施分类分层次教学,这是高等教育大众化的必然结果,也是市场对人才需求的客观规律所致。因此要有相当部分的高等院校致力于培养应用型人才。此类院校在计算机教学中如何实现自己的培养目标,如何选择适用的应用型教材,已成为十分重要和迫切的任务。应用型人才的培养不能简单照搬研究型人才的培养模式,要在丰富的实践基础上认真总结,摸索新形势下的教学规律,在此基础上设计相关课程、改进教学方法,同时编写与之相适应的应用型教材。这一工作是非常艰巨的,也是非常有意义的。

在清华大学出版社的大力支持和配合下,应用型教材编委会于2003年成立。编委会汇集了众多高等院校的实践经验,并经过集中讨论和专家评审,遴选了一批优秀教材,希望能够通过这套教材的出版和使用,促进应用型人才培养的实践发展,为建立新的人才培养模式作出贡献。

我们编写应用型教材的主要出发点是:

1. 适应新形势下教育部对高等教育的要求以及市场对应用型人才的需求。
2. 计算机科学技术和信息技术发展迅速,教材内容和教学方式应与之相适应,适时地进行更新和改进。
3. 教育技术的发展对教材建设提出了更高的要求,教材将呈现

出纸介质出版物、电子课件以及网络学习环境等相互配合的立体化形态。

4. 根据不同的专业要求,突出应用,使理论与实践更加紧密结合。

以此为目标,我们将努力编写一套全新的、有实用价值的应用型计算机教材。经过参编教师的努力,第一批教材已经面世。教材将滚动式地不断更新、修正、提高,逐渐树立起自己的品牌。希望使用本系列教材的广大师生能对我们的教材提出宝贵的意见,共同建设具有应用型特色的精品教材。

朱 敏

2006年5月

前言

foreword

“微型计算机原理与接口技术”是高等学校电子信息类相关专业一门重要的专业和学科基础课,是信息学科各专业的平台课程。通过这门课程的学习,可以使使学生能够较全面深入地了解计算机系统的组成和微型计算机系统的原理及应用技术,能够掌握汇编语言程序设计的基本方法,通过循序渐进、适当综合循环提高的教学和实践活动,使学生具有扎实的理论基础和宽广的系统知识,具有研究开发基于本专业知识的计算机应用系统的能力。

本书是专门为讲授“微型计算机原理与接口技术”课程编写的辅导用书,为学习者提供了一个有效的辅助学习途径。本书可作为高等院校“汇编语言程序设计”、“微机原理和接口技术”等课程的教学辅助用书,也可作为该课程研究生入学考试和其他考试的参考用书。

作为主教材的辅助用书,一方面内容紧跟主教材,反映教材的精华部分;另一方面,也注重拓展学习者的思路,起到学习增强的作用。全书分为两个部分,第一部分总结与介绍了教材中相关章节比较重要的内容与概念,并就难点进行了说明;同时列举了比较有典型的例题进行详细的分析与讲解,组织了数量丰富的题目供学习者自我测试与提高。第二部分给出了几套有详细参考答案的综合练习试卷,同时也提供了大部分习题的参考答案。

本书内容与章节安排基本上与作者参与编写的“十一五”国家级规划教材并获省精品教材奖的《微型计算机原理与接口技术》一致。作者希望本书的出版能给讲授该课程的教师及学习该课程的学生带来一定的帮助。

全书共分8章。第4章和第5章由李凌燕编写;许建编写了第2章习题的参考答案和附录C;附录A部分综合习题由周宁宁、邓玉龙编写;附录B由各章参编者集体编写;第1~3章、第6~8章由李爱群编写,并由他完成全书的整理工作。

感谢南京邮电大学计算机学院院长、课程负责人孙力娟教授,她仔细审阅了全书,提出了许多宝贵建议,给予本书极大的帮助与指导,使得本书更加完善。

由于编者水平有限,书中难免有错漏之处,恳请读者和同行批评指正。

编 者

2010年8月

目录

Contents

第 1 章	计算机基础	1
1.1	重点难点	1
1.2	典型例题与分析解答	8
1.3	习题	11
第 2 章	指令系统与汇编语言程序设计	21
2.1	重点难点	21
2.2	典型例题与分析解答	33
2.3	习题	45
第 3 章	存储器及其组成设计	64
3.1	重点难点	64
3.2	典型例题与分析解答	67
3.3	习题	69
第 4 章	输入/输出系统	73
4.1	重点难点	73
4.2	典型例题与分析解答	80
4.3	习题	85
第 5 章	中断系统	90
5.1	重点难点	90
5.2	典型例题与分析解答	106
5.3	习题	111

第 6 章 微机系统串行通信	118
6.1 重点难点	118
6.2 典型例题与分析解答	124
6.3 习题	126
第 7 章 并行 I/O 接口	131
7.1 重点难点	131
7.2 典型例题与分析解答	135
7.3 习题	137
第 8 章 DMA 控制器	145
8.1 重点难点	145
8.2 典型例题与分析解答	150
8.3 习题	153
附录 A 综合练习试卷及参考答案	155
综合练习试卷(一)	155
综合练习试卷(一)参考答案	158
综合练习试卷(二)	160
综合练习试卷(二)参考答案	163
汇编语言程序设计综合训练试卷	166
附录 B 部分习题参考答案	170
附录 C 主教材习题部分参考答案	216
参考文献	224

第1章

chapter 1

计算机基础

本章的内容对应主教材的第1章、第2章和第6章,主要介绍计算机中数制和码制的基础知识、计算机系统的基本组成,以及 Intel 微处理器的基本结构和发展。主要包括:各种数制的表示法及其相互之间的转换;数值数据在计算机中的编码方法;补码机器数的二进制运算及溢出问题;十进制数的 BCD 码和字符的 ASCII 码;计算机系统的硬件基本组成及微型计算机的基本结构与发展;总线的基本概念与总线标准;32 位微处理器的内部结构、对外接口信号、工作模式和典型的总线操作时序。

要求学习者掌握常用的计数制(十进制、二进制、十六进制和二十进制)及其之间的相互转换,掌握计算机中数值数据和字符的编码,掌握整数补码的运算规则,理解计算机系统的基本组成、微型计算机的基本硬件结构,了解微处理器的发展,掌握 32 位微处理器的结构组成,掌握基本结构寄存器,理解 32 位微处理器的工作模式和地址空间,掌握实模式下存储器的分段管理和物理地址的形成,了解 32 位微处理器的保护虚拟地址模式和地址空间。了解计算机中总线的分类和常用的总线标准。

1.1 重点难点

数制与信息编码、二进制计算是计算机的基础知识。Intel 公司的 X86 系列微处理器,从 8086/8088 到流行的 Pentium,其主要的组成模块就是总线接口单元 BIU 和执行单元 EU,主要完成运算和控制两大功能。后来的 CPU 内部增加了虚拟存储、时钟倍频、特权保护、任务管理、流水线、并行及推测执行、片内存储体分段分页双重管理等技术,目的是提高 CPU 整体性能和提供对多任务多系统的支持。

1. 任意进制数的表示及数制之间的转换

注意书写规则与转换方法。

2. 有符号数在机器中的表示

把用+、-表示的数称为真值数,把用符号位上的 0、1 表示正、负的数称为机器数。有符号机器数可以用不同的方法来表示,常用的有原码、反码和补码表示法。

机器数比真值数多 1 个符号位;正数的原、反、补码和真值数相同;负数原码的数值

部分与真值相同;负数反码的数值部分为真值数按位取反;负数补码的数值部分为真值数按位取反末位加 1。

3. 无符号数与有符号数真值表示范围

计算机中很多信息编码时没有保留符号位的必要,为了扩大寄存器所能表示的数的范围,可取消符号位,这样的数称为无符号数。

- 机器字长为 n 位的无符号数,其真值范围是 $0 \sim (2^n - 1)$ 。
- 机器字长为 n 位的原码数,其真值范围是 $-(2^{n-1} - 1) \sim +(2^{n-1} - 1)$ 。
- 机器字长为 n 位的反码数,其真值范围是 $-(2^{n-1} - 1) \sim +(2^{n-1} - 1)$ 。
- 机器字长为 n 位的补码数,其真值范围是 $-(2^{n-1}) \sim +(2^{n-1} - 1)$ 。

4. 补码的运算与溢出问题

采用补码进行加法运算的规则为:

$$[X+Y]_{\text{补}} = [X]_{\text{补}} + [Y]_{\text{补}}$$

其中, X, Y 为正负数皆可,符号位参加运算。

补码减法的规则是:

$$[X-Y]_{\text{补}} = [X]_{\text{补}} + [-Y]_{\text{补}}$$

其中, X, Y 为正负数皆可,符号位参加运算。

当真值满足下列条件时,应用上述规则就可得到正确的运算结果:

$$-2^{n-1} \leq (X, Y, X \pm Y) < 2^{n-1}$$

其中, n 为字长,运算以 2^n 为模。

当运算结果超出了寄存器所能表示的范围时发生溢出。对于有符号数的加减运算,当两数的符号位相同而和结果的符号位相异时,表示产生了溢出。

CPU 内部设置的标志寄存器中的 C 标和 O 标记录了当前运算结果进位和溢出的情况。当 O 标=1 时,表示有符号数运算发生了溢出。

5. BCD 码和 ASCII 码

计算机中常用的 8421 BCD 码是用 4 位二进制数编码表示 1 位十进制数。在计算机中的 BCD 码存放有两种形式:组合 BCD 码(1 个字节存放 2 位十进制数)和未组合 BCD 码(1 个字节的低 4 位存放 1 位十进制数,高 4 位为 0)。

常用的字符 ASCII 码为:数字 0~9 的 ASCII 码为 30H~39H,大写字母 A~F 的 ASCII 码为 41H~46H,回车键的 ASCII 码为 0DH,换行符的 ASCII 码为 0AH。

6. 浮点数的表示

任何一个二进制数 N (含整数和小数两个部分)都可写成统一的格式:

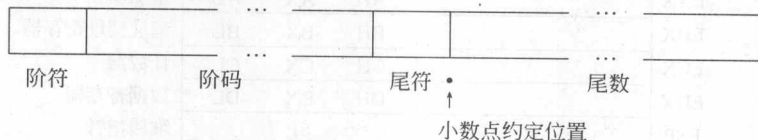
$$N = \pm S \times 2^{\pm J}$$

$\downarrow \quad \downarrow \quad \downarrow \quad \downarrow$
 尾 阶
 数 符
 符 码

规格化的浮点真值数满足以下两个条件：

- (1) 尾数为纯小数,且小数点后面是1而不是0;
- (2) 阶码为整数(正整数或者负整数)。

浮点机器数的常用格式如下：



阶码和尾数可采用相同或不相同的码制来表示。

7. 计算机系统的基本组成与微型计算机的硬件基本结构

按照冯·诺依曼提出的计算机逻辑结构和存储程序概念,计算机的硬件系统基本上由运算器、控制器、存储器、输入/输出接口和输入输出设备、电源系统等组成。

微型计算机硬件的核心是微处理器(Micro-processing Unit, MPU),一般就称为CPU。CPU集成了运算器、控制器、寄存器组和存储管理等部件。微型计算机以CPU为核心,通过总线(分为数据总线、地址总线和控制总线)连接存储器和I/O接口。以微型计算机为主体,配上系统软件和外设之后,就构成了微型计算机系统。

8. Intel 公司 32 位微处理器的内部结构

学习掌握微处理器的内部结构,可以理解CPU的工作过程,对掌握汇编语言程序设计有很大好处。

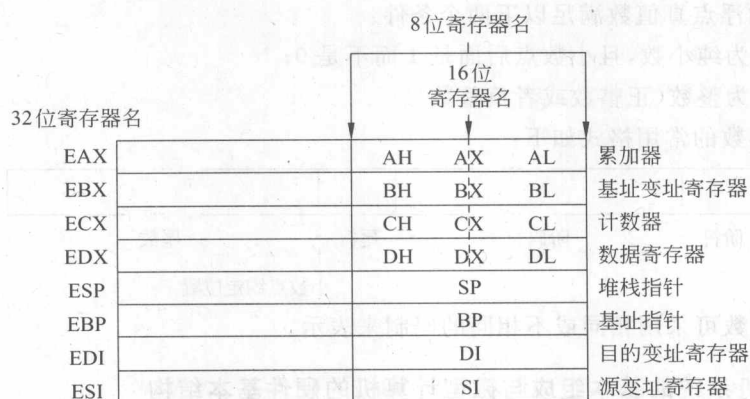
典型的微处理器内部结构主要由4部分组成:算术逻辑运算单元、控制器、寄存器组和I/O控制逻辑。80486微处理器内部有8个基本模块,分别是:总线接口部件、指令预取部件、指令译码部件、执行部件、控制部件、存储管理部件、高速缓冲存储部件(cache)和高性能浮点处理部件。Pentium微处理器内部的主要部件有10个,分别是:总线接口部件、分段分页部件、U流水线和V流水线、指令Cache和数据Cache、指令预取部件、指令译码器、浮点处理部件FPU、分支目标缓冲器BTB、控制ROM和寄存器组。

80486和Pentium微处理器的内部寄存器长度都为32位。主要包括以下几个部分:基本结构寄存器(base architecture register)、系统级寄存器(system level register)、调试和测试寄存器(debug and test register)和浮点寄存器(floating point register)。对汇编语言程序员而言,必须掌握汇编程序设计时可见的寄存器结构。

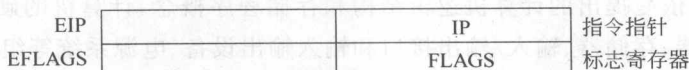
1) 通用寄存器

8个32位的通用寄存器如图1.1(a)所示,这些寄存器都可以存放数据或地址,并能进行32位、16位、8位和1位的运算。

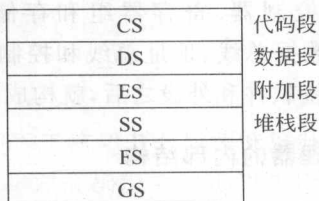
能进行32位运算的寄存器分别称作EAX、EBX、ECX、EDX、ESI、EDI、EBP和ESP。这8个寄存器的低16位可独立使用,它们分别以AX、BX、CX、DX、SI、DI、BP和SP为名称被访问。其中AX、BX、CX和DX的低位字节或高位字节也可作为独立的8位寄存器使用,低位字节的寄存器分别称作AL、BL、CL和DL,高位字节的寄存器分别称作AH、



(a) 通用寄存器



(b) 指令指针和标志寄存器



(c) 段寄存器

图 1.1 基本体系结构寄存器

BH、CH 和 DH。寻址方式中 SI、DI、BX、BP 和 SP 都做地址寄存器使用,寻址主存中的数据,DX 也存放地址,但用来寻址 I/O 端口寄存器。

2) 指令指针

指令指针如图 1.1(b)所示,存放相对于代码段寄存器(CS)的基地址值的偏移量。EIP 的低 16 位可作独立使用的寄存器 IP,在实地址模式时,与 CS 组合后,形成 20 位的物理地址。

3) 标志寄存器

标志寄存器见图 1.1(b),32 位的寄存器称作 EFLAGS。EFLAGS 中的位可分为标志位和控制位两类。标志位指明程序运行时的微处理器的实时状态;控制位由程序设计者设置,以控制 CPU 进行某种操作。EFLAGS 的低 16 位也可作为一个独立的标志寄存器 FLAGS。标志寄存器含有两类标志,即状态标志和控制标志。状态标志记录了当前指令执行后的一些状态信息;控制标志控制微处理器操作。6 个重要的状态标志和两个控制标志如下:

(1) C 标志(进位/借位标志):C 标志记录了加/减运算之后最高位的进位值/借位值。字节加/减、字加/减、双字加/减时,最高位产生进位/借位,则 C 标志置 1,否则 C 标志置 0。移位和循环移位指令也影响 C 标志。

(2) A 标志(辅助进位/借位标志): A 标志又称半进位/半借位标志。加/减运算时, D_3 位向 D_4 位有进位/借位, 则 A 标志置 1, 否则置 0。

(3) S 标志(符号标志): S 标志记录了运算结果的最高位值。字节运算后结果的 D_7 位为 1, 字运算后结果的 D_{15} 位为 1, 双字运算后结果的 D_{31} 位为 1, 均使 S 标志置 1, 否则 S 标志置 0。如果是有符号数运算, S 标志为 0 表示结果为正数, S 标志为 1 表示结果为负数。

(4) Z 标志(全零标志): 当运算结果为全零时 Z 标志置 1, 否则置 0。

(5) P 标志(奇偶性标志): 运算结果的低 8 位中, 1 的个数为偶数个则 P 标志置 1, 否则 P 标志置 0。在数据通信中, 该标志是校验数据传送正确性的一种手段。

(6) O 标志(溢出标志): 运算结果产生溢出则 O 标志置 1, 否则 O 标志置 0。

(7) D 标志(方向标志): 执行 STD 指令则 D 标志置 1, 执行 CLD 指令 D 标志置 0。方向标志的作用是: CPU 在执行串操作指令时, 控制字符串指针的调整方向, D 标志为 0, 进行增址型调整, D 标志为 1, 进行减址型调整。

(8) I 标志(中断允许标志): I 标志控制 CPU 是否响应来自引脚 INTR 的可屏蔽中断请求。执行 STI 指令 I 标志置 1, CPU 响应可屏蔽中断; 执行 CLI 指令 I 标志置 0, CPU 不响应可屏蔽中断。

4) 段寄存器

设计程序时, 一般把指令代码和数据分开保存于不同的存储器空间。80X86 微处理器内有 6 个 16 位的段寄存器用于指明指令代码和数据所用的地址空间, 分别是代码段寄存器 CS、堆栈段寄存器 SS, 而 DS、ES、FS 和 GS 都称作数据段寄存器, 见图 1.1(c)。除 CS 是用于指示指令代码的地址空间之外, 其他段寄存器都用于指示数据的地址空间。

9. 32 位微处理器的外部引脚功能

CPU 的引脚信号通过逻辑部件的处理与组合, 构成系统总线(数据总线、地址总线和控制总线), 通过这 3 大总线实现访问存储器和 I/O 设备。

Pentium 微处理器几个比较重要的引脚信号是:

- CLK: 系统时钟信号。
- RESET: 系统复位信号。系统复位以后, 程序均从 FFFFFFF0H 处重新开始运行。
- $A_{31} \sim A_3$: 地址线。
- $D_{63} \sim D_0$: 数据线。
- $\overline{BE7} \sim \overline{BE0}$: 字节允许信号, 对应 8 字节即 64 位数据。
- $D/\overline{C}$: 数据/控制信号。高电平表示当前总线周期传输的是数据, 低电平表示当前总线周期传输的是指令。
- $M/\overline{IO}$: 存储器和 I/O 访问信号。高电平时访问存储器, 低电平时则访问 I/O 端口。
- $W/\overline{R}$: 读写信号。高电平时表示当前总线周期进行写操作, 低电平时则为读操作。

- INTR: 可屏蔽中断请求信号。
- NMI: 非屏蔽中断请求信号。
- HOLD: 总线请求信号。这是其他总线主设备请求 CPU 让出总线控制权的信号。
- HLDA: 总线请求响应信号。这是对 HOLD 的回答信号, 表示 CPU 已让出总线控制权。

10. 32 位微处理器的实地址模式

32 位微处理器有三种工作模式(工作方式): 实地址模式、保护虚拟地址模式(也叫保护模式)和虚拟 8086 模式。

必须掌握实地址模式的如下特点:

- (1) 寻址机构、存储器管理和中断机构均与 8086 一致;
- (2) 操作数默认长度为 16 位, 但允许访问 32 位寄存器组, 在使用 32 位寄存器组时, 指令中要加上前缀以表示越权存取;
- (3) 不用虚拟地址的概念, 存储器容量最大为 1MB; 采用分段方式, 每个段大小固定为 64KB;
- (4) 存储器中保留两个固定区域, 一个为初始化区域, 另一个为中断向量区。前者地址为 FFFF0H~FFFFFH, 后者为 00000H~003FFH。

11. 32 位微处理器实地址模式下 20 位物理地址的形成

80X86 微处理器规定应用程序员编写程序的空间称为虚拟空间, 也叫逻辑空间, 其对应的地址称作虚拟地址或逻辑地址。这个空间非常大, 32 位微处理器的逻辑空间可达 2^{46} B(64TB)。而计算机中主存储器的实际空间称为物理空间, 也称主存空间, 其对应的地址称作物理地址或主存地址。32 位微处理器能访问的主存空间为 2^{32} B(4GB)。把程序从逻辑空间调入物理空间运行时有一个逻辑地址到物理地址的转换, 由于微处理器工作在实地址模式下的物理空间只有 1MB, 1MB 的内存单元的物理地址按照 00000H~FFFFFH 来进行编址, 所以 20 位物理地址的形成概念非常重要。

逻辑地址表示形式: 段基址: 偏移地址 (段基址部分通常用提供地址的段寄存器表示)。

CPU 在计算物理地址时根据当前段寄存器的 16 位值左移 4 位计算该段的 20 位起始物理地址, 再加上指明的段内的 16 位偏移地址, 从而计算得到某个段内某个单元的物理地址。

12. 微处理器总线操作与时序

微处理器访问存储器和 I/O 时都要通过总线。时钟周期(或 T 周期)是处理器处理操作的最基本单位, 是 CPU 的时间基准, 它由计算机的主频决定。若干个时钟周期则可组成 1 个总线周期(Bus Cycle)。所谓总线周期是指 CPU 从存储器或输入/输出端口存取 1 个字节或字所需要的时间。所以, 1 个总线周期由多个 T 状态组成。

不同类型的 32 位微处理器其总线周期也不相同。几个重要的总线周期是：存储器读、存储器写、I/O 读、I/O 写和中断响应周期。

13. 总线的类型

计算机系统的总线按其所传输信号的性质分为三类：地址总线、数据总线和控制总线。

按总线连接的对象和所处系统的层次来分，总线有芯片级总线、系统总线、局部总线和外部总线。

按照允许信息传送的方向来分，可分为单向传输和双向传输两种。

按照用法，总线又可以分为专用总线和非专用总线。

14. 总线的性能

总线的性能主要从以下三方面来衡量：总线宽度、总线频率和传输率。

(1) 总线宽度：是指一次可以同时传输的数据位数。一般来说，总线的宽度越宽，在一定时间内传输的信息量就越大。不过在一个系统中，总线的宽度不会超过 CPU 的数据宽度。

(2) 总线频率：是指总线工作时每秒内能传输数据的次数。总线的频率越高，传输的速度越快。

(3) 传输率：是指每秒内能传输的字节数，用 MB/s 来表示。

传输率和总线宽度、总线频率之间的关系是：传输率 = 总线宽度 / 8 × 总线频率。

15. 典型总线标准

AT 总线 (ISA 总线)：AT 总线的数据宽度为 16 位，工作频率为 8MHz，数据传输率最高为 8MB/s。AT 总线在 PC 总线 (62 芯插槽) 的基础上增加了一个 36 芯的副插槽，使数据线增加到 16 根，地址线增加到 24 根，可以寻址 16MB 地址空间。

PCI 总线的主要特点是：PCI 用 32 位数据传输，也可扩展为 64 位。用 32 位数据宽度时，以 33MHz 的频率运行，传输率达 132MB/s；用 64 位数据宽度时，以 66MHz 的频率运行，传输率达 528MB/s。另外，其特点还包括：高效率，即插即用功能，独立于 CPU，负载能力强，易于扩展，兼容各类总线。

并行 I/O 标准接口 IDE：IDE 也称为 ATA (AT Attachable) 接口。当前，在微型计算机系统中，主机和硬盘子系统之间都采用 IDE 或 EIDE 总线连接。

并行 I/O 标准接口 SCSI：SCSI 是小型计算机系统接口的简称，其设计思想来源于 IBM 大型机系统的 I/O 通道结构，目的是使 CPU 摆脱对各种设备的繁杂控制。它是一个高速智能接口，可以混接各种磁盘、光盘、磁带机、打印机、扫描仪、条码阅读器以及通信设备。

通用串行总线 USB (Universal Serial Bus)：USB 是 Intel、DEC、Compaq、Microsoft 和 IBM 等公司于 1996 年共同制定的串行接口标准，可以在不开机箱的情况下增减设备，支持即插即用功能。USB 的连接方式很简单，只用一条四芯电缆，除了电源和地以外，用

两根信号线以差分方式串行传输数据,连线可长达 5m。USB 1.1 接口支持的数据传输率最高为 12MB/s,USB 2.0 接口支持的传输速度高达 480MB/s。

1.2 典型例题与分析解答

1. 数制转换。

$$(1) (11101.1011)_2 = (\quad)_{10}$$

分析:二进制、十六进制以至任意进制的数转换为十进制数的方法较简单,根据按权展开式把每个数位上的代码和该数位的权值相乘,再求累加和,即可得到等值的十进制数。

解:

$$(11101.1011)_2 = 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-3} + 1 \times 2^{-4} = (29.6875)_{10}$$

$$(2) (147)_{10} = (\quad)_2 = (\quad)_{16}$$

分析:十进制带小数转二进制数的方法为:整数部分“除 2 取余倒排”,小数部分“乘 2 取整顺排”,然后再进行组合。二进制转十六进制时方法为:以小数点为界,4 位二进制数为一组,不足 4 位用 0 补全,然后每组用等值的十六进制数表示。

解:

$$(147)_{10} = (10010011)_2 = (93)_{16}$$

2. 已知下列补码,求出其真值。

$$(1) 87H \quad (2) 3DH \quad (3) 0B62H \quad (4) 3CF2H$$

分析:如已知补码求真值,按照真值求补码的步骤,只需要将步骤反过来即可。即:先对补码值减 1,再按位取反。也可直接对补码先取反再加 1。

解:

$$(1) [X]_{\text{补}} = 87H = 10000111B, \text{符号位为 } 1, X \text{ 是负数}, [X]_{\text{原}} = 11111001B$$

$$X = -79H$$

$$(2) [X]_{\text{补}} = 3DH = 00111101B, \text{符号位为 } 0, X \text{ 是正数}$$

$$X = 3DH$$

$$(3) [X]_{\text{补}} = 0B62H = 0000101101100010B, \text{符号位为 } 0, X \text{ 是正数}$$

$$X = +B62H$$

$$(4) [X]_{\text{补}} = 3CF2H = 0011110011110010B, \text{符号位为 } 0, X \text{ 是正数}$$

$$X = 3CF2H$$

3. 按照字符所对应的 ASCII 码表示,查表写出下列字符的 ASCII 码:

A、G、W、*、ESC、LF、CR、%

解:A 的 ASCII 码为 41H;G 的 ASCII 码为 47H;W 的 ASCII 码为 57H;* 的 ASCII 码为 2AH;ESC 的 ASCII 码为 1BH;LF 的 ASCII 码为 0AH;CR 的 ASCII 码为 0DH;% 的 ASCII 码为 25H。