

现代电子

系统设计



Digital System Design



Data
Converter
DAC87x8

张金主编 袁魏华 张友方 侯汝舜 副主编

- 电子系统设计基础：电子设计打基础，一步一步跟我走
- 现代电子系统设计：EDA、单片机、PLC，一个也不能少
- 电子系统设计实战：集精选竞赛试题，汇实战经验技巧



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

电子设计步步高

现代电子系统设计

電子工業出版社

Publishing House of Electronics Industry

北京 · BEIJING

内 容 简 介

“电子设计步步高”是针对国内应用电子系统设计的特点和需要,以全国大学生电子设计竞赛为背景,为高等院校电子信息类专业学生参加竞赛编写的系列培训和实训指导用书。系列教程分三篇:基础篇、提高篇和实践篇。

本册为提高篇——《现代电子系统设计》,以满足需要和够用为原则,详细介绍以单片机为核心的电子系统设计和以FPGA为核心的电子系统设计的相关问题。开篇叙述现代电子系统设计的特点和一般流程,现代电子系统中常用的PID控制调整方法以及数值处理方法;重点介绍了以单片机为核心的电子系统设计,以FPGA为核心的电子系统设计,常用外围器件及接口电路设计和常用EDA工具软件的使用等内容。

本书除可作为大学生电子设计竞赛培训实训指导用书外,还可作为电子信息工程、通信工程、自动控制、电气控制、计算机类各专业学生课程设计和毕业设计的参考用书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

现代电子系统设计/张金主编. —北京:电子工业出版社,2011.1
(电子设计步步高)

ISBN 978-7-121-12263-7

I. ①现… II. ①张… III. ①电子系统—系统设计—高等学校—教学参考资料 IV. ①TN02

中国版本图书馆CIP数据核字(2010)第221685号

策划编辑:王敬栋

责任编辑:刘真平

印 刷:北京丰源印刷厂

装 订:三河市鹏成印业有限公司

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编 100036

开 本:787×1092 1/16 印张:19.75 字数:502.4千字

印 次:2011年1月第1次印刷

印 数:4000册 定价:44.00元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

前 言

随着半导体加工工艺和集成电路技术的发展,现代电子系统设计、功能实现、信息采集处理和应用方式等发生了质的变化,这对当今大学电子信息类学科专业人才的培养提出了严峻挑战。如何培养理论基础扎实、创新能力强、综合素质高的人才成为电子信息类教学改革的重要目标。全国大学生电子设计竞赛是教育部倡导的大学生学科竞赛之一,是面向大学生的群众性科技活动。目的在于推动全国普通高等学校电子信息类学科课程体系和课程内容的改革,培养大学生的创新能力、协作精神和理论联系实际学风,提高学生针对实际问题进行电子设计制作的能力。“电子设计步步高”系列教程以大学生电子设计竞赛为平台,以满足需要和够用为原则,总结多年来培训和指导大学生电子设计竞赛的经验和成果汇编而成。本系列图书共三册,由炮兵学院张金副教授统稿。第一册基础篇——《电子系统设计基础》,第二册提高篇——《现代电子系统设计》,第三册实践篇——《电子设计竞赛强化训练》。

《现代电子系统设计》内容翔实,其中第1章介绍现代电子系统设计的新特点、一般设计流程。第2、3章专门论述现代电子系统常用的数值处理算法和PID调整控制算法,包括非线性补偿、数值积分与数值微分、标度变换与数字滤波技术,经典PID算法以及改进PID参数整定方法等内容。第4章详细介绍常用EDA软件,如Multisim、Proteus、Protel、Keil C等的操作使用方法。第5章重点介绍以单片机为核心的电子系统设计方法、人机接口、A/D及D/A接口电路。第6章以Xilinx FPGA器件为例详细介绍以可编程逻辑器件为核心的电子系统设计方法和流程,以及相关工具软件ISE、Modelsim的使用,最后介绍了以单片机为核心和以FPGA为核心的电子系统之间的相互接口和软件设计。第7章集中介绍现代电子系统常用的串口通信器件、单总线器件、I²C总线器件、SPI总线器件、USB总线器件以及红外遥控收发芯片、语音芯片、实时时钟芯片和电源监控芯片的性能和典型应用。

本书由炮兵学院张金副教授统稿。第1、5章由炮兵学院张金副教授编写,第2、6章由炮兵学院袁魏华博士编写,第4、7章由炮兵学院张友方教员编写,第3章由清华大学侯汝舜高工编写。

本书编写过程中,参考了许多专家、同行们的著作,无法一一列出,在此表示衷心的感谢。由于水平有限,纰漏、不妥之处在所难免,恳请读者批评指正。

编 者

2010年7月于清华园

CONTENTS

目 录

第 1 章 现代电子系统设计概述	1
1.1 现代电子系统设计的新特点	1
1.1.1 中、大规模集成电路和专用芯片设计电路	2
1.1.2 现代电子系统设计方法	2
1.1.3 系统设计模式的开放化和对象化	2
1.2 以 MPU 和 MCU 为核心的电子系统设计流程	3
1.3 以 PLD 为核心的电子系统设计流程	3
1.4 以 ASIC 为核心的电子系统设计流程	5
1.4.1 数字 ASIC 的设计流程	5
1.4.2 模拟 ASIC 的设计流程	6
1.4.3 以 SoC 为核心的电子系统设计流程	7
第 2 章 电子系统设计中常用的数值处理方法	10
2.1 非线性补偿技术	10
2.1.1 非线性函数补偿法	10
2.1.2 线性插值法折线逼近法	11
2.1.3 二次抛物线插值法	13
2.1.4 三次样条函数插值法	14
2.1.5 查表法	15
2.2 数值积分与数值微分	17
2.2.1 数值积分	17
2.2.2 数值微分	18
2.3 标度变换	19
2.3.1 标度变换原理	19
2.3.2 线性信号的标度变换	20
2.3.3 非线性信号的标度变换	21
2.4 数字滤波技术	21
2.4.1 数字滤波器的原理与分类	22
2.4.2 数字滤波器的设计方法	25
2.4.3 IIR 与 FIR 滤波器的比较	30
2.4.4 经典软件滤波器设计	30

第 3 章	PID 控制技术	38
3.1	过程控制的基本概念	38
3.1.1	模拟控制系统	38
3.1.2	微机过程控制系统	38
3.1.3	数字控制系统 DDC	39
3.2	经典 PID 控制	39
3.2.1	双位开关控制	39
3.2.2	比例控制	39
3.2.3	积分控制	40
3.2.4	比例-积分控制	40
3.2.5	微分控制	40
3.2.6	比例-微分控制	40
3.2.7	比例-积分-微分控制	41
3.2.8	比例-微分-反馈-前馈控制	41
3.3	数字 PID 控制算法	42
3.3.1	位置式 PID 控制算法	42
3.3.2	增量式 PID 控制算法	43
3.3.3	PID 算法程序流程	44
3.4	标准 PID 控制算法的改进	45
3.4.1	积分项的改进	45
3.4.2	微分项的改进	48
3.4.3	带死区的 PID 控制	50
3.5	数字 PID 参数整定	50
3.5.1	PID 参数对系统性能的影响	50
3.5.2	采样周期的选择	52
3.5.3	控制规律的选择	53
3.5.4	PID 参数整定方法	53
3.6	直流电动机 PWM 调压调速的数字 PID 控制实现	56
3.6.1	总体设计	56
3.6.2	PWM 调制	57
3.6.3	PID 调速程序	58
第 4 章	电子设计常用工具软件介绍	62
4.1	电路仿真工作台 Multisim	62
4.1.1	Multisim 概貌	62
4.1.2	Multisim 对元器件的管理	68
4.1.3	输入并编辑电路	69

4.1.4	虚拟仪器及其使用.....	71
4.1.5	电路实例.....	73
4.2	Protel DXP 使用介绍.....	75
4.2.1	Protel 软件环境.....	75
4.2.2	原理图的绘制.....	77
4.2.3	PCB 图的绘制.....	86
4.3	仿真软件 Proteus.....	98
4.3.1	Proteus 的主要功能和特点.....	98
4.3.2	Proteus 操作环境.....	100
4.3.3	原理图仿真调试.....	106
4.4	Keil C51 仿真软件.....	109
4.4.1	Keil C51 集成开发环境.....	109
4.4.2	创建项目实例.....	113
4.4.3	Proteus Keil C51 联合仿真实例.....	121
第 5 章	以单片机为核心的电子系统设计.....	127
5.1	单片机应用系统组成.....	127
5.2	单片机应用系统的开发流程.....	127
5.3	单片机性能及选型.....	130
5.4	单片机最小系统设计.....	131
5.4.1	单片机最小系统硬件设计.....	131
5.4.2	单片机最小系统故障测试程序.....	134
5.5	人机接口技术.....	138
5.5.1	通用键盘显示电路设计.....	138
5.5.2	单片机与液晶显示电路接口电路设计.....	146
5.6	单片机与 A/D 转换器接口电路设计.....	162
5.6.1	A/D 转换器的分类及简介.....	162
5.6.2	A/D 转换器主要技术指标.....	163
5.6.3	A/D 转换器及其相应接口电路选择原则.....	164
5.6.4	ADC0809 接口电路设计.....	165
5.6.5	TLC5510 接口电路设计.....	167
5.6.6	V/F 转换型 A/D 电路的应用.....	169
5.7	单片机与 D/A 转换器接口电路设计.....	170
5.7.1	D/A 转换器的分类及简介.....	170
5.7.2	串行电压输出型 D/A 转换器.....	171
5.7.3	并行 D/A 转换器.....	172

第 6 章 以 FPGA 为核心的电子系统设计	175
6.1 FPGA 最小系统设计	175
6.1.1 Xilinx 公司的 FPGA 器件	175
6.1.2 FPGA 最小系统电路设计	179
6.1.3 FPGA 最小系统印制板设计	183
6.1.4 FPGA 最小系统电源电路的设计	185
6.2 FPGA 最小系统配置电路的设计	185
6.2.1 使用 PC 并行口配置 FPGA	185
6.2.2 使用单片机配置 FPGA	186
6.2.3 Spartan-II 器件的配置	187
6.2.4 各种模式的配置方式	189
6.3 ModelSim 仿真工具的使用	191
6.3.1 设计流程	192
6.3.2 行为仿真和时序仿真	193
6.3.3 行为仿真步骤	193
6.3.4 行为仿真查错分析	198
6.3.5 时序仿真 Timing Simulation 步骤	200
6.4 ISE 10.1 使用介绍	201
6.4.1 ISE 10.1 概述	201
6.4.2 新建工程	204
6.4.3 设计输入	204
6.4.4 行为仿真	206
6.4.5 ChipScope	208
6.4.6 约束/综合	211
6.4.7 配置和下载	211
6.4.8 基于 ISE 的硬件编程	217
6.4.9 使用 ChipScope 分析设计	218
6.5 单片机最小系统与 FPGA 接口电路及程序设计	219
6.5.1 接口电路设计	219
6.5.2 程序设计	220
第 7 章 常用外围器件及应用	222
7.1 常用通信器件	222
7.1.1 RS-232 总线接口芯片 MAX232	222
7.1.2 RS-422 总线接口芯片 MAX491	225
7.1.3 RS-485 总线接口芯片 MAX485	227
7.1.4 无线传输模块 PTR2000	232

7.2	实时时钟芯片及其应用	236
7.2.1	常用实时时钟芯片	236
7.2.2	DS1302	237
7.3	红外遥控信号收发电路设计	245
7.3.1	红外遥控原理	245
7.3.2	红外发射电路设计	246
7.3.3	红外接收电路设计	246
7.3.4	编解码集成 IC PT2262/2272 及其应用	247
7.4	单总线器件及其应用实例	252
7.4.1	单总线介绍	252
7.4.2	DS18B20 数字温度传感器	254
7.5	I ² C 接口器件 PCF8574	263
7.5.1	I ² C 总线介绍	263
7.5.2	PCF8574 及其应用	264
7.6	SPI 总线接口技术	272
7.6.1	SPI 串行总线介绍	272
7.6.2	SPI 总线接口器件 TLC5615	274
7.7	USB 控制器件 ISP1581	277
7.7.1	ISP1581 主要性能	278
7.7.2	ISP1581 工作特性	281
7.7.3	ISP1581 应用介绍	284
7.8	语音芯片 IS22C011/20 及其应用	291
7.8.1	IS22C011/20 主要性能	292
7.8.2	IS22C011/20 可编程选项及时序图	293
7.8.3	IS22C011/20 典型应用	293
7.8.4	基于 51 单片机的语音存储播放	294
7.9	电源监控器件	296
7.9.1	电源监控器件 MAX705	296
7.9.2	电源监控器件 MAX791	300
	参考文献	306

第 1 章

现代电子系统设计概述

ONE

现代电子系统是以超大规模集成电路为基础的高密度、高复杂度的系统。由于电子技术的飞速发展，集成电路和电子系统的复杂程度大概每 6 年提高 10 倍，电子系统设计的复杂程度也在相应提高。简单的手工设计方法已无法满足现代电子系统设计的要求。因此许多软件公司纷纷研制采用自上而下设计方法的计算机辅助设计系统。

在 20 世纪 70 年代中叶有了基于手工布局布线的第一代 ECAD 工具（计算机辅助设计），1981—1982 年出现了基于原理图设计仿真的第二代 EDA 系统（电子设计自动化），1987—1988 年又推出了基于 RTL（寄存器传输语言）的设计、仿真、逻辑综合的第三代 EDA 技术。第三代 EDA 工具面临着以下四大难题：① 功能验证需要花费大量时间；② 控制系统的设计相当复杂；③ 体系结构的优化代价太大；④ 理论设计与实际器件性能在时间延迟方面的严重不同。为了解决以上难题，各大软件公司纷纷推出新一代 EDA 设计软件，其中以新思公司（Synopsys）的高级 DSP 系统设计工具 Cossap 及行为级综合优化工具 Behavioral compiler 最具代表性，为在设计阶段解决深亚微米（0.5 μm ）以下级器件工艺导致的理论设计与实际器件之间在时间上的延迟等提供了途径。

1.1 现代电子系统设计的新特点

电子设计自动化技术的广泛使用，使得设计者可以集中精力于系统的高层设计，诸如算法、功能等概念设计方面，而把大量的具体设计过程留给 EDA 软件去完成，改变了传统设计过多地依赖设计者的知识和经验的现状，代之以定性化的系统级目标设计和由软件完成的定量化的多层次设计计算。同时在 EDA 软件中集成了大量的成熟经验、算法及工具，保证了设计的可靠性及水平，加速了设计速度，满足了日益复杂的设计需要。而且，由于 EDA 的广泛应用，使具有一定电路基础知识及计算机技能的人员经过培训即可胜任这项工作。由此可见，电子设计自动化是现代电子系统设计的基本手段，是走向市场、走向社会、走向国际的基本技能。不会使用电子设计自动化工具就无法适应现代信息与电子社会对电子设计人员的要求。由于条件限制，目前国内高校的电子类课程，特别是实验手段，不少学校还停留在传统的中、小规模集成电路的安装、焊接、调试这种初级阶段，这与当前的电子和信息产业的发展现状极不适应，满足不了日益增长的需求。但可以预见，在不久的将来电子设计自动化将在广大本科生中得到推广，我国的本科毕业生将可以直接进入现代社会所要求的岗位上，实现教育与社会接轨。

随着微电子技术的不断进步，集成电路技术、计算机应用技术以及可编程技术得到了快

速发展，现代电子技术迎来了一个新的发展阶段，出现了许多新的设计特点。

1.1.1 中、大规模集成电路和专用芯片设计电路

中、大规模集成电路的发展和應用，使设计者只要了解这些集成电路芯片各引脚的功能及外围特性，即可实现各芯片电路间的互连，使复杂电子系统的设计、调试、生产和维护得以大大地简化。另外，随着集成电路技术的发展，加快了多种专用芯片的出现。例如，单片函数发生器 ICL8038，将比较器、触发器、缓冲器、三角波-正弦波变换电路等集成在一块芯片上，只需外接少量电阻、电容，便可得到方波、三角波、正弦波输出，工作频率范围在几 Hz 至几百 kHz 之间。单片函数发生器 MAX038 的最高振荡频率则可达到 40MHz，而且由于在芯片内采用了多路选择器，可使方波、三角波、正弦波这三种输出波形通过编程从同一个引脚输出，输出波形的切换在 0.3 μ s 内完成，使用更加方便。双积分型 A/D 转换器分别将模拟与数字电路集成在一块电路中，外接少量元件，便可组成一个三位半的数字电压表，例如 CC7106 和 MCI4433。单片集成数字频率测量芯片 ICM7216D，将计数、锁存、译码、位和段驱动、量程及小数点选择等电路集成于一体，只需外接少量元件，便可构成频率范围为 10MHz 的数字频率计。

1.1.2 现代电子系统设计方法

集成电路技术和计算机辅助技术的迅猛发展改变了电子系统的传统设计方法。它使电子设计自动化 (EDA) 和电子系统设计自动化 (ESDA) 成为现代电子系统设计和制造中的主要技术手段，使电子系统的设计从传统的单纯硬件设计方法变为计算机软/硬件协同设计的方法，大大简化了设计过程，缩短了设计周期。特别是片上系统可编程逻辑器件的应用，可以在不改变硬件设置的情况下，在现场对系统进行组态（例如用户可配置 CPU 及其外部设备），并可实现电子系统的遥控升级。硬件描述语言的应用使系统设计实现了硬件的“软化”和软件的“硬化”。这些可编程模拟器件、可编程数字器件的使用，使电子系统设计发生了根本性的变革。

采用 Proteus、P Spice、Multisim、Protel 等设计软件可方便地实现电路的设计、仿真和印制电路板图的绘制。利用 EDA 设计软件包，Quartus II、PAC-Designer、Anadigm Designer、ISE 等可迅速完成对 Altera 公司的现场可编程门阵列 FPGA (Field Programmable Gates Array) 或复杂可编程逻辑器件 CPLD (Complex Programmable Logic Device)，Lattice 公司的在系统可编程模拟器件 isP-PAC (In System Programmable Analog Circuit)，Anadigm 公司的在现场可编程模拟阵列 FPAA (Field Programmable Analog Array)，Xilinx 公司的 FPGA 等的设计工作。可编程器件的使用，使得电子系统的可靠性和稳定性得以大幅度提高，同时大大缩短了系统的开发周期。

1.1.3 系统设计模式的开放化和对象化

网络技术的发展，共享 IP (Intellectual Property) 知识产权的开放式系统设计成为新的

设计模式。在芯片设计中采用 IP 是集成电路设计进入 SOC (System On Chip) 时代的必然选择, 它可以达到提高设计效率, 节省人力, 满足及时上市的要求。

IP 核模块有行为 (Behavior)、结构 (Structure) 和物理 (Physical) 三级不同程度的设计, 对应描述功能行为的不同分为三类, 即软核 (Soft IP Core)、完成结构描述的固核 (Firm IP Core) 和基于物理描述并经过工艺验证的硬核 (Hard IP Core)。软核主要用硬件描述语言 (Hardware Description Language, HDL) 编写而成, 通常用 HDL 文本形式提交给用户。它已经过设计优化和功能验证, 但其中不包含任何具体的物理信息。据此, 用户可以综合出正确的门电路级设计网表, 并可以进行后续的结构设计。借助于 EDA 综合工具可以很容易地与其他外部逻辑电路合成一体, 根据各种不同半导体工艺, 设计成具有不同性能的器件, 具有很大的灵活性。硬核是经过流片 (通过一系列工艺步骤制造芯片的过程) 验证过的版图形式的设计, 在集成到芯片中时已有具体的物理形态和尺寸, 与特定生产厂家的工艺相关。因此, 硬核提供给用户的形式是电路物理结构掩模版图和全套工艺文件, 是可以拿来就用的全套技术。在实际的商用芯片设计中, IP 硬核的主要来源是国外的 IP 专职供应商、设计服务公司和生产厂等。固核是在软核的基础上开发的, 是一种可综合的并带有布局规划的软核。除完成所有软核的设计外, 还完成门级电路综合和时序仿真等设计环节, 一般以门级电路网表的形式提供给用户。因此, IP 固核的设计程度介于软核和硬核之间。

1.2 以 MPU 和 MCU 为核心的电子系统设计流程

以微处理器 (MPU) 和微控制器 (MCU, 又称单片机) 为核心的电子系统, 具有结构简单, 修改方便, 通用性强的突出优点, 适合于系统比较复杂, 时序状态比较多的应用场合, 其设计流程如下。

(1) 确定任务, 完成总体设计

确定系统功能指标, 编写设计任务书; 确定系统实现的硬件与软件子系统划分, 分别画出硬件与软件子系统的方框图。

(2) 硬件、软件设计与调试

按模块进行硬件、软件设计, 力求标准化、模块化, 可靠性高和抗干扰能力强, 选择合适类型的 MPU/MCU, 特别注意 MPU/MCU 的位宽是 8 位、16 位或 32 位, 以便选择相应的外围接口器件。当然, 还要有开发系统和测试仪器, 以便进行硬件和软件的调试。

(3) 系统总调、性能测试

将调试好的硬件和软件装配到系统样机中, 进行整机总体联调。若有问题, 则还需回到上一步重新检查。在排除硬件和软件故障后, 可进行系统的性能指标测试。

1.3 以 PLD 为核心的电子系统设计流程

以 PLD 为核心的电子系统设计流程图如图 1.1 所示。由图可见, 其设计流程与以标准数字集成电路为核心的电子系统设计流程相似, 下面仅就不同部分进行阐述。

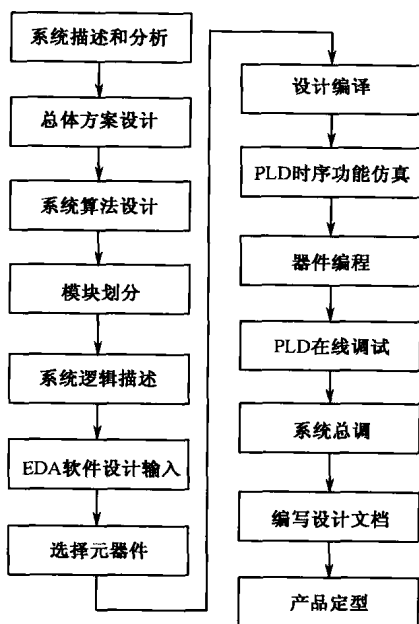


图 1.1 以 PLD 为核心的电子系统设计流程图

(1) 通过 EDA 软件进行设计输入

PLD 的设计软件很多,通常这些软件都可以用原理图输入、HDL 语言描述(包括 AHDL、Verilog HDL 和 VHDL)、EDIF 网表输入及波形输入等几种方式。

(2) 选择器件

对于 PLD 而言,器件选择主要是考虑选用 CPLD 还是 FPGA 的问题。除此以外,对具体芯片的选择,还应有如下考虑。

① 芯片的速度。PLD 产品通常有高速系列和低速系列,每个系列中还分成许多等级,应先根据设计的要求确定合适的系列或等级。一般情况下,对于 CPLD,可直接按照手册上的参数选取;对于 FPGA,因延时不可预测,还应留有一定的裕量。

② 芯片的规模。应先对要完成的电路或系统所需的设备量进行估计,如大致计算一下所用的触发器的个数,并据此选择合适的芯片型号。须注意:对 CPLD 内部资源的使用通常不得超过 80%,否则布线很难通过。一般情况下,对 CPLD 资源的利用率在 50%左右为最佳;而对于 FPGA,同样因为对内部安排更难掌握,所以还要放宽。

③ I/O 数与器件封装。应先对所需完成的电路或系统所需的引脚数进行统计,并据此选择合适的芯片型号。复杂系统所需要的引脚数往往很多,而不同封装的芯片,其引脚数是确定的,在选择时仍然需要留出一定的裕量。因为,在设计过程中常常会因方案考虑不周或其他原因而需要增加系统的端口。在封装形式上也要加以考虑,常用封装形式有 PLCC、TOFP、POFP、RQFP、PGA 等,其中 PLCC 的引脚数较少,但可以使用插座。也就是说,在使用过程中,如果芯片损坏,可以方便地更换。引脚数大于 100 的必须使用其他封装形式,这些封装形式都属于表面贴装,一般需专门的设备才能焊在印制板上,如有损坏通常不易更换,所

以在确定方案时应慎重，必要时可将一个系统用数块芯片实现。

(3) 设计编译

设计编译主要是将设计输入的原理图、语言描述、网表等转化为 PLD 开发软件内部的各种文件、适配、逻辑的综合、器件的装入、延时信息的提取等。

(4) PLD 时序和功能仿真

功能仿真可以用来验证设计项目的逻辑功能是否正确。时序仿真则将编译产生的延时信息加入到设计中，进行布局布线后的仿真，这是与实际器件工作时情况基本相同的仿真。

(5) 器件编程

器件编程是指将器件插在系统目标板上，由编程软件通过下载电缆直接对器件编程的方法（器件编程又称烧录）。除了单独编程，CPLD/FPGA 器件都具有在系统编程的接口，如 JTAG 接口等。

(6) PLD 在线调试

调试的目的是检查编程的信息是否正确，如测试无误，即可将 PLD 器件加入到系统总体调试中。

1.4 以 ASIC 为核心的电子系统设计流程

通常 ASIC 中既有数字系统又有模拟系统，它们分别采用不同的设计流程。

1.4.1 数字 ASIC 的设计流程

图 1.2 所示为数字 ASIC 的设计流程，此流程由系统描述、功能设计、逻辑设计、电路设计、物理设计、芯片制造和测试封装组成。

(1) 系统描述

这个阶段的要求如下：① 对用户的需求、市场前景进行充分的调研与分析；② 对设计模式和制造工艺的选择进行认证；③ 以设计文档的形式将 ASIC 的技术指标、功能、性能、外形尺寸、芯片尺寸、工作速度与功耗等描述出来。

(2) 功能设计

在行为级上将 ASIC 的功能及其各个组成子模块的关系正确而完整地描述出来。通常用功能状态转移图来描述所要设计的 ASIC 的功能，同时还用实现各个功能所对应的模块及其相互联系图（既要反映模块间的通信关系，又要反映模块与外部的通信关系）来描述。

(3) 逻辑设计

其主要任务是得到一个实现系统功能的逻辑结构，并对其进行模拟，验证它的正确性。通常采用逻辑图、HDL 语言或布尔表达式来表示系统的逻辑结构。



图 1.2 数字 ASIC 的设计流程

(4) 电路设计

将逻辑图中的各个逻辑部件细化到由一些基本门电路互连的结构，进而细化到由晶体管互连的电路结构。电路设计中要考虑电路的速度和功耗，要注意所使用的元件性能。

(5) 物理设计

包括版图的设计与验证两方面的任务。版图的设计是将电路符号表示转换为几何符号表示。版图的设计应符合与制造工艺有关的芯片设计规则要求。版图的验证内容包括设计规则检查(DRC)，版图的网表及参数提取(NPE)，电学规则检查(ERC)，版图与电路原理图一致性检查(LVS)以及后仿真。在版图设计的全过程中以及完成后均需进行版图验证，通常在后仿真与版图设计之间将会发生一个多次反复的迭代过程，以保证所设计的版图满足制造工艺要求和符合系统的设计规范。

(6) 芯片制造和测试封装

经过验证的版图就可送去制作掩模版并制造芯片，最后进行测试封装。

1.4.2 模拟 ASIC 的设计流程

模拟 ASIC 的设计流程如图 1.3 所示。整个流程分为结构级设计、单元级设计和物理版图级设计三个阶段。

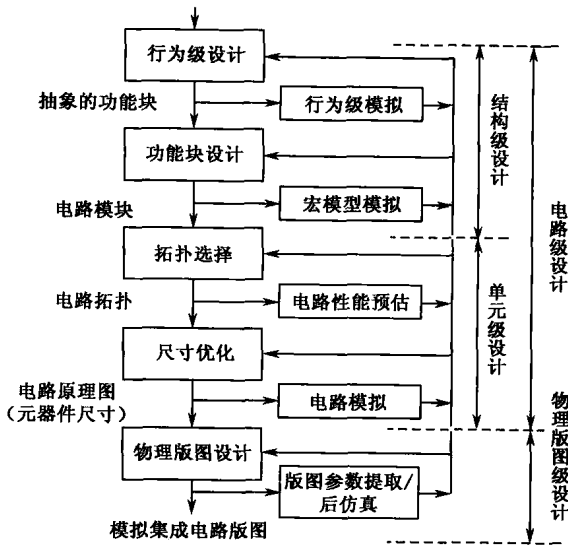


图 1.3 模拟 ASIC 的设计流程

整个流程分为结构级设计、单元级设计和物理版图级设计三个阶段。

(1) 结构级设计

将用户给定的关于模拟集成电路性能的抽象描述，转化为一个用各种功能单元所构成的电路，该电路能实现所要求的电性能。

(2) 单元级设计

单元级设计又细分为拓扑选择和尺寸优化。

拓扑选择根据功能单元的性能指标和工作环境，决定用何种具体的电路结构来实现该单元的功能。优化元器件尺寸是在获得电路结构的条件下，根据所需的电路性能指标和生产工艺条件确定每个器件的“最佳”几何尺寸，以提高模拟集成电路的合格率。

(3) 物理版图级设计

将具有器件尺寸和满足一定约束条件的电路原理图映射成集成电路版图。

模拟集成电路的设计比数字集成电路的设计要复杂得多，这是由模拟集成电路设计的特殊性决定的，即模拟集成电路的层次不如数字集成电路清楚，性能指标复杂，拓扑结构层出不穷，电路性能对器件尺寸、工艺以及系统级的串扰非常敏感。

由于上述模拟设计的种种特殊性，就需要设计者在设计过程中综合考虑各项性能指标，

合理选择电路拓扑结构,反复优化器件尺寸,深入考虑加工工艺、工作环境和各种因素,精心设计物理版图。由于器件尺寸每调整一次,均要重新绘制版图,重新提取元器件参数,并重做一次后仿真,因此一次模拟集成电路设计是一项非常复杂、艰巨而费时的的工作。虽然近几年模拟集成电路设计工具已有很大发展,但与数字集成电路设计工具相比,目前模拟集成电路设计工具的自动化水平还不够高,设计中许多决策、判断与选择主要还是依赖于人;同时,设计中还会遇到许多很复杂、很困难的性能指标需要折中处理,而设计者处理这类问题时通常还是靠长期积累的设计经验,因此设计者必须具有广博的微电子电路知识、丰富的实践经验和勇于创新的精神才能胜任此项工作。

1.4.3 以 SoC 为核心的电子系统设计流程

1) SoC 的定义

SoC (片上系统)有多种不同的定义。一般来说,SoC 是一种处理器级 IC,含有一个或数个嵌入式计算引擎(微处理器,微控制器或数字信号处理器);采用超深亚微米工艺技术;主要采用第三方的 IP 核进行设计;内置嵌入式存储器和可编程逻辑器;具备外部对芯片进行编程的功能;具有完整系统所必备的全部或大部分外设。在某些场合,它还包括模拟前端,在同一芯片上集成有模拟和数字部件。所以,SoC 系统相当复杂。

以 SoC 为核心的电子系统设计流程图如图 1.4 所示。该流程图分为三部分,左右两部分为软/硬件模块设计流程,中间部分为系统集成设计的流程。这是一种软/硬件协同设计的流程。

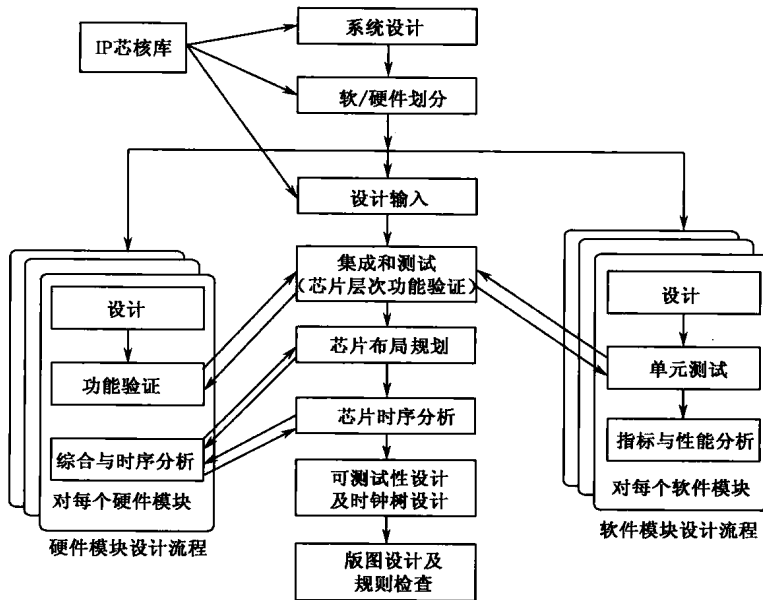


图 1.4 以 SoC 为核心的电子系统设计流程图

2) SoC 系统设计方法

为了提高芯片的设计效率,缩短设计周期,系统设计需要新的设计理论体系和设计方法,

以克服传统设计方法中前端设计和后端设计相互分离的弊病。这一新的设计理论和设计方法是以软/硬件协同设计理论、IP 核生成, 以及复用技术、可测性设计技术和超深亚微米工艺技术等为支撑的。

(1) 软/硬件协同设计理论

面向 SoC 的软/硬件协同设计理论是指从给定的系统任务描述出发, 通过有效分析系统任务和所需资源, 采用一系列变换方法并遵循特定准则自动生成符合系统功能要求、符合代价约束的软件和硬件架构。这一理论体系包括系统设计描述、软/硬件划分、软/硬件协同设计、软/硬件协同验证等内容。其中, 系统设计描述语言是这一理论体系研究的核心问题之一。

(2) IP 核生成及复用技术

IP 核实际上是一个经过验证的 IC 设计。IP 核有三种不同的表现形式: 软核、固核和硬核。

软核用 HDL 方式提交, 其性能通过时序模拟验证进行验证。由于软核不依赖于任何实现工艺和实现技术, 具有很大的灵活性。

硬核以 IC 版图的形式提交, 并经过实际工艺流片验证。硬核强烈地依赖于某一个特定的实现工艺, 而且在具体的物理尺寸、物理形态及性能上具有不可更改性。

固核由软核发展而来, 以电路网表的形式提交, 通常还要经过硬件验证或硬件仿真器验证。由于固核的时序特性是经过严格检验的, 设计者只要保证在布局布线过程中电路关键路径的分布参数不会引起时序混乱, 就可以成功实现芯片的设计。固核的缺点在于固核仍对应于某个特定的实现工艺, 限制了固核的使用范围。

如果采用硬核, 则需要权衡设计目标和硬核已有的功能, 否则, 要么得为不必要的外设支付费用, 要么得用功能很强大的外设完成特定的工作。若采用可配置硬核, 则配置硬核的外设功能是在系统启动时, 通过对寄存器的设置来完成的, 这称为运行可配置性。这种方法仍然会浪费许多硬件资源和资金。另外, 有时硬核无法提供设计所需的所有功能。

而采用软核, 设计者可以根据需求购买和付费, 不必为不使用的功能付费, 从而节省金钱和硬件资源。另一方面, 软核的可配置性在编译时可以很容易地进行修改和变更, 从而可大大缩短 SoC 的设计周期。

IP 核复用涉及各个方面, 如法律和商业方面的问题, IP 核标准、设计和程序、测试策略、设计的存储和检索以及设计方法等。如果购买第三方的 IP 核, 则必须充分了解总成本和 IP 核的实际可用性。IP 核厂商提供了从处理简单功能到整个微处理器的大量不同种类的元件, 如加法器、乘法器、解码器、先进先出 (FIFO)、数字信号处理器、控制器、处理器以及协议处理器。然而, 面向 SoC 的 IP 核复用绝不是元件的简单堆砌, 在使用过程中不但要考虑它们的功能, 更要使它们融入芯片。系统设计者在选择 IP 核时, 不仅要考虑 IP 核的功能, 它在设计中的信号完整性、功率耗散、电磁辐射和可制造性, 而且还要考虑它作为系统整体部件时是如何工作的, 并设计内部总线结构把所选的外设及其接口或其他定制的外设胶合在一起。

IP 核复用也存在风险, 可能导致 IP 核复用失败。例如, 所涉及 IP 核本可工作在 400MHz, 然而嵌入 SoC 后却只能达到 250MHz 或 300MHz, 由于达不到设计指标而导致失败。

(3) 可测性设计技术

因为 SoC 非常复杂, 要想利用测试装置通过芯片有限数目的外引脚来对芯片的内核进