



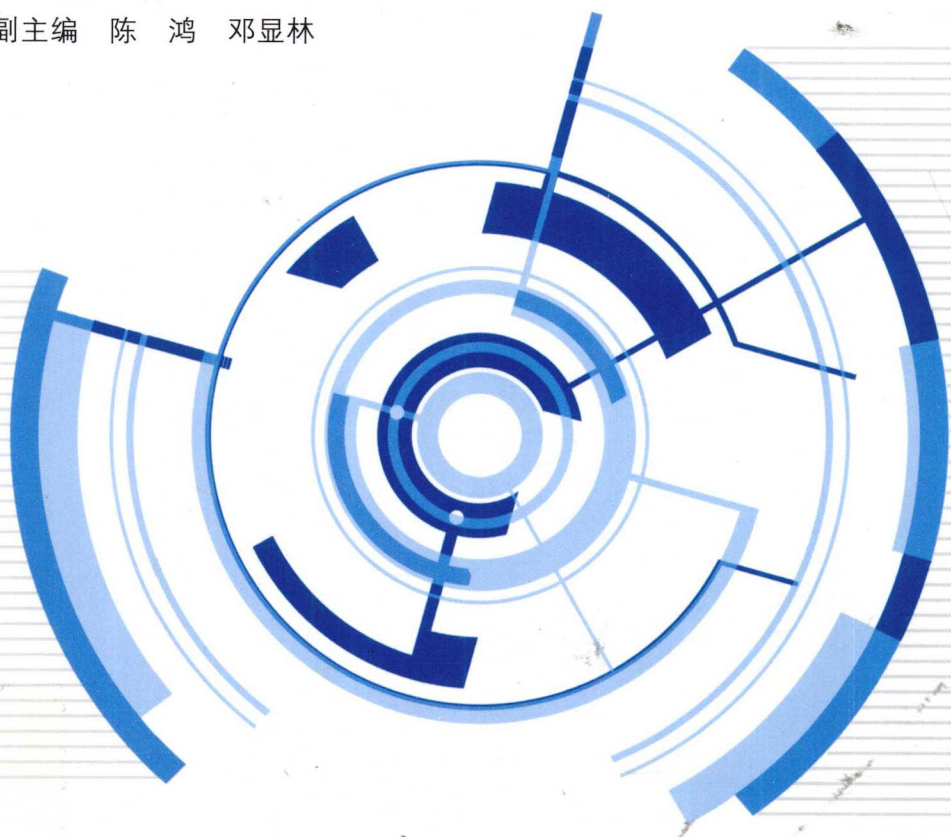
面向“十二五”高等学校精品规划教材
高等教育课程改革项目研究成果

FPGA 应用技术及实践

FPGA YINGYONG JISHU JI SHIJIAN

主 编 刘睿强

副主编 陈 鸿 邓显林



北京理工大学出版社

BEIJING INSTITUTE OF TECHNOLOGY PRESS

面向“十二五”高等学校精品规划教材
高等教育课程改革项目研究成果

FPGA YING YONG JI SHU JI SHI JIAN

FPGA 应用技术及实践

■主 编 刘睿强

■副 主 编 陈 鸿 邓显林

■参编人员 吴 娟 毛小群 周 莹
蔡运富 赵 海 冀 云

 北京理工大学出版社
BEIJING INSTITUTE OF TECHNOLOGY PRESS

内 容 简 介

EDA 是当今世界上最先进的电子电路设计技术,其重要作用逐步被我国的产业界、科技界和教育界认可。本书共 7 章,第 1 章 EDA 技术概述,主要讲 EDA 的含义,常用的 EDA 工具及 EDA 设计流程、发展趋势及应用。第 2 章可编程逻辑器件及 FPGA 开发简介,主要讲可编程逻辑器件的含义、发展历程及其基本结构,CPLD 和 FPGA 的基本结构、特点及开发应用的不同,Xilinx 新型系列器件。第 3 章基于 ISE 的开发环境使用指南,主要讲基于 ISE 的 FPGA 开发流程,ISE 11.1 设计输入、综合、实现及下载等基本操作方法,ISE 11.1 的在线逻辑分析仪的使用。第 4 章第三方工具介绍,主要讲 Modelsim 和 Synplify Pro 的安装过程,利用 Modelsim 进行功能和时序仿真的流程,利用 Synplify Pro 进行综合的流程。第 5 章简单数字逻辑电路的设计,主要讲基于 Xilinx FPGA 的简单数字逻辑电路设计,基于 Isim 的数字逻辑电路仿真。第 6 章 EDA 技术综合设计应用,主要讲基于 Xilinx FPGA 的复杂数字逻辑电路的设计方法,数字逻辑电路的仿真方法。第 7 章基于 FPGA 的嵌入式系统开发,主要讲基于 FPGA 的可编程嵌入式系统开发,EDK 嵌入式设计流程,EDK 嵌入式设计的操作方法。

本书在编写过程中邀请相关企业一线工程师参与编写工作,突出实用性、针对性,本书可作为高等院校工科电子信息类、通信类、自动化类专业师生及相关工程技术人员、FPGA/CPLD 初学者的参考用书。

版权专有 侵权必究

图书在版编目(CIP)数据

FPGA 应用技术及实践/刘睿强主编. —北京:北京理工大学出版社, 2011.1

ISBN 978-7-5640-4104-5

I. ①F… II. ①刘… III. ①可编程序逻辑器件 IV. ①TP332.1

中国版本图书馆 CIP 数据核字(2010)第 254190 号

出版发行/北京理工大学出版社

社 址/北京市海淀区中关村南大街 5 号

邮 编/100081

电 话/(010)68914775(办公室) 68944990(批销中心) 68911084(读者服务部)

网 址/http://www.bitpress.com.cn

经 销/全国各地新华书店

印 刷/北京楠萍印刷有限公司

开 本/787 毫米×960 毫米 1/16

印 张/19.25

字 数/391 千字

版 次/2011 年 1 月第 1 版 2011 年 1 月第 1 次印刷

印 数/1~2000 册

定 价/38.00 元

责任校对/王 丹

责任印制/边心超

图书出现印装质量问题,本社负责调换

前言

FPGA (Field-Programmable Gate Array), 即现场可编程门阵列, 是在 PAL、GAL、CPLD 等可编程器件的基础上进一步发展的产物。FPGA/CPLD 以其功能强大、开发过程投资少、周期短、可反复修改、保密性能好、开发工具智能化等特点, 成为当今硬件设计的首选方式之一。目前 FPGA 在数字系统、通信系统、网络开发及汽车电子方面得到了深入应用。

本书根据电子信息类不同类型的人才培养目标、国家高等教育发展方向和教学质量要求及企业需求, 在编写过程中明确读者对象, 以知识够用为原则, 融入实用技术和先进技术说明等, 旨在更好地指导读者今后的工作, 更好地为高等学校教学改革、人才培养与精品课程建设服务。

本书以全球著名的可编程逻辑器件供应商 Xilinx 公司的产品为背景, 全面系统地介绍该公司的 CPLD/FPGA 产品的结构原理、性能特点、设计方法以及相应的 EDA 工具软件。基础内容充实, 立足工程实践和技能培养, 突出工程性和实用性, 易学易懂。力求语言简练、图例形象, 以 FPGA 基本设计和常见问题为主体, 不拘泥于枯燥的语法解释, 让读者以一种循序渐进的方式, 掌握 FPGA 设计基础。同时, 对一些常见的工程问题有针对性地进行剖析。由浅入深, 每章开头列出目标及重点, 先建立概念, 然后引出图例, 以实例阐述各个内容点, 最后总结重点, 突出整体构架, 并配以习题以加深理解。在教材编写过程中, 相关著名企业高级工程师全程参与、审核, 突出实践性, 体现先进性。

编者

目录 >>>> Contents

第1章 EDA 技术概述	1
1.1 EDA 技术及其发展	1
1.1.1 EDA 技术的含义	2
1.1.2 EDA 技术的发展历程	2
1.2 EDA 技术的主要内容	3
1.2.1 自顶向下的设计方法	3
1.2.2 ASIC 设计	5
1.2.3 硬件描述语言	6
1.2.4 主要 PLD 厂商概述	7
1.3 常用的 EDA 工具	8
1.3.1 设计输入编辑器	9
1.3.2 HDL 综合器	9
1.3.3 仿真器	10
1.3.4 适配器	10
1.3.5 下载器	10
1.4 EDA 设计流程	11
1.4.1 设计输入	11
1.4.2 综合	12
1.4.3 适配	12
1.4.4 时序仿真与功能仿真	13
1.4.5 编程下载	13
1.4.6 硬件测试	14
1.5 EDA 技术的发展趋势	14
1.6 EDA 技术的应用	15
1.6.1 EDA 技术的应用形式	15
1.6.2 EDA 技术的应用场合	16
本章小结	16
思考与练习	17

第2章 可编程逻辑器件及 FPGA 开发简介	18
2.1 可编程逻辑器件基础	18
2.1.1 可编程逻辑器件简介	18
2.1.2 可编程逻辑器件的发展历史	19
2.1.3 可编程逻辑器件的基本结构	20
2.1.4 可编程逻辑器件的分类	21
2.2 CPLD 的基本结构及特点	22
2.3 FPGA 的基本结构及特点	30
2.4 FPGA 和 CPLD 的开发应用选择	34
2.4.1 FPGA 和 CPLD 的性能比较	34
2.4.2 FPGA 和 CPLD 的开发应用选择	35
2.5 Xilinx 新型系列器件简介	36
2.5.1 Spartan 系列	36
2.5.2 Virtex 系列	41
本章小结	46
思考与练习	46
第3章 基于 ISE 的开发环境使用指南	48
3.1 ISE 介绍与安装	48
3.1.1 ISE 软件介绍	48
3.1.2 ISE 软件的安装	50
3.1.3 ISE 软件的基本操作	54
3.2 ISE 的工程建立与设计输入	60
3.2.1 ISE 的工程建立	60
3.2.2 基于 ISE 的 HDL 代码输入	64
3.2.3 基于 ISE 代码模板的使用	67
3.2.4 基于 ISE 的原理图输入法	69
3.2.5 基于 ISE 的 IP Core 的使用	73
3.3 基于 ISE 的仿真	79
3.4 基于 ISE 的综合与实现	83
3.4.1 基于 Xilinx XST 的综合	83
3.4.2 基于 ISE 的实现	92
3.5 FPGA 配置与编程	103
3.5.1 Xilinx FPGA 配置电路综述	104

3.5.2	iMPACT 的基本操作	108
3.5.3	使用 iMPACT 创建配置文件	110
3.6	约束文件的编写	121
3.6.1	约束文件的定义	122
3.6.2	UCF 文件的语法说明	122
3.6.3	ISE 中 UCF 的编写	123
3.7	集成化逻辑分析仪	126
3.7.1	Chipscope Pro——集成化逻辑分析工具简介	127
3.7.2	Chipscope Pro 的使用流程	127
3.7.3	Chipscope Pro Inserter 的操作和使用	128
3.7.4	Chipscope Pro Analyzer 使用流程	135
	本章小结	140
	思考与练习	140
第 4 章	第三方工具介绍	142
4.1	Modelsim SE 6.2 软件的使用	142
4.1.1	Modelsim SE 6.2 软件的安装	142
4.1.2	利用 Modelsim SE 6.2 进行功能仿真	143
4.1.3	利用 Modelsim SE 6.2 进行时序仿真	146
4.2	Synplify Pro 软件的使用	150
4.2.1	Synplify Pro 9.0.1 软件的安装	151
4.2.2	Synplify Pro 9.0.1 软件的使用	152
	本章小结	158
	思考与练习	158
第 5 章	简单数字逻辑电路的设计	159
5.1	基于 Xilinx FPGA 的组合逻辑电路设计	159
5.1.1	基本逻辑门电路设计	159
5.1.2	编码器设计	167
5.1.3	译码器设计	168
5.1.4	数值比较器设计	169
5.1.5	数据选择器设计	171
5.1.6	总线缓冲器设计	173

5.2	时序逻辑电路设计	174
5.2.1	时钟信号和复位信号	174
5.2.2	触发器设计	175
5.2.3	移位寄存器	177
5.2.4	计数器设计	179
5.3	存储器设计	180
5.3.1	只读存储器 ROM	181
5.3.2	随机存储器 RAM	182
5.3.3	FIFO 的设计	184
5.4	有限状态机的设计	189
5.4.1	有限状态机原理	189
5.4.2	有限状态机分类	189
5.4.3	有限状态机设计	190
	本章小结	194
	思考与练习	194
第6章	EDA 技术综合设计应用	196
6.1	数字时钟的设计及实现	196
6.1.1	数字时钟的功能要求	196
6.1.2	数字时钟的 Verilog HDL 描述	197
6.1.3	设计实现及验证	198
6.2	多功能信号发生器的设计及实现	199
6.2.1	功能要求	200
6.2.2	模块设计	200
6.2.3	设计实现及验证	202
6.3	序列检测器的设计及实现	204
6.3.1	功能要求和结构	204
6.3.2	序列检测器的 Verilog HDL 描述	205
6.3.3	序列检测器仿真验证	206
6.4	交通灯信号控制器的设计及实现	207
6.4.1	功能要求	207
6.4.2	模块设计	208
6.4.3	设计实现及验证	211

6.5 通用异步接收发送器的设计及实现	212
6.5.1 UART 设计原理	213
6.5.2 接收模块设计	213
6.5.3 接收模块设计	216
6.6 AD 实验	218
6.6.1 功能要求	218
6.6.2 模块设计	219
6.6.3 设计实现及验证	224
6.7 VGA 显示实验	226
6.7.1 VGA 显示原理	226
6.7.2 VGA 控制器的设计	227
6.7.3 设计实现及验证	229
6.8 PS/2 实验	230
6.8.1 PS/2 通信协议	230
6.8.2 PS/2 控制器的设计	232
6.9 LCD 显示字符实训	238
6.9.1 功能要求	238
6.9.2 模块设计	239
6.9.3 设计实现及验证	245
6.10 步进电动机实验	247
6.10.1 功能要求	247
6.10.2 模块设计	247
6.10.3 设计实现及验证	250
本章小结	251
思考与练习	252

第7章 基于FPGA的嵌入式系统开发	253
7.1 可编程嵌入式系统介绍	253
7.1.1 基于FPGA的嵌入式系统	253
7.1.2 Xilinx公司的嵌入式解决方案	254
7.2 EDK简介	255
7.2.1 EDK的介绍	255
7.2.2 EDK设计的实现流程	256
7.2.3 EDK的文件管理架构	258

7.3 XPS 软件基本操作	260
7.3.1 利用 BSB 创建新工程	260
7.3.2 XPS 的用户界面	269
7.4 XPS 软件的高级操作	273
7.4.1 XPS 的软件输入	273
7.4.2 XPS 工程的实现和下载	277
7.5 EDK 开发实例	282
7.5.1 DDR SDRAM 控制器的工作原理	282
7.5.2 DDR SDRAM 控制器的基本要求	282
7.5.3 DDR SDRAM 控制器的 EDK 实现	283
本章小结.....	295
思考与练习.....	296
参考文献.....	297

第 1 章 EDA 技术概述

【知识目标】

- (1) 了解 EDA 的含义;
- (2) 掌握常用的 EDA 工具及 EDA 设计思想;
- (3) 了解 EDA 技术的发展趋势及应用。

【技能目标】

- (1) 熟练使用 EDA 的相关工具;
- (2) 熟练掌握 EDA 的设计流程。

【重点难点】

- (1) EDA 工具的熟练使用;
- (2) 利用 EDA 工具进行相关设计。

【参考学时】

6 学时。

1.1 EDA 技术及其发展

人类社会已进入高度发达的信息化社会,信息社会的发展离不开电子产品的进步。现代电子产品在性能提高、复杂度增大的同时,价格一直呈下降趋势,而且产品更新换代的步伐也越来越快,实现这些进步的主要推动因素是生产制造技术和电子设计技术的发展。前者以微细加工技术为代表,目前已进展到深亚微米阶段,可以在几平方厘米的芯片上集成数千万个晶体管;后者的核心就是 EDA (Electronic Design Automation) 技术。EDA 是指以计算机为工作平台,融合了应用电子技术、计算机技术、智能化技术最新成果而研制成的电子 CAD (Computer Aided Design) 通用软件包。它主要能辅助进行三方面的设计工作: IC (Integrated Circuit) 设计, 电子电路设计以及 PCB (Printed Circuit Board) 设计。没有 EDA 技术的支持,想要完成上述超大规模集成电路的设计制造是不可想象的;反过来,生产制造技术的不断进步又必将对 EDA 技术提出新的要求。

20 世纪 90 年代,国际上电子和计算机技术较先进的国家一直在积极探索新的电子电路设计方法,并在设计方法、工具等方面进行了彻底的变革。在电子技术设计领域,可编程逻



辑器件(如 CPLD、FPGA)的应用已得到广泛的普及,这些器件为数字系统的设计带来了极大的灵活性。它们可以通过软件编程而对其硬件结构和工作方式进行重构,从而使得硬件的设计可以像软件设计那样方便快捷。这一切极大地改变了传统的数字系统设计方法、设计过程和设计观念,促进了 EDA 技术的迅速发展。

1.1.1 EDA 技术的含义

20 世纪末,数字电子技术的飞速发展有力地推动了社会生产力的发展和社会信息化的提高,数字电子技术的应用也已经渗透人类生活的各个方面。从计算机到手机,从数字电话到数字电视,从家用电器到军用设备,从工业自动化到航天技术,都尽可能采用数字电子技术。

微电子技术,即大规模集成电路加工技术的进步是现代数字电子技术发展的基础。目前,在硅片单位面积上集成的晶体管数量越来越多,1978 年推出的 8086 微处理器芯片集成的晶体管数是 4 万只,到 2000 年推出的 Pentium 4 微处理器芯片的集成度达 4 200 万只晶体管。原来需要成千上万只电子元件组成的一台计算机主板或彩色电视机电路,现在仅用几片超大规模集成电路就能代替,现代集成电路已经能够实现单片电子系统 SoC (System on a Chip) 的功能。

现代电子系统设计技术的核心是 EDA 技术。EDA 技术就是依靠功能强大的电子计算机,在 EDA 工具软件平台上对以硬件描述语言 HDL (Hardware Description Language) 为系统逻辑描述手段而完成的设计文件,自动地完成逻辑编译、化简、分割、综合、优化、仿真等操作,直至下载到可编程逻辑器件 CPLD (Complex Programmable Logic Device) /FPGA (Field Programmable Gate Array) 或专用集成电路 ASIC (Application Specific Integrated Circuits) 芯片中,实现既定的电子电路设计功能。EDA 技术使得电子电路设计者的工作仅限于利用硬件描述语言和 EDA 软件平台来完成对系统硬件功能的实现,极大地提高了设计效率,减少了设计周期,节省了设计成本。

1.1.2 EDA 技术的发展历程

EDA 是在 20 世纪 90 年代初从计算机辅助设计(CAD)、计算机辅助制造(Computer Aided Manufacturing, CAM)、计算机辅助测试(Computer Aided Test, CAT)和计算机辅助工程(Computer Aided Engineering, CAE)的概念中发展而来的。一般把 EDA 技术的发展分为 CAD、CAE 和 ESDA (Electronic System Design Automation) 三个阶段。

1. CAD 阶段

CAD 是 EDA 技术发展的早期阶段(20 世纪 60 年代中期到 20 世纪 80 年代初期)。在这个阶段,人们开始利用计算机取代手工劳动。但当时的计算机硬件功能有限,软件功能较弱,人们主要借助计算机对所设计的电路进行一些模拟和预测,辅助进行集成电路版图编辑、印制电路板 PCB 布局布线等简单的版图绘制类工作,但是设计各阶段的软件彼此独立,不利于



快速设计, 并且这些软件不具备系统级的仿真与综合, 不利于复杂系统设计。

2. CAE 阶段

20 世纪 80 年代初期到 20 世纪 90 年代初期, CAE 在 CAD 的工具逐步完善的基础上发展起来了。这一时期, 人们在设计方法学、设计工具集成化方面取得了长足的进步, 可利用计算机作为单点设计工具, 建立各种设计单元库, 并开始用计算机将各种元件库以及许多单点工具, 如原理图输入、编译链接、电路模拟、测试码生成、板图自动布局布线等, 集成在一起使用, 大大提高了工作效率。

3. ESDA

进入 20 世纪 90 年代以来, 微电子工艺有了惊人的发展, 工艺水平已经达到了深亚微米级, 在一个芯片上已经可以集成上百万乃至上亿只晶体管, 芯片速度达到了吉比特/秒量级。百万门以上的可编程逻辑器件陆续面世, 对电子设计的工具提出了更高的要求, 提供了更广阔的发展空间, 促进了 EDA 技术的形成。特别重要的是世界各 EDA 公司致力推出兼容各种硬件实现方案和支持标准硬件描述语言的 EDA 工具软件, 都有效地将 EDA 技术推向成熟。

与早期的 CAD 相比, EDA 的自动化程度更高、功能更完善、界面更友好, 并且具有良好的数据开放性、互换性和兼容性。其基本特征如下。

1) 硬件电路的软件设计方式

设计输入可以是原理图、波形、VHDL 语言, 下载配置前的整个过程几乎不涉及任何硬件。而硬件设计的修改工作也如同修改软件程序一样快捷方便, 即通过软件方式的设计与测试, 达到对特定功能硬件电路的设计实现, 体现了硬件电路软件操作的新思路。

2) 自动化程度更高且直面产品设计

EDA 技术根据设计输入文件 (HDL 或电原理图), 能利用计算机自动进行逻辑编译、化简、综合、仿真、优化、布局、布线、适配以及下载编程、生成目标系统等操作, 即将电子产品从电路功能仿真、性能分析、优化设计到结果测试的全过程在计算机上自动处理完成。

3) 集成化程度更高, 可构建片上系统

EDA 设计方法又称为基于芯片的设计方法。随着大规模集成芯片的发展, 更加复杂的数字系统芯片化设计和专用集成电路 ASIC 设计均已成为可能。

4) 目标系统可现场编程, 在线升级

5) 开发周期短、设计成本低, 设计灵活性高

1.2 EDA 技术的主要内容

1.2.1 自顶向下的设计方法

电子产品的传统设计方法是采用“自底向上”(Bottom up)的设计思路, 即首先确定可



用的标准通用集成电路芯片，其次根据这些芯片和其他元器件进行模块设计，最后形成系统。这种设计方法效率低、易出错，设计出的电子系统所用元器件多，成本高，且功耗大，可靠性差。其主要缺点有：设计依赖于手工和经验；设计依赖于现有的通用元器件；自下而上设计思想的局限，只有在设计出样机或生产出芯片后才能进行实测；设计实现周期长，灵活性差，耗时耗力，效率低下。

EDA 技术采用一种“自顶向下”的全新设计方法，这种设计方法首先从系统设计入手，在顶层进行功能方框图的划分和结构设计；在方框图级进行仿真、纠错，并用硬件描述语言（HDL）对高层次的系统行为进行描述；在系统级进行验证，然后用综合优化工具生成具体门电路的网表，其对应的物理实现级可以是印制电路板或专用集成电路。图 1-1 所示为传统设计流程与 EDA 设计流程比较。

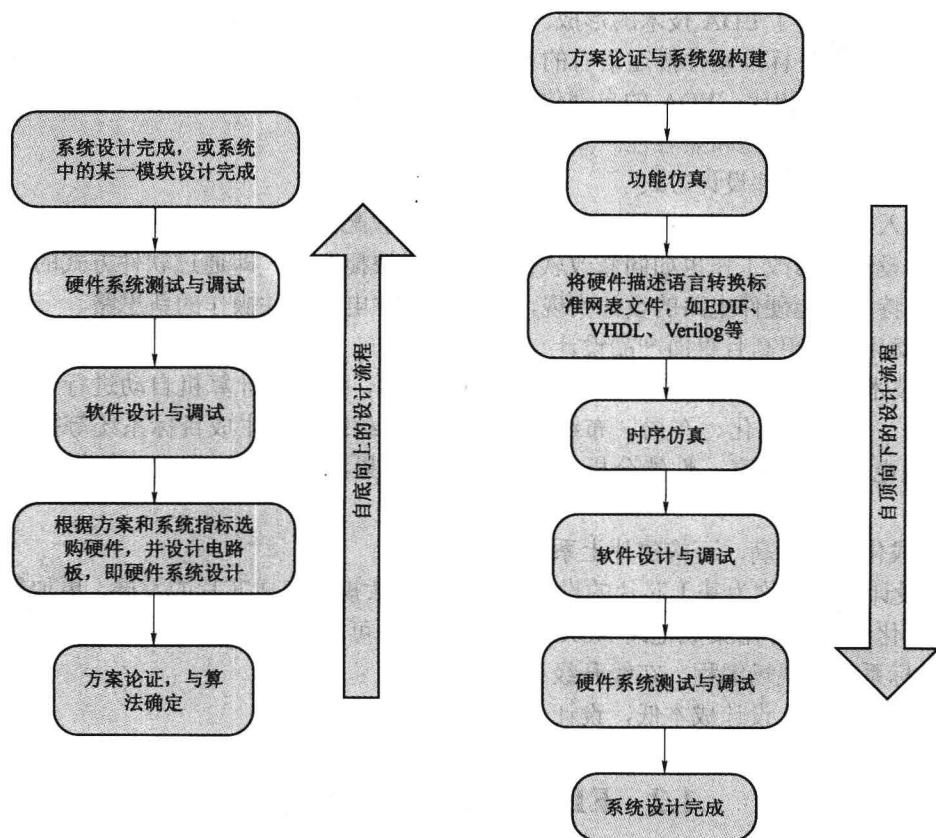
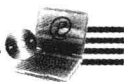


图 1-1 传统技术设计流程与 EDA 设计流程比较



【小提示】

由于 EDA 设计的主要仿真和调试过程是在高层次上完成的,这一方面有利于早期发现结构设计上的错误,避免设计工作的浪费;另一方面也减少了逻辑功能仿真的工作量,提高了设计的一次成功率。

1.2.2 ASIC 设计

现代电子产品的复杂度日益加深,一个电子系统可能由数万个中小规模集成电路构成,这就带来了体积大、功耗大、可靠性差的问题,解决这一问题的有效方法就是采用 ASIC 芯片进行设计。ASIC 是相对于通用集成电路而言的,主要指用于某一专门用途的集成电路器件。ASIC 按照设计方法的不同可分为:全定制 ASIC 和半定制 ASIC。

设计全定制 ASIC 芯片时,设计师要定义芯片上所有晶体管的几何图形和工艺规则,最后将设计结果交由 IC 厂家掩膜制造完成。其优点是:芯片可以获得最优的性能,即面积利用率高、速度快、功耗低。如果设计较为理想,全定制能够比半定制的 ASIC 芯片运行速度更快。缺点是:开发周期长,费用高,只适合大批量产品开发。

半定制 ASIC 芯片是使用库里的标准逻辑单元(Standard Cell),设计时可以从标准逻辑单元库中选择 SSI(门电路)、MSI(如加法器、比较器等)、数据通路(如 ALU、存储器、总线等)、存储器甚至系统级模块(如乘法器、微控制器等)和 IP 核,这些逻辑单元已经布局完毕,而且设计得较为可靠,设计者可以较方便地完成系统设计。半定制 ASIC 芯片的版图设计方法与全定制的有所不同,分为门阵列设计法、标准单元设计法和可编程逻辑器件法。前两种方法都是约束性的设计方法,其主要目的就是简化设计,以牺牲芯片性能为代价来缩短开发时间。可编程逻辑芯片与掩膜 ASIC 的不同之处在于:设计人员完成版图设计后,在实验室内就可以烧制出自己的芯片,无须 IC 厂家的参与,大大缩短了开发周期。

可编程 ASIC 是专用集成电路发展的另一个有特色的分支,它主要利用可编程集成电路如 PROM、GAL、PLD、CPLD、FPGA 等可编程电路或逻辑阵列编程,得到 ASIC。其主要特点是直接提供软件设计编程,完成 ASIC 电路功能,不需要再通过集成电路工艺线加工。

可编程逻辑器件自 20 世纪 70 年代以来,经历了 PAL、GAL、CPLD、FPGA 几个发展阶段,其中 FPGA/CPLD 属高密度可编程逻辑器件,目前集成度已高达 200 万门/片。它将掩膜 ASIC 集成度高的优点和可编程逻辑器件设计生产方便的特点结合在一起,特别适用于样品研制或小批量产品开发,使产品能以最快的速度上市。上述 ASIC 芯片,尤其是 FPGA/CPLD 器件,已成为现代高层次电子设计方法的实现载体。其适合短开发周期,有一定复杂性和电路规模的数字电路设计,尤其适合从事电子系统设计的工程人员利用 EDA 工具进行 ASIC 设计。

使用 FPGA/CPLD 来设计专用集成电路的方法即可编程 ASIC。其发展将呈现以下几个方



面的趋势。

- (1) 向密度更高、速度更快、频带更宽的百万门方向发展。
- (2) 向系统内可重构的方向发展，以提高灵活性和适应性。
- (3) 向器件的高速、可预测延时方向发展，以适应未来复杂高速电子系统的要求。
- (4) 向混合可编程技术方向发展，以满足模拟电路和数模混合电路的可编程发展需要。
- (5) 向嵌入式通用标准功能模块方向发展，以方便用户设计和特殊功能应用。
- (6) 向低电压、低功耗的绿色元件方向发展，以适应全球环保潮流。

1.2.3 硬件描述语言

硬件描述语言 HDL 是一种形式化描述数字电路和系统的语言。利用这种语言，数字电路系统的设计可以从上层到下层（从抽象到具体）逐层描述设计者的思想，从而用一系列分层次的模块来表示极其复杂的数字系统。然后，利用电子设计自动化（EDA）工具，逐层进行仿真验证，再把其中需要变为实际电路的模块组合，经过自动综合工具转换到门级电路网表。最后，用专用集成电路 ASIC 或现场可编程门阵列 FPGA 自动布局布线工具，把网表转换为要实现的具体电路布线结构。

硬件描述语言 HDL 的发展至今已有 20 多年的历史，并成功地应用于设计中建模、仿真、验证和综合等各个阶段。到 20 世纪 80 年代，已出现了上百种硬件描述语言，对设计自动化起到了极大的促进和推动作用。但是，这些语言一般各自面向特定的设计领域和层次，其种类繁多使用户无所适从。因此，急需一种面向设计的多领域、多层次并得到普遍认同的标准硬件描述语言。常用的硬件描述语言有 4 种：ABEL-HDL、AHDL、VHDL 和 Verilog HDL。在 20 世纪 80 年代后期，VHDL 和 Verilog HDL 语言适应了趋势的要求，先后成为 IEEE 标准。

VHDL 的英文全名是 Very-High-Speed Integrated Circuit Hardware Description Language，产生于 1982 年。1987 年年底，VHDL 被 IEEE 和美国国防部确认为标准硬件描述语言。自 IEEE 公布了 VHDL 的标准版本——IEEE—1076（简称 87 版）之后，各 EDA 公司相继推出了自己的 VHDL 设计环境或宣布自己的设计工具可以和 VHDL 接口。此后，VHDL 在电子设计领域被广泛接受，并逐步取代了原有的非标准硬件描述语言。VHDL 主要用于描述数字系统的结构、行为、功能和接口。除了含有许多具有硬件特征的语句外，VHDL 的语言形式和描述风格与句法十分类似于一般的计算机高级语言。VHDL 的程序结构特点是将一项工程设计，或称设计实体（可以是一个元件、一个电路模块或一个系统）分成外部（或称可视部分，即端口）和内部（或称不可视部分——涉及实体的内部功能和算法完成部分）。在对一个设计实体定义了外部界面后，一旦其内部开发完成，其他的设计就可以直接调用这个实体。

Verilog 是由 Gateway Design Automation 公司于 1984 年开始发展。Gateway Design Automation 公司后来被 Cadence Design Systems 于 1990 年购并。现在 Cadence 对于 Gateway 公司的 Verilog 和 Verilog-XL 模拟器拥有全部的财产权。Verilog 的设计者想要以 C 编程语言



为基础设计一种语言,可使工程师比较容易学习,于是开发了 Verilog HDL 语言。Verilog HDL 进行设计最大的优点是其工艺无关性,这使得工程师在功能设计、逻辑验证阶段可以不必过多考虑门级及工艺实现的具体细节,只需根据系统设计的要求施加不同的约束条件,即可设计出实际电路。

【小提示】

现在,随着系统级 FPGA 以及系统芯片的出现,软硬件协调设计和系统设计变得越来越重要,传统意义上的硬件设计越来越倾向于与系统设计和软件设计结合。硬件描述语言为适应新的情况而迅速发展,出现了很多新的硬件描述语言,像 Superlog、SystemC、Cynlib C++等。

1.2.4 主要 PLD 厂商概述

随着工艺的进步以及设计复杂度的提高,现有的设计工具越来越难以满足设计师的需要,因此,很多厂商都致力于提供基于创新技术的新工具来应对新的挑战。基于此,EDA 工具也呈现出由点工具向平台工具发展的趋势,很多领先的 PLD 厂商都通过成功的收购计划来完善自己的产品线,以期建立更加完整、更加统一的平台产品。

下面介绍主要器件生产厂家及其开发工具。

1) Xilinx

该公司是 FPGA 的发明者。产品种类较全,主要有 XC9500/4000、Coolrunner (XPLA3)、Spartan、Vertex 等系列,其最大的 Vertex-II Pro 器件已达到 800 万门。公司开发软件为 Foundation 和 ISE。通常来说,在欧洲用 Xilinx 的人多,在日本和亚太地区用 Altera 的人多,在美国则是平分秋色。全球 PLD/FPGA 产品 60%以上是由 Altera 和 Xilinx 提供的,Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

2) Altera

Altera 公司在 20 世纪 90 年代以后发展得很快,其主要产品有:MAX3000/7000、FELX6K/10K、APEX20K、ACEX1K、Stratix 等。其开发工具——MAX+PLUS II 是较成功的 PLD 开发平台,后来又推出了 Quartus II 开发软件。Altera 公司提供较多形式的设计输入方式,绑定第三方 VHDL 综合工具,如综合软件 FPGA Express、Leonard Spectrum,仿真软件 ModelSim。

3) Lattice-Vantis

Lattice 是 ISP (In-System Programmability) 技术的发明者,ISP 技术极大地促进了 PLD 产品的发展。与 Altera 和 Xilinx 相比,其开发工具略逊一筹,中小规模 PLD 比较有特色,大规模 PLD 的竞争力还不够强(Lattice 没有基于查找表技术的大规模 FPGA)。Lattice 公司 1999 年推出可编程模拟器件,1999 年收购 Vantis (原 AMD 子公司),成为第三大可编程逻辑器件供应商。2001 年 12 月收购 Agere 公司(原 Lucent 微电子部)的 FPGA 部门,其主要产品有 ispLSI2000/5000/8000, MACH4/5。