

基于MDK的 LPC1100处理器开发应用



李宁 编著



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

基于 MDK 的 LPC1100 处理器开发应用

李 宁 编著

北京航空航天大学出版社

内 容 简 介

本书介绍了基于 MDK 的 LPC1100 处理器应用开发。全书共 8 章,分为 4 部分:第一部分包括第 1 到第 3 章,详细介绍了 Cortex-M0 处理器的编程模型、存储结构、异常处理机制、指令集、NVIC、系统控制块 SCB 和调试系统等。第二部分包括第 4、5 章,简要介绍了 LPC1100 处理器的系统控制器、片上外设、GPIO 及引脚配置、EM-LPC1100LK 开发板和 MDK 使用方法,并在此基础上给出了一个简单的 LPC1100 例程,是读者学习使用 MDK 进行 LPC1100 处理器应用开发的准备知识。第三部分包括第 6、7 章,介绍了 LPC1110 处理器的所有系统控制以及片上外设,对每个模块都详细介绍其结构、特点及功能,并提供了一个小的应用实例。第四部分为第 8 章,介绍了两个基于 LPC1100 处理器的综合应用实例。

本书既是使用 MDK 进行 LPC1100 处理器应用开发的指导书,还可作为 LPC1100 处理器的开发参考手册。另外,还可以作为 ARM Cortex-M0 的编程入门指南。

图书在版编目(CIP)数据

基于 MDK 的 LPC1100 处理器开发应用 / 李宁编著. —

北京:北京航空航天大学出版社, 2010.11

ISBN 978 - 7 - 5124 - 0228 - 7

I. ①基… II. ①李… III. ①微处理器—系统开发
IV. ①TP332

中国版本图书馆 CIP 数据核字(2010)第 189536 号

版权所有,侵权必究。

基于 MDK 的 LPC1100 处理器开发应用

李 宁 编著

责任编辑 董立娟

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@gmail.com 邮购电话:(010)82316936

北京时代华都印刷有限公司印装 各地书店经销

*

开本:787×960 1/16 印张:16.5 字数:370 千字

2010 年 11 月第 1 版 2010 年 11 月第 1 次印刷 印数:4000 册

ISBN 978 - 7 - 5124 - 0228 - 7 定价:29.50 元

序

近几十年来,8位微控制器一直占据着整个嵌入式市场的主导地位。其中,8051系列芯片的应用最为广泛,然而其指令系统和寻址能力都有着一定的局限性,有时为了提高性能,甚至需对8051指令系统进行大幅修改。

随着时代的发展、MCU应用范围的扩展,市场对更强大性能、更低功耗的低价MCU的需要越来越强烈。于是我们NXP半导体公司开始寻找8051系列芯片的替代品,NXP公司与ARM公司的产品经理也对此开始进行了深入地研讨。当时,Cortex-M3已经在32位处理器市场崭露头角,NXP也有了相应的Cortex-M3处理器LPC13xx系列和LPC17xx系列,但它们还没有涉足16位和高端8位处理器市场,在价格上还不能替代8051微控制器。

由于意识到8/16位微控制器市场是不容忽视的,NXP公司的微控制器经理与ARM公司有了一次会谈,向ARM公司定制一个极小的32位微控制器,这次会谈的结果就是Cortex-M0微处理器的诞生,它主要包含了以下特性:

- 精简的指令集,仅有56个指令,向后兼容ARMv6指令集(Thumb-2)。
- 增加了一个32位输入中断控制器。
- 处理器活动功耗与主流8/16位微处理器相当。
- 逻辑门减少到1万2千个(总逻辑门与8051并齐,比ColdFire v1少得多)。
- 可以复用已有的ARM集成开发环境(IDE)和硬件调试工具。

ARM的生态系统(编译器、工具、软件、社区等)把MCU用户从重复学习和不断的投資中解救了出来。有了ARM的良好生态系统,LPC1xx(基于Cortex-M0)系列处理器一问世就很快吸引了很多合作者提供廉价甚至免费的开发工具、解决方案。除了传统的MDK和IAR开发工具之外,像CooCox Tools这样的免费开发工具,就是LPC1xx受世界范围大量支持的证明。CooCox这种基于云计算采用组件开发模式的开发工具,给开发者提供了一个非常低廉且容易上手的交互平台,开发LPC1xx MCU应用所需的各种信息都可从中获得,而且它还成为了众多开发者和爱好者交流ARM MCU开发经验及知识的平台。

2009年2月,NXP的Cortex-M0微控制器家族从提供简单外设的LPC11xx系列



发韧。通过先进的硅几何处理技术,LPC1xx 微控制器的各项性能得到了更高效的发挥,比如 130 nm 工艺可以在每平方毫米的硅片得到 24 万个逻辑门(基于 TSMC 工序),90 nm 工艺得到的逻辑门密度则几乎是 130 nm 技术的两倍,这代表着更复杂的功能也可以被集成。2010 年,NXP 发布了带有 CAN 总线的 LPC11C1xx 系列,之后 NXP 还将继续不断地扩展 Cortex - M0 系列,例如,提供 USB 2.0、高速串口等更高级的外设,提供更高级模拟子系统等。

武汉理工大学的 UP 团队为 LPC1xx 微控制器的普及和推广做了很多贡献。首先,他们将 LPC11xx 的数据手册翻译成中文,帮助中国用户更方便地学习;之后他们推出了全新概念的 CooCox Tools,让众多工程师和爱好者能轻松体验 LPC11xx 的强大功能,并可快速进行 LPC1xx 应用开发;这次,李宁博士编写的《基于 MDK 的 LPC1100 处理器开发应用》又为工程师开发 LPC11xx 的应用提供了有力帮助。在此,我要非常感谢武汉理工大学的 UP 团队及李宁博士为 LPC1xx 推广所付出的辛勤劳动,感谢他们为 NXP MCU 普及所做的贡献。

CK. Phua

Strategy & Innovation Manager

Product Line Microcontrollers, NXP Semiconductor

前 言

ARM于2009年2月推出了ARM Cortex-M0处理器,是市场上现有的最小、能耗最低、最节能的ARM处理器。Cortex-M0能耗非常低、门数量少、代码占用空间小,使得MCU开发人员能够以8位处理器的价位来获得32位处理器的性能。超低门数还使其能够用于模拟信号设备、混合信号设备及MCU应用中,可明显节约系统成本,同时保留功能强大的Cortex-M3处理器的工具和二进制兼容能力。ARM凭借其作为低能耗技术的领导者和创建超低能耗设备主要推动者的丰富专业技术,使得Cortex-M0处理器在不到12K门的面积内能耗仅有 $85\mu\text{W}/\text{MHz}$ 。Cortex-M0把ARM的MCU路线图扩展到超低能耗MCU和SoC应用中,如医疗器械、电子测量、照明、智能控制、游戏装置、紧凑型电源、电源和电动机控制、精密模拟系统和IEEE 802.15.4 (ZigBee)及Z-Wave系统。Cortex-M0处理器还适合诸如智能传感器和调节器的可编程混合信号市场,这些应用在传统上一直要求使用独立的模拟设备和数字设备。

在ARM公司发布Cortex-M0数周之后,恩智浦半导体(NXP)在2009年的嵌入式系统大会上推出了业界首款基于Cortex-M0内核的功能性硅芯片,并于2010年初推出基于Coretex-M0的LPC1100系列产品,随后又不断扩展该系列,迅速引起了业界的广泛关注。

本书是一本介绍基于MDK进行LPC1100处理器应用开发的书籍。全书共分8章,可以分为如下4个部分:

第一部分包括第1~3章,介绍Cortex-M0处理器内核。在对Cortex-M0处理器结构做基本介绍的基础上,详细介绍了Cortex-M0处理器的编程模型、存储结构、异常处理机制、指令集、NVIC、系统控制块SCB和调试系统等,以帮助读者熟悉和掌握Cortex-M0处理器应用开发的基本知识。

第二部分包括第4、5章,分别简要介绍了LPC1100处理器的系统控制器、片上外设、GPIO及引脚配置、EM-LPC1100开发板和MDK使用方法,并在此基础上给出了一个简单的LPC1100例程,通过这个例程读者可以初步掌握使用MDK进行LPC1100处理器应用开发的准备知识。关于MDK的详细介绍,读者可以参考《ARM开发工具RealView MDK使用入门》一书。

第三部分包括第6、7章,分别介绍LPC1114处理器的所有片上控制器和外设,对于



每个接口模块的结构、特点、功能及所有相关寄存器进行了介绍，并在此基础上为读者提供一个小的应用实例，所有的实例都给出硬件原理图、部分源代码及运行结果。读者可以根据自己的应用需求，有选择地阅读相关章节。另外，为了满足不习惯阅读英文手册读者的需求，作者组织了武汉理工大学 UP 团队的一些学生对 LPC1100 手册的一些章节做了翻译，放在 up.whut.edu.cn 上；这些中文手册没有经过严格的校对，不用于生产和研发，仅供读者参考，也特别欢迎读者能帮助我们修正其中的错误。

第四部分是第 8 章，介绍了两个基于 LPC1100 处理器的综合应用实例。其中，第一个应用实例是 CoOS_Blinky，主要介绍如何将实时操作系统 CoOS 移植到 LPC1100 上去，并实现多任务调度；第二个应用实例是 Energy Friendly Socket，这是一个无线传感器网络节点的实例，通过 LPC1114 处理器实现对每个插座的电量检测及智能控制，实现经济、合理的用电策略。第二个实例是 UP 团队刘翠玲等同学参加 NXP Cortex-M0 LPC1100 Design Challenge 作品的一部分，该项目进入决赛排名第四，并最终获得了 NXP 的 HONORABLE MENTIONS 奖。

在本书的写作过程中得到各方面的支持和帮助。首先，本书写作得到 NXP 公司和 Embest 公司的大力支持，NXP 公司在第一时间为作者提供了 LPC1114 样片、开发板和相关资料；Embest 公司则为作者提供了最新的 MDK 中国版和仿真器，并在技术上给作者提供了大量的无私帮助，在此要对 NXP 公司的王朋朋、张林，Embest 公司的刘炽、廖武、刘鑫、景朝斌、周麒、张斌、范佳等资深工程师表示感谢。其次，要感谢武汉理工大学计算机科学与技术学院 UP 团队的硕士研究生：刘翠玲、王冲、段义鹏、宋薇、冯义力、张国琛、张孟东、范云龙、王博、李明、成虎超、卢涛、姚金波，他们完成了大量而繁杂的资料收集整理工作，并帮助完成例程的部分编写及测试工作；本书是他们汗水的结晶，LPC1100 处理器中文手册也是他们努力的结果。最后要感谢北京航空航天大学出版社的编辑，对于本书的内容安排、文字校对以及出版等方面给了作者大量有益的建议和帮助。另外，本书借鉴和使用了 ARM 公司网站的内容、MDK 软件的帮助、NXP 公司数据手册、CooCox OS 手册，这些已经得到了 ARM 公司和 NXP 公司的授权。

为了让广大的嵌入式开发者能尽快地得到一本使用 MDK 进行 Cortex-M0 处理器应用开发的书籍，本书的写作在时间上非常仓促，加上作者水平所限，书中难免会有一些错误，敬请各位读者批评指正。作者非常乐意为广大读者提供力所能及的帮助，作者的电子邮箱是 ningli_2008@163.com。另外，为了节省成本，本书不附带例程光盘，所有例程都可在 up.whut.edu.cn 或 www.embedinfo.com 网站上下载。

武汉理工大学 计算机科学与技术学院

李宁 博士

2010-8-8

目 录

第 1 章 Cortex - M0 处理器简介

1.1	Cortex - M0 处理器的特点	1
1.2	Cortex - M0 处理器的基本结构	2
1.3	LPC1100 系列处理器	4
1.3.1	LPC1110 处理器的性能特点	4
1.3.2	LPC1110 处理器的产品系列	5
1.3.3	LPC1110 处理器的基本结构	6
1.3.4	LPC1100 处理器的开发工具	6

第 2 章 Cortex - M0 处理器编程模型

2.1	处理器核寄存器组	9
2.2	处理器工作模式及堆栈使用	14
2.3	存储系统组织	14
2.3.1	Cortex - M0 处理器的存储模型	14
2.3.2	LPC1110 处理器的存储系统	17
2.3.3	LPC1110 处理器的 Boot ROM	17
2.4	异常处理	19
2.4.1	异常的优先级	20
2.4.2	异常处理及异常向量	21
2.4.3	异常的进入及返回	21
2.4.4	故障处理	24
2.5	功耗管理	24
2.6	指令集	26

第 3 章 Cortex - M0 核外设

3.1	内嵌向量中断控制器 NVIC	29
-----	----------------	----

3.1.1 相关功能寄存器	29
3.1.2 中断的触发与处理	31
3.1.3 NVIC 的编程	32
3.2 系统控制块	33
3.3 系统定时器 SysTick	37
3.3.1 SysTick 相关寄存器	37
3.3.2 SysTick 的使用	39
3.4 调试系统	39

第 4 章 LPC1110 处理器基础

4.1 系统控制模块	41
4.1.1 复位模块	42
4.1.2 时钟模块	44
4.1.3 掉电检测模块	53
4.1.4 功耗管理模块	54
4.1.5 内部 Flash 访问控制	60
4.2 处理器引脚及 I/O 功能配置	61
4.2.1 处理器引脚	61
4.2.2 I/O 功能配置	66
4.3 通用 I/O 端口	73
4.4 处理器片内 Flash 及其编程	78
4.4.1 片内 Flash 结构	78
4.4.2 BootLoader 执行过程	79
4.4.3 ISP 命令处理程序	82
4.4.4 IAP 命令处理程序	84

第 5 章 快速启用 LPC1100

5.1 EM - LPC1100LK 开发套件	87
5.1.1 LPC1100 开发板	87
5.1.2 CoLinkEx 仿真器	88
5.2 MDK 的安装与配置	89
5.2.1 MDK 安装的最小系统要求	89
5.2.2 MDK 的安装	89
5.2.3 MDK 目录结构	92

5.2.4	注册与帮助	93
5.2.5	CoLinkEx 的配置	94
5.3	μ Vision 4.0 IDE	97
5.3.1	菜单栏、工具栏、状态栏	98
5.3.2	工程工作区	99
5.3.3	工作区	100
5.3.4	输出窗口	101
5.3.5	内存窗口	104
5.3.6	观测窗口	104
5.3.7	外设对话框	106
5.4	CMSIS 标准	107
5.4.1	基于 CMSIS 标准的软件架构	107
5.4.2	CMSIS 规范	108
5.5	第一个 LPC1100 应用程序 Blinky	111
5.5.1	选择工具集	112
5.5.2	创建一个新的工程	112
5.5.3	硬件选项配置	115
5.5.4	创建文件组及源文件	115
5.5.5	编译链接工程	121
5.5.6	调试程序	122
5.5.7	建立 HEX 文件	126

第 6 章 LPC1110 处理器基本接口

6.1	定时/计数器 CT16B0/1 和 CT32B0/1	127
6.1.1	概 述	127
6.1.2	功能描述	128
6.1.3	应用程序设计	137
6.2	数模转换器 ADC	140
6.2.1	概 述	140
6.2.2	功能概述	140
6.2.3	应用程序设计	145
6.3	看门狗定时器 WDT	149
6.3.1	概 述	149
6.3.2	功能描述	150



6.3.3 应用程序设计	153
--------------------	-----

第 7 章 LPC1110 处理器通信接口

7.1 通用异步收发器 UART	159
7.1.1 概述	159
7.1.2 功能描述	160
7.1.3 应用程序设计	180
7.2 I ² C 总线接口	183
7.2.1 概述	183
7.2.2 功能描述	185
7.2.3 应用程序设计	208
7.3 SPI 总线接口	213
7.3.1 概述	213
7.3.2 功能描述	214
7.3.3 应用程序设计	226

第 8 章 综合应用

8.1 CoOS_Blinky	233
8.1.1 CooCox CoOS 简介	233
8.1.2 应用程序设计	235
8.2 节能插座设计与实现	242
8.2.1 智能电量控制网络	242
8.2.2 EFS 各主要模块的设计	244
8.2.3 EFS 的设计与实现	247
参考文献	250

第 1 章

Cortex - M0 处理器简介

ARM 公司于 2009 年 2 月推出了 ARM Cortex - M0 处理器,该处理器一出现即得到来自业界的大量关注。目前,市场上已经出现了多种基于 ARM Cortex - M0 核的微控制器,如 NXP 公司(恩智浦半导体公司)的 LPC1100 系列、Nuvoton 公司的 NuMicro 系列等。

本章简要介绍 ARM Cortex - M0 处理器的特点、应用领域、基本结构以及 NXP 公司的 LPC1110 系列 ARM Cortex - M0 处理器。

1.1 Cortex - M0 处理器的特点

ARM Cortex - M0 是市场上现有的面积最小、能耗最低的 ARM 处理器。该处理器能耗非常低、门数量少、代码占用空间小,使得 MCU 开发人员能够以 8 位处理器的价位获得 32 位处理器的性能;以 16 位的资源占用来提供 32 位的性能和效率,是超低功耗 MCU 和混合信号应用的理想之选。其主要特点为:

1) 32 位的性能和效率

Cortex - M0 是 32 位的 RISC 处理器,基于 ARMv6 - M 架构,为 3 段流水线的冯诺·依曼结构。该处理器使用 ARMv6 - M Thumb 指令集,包含 Thumb - 2 技术;因此该处理器拥有 32 位处理器的高性能,又有着比 8 位、16 位处理器更好的代码密度。

2) 小尺寸、低功耗

Cortex - M0 处理器的门数不到 12 000 门,如果使用 180 nm 超低漏电(ULL)的工艺,其功耗仅为 $85 \mu\text{W}/\text{MHz}$,而其性能可达到 $0.9 \text{ DMIPS}/\text{MHz}$ 。另外,Cortex - M0 处理器具有的睡眠模式和深度睡眠模式可以进一步节省功耗。因此,Cortex - M0 处理器将更多地应用于电池供电的应用之中。

3) 高效而且可确定的中断处理

Cortex - M0 处理器内置一个紧密连接的可配置的内嵌向量中断控制器(Nested Vectored InterruptController,NVIC),以实现中断服务程序(ISR)的高速执行。同时,还采用硬件实现寄存器堆栈、尾链(Tail - chaining)、抢占(Preemption)、迟到(Late - arriving)等技术,大大降低了中断处理延迟。而且中断处理程序不需要任何汇编封装代码,去掉了 ISR 的所有多



余代码开销。

Cortex - M0 处理器的指令执行时间和中断处理时间都是可确定的,因此其中断处理是可确定的。

4) 硬件乘法器

Cortex - M0 处理器提供两种硬件乘法器可选,以实现性能或尺寸优化:

- 单周期乘法器,以实现高性能的优化;
- 32 周期乘法器,以实现面积的优化。

5) 简单易用

编程模型简单,没有 ARM7、ARM9 那么多工作模式,指令集简单。更重要的是可以 100% 使用 C 语言编程。

6) 良好的兼容性

Cortex - M0 处理器的工具及二进制代码可以向上兼容其他 Cortex - M 系列处理器,因此非常方便用户将其应用进行移植和扩展。

7) 方便的调试接口

IC 厂商在实现 Cortex - M0 处理器时,可选 0~4 个硬件断点、0~2 个观测点。另外,厂商可以选择 JTAG 或 SWD 接口作为调试端口。

由于 Cortex - M0 具有以上特性,因此它特别适用于医疗器械、电子测量、照明、智能控制、游戏装置、电源控制、电机控制、精密模拟系统、ZigBee 及 Z - Wave 系统等领域。

另外,Cortex - M0 处理器还适用于可编程混合信号应用,比如以往需要使用单独模拟和数字设备的智能传感器和传动装置。

1.2 Cortex - M0 处理器的基本结构

ARM Cortex - M0 处理器的基本结构如图 1 - 1 所示,除了 Cortex - M0 处理器核之外,还包括 NVIC、总线矩阵、唤醒中断控制器(Wakeup Interrupt Controller, WIC)、调试部件、调试访问接口(Debug Access Port, DAP)。其中,WIC、调试部件及 DAP 是可选部件。下面将分别对这些部件做简要介绍。

1) Cortex - M0 处理器核

处理器核 Coretx - M0 Core 是 Cortex - M 系列中最低端的结构,主要特点有:

- 使用 ARMv6 - M Thumb 指令集;
- 采用 Thumb2 指令集;
- 采用 von Neumann 结构;
- 三段流水线;
- 可选 ARMv6 - M 兼容 24 位系统定时器;

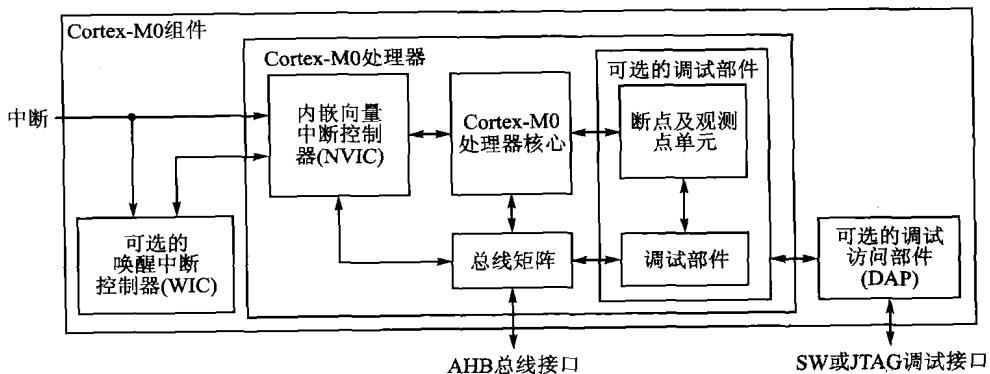


图 1-1 ARM Cortex - M0 处理器基本结构

- 带 32 位硬件乘法器,有单周期或者 32 周期两种可选;
- 支持小端访问和字节不变的大端访问;
- 有 Handler 和 Thread 两种操作模式;
- 支持随眠和深度睡眠两种低功耗模式;
- Cortex - M0 核内部包含 13 个通用 32 位寄存器 R0~R12、2 个堆栈指针寄存器 SP、链接寄存器 LR、程序计数寄存器 PC 和程序状态寄存器 PSR。

2) NVIC

NVIC 是 Cortex - M0 实现快速中断处理的关键部件,主要特点有:

- 可选 1、2、4、8、16、24、32 个外部中断,有 4 个优先级;
- 有一个不可屏蔽中断 NMI;
- 支持电平触发和边沿触发中断;
- 采用硬件实现寄存器堆栈、尾链、抢占、迟到等技术,降低中断处理延时;
- 可选 WIC,支持超级功耗随眠模式。

3) 调试部件及调试访问接口

调试部件是可选的,主要特点有:

- 0~4 个硬件断点;
- 0~2 个硬件观测点;
- 如果至少有一个硬件数据观测点,则可使用程序计数采样寄存器 (Program Counter Sampling Register, PCSR) 进行非打扰的代码性能分析;
- 具有单步和向量捕捉能力;
- 使用 BKPT 指令,支持无限量的软件断点;
- 可非打扰地访问核外设、通过总线矩阵连接的零等待系统从设备,即使在处理器运行时,调试器也可以访问这些设备和内存;



- 当处理器挂起时,可以完全访问所有核内寄存器;
- 调试访问接口 DAP 可以选择支持 JTAG 或 SW 调试端口。

4) 总线矩阵

- 一个 32 位的 AMBA - 3AHB 的总线矩阵,将所有系统外设和内存连接在一起;
- 为 DAP 提供一个 32 位的从端口。

5) WIC

WIC 是一个可选设备,可检测中断以将处理器从深度睡眠模式中唤醒。WIC 不可编程设置,它完全通过硬件信号操作。当系统控制寄存器 SCR 的 DEEPSLEEP 位为 1 时,WIC 工作。

1.3 LPC1100 系列处理器

2009 年 11 月,NXP 公司推出了基于 ARM Cortex - M0 的 LPC1100 系列 MCU。LPC1100 以每秒 4 500 多万条指令的性能让 8 位(每秒不到 100 万条指令)及 16 位(每秒 300 万~500 万条指令)MCU 相形见绌;它不仅能执行基本的控制任务,还能进行繁锁的运算。在高执行效率的同时,还实现了低功耗,目前 LPC1100 频率为 50 MHz,其平均电流不到 10 mA。

2010 年,第一批面市的 LPC1100 处理器是 LPC1110 系列,有 4 种产品,能满足所有那些寻求用可扩展 ARM 架构来进行整个产品开发过程的 8/16 位用户,满足其产品开发无缝整合需求。在未来,NXP 还将会推出具有各种特色 LPC1100 处理器系列,如带 USB 接口的、带 CAN 接口的、带高精度时钟的、带高精度 ADC 的、带大容量片上 Flash、超小封装的各种系列。本节介绍 LPC1110 MCU 的性能特点、产品系列、基本结构和开发工具。

1.3.1 LPC1110 处理器的性能特点

LPC1110 处理器的基本功能特性如下:

- ARM Cortex - M0 处理器,工作频率高达 50 MHz。
- 片上 Flash 分别为:32 KB (LPC1114)、24 KB (LPC1113)、16 KB (LPC1112)或 8 KB (LPC1111)。
- 片上 SRAM 高达 8 KB。
- 可通过片上引导 bootloader 软件实现现场编程 ISP 和在线编程 IAP。
- 串行接口:
 - UART:带分数波特率发生器、内部 FIFO,支持 RS - 485/EIA - 485 总线和 modem 控制。
 - SPI:最多可有两个具有 SSP 特性的、带 FIFO 的 SPI 控制器(第二个 SPI 只在

LQFP48 和 PLCC44 封装中存在),能兼容多种协议。

- I²C:支持全速 I²C 总线规格和增强快速模式(速率可达到 1 Mbit/s,具有多地址识别监听模式)。
- 其他外设:
 - 多达 42 个带有可配置上拉/下拉电阻的 GPIO 引脚。
 - 每个引脚有大电流(20 mA)驱动输出。
 - 两个 I²C 总线引脚在增强快速模式时,为大电流灌入驱动(20 mA)。
 - 4 个通用定时器/计数器(共 4 个捕获输入和 13 个比较输出)。
 - 看门狗定时器(WDT)。
 - 系统嘀嗒定时器。
- 串行线调试(SWD)。
- 集成 PMU(功耗管理单元),可自动调整其内部电压调节器,以最小化睡眠、深度睡眠和深度掉电模式期间的功耗。
- 3 种省电模式:睡眠、深度睡眠和深度掉电。
- 单一 3.3 V 供电(1.8~3.6 V)。
- 8 通道 10 位 ADC。
- GPIO 引脚可以用作对边沿和电平敏感的中断源。
- 带分频器的时钟输出功能可以反映主振荡器时钟 IRC 时钟、CPU 时钟和看门狗时钟的状态。
- 多达 13 个功能引脚可通过一个专门的启动逻辑来将处理器从深度睡眠模式中唤醒。掉电检测具有 4 个独立的阈值,用于产生中断和强制复位。
- 上电复位(POR)。
- 晶体振荡器的工作范围为 1 MHz~25 MHz。
- 12 MHz 内部 RC 振荡器精度误差不超过 1%,可以选择作为系统时钟使用。
- 可以使用主振荡器和内部 RC 振荡器。PLL 允许 CPU 达到最高工作频率而不需要外部高频振荡器。
- 具有用于识别的唯一设备序列号。
- 有 LQFP48、PLCC44 和 HVQFN33 这 3 种封装形式。

1.3.2 LPC1110 处理器的产品系列

LPC1110 系列处理器目前有 5 种: LPC1111、LPC1112、LPC1113、LPC1114 和 LPC11C1X,封装形式有 3 种。LPC1110 系列处理器的型号如表 1-1 所列。



表 1-1 LPC1110 系列处理器型号列表

编 号	Flash	SRAM	UART	I ² C	ADC	ADC 通道	C_CAN	封装形式
LPC1111								
LPC1111FHN33/101	8 KB	2 KB	1	1	1	8	—	HVQFN33
LPC1111FHN33/201	8 KB	4 KB	1	1	1	8	—	HVQFN33
LPC1112								
LPC1112FHN33/101	16 KB	2 KB	1	1	1	8	—	HVQFN33
LPC1112FHN33/201	16 KB	4 KB	1	1	1	8	—	HVQFN33
LPC1113								
LPC1113FHN33/201	24 KB	4 KB	1	1	1	8	—	HVQFN33
LPC1113FHN33/301	24 KB	8 KB	1	1	1	8	—	HVQFN33
LPC1113FBD48/301	24 KB	8 KB	1	1	2	8	—	LQFP48
LPC1114								
LPC1114FHN33/201	32 KB	4 KB	1	1	1	8	—	HVQFN33
LPC1114FHN33/301	32 KB	8 KB	1	1	1	8	—	HVQFN33
LPC1114FBD48/301	32 KB	8 KB	1	1	2	8	—	LQFP48
LPC1114FA44/301	32 KB	8 KB	1	1	2	8	—	PLCC44
LPC11C1X								
LPC11C12FBD48/301	16 KB	8 KB	1	1	2	8	1	LQFP48
LPC11C14FBD48/301	32 KB	8 KB	1	1	2	8	1	LQFP48

其中, HVQFN33 是塑封高耐热型超薄四侧引脚扁平封装, 无引脚, 33 个接线端子, 体积为 7 mm×7 mm×0.85 mm; LQFP48 是塑封薄小型方块平面封装, 48 引脚, 体积 7 mm×7 mm×1.4 mm; PLCC44 是塑封有引线芯片载体, 44 引脚。

1.3.3 LPC1110 处理器的基本结构

LPC1110 系列处理器的内部结构如图 1-2 所示。

1.3.4 LPC1100 处理器的开发工具

目前已有多款支持 LPC1110 处理器的开发工具, 既有第三方提供的专业工具, 也有 NXP 公司提供的简易开发工具, 还有免费的工具。用户可以根据自身习惯、经济条件、目标以及需求来选择适合的开发工具。