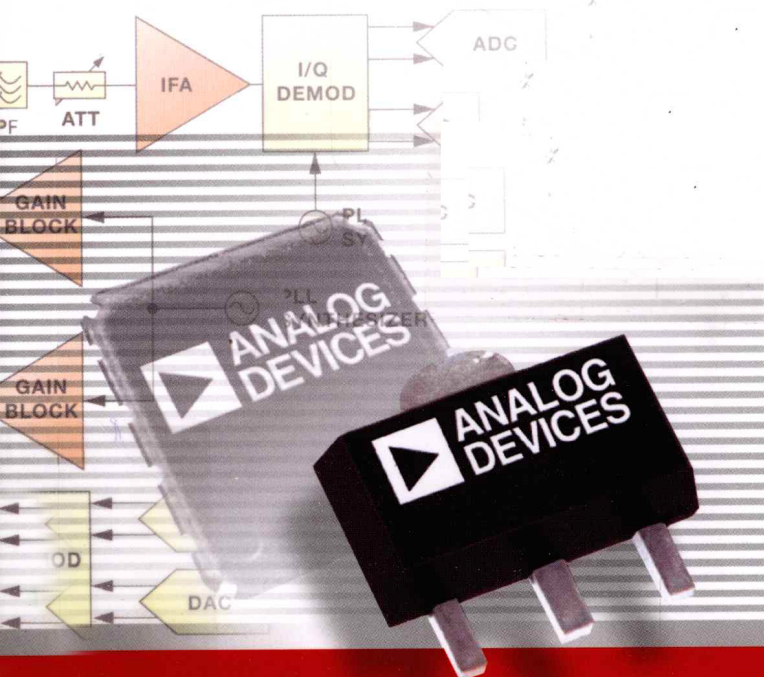


ADI 处理器实用丛书

高速设计技术

◎ ADI 大学计划 编译



本书特色：

从理论和实际应用的角度探讨高速线性集成电路设计的有关问题

- 内容翔实，图表丰富，突出功能模块设计与应用
- 既有完整的理论分析，又有具体的实际应用电路，还包括许多应用技巧



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

ADI 处理器实用丛书

高速设计技术

電子工業出版社

Publishing House of Electronics Industry

北京 • BEIJING

内 容 简 介

本书内容包括三大部分：第 1 部分从运算放大器的基本概念和理论出发，重点介绍了运算放大器的原理与设计，以及在各种电子系统中的应用，包括视频应用、RF/IF 子系统（乘法器、调制器和混频器）等；第 2 部分主要介绍了高速采样和高速 ADC 及其应用、高速 DAC 及其应用、以及 DDS 系统与接收机子系统；第 3 部分介绍了有关高速硬件设计技术，如仿真、建模、原型、布局、去藕与接地，以及 EMI 与 RFI 设计考虑等。

书中内容既有完整的理论分析，又有具体的实际应用电路，还包括许多应用技巧。特别适合电子电路与系统设计工程师、高等院校相关专业师生阅读。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目（CIP）数据

高速设计技术 / ADI 大学计划编译. —北京：电子工业出版社，2010.9
（ADI 处理器实用丛书）
ISBN 978-7-121-11749-7

I. ①高… II. ①A… III. ①运算放大器—设计 IV. ①TN722.7

中国版本图书馆 CIP 数据核字（2010）第 173058 号

责任编辑：竺南直

印 刷：北京天宇星印刷厂

装 订：三河市鹏成印业有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1 092 1/16 印张：18.25 字数：468 千字

印 次：2010 年 9 月第 1 次印刷

印 数：4 000 册 定价：39.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：（010）88258888。

序 言

这些年，在与电子技术领域的工程师、学者以及大学师生交流的时候，他们的聪明才智和创新能力给我留下了深刻的印象。而他们所做的设计和项目，无一不让我感觉到中国工程师队伍成长之快，和中国电子行业巨大的发展潜力。但另一方面，他们的经历和成功，也带给了我很多思考。

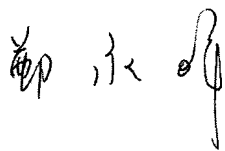
ADI 在模拟和数字信号领域中已经发展了 40 多年。在这几十年间，我们不断推动技术的创新和进步，不断提高相关领域的各类产品性能以满足客户的广泛需求，包括消费类、通信、医疗、运输和工业等方面。令人欣慰的是，至 2009 年，ADI 已经拥有遍布世界各地的 60,000 余家客户。而通过大学计划、培训、研讨会等活动所积累起来的资源更是不计其数。如何让我们的客户，让 ADI 技术产品的使用者和爱好者，真正准确、有效、快捷地掌握相关知识与设计技巧，是我们需要考虑的，也是我们为所有用户提供的非常重要的服务之一。

经过多年的运行和完善，ADI 已经拥有了一整套对中国工程师以及在校工科类学生的培养计划，如每年一届的中国大学创新设计竞赛，在高校建立的联合实验室，各类线上线下研讨会，还有在多个城市开展的高水平培训课程等等。这些计划架起了 ADI 与用户之间最直接、最有效的沟通桥梁。同时，为了使更多的电子技术领域从业者和爱好者了解数字信号处理和电子产品设计理念，我们还邀请了业内具有较深影响力的专家、学者、教授共同编写并出版一套基于 ADI 模拟和数字产品的应用技术丛书。

该丛书详细介绍了 ADI 产品在医疗电子，通信，工业仪器仪表，汽车电子等行业的应用，以理论与实际案例相结合的方式为读者们讲解了世界先进处理器的设计与使用。

丛书的出版凝聚了来自清华大学、西安电子科技大学、青岛理工大学、解放军理工大学、厦门大学、天津大学、黑龙江大学、中国科学技术大学、辽宁工业大学等多所院校老师丰富的经验和智慧。在此，感谢他们对 ADI 出版计划的大力支持。同时，也感谢电子工业出版社的竺南直博士对本丛书的出版所作出的贡献！

衷心希望能得到读者朋友的意见反馈，在你们提出的问题和建议下，我们将不断完善 ADI 丛书，不断完善 ADI 的产品和技术，与客户们一起共同开拓中国市场。



ADI 公司亚太区副总裁

关于 ADI 公司与 ADI 中国大学计划

Analog Devices, Inc. (简称 ADI) 将创新、业绩和卓越作为企业的文化支柱，并基此成长为该技术领域最持久高速增长的企业之一。ADI 公司是业界广泛认可的数据转换和信号处理技术全球领先的供应商，拥有遍布世界各地的 60000 客户，涵盖了全部类型的电子设备制造商。作为领先业界 40 多年的高性能模拟集成电路制造商，ADI 的产品广泛用于模拟信号和数字信号处理领域。公司总部设在美国马萨诸塞州诺伍德市，设计和制造基地遍布全球。

ADI 一直非常关注中国的教育事业，从 2002 年开始，我们就致力于建立与大学机构的沟通交流的桥梁，先后在北京、上海、天津、深圳、哈尔滨等地与大学合作，建立联合实验室，开展前沿的电子设计应用技术与课程整合的研究与实验。

目前，在全国共有几十所大学与 ADI 建立了联合实验室，ADI 提供了资金资助及技术服务，推广 ADI 的模拟，MEMS，AduC，嵌入式处理器系列及 DSP 产品的大力应用，积累了大量丰富的工程经验，同时也培养出一批富有创新能力的教师及学生。

ADI 在中国的大学计划是一项长期的战略性计划，致力于促进 ADI 与中国教育与研究领域的交流与合作，包括：

- 资助模拟信号设计、混合信号设计以及数字信号设计领域的前沿研究
- 协助大学/研究机构建立 ADI 联合实验室
- 与大学研究机构/老师合作联合项目，协助高校研究成果产业化
- 以优惠的价格提供软、硬件开发工具
- 以优惠的价格参加 ADI 处理器短训班
- 向大学教授、研究人员和学生提供研发用样片、技术资料 and 最新开发工具的信息等
- 举办所有在校大学生的 ADI 大学创新设计竞赛 (UDC)
- 举办巡回大专院校的免费技术研讨会
- 举办大学老师年会，为授课教师提供相关专业知识、教学方法、讲课技能的培训
- 建立 ADI 优秀人才系统，为在校大学生提供实习以及毕业设计机会
- 资助并协助大学教授撰写相关书籍以及技术文档
- 资助/推荐学生优秀应用文章发表

ADI 中国大学计划 (University Program)

Email: Univ.program.china@analog.com

编 译 者 序

高速集成电路，包括模拟的、数字的和混合信号集成电路已广泛应用于通信、电子、视频、仪器仪表、控制等各种电子设备中。为了帮助广大用户在进行电路或系统级设计、选择和应用高速器件时有所参考，ADI 公司特编译本书并在中国大陆出版发行。

本书根据 1996 年 ADI 工程师 Walt Kester 主编、并发布在 ADI 公司内部网站上的《High Speed Design Techniques》一书编译而成，该书的作者是以 Walt Kester 为代表的 ADI 公司的广大技术人员，其内容是 ADI 公司多年来从事高速器件（包括运算放大器、ADC、DAC 等）功能模块设计的理论及其应用的智慧结晶。

本书主要从理论和实际应用的角度探讨高速线性集成电路设计的有关问题，其内容可以分为三大部分。第一部分由第 1 章至第 3 章组成，从运算放大器的基本概念和理论出发，重点介绍了运算放大器的原理与设计，以及在各种电子系统中的应用，包括视频应用、RF/IF 子系统（乘法器、调制器和混频器）等；第 2 部分由第 4 章至第 6 章组成，主要介绍高速采样和高速 ADC 及其应用、高速 DAC 和 DDS 系统及其应用、以及接收机子系统等；第 3 部分包括第 7 章，主要介绍了有关高速硬件设计技术，如仿真、建模、原型、布局、去藕与接地，以及 EMI 与 RFI 设计考虑等。

书中介绍的内容既有完整的理论分析，又有具体的实际应用电路，还包括许多应用技巧，特别适合电子电路与系统设计工程师、高等院校相关专业师生阅读。

本书由 ADI 大学计划组织编译，参与编译的主要有刘健、王玉柱、杨波、樊鹏、郭莉和李海飞等。全书由刘健负责统稿，最后由 ADI 公司大学计划部负责审定。

由于编者水平有限，疏漏或错误在所难免，希望广大读者批评指正。

ADI 大学计划

前 言

高速集成电路，包括模拟的、数字的和混合信号集成电路已广泛应用于各种电子设备中。本书主要从理论和实际应用的角度探讨高速线性 IC 的有关问题。图 1 给出了高速集成电路在不同领域的典型应用。其中许多应用可以使用标准线性 IC 产品来实现，而有些应用使用专门设计的集成芯片（见图 2）其效果会更好。

视 频	图 像	通 信	仪 器 仪 表
照相机	医学	蜂窝通信：宽带/窄带	示波器
视频混合	扫描仪	直接广播卫星	谱分析
视频分布	复印机	混合光纤同轴电缆（HFC）	频率合成
视频会议	激光	CATV	自动测试设备
显示	CCD	ADSL/HDSL	数据采集
MPEG 系统	雷达/声呐	数据恢复和重定时	

图 1 高速器件的典型应用

所有这些高速线性 IC 都依赖于其高速核心能力，如图 3 所示。ADI 公司在信号处理领域已经作为当今世界的领导者超过 30 年，并且在每个关键的领域都能找到所需的专家。不管混合信号 IC 变得多么复杂或多么高度集成，都离不开这些基本的功能模块。

• 蜂窝通信：GSM、DECT、AMPS、PCS、3G、LTE等（手机和基站） • ADSL/HDSL • CCD图像 • 视频信号处理（MPEG等） • 数据恢复 • 直接卫星广播接收机 • 高速调制解调器 • 多媒体视声处理	• 放大器：运算放大器，VGA，PGA，对数放大器，采样/保持放大器 • 开关和多路复用 • 模拟/数字转换（ADC） • 数字/模拟转换（DAC） • 模拟信号处理：乘法器、真有效值（RMS/DC）转换器等 • RF/IF信号处理 • 数字信号处理（DSP）
--	--

图 2 ADI高速集成/芯片集解决方案

图 3 核心能力：从“DC到光”

用户在系统级进行设计、选择和应用新的高速器件时，需要对这些功能模块非常了解。用户不需要掌握内部电路的详细细节，但对器件总体工作原理的了解是设计成功的关键。

本书不是系统设计手册，而是具体介绍许多高速模拟信号处理的功能模块的理论及其应用，如放大器、ADC、DAC 等。

应用高速器件也需要对好的硬件设计技术有所了解，如仿真、原型、布局、去耦和接地等。本书的最后 1 章重点介绍这些内容，以及 EMI 与 RFI 设计考虑。

本书是多人通力合作的结晶。在本书的准备阶段，得到了 ADI 公司工程部和市场部的许多技术人员的帮助，在此首先要对他们表示感谢，特别需要感谢的是各章/节下署名的各位作者；还要感谢以下各位：Adolfo Garcia, Walter G. Jung 和 Ed Grokulsy, 他们审阅了全部书稿；Brandon's WordService 的 Linda Grimes Brandon 绘制了部分图表，并输入文本；ADI 公司 art Department 的 Ernie Lehtonen 提供了许多可供印制的绘图；Judith Douville 制作了索引，等等。

Walt Kester

目 录

第 1 章 高速运算放大器	1
1.1 概述	1
1.2 电压反馈运算放大器	2
1.2.1 基于互补双极型工艺设计的电压反馈型运放	6
1.2.2 基于“点播电流”的新型电压反馈型运放	8
1.3 电流反馈运算放大器	9
1.4 运放反馈电容的作用	14
1.5 高速电流—电压转换器及反相输入电容的影响	18
1.6 电压反馈型运放与电流反馈型运放的噪声比较	21
1.7 高速运放的直流特性	25
1.8 高速运放的供电电源抑制比 (PSRR) 特性	26
参考文献	27
第 2 章 高速运算放大器的应用	28
2.1 宽带 CFB 运放中的最大带宽平坦度反馈网络优化	28
2.2 驱动容性负载	30
2.3 电缆驱动和接收器	36
2.4 高性能视频线缆驱动器	40
2.5 差分线缆驱动器和接收器	40
2.6 高速钳位放大器	48
2.7 单电源供电和轨到轨型结构	53
2.7.1 单电源运放的应用	57
2.8 带禁用功能的高速视频复用	65
2.9 使用了电流反馈运放 AD813 的视频可编程增益放大器	67
2.10 视频复用和交叉开关	68
2.11 高功率线缆驱动和 ADSL	72
2.12 高速光电二极管前置放大器	73
2.12.1 频率响应和稳定性分析	75
2.12.2 运算放大器的选择	76
2.12.3 光电二极管前置放大器的噪声分析	78
参考文献	79
第 3 章 射频/中频 (RF/IF) 子系统	81
3.1 动态范围压缩	81
3.2 自动增益控制 (AGC) 与电压控制放大器 (VCA)	82
3.3 电压控制放大器 (VCA)	83
3.4 一个 80dB 的线性 RMS 测量系统	87

3.5	对数放大器	93
3.6	接收机概述	102
3.7	乘法器、调制器和混频器	103
3.7.1	使用理想模拟乘法器的混频器	105
3.7.2	镜像响应	107
3.7.3	理想混频器	107
3.7.4	二极管环型混频器	109
3.7.5	FET 混频器	110
3.7.6	典型的有源混频器	111
3.7.7	有源混频器的基本原理	112
3.7.8	AD831 500MHz 低失真有源混频器	112
3.7.9	噪声系数 (Noise Figure)	113
3.7.10	互调失真	114
3.7.11	1dB 压缩点和三阶交截点	115
3.7.12	混频器小结	116
3.8	接收机子系统	117
	参考文献	121
第 4 章	高速采样与高速 ADC	123
4.1	引言	123
4.2	高速采样基础	124
4.3	基带抗混叠滤波器	125
4.4	欠采样 (谐波采样, 带通采样, IF 采样, 直接 IF 到数字转换)	127
4.5	抗混叠滤波器在欠采样中的应用	128
4.6	理想 N 位 ADC 的失真和噪声	130
4.7	实际 ADC 的失真和噪声	133
4.7.1	等效输入参考噪声 (热噪声)	134
4.7.2	积分非线性和差分非线性	135
4.7.3	谐波失真, 最大失真, 总的谐波失真 (THD), 总的谐波失真+噪声 (THD + N)	136
4.7.4	信号噪声与失真比 (SINAD), 信噪比 (SNR) 和有效位数 (ENOB)	137
4.7.5	模拟带宽	138
4.7.6	无杂散动态范围 (SFDR)	139
4.7.7	双频互调失真 (IMD)	140
4.7.8	噪声功率比 (NPR)	141
4.7.9	孔径抖动和孔径延迟	144
4.8	高速 ADC 结构	146
4.8.1	连续逼近型 ADC	146
4.8.2	Flash 转换器	147
4.8.3	分段 (流水线) ADC	150
4.8.4	每级一比特 (串行或波纹) ADC	154

参考文献	158
第 5 章 高速 ADC 应用	161
5.1 驱动低失真和宽动态范围 ADC 的输入	161
5.1.1 开关电容输入 ADC	162
5.1.2 驱动双极输入 ADC	167
5.2 高速 ADC 在 CCD 图像中的应用	171
5.3 高速 ADC 在数字接收机中的应用	173
5.3.1 引言	173
5.3.2 在基带进行数字处理的接收机	174
5.3.3 窄带 IF 采样数字接收机	176
5.3.4 宽带中频采样数字接收机	180
5.3.5 直接 IF 到数字设计考虑	185
5.3.6 高速 ADC 使用 Dither 信号获得宽的动态范围	187
5.3.7 高速 ADC 在数字通信系统和直接广播卫星 (DBS) 机顶盒中的应用	191
参考文献	194
第 6 章 高速 DAC 与 DDS 系统	196
6.1 引言	196
6.2 DDS 系统的混叠	199
6.3 125MSPS DDS 系统 (AD9850)	200
6.4 DDS 系统作为 ADC 的时钟驱动	201
6.5 DDS 系统中的幅度调制	201
6.6 AD9830/9831 DDS 系统	202
6.7 DDS 系统的无杂散动态范围	203
6.8 高速低失真 DAC 结构	206
6.9 使用采样保持抗尖峰改善 SFDR	209
6.10 高速内插 DAC	211
6.11 使用 DDS 的 QPSK 信号发生器 (AD9853)	213
参考文献	214
第 7 章 高速硬件设计技术	215
7.1 模拟电路仿真	215
7.1.1 ADSpice 模型	216
7.1.2 ADSpice 模型的其他特性	219
7.2 原型技术	220
7.3 评估板	224
仿真、原型与评估板参考文献	229
7.4 高速系统的接地技术	230
7.5 电源降噪与滤波	234
降噪与滤波参考文献	241
7.6 电源稳压/调理	242

- 7.6.1 低压差型参考源243
- 电源稳压/调理参考文献248
- 7.7 热管理248
 - 7.7.1 热学基础249
 - 7.7.2 计算不同器件的功率.....252
 - 7.7.3 空气流量控制254
- 热管理参考文献256
- 7.8 EMI/RFI 设计考虑.....257
 - 7.8.1 EMI 规范基础257
 - 7.8.2 解决 EMI/RFI 问题的诊断架构.....259
 - 7.8.3 无源器件：应对 EMI 的法宝261
 - 7.8.4 无线电频率干扰262
 - 7.8.5 电源线扰动的解决方案.....264
 - 7.8.6 用于 EMI 保护的印刷电路板设计.....266
- EMI/RFI 参考文献.....269
- 7.9 屏蔽的概念270
- 电缆屏蔽参考文献278

第 1 章 高速运算放大器

Walt Kester

1.1 概述

在诸如视频和通信这样的高速模拟信号处理应用中，都要求具有很好特性的高速运算放大器（简称运放），高速运算放大器主要特性包括宽带大、运算时间短、低失真和低噪声、输出电流高、直流特性好、能在低压条件下工作等特点。这些高速运算放大器中广泛采用增益放大、电缆驱动、ADC 预放大、电流—电压转换等技术。在当今广为流行的便携式和电池供电通信设备中，能在低功耗条件下获得更高带宽的要求尤为突出。在过去的几年里，高速线性电路的快速成长不仅推动了集成电路处理的发展，而且还促进了电路逻辑的创新。

如图 1.1 所示，通过供电电流与放大器带宽之间的关系反映了高速处理技术的发展（对于双运放、三运放、四运放，图 1.1 中的电流指一个放大器所需的电流），ADI 公司采用 BiFET 工艺生产的 AD712 和 OP249（带宽 3MHz，供电电流 3mA）产品已经达到了 1MHz/mA。采用互补双极性工艺（Complementary Bipolar, CB）的产品（AD817、AD847、AD811D 等）则达到了 10 MHz / mA。基于 CB 工艺的 PNP 管的 F_T 指标达 700MHz，而 NPN 管达 900MHz。

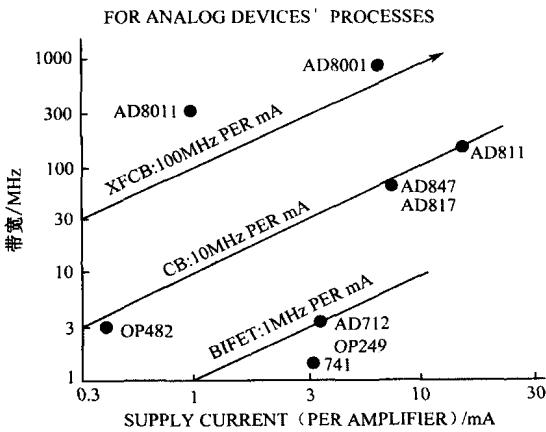


图 1.1 供电电流与运放带宽的关系

ADI 公司发明的新一代互补双极性工艺称为高电介质隔离工艺(eXtra Fast Complementary Bipolar, XFCEB)。这种工艺(f_t 指标为 2~4GHz 的 PNP 和 NPN 晶体管)结合电路逻辑的创新,使得运放的性价比水平提升到了一个新的水平,并获得了惊人的低静态电流特性。虽然 AD8011 运放通过采用两级电流反馈结构,具备了在 1mA 供电电流条件下,产生 300MHz 带宽的能力,但是这种工艺最典型的性能指标是 100MHz/mA。

为了能够对指定的应用智能化地选择合适的运算放大器,理解各种运放的拓扑结构及它们之间的优缺点是非常必要的。最为广泛使用的两种运算放大器拓扑结构是电压反馈型运放(Voltage Feed Back, VFB)和电流反馈型运放(Current Feed Back, CFB)。接下来将对这两种类型的运放做详细的介绍,并比较它们的相同之处与区别。

1.2 电压反馈运算放大器

电压反馈型(VFB)运放与电流电压反馈型(CFB)的区别在于两者的电路拓扑结构不同。电压反馈型运放在低频应用中最为流行,而电流电压反馈型运放在高频应用中具有明显的优势。这里首先介绍更为传统的电压反馈型运放的结构,然后再介绍电流反馈型运放。

早期的集成电路电压反馈型运放是由“全 NPN”工艺制成的,这种工艺对 NPN 管做了优化,“横向”(Lateral)PNP 管的性能相对较差。横向 PNP 管通常只用于电流源、电平变换或其他非关键功能等场合。如图 1.2 所示是采用这种工艺制造的典型电压反馈型运放的简化原理图。

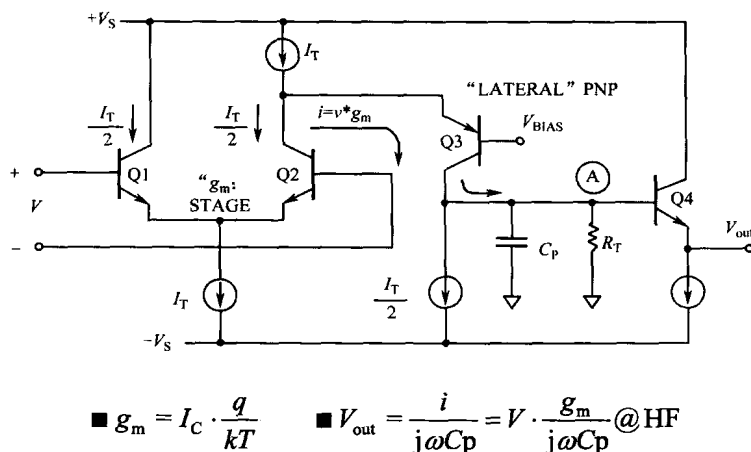


图 1.2 典型电压反馈型运放的简化原理图

图 1.2 中,输入级采用由双极性对管(Q1、Q2)或者 FET 型对管组成的差分对。输入级的跨导(g_m)将小信号的差分输入电压 V 转换为电流 I ,其传递函数的单位为电导($1/\Omega$)。

小信号发射级电容 r_e 近似等于小信号 g_m 的倒数。单个双极性晶体管的小信号 g_m 可以由下面的公式计算：

$$g_m = \frac{1}{r_e} = \frac{q}{kT}(I_C) = \frac{q}{kT}\left(\frac{I_T}{2}\right)$$

$$g_m \approx \left(\frac{1}{26\text{mV}}\right)\left(\frac{I_T}{2}\right)$$

其中, I_T 是差分对的长尾电流, I_C 是集电极的静态偏置电流 ($I_C = I_T/2$), q 是电子的电量, k 是玻耳兹曼常数, T 是绝对温度, 在 $+25^\circ\text{C}$ 时, $V_T = kT/q = 26\text{mV}$ (通常称为热电压, V_T)。

为了简便, 运放的单位增益带宽积 f_u 等于 $g_m/2\pi C_p$, 这里, 电容 C_p 用于设置主导极点的频率。因此, 长尾电流 I_T 与绝对温度 (PTAT) 成正比。该电流能跟踪 r_e 受温度影响的变化, 从而使 g_m 与温度独立。可以简单地令 C_p 为一个合适的常数, 不受温度影响。

集电极 g_m 一边的输出将驱动横向 PNP 管 (Q3) 的发射极。特别注意, Q3 并不用于放大信号, 而只是实现电平移动, 即 Q2 集电极上信号电流的变化同样会出现在 Q3 的集电极上。Q3 集电极的电流通过高阻抗在节点 A 处产生电压, C_p 设置频率响应的主导极点。射极跟随器 Q4 提供低输出阻抗。

高阻抗节点 A 处的有效负载由电阻 R_T 与主导极点电容 C_p 的并联构成。小信号输出电压 V_{out} 等于小信号电流 I 乘以 R_T 与 C_p 的并联阻抗。

图 1.3 给出了单级放大器的简化模型及相应的伯德图。为了方便, 伯德图采用对数—对数坐标。

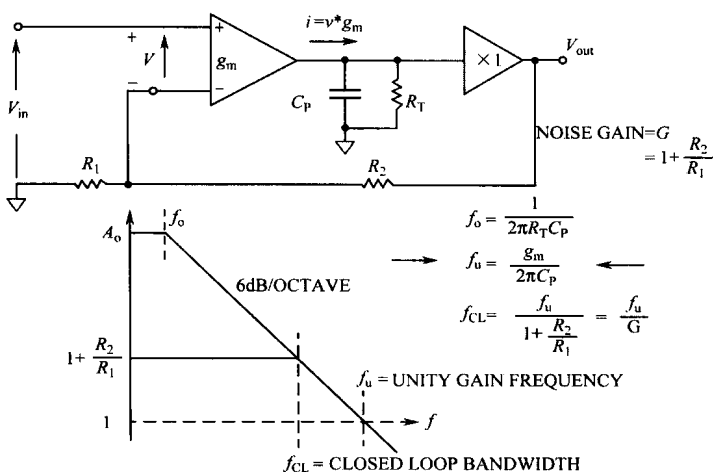


图 1.3 单级放大器的简化模型及相应的伯德图

f_0 是低频频界点, 其计算公式如下:

$$f_0 = \frac{1}{2\pi R_T C_p}$$

必须注意，高频响应只由 g_m 和 C_p 决定：

$$V_{out} = V \cdot \frac{g_m}{j\omega C_p}$$

当 $|V_{out}|=|V|$ 时，产生单位带宽增益频率 f_u ：

$$f_u = \frac{g_m}{2\pi C_p}$$

因此，我们可以利用反馈原理，得到电流信号输入电压 (V_{in}) 和输出电压之间 (V_{out}) 的闭环关系。

$$\frac{V_{out}}{V_{in}} = \frac{1 + \frac{R_2}{R_1}}{1 + \frac{j\omega C_p}{g_m} \left(1 + \frac{R_2}{R_1}\right)}$$

运放的 3dB 的闭环带宽频率 (f_{CL}) 满足如下等式：

$$\frac{2\pi f_{CL} C_p}{g_m} = \left(1 + \frac{R_2}{R_1}\right) = 1$$

因此，可以得到：

$$f_{CL} = \frac{g_m}{2\pi C_p} \left(\frac{1}{1 + \frac{R_2}{R_1}} \right)$$

或者：

$$f_{CL} = \frac{f_u}{1 + \frac{R_2}{R_1}}$$

上面说明了电压反馈型运放的基本性质：闭环带宽乘以闭环增益是一个常数，即电压反馈型运放在全可用频率范围内的增益带宽积是一个常数。

有一些电压反馈型运放（又称为非补偿型运放）的单位增益下不稳定，主要设计用于在最小（更高）的闭环增益下工作。对于这些运放，其增益带宽积在允许的增益范围内也是相对稳定的常数。

下面，看一个典型的例子：

当 $I_T = 100\mu A$ ， $C_p = 2pF$ 时，得到：

$$g_m = \frac{I_T / 2}{V_T} = \frac{50\mu A}{26mV} = \frac{1}{520\Omega}$$

$$f_u = \frac{g_m}{2\pi C_p} = \frac{1}{2\pi(520)(2 \cdot 10^{-12})} = 153MHz$$

接下来，必须考虑电路的大信号响应。运放的压摆率 (SR) 可以简化为等于总的有效

负荷电流 $I_T/2$ 除以主导极点电容 C_p 。示例如下：

$$I = C \frac{dV}{dt}, \frac{dV}{dt} = SR, SR = \frac{I}{C}$$

$$SR = \frac{I_T/2}{C_p} = \frac{50\mu A}{2pF} = 25V/\mu s$$

运放的全功率带宽 (Full Power Band Width, FPBW) 可根据下面的公式计算：

$$FPBW = \frac{SR}{2\pi A} = \frac{25V/\mu s}{2\pi \cdot 1V} = 4MHz$$

式中, A 是输出信号的峰值幅度。假设, 如果输出一个峰-峰值为 2V 的正弦波 (当然, 假设是在高速应用下), 那么尽管小信号增益带宽积高达 153MHz, 可是 FPBW 仅为 4MHz。对于一个峰-峰值为 2V 的正弦波输出信号, 可能在比实际 FPBW 频率更低的频率处就发生了失真。为了使 FPBW 增大近 40 倍达到 153MHz, 必须提高压摆率。因此, 唯一的方法就是将输入差分对管的长尾电流 I_T 增大相同的倍数。这意味着为了使 FPBW 达到 160MHz, 需要 4mA 的偏置电流。这里, 是假设 C_p 为固定值 2pF 的条件下, 并且不能设计得更小。最终设计结果如图 1.4 所示。

- 假设 $I_T = 100\mu A, C_p = 2pF$
- $g_m = \frac{I_c}{V_T} = \frac{50\mu A}{26mV} = \frac{1}{520\Omega}$
- $f_u = \frac{g_m}{2\pi C_p} = 153MHz$
- $SR = \frac{I_T/2}{C_p} = 25V/\mu s$ (输出峰-峰值为 2V)
- $FPBW = \frac{SR}{2\pi A} = 4MHz$
- 为了使 $FPBW=160MHz$, 必须将 I_T 增大至 4mA
- 通过增加发射极点反馈电阻可以减少 g_m

图 1.4 电压反馈型运放的带宽和压摆率计算

实际中, 为了获得足够好的失真性能 (5~20MHz 时, 典型值为 55~80dBc, 但是实际系统需要带宽往往更大), 运放的 FPBW 应为最大输出频率的 5~10 倍。

需要注意的是, 增大长尾电流的同时将引起跨导 g_m 相应增大, 进而又增大 f_u , 为了防止因 f_u 过大而出现不稳定, 可以通过在 Q1 和 Q2 的发射极增加串联电阻来减小 g_m (这种技术又称为发射极负反馈, 同时可以使得 g_m 传递功能线性化, 从而降低失真)。

以上的分析表明, 传统的双极性电压反馈型运放的主要缺点是, 在不增大相应的静态电流的情况下, 无法获得较高的压摆率 (假设 C_p 为固定值, 合理的最小设置为 2pF 或 3pF)。当然, 这并不是说采用这种设计结构的高速运放是有缺陷的, 而是说采用改进的电路设计技术也可以在更低的静态电流下达到同样的性能。这对于基于电池供电的移动设备来说, 具有重要的意义, 因为对于这样的设备, 能减少 1 毫瓦的功率消耗都是很大的成功。

1.2.1 基于互补双极型工艺设计的电压反馈型运放

随着互补双极型工艺的出现，产生了高品质的 PNP 型三极管和 NPN 型三极管，也使得采用图 1.5 所示结构的电压反馈型运放得到了广泛应用。

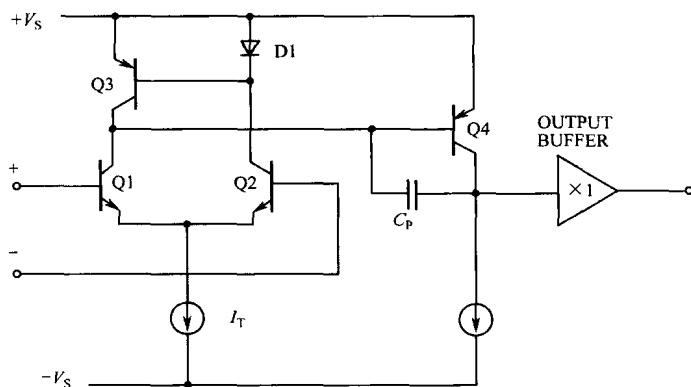


图 1.5 采用两级增益的电压反馈型运放结构

由 Q1 和 Q2 组成的输入差分对管是由 Q3 和 D1 组成的镜像电流源的负载。这里为了简单起见，将 D1 用一个二极管符号表示，实际上它是一个用二极管连接 PNP 三极管（与 Q3 匹配）的结构，PNP 三极管的基极和集电极互联。这种简化的电路图还会在后面章节中反复使用。共射极三极管 Q4 构成了第二电压增益放大级。由于 PNP 管采用互补双极型工艺制造，它们具有很高的品质，并且能较好地与 NPN 管很匹配，适合于用作电压放大。放大器的主导极点通过 C_p 设置，通常将 Q4 增益级和 C_p 联合共同作用称作米勒积分器。单位输出缓冲器通常是一个互补射极跟随器。

两级电压反馈运放的模型如图 1.6 所示，注意，单位增益带宽频率 f_u 仍然由输入级的 g_m 和主导极点电容 C_p 决定。第二增益级增大了运放的直流开环增益，但是最大压摆率仍受到输入级长尾电流的限制： $SR=I_T/C_p$ 。

在整个集成电路工业中，不管是精度运放还是高速运放都采用了这种两级放大拓扑结构的电压反馈型运放。另一种广为流行的电压反馈型运放是“叠式级联”（Folded cascode）结构的运放，其拓扑如图 1.7 所示，工业级的视频运放（AD847）就采用这种结构。这种电路将快速 PNP 管的优点有效地运用在 CB 工艺上。Q1 和 Q2 集电极上的差分电流被注入 PNP 级联三极管对的发射极（所以称为“叠式级联”）。Q3 和 Q4 的集电极是由 D1 和 Q5 组成镜像电流源的负载，Q4 产生电压增益。这种单级结构在高阻抗节点处使用了结电容作为补偿（有些设计在此基础上稍做变化，将该节点引出到外部引脚上，以便在需要的时候可以在运放外部增加电容）。