



普通高等教育“十五”国家级规划教材

可编程器件技术原理 开发应用

赵曙光 主编



西安电子科技大学出版社
<http://www.xduph.com>

普通高等教育“十一五”国家级规划教材

可编程器件技术原理 与开发应用

赵曙光 主编

西安电子科技大学出版社

内 容 简 介

本书内容包括:可编程器件的地位与作用、分类与特点、技术基础以及基于电子设计自动化(EDA)的可编程器件的开发流程和方法;可编程模拟(混合)器件的价值与作用、基本原理、支撑技术和主流系列,包括 Lattice 公司 ispPAC 系列、Anadigm 公司 dpASP 系列、Cypress 公司 PSoC 系列和 Actel 公司 Fusion 系列等。Altera 公司新型可编程逻辑器件的架构、特点和原理;Altera 可编程逻辑器件开发软件 Quartus II 及开发实例;Lattice 公司新型可编程逻辑器件的架构、特点和原理;Lattice 可编程逻辑器件开发软件 ispLEVER 的使用详解;硬件描述语言 VHDL 的语法要点、设计方法与实例。

本书内容全、取材新、注重基础、面向应用、深入浅出、循序渐进,既可作为相关专业本科生、研究生的教材和参考书,又可作为工程技术人员的自学参考书和技术手册。

图书在版编目(CIP)数据

可编程器件技术原理与开发应用 / 赵曙光主编

—西安:西安电子科技大学出版社,2011.2

普通高等教育“十一五”国家级规划教材

ISBN 978-7-5606-2541-6

I ① 可… II. ① 赵… III. ① 可编程控制器—高等学校—教材 IV. ① TM571.6

中国版本图书馆 CIP 数据核字(2011)第 005284 号

策 划 云立实

责任编辑 阎 彬 云立实

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西天意印务有限责任公司

版 次 2011 年 2 月第 1 版 2011 年 2 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印张 24.5

字 数 583 千字

印 数 1~3000 册

定 价 35.00 元

ISBN 978-7-5606-2541-6 / TM·0072

XDUP 2833001-1

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜,谨防盗版。

前 言

可编程器件是由集成电路厂家设计和生产，出厂后可由用户按需决定其内部连接及功能和特性的集成电路芯片，其综合成本、易用性和适用性都介于成品集成电路(Off the Shelf IC)和专用集成电路(ASIC)之间。对于电子产品的样机研制和中、小批量生产，可编程器件通常都是最佳选择。可编程器件又分为可编程逻辑器件和可编程模拟器件两大类。其中，可编程逻辑器件现已得到广泛应用和普及，已成为了设计和实现数字系统的基本要素；可编程模拟器件尽管由于品种、性能等的限制，应用尚不够广泛和普及，但近年来的发展速度有所加快。同时，二者融合、互补的趋势日益明显，集二者为一体的可编程混合器件(如可编程片上系统)被视为设计和实现高性价比的中、小规模电子系统的最佳选择，代表了可编程器件未来的发展方向。因此，现在的或未来的电子行业从业者，特别是相关专业的本科生、研究生，均须学习并掌握可编程器件的技术原理与开发应用方法。

本书以作者所编写的《可编程逻辑器件原理、开发与应用(第二版)》(西安电子科技大学出版社 2006 年出版)和《可编程模拟器件原理、开发及应用》(西安电子科技大学出版社 2002 年出版)为基础，在结构和内容上进行了融合、优化和增强，力求全面、深入地介绍有关的基础知识、技术原理和开发方法。书中首先较系统地介绍了可编程器件和电子设计自动化(EDA)的基础知识，特别是可编程器件的分类与特点、技术基础及其基于 EDA 的开发流程和方法；接着简要介绍了可编程模拟(混合)器件的价值与作用、基本原理、支撑技术和主流系列，包括 Lattice 公司 ispPAC 系列、Anadigm 公司 dpASP 系列、Cypress 公司 PSoC 系列、Actel 公司 Fusion 系列等；随后，针对两个业界领先且各具特色的可编程逻辑器件供应商——Altera 公司和 Lattice 公司，较全面地介绍了它们的主流可编程逻辑器件的架构、特点和原理，并较详细地介绍了其常用的开发工具软件的使用方法和开发技巧；最后，结合大量实例，介绍了标准化硬件描述语言 VHDL 的语法要点和设计方法。

本书由赵曙光主编。第 1 章由赵曙光、杨颂华编写，第 2 章由赵曙光、陈丽萍编写，第 3 章由赵曙光、唐旻、陈丽萍编写，第 4 章由郭万有、陈丽萍、唐旻编写，第 5、6、7 章由赵曙光编写。全书由赵曙光统稿。

本书内容全面、叙述清楚、深度适中，注重基础并兼顾先进性、实用性；各部分之间既相互联系又相对独立，便于教师和读者根据需要加以组合和取舍。本书可作为 EDA 类课程的教材和参考书，也可作为工程技术人员的自学读物和技术手册。

本书作为普通高等教育“十一五”国家级规划教材，在编写、出版过程中得到了西安电子科技大学出版社云立实副编审等有关人士的大力帮助，作者的同事和家人也给予了充分的理解和支持，在此对他(她)们一并表示衷心的感谢。书中参考和引用了许多专家、学者的著作和研究成果以及有关公司的网站资料，特此说明并表示感谢。

尽管作者试图较全面、深入地介绍可编程器件的技术原理与开发应用方法，但受篇幅和作者的水平、能力等的限制，书中难免存在疏漏和不足之处，欢迎广大读者和同行批评、指正。

作 者

2010 年 10 月

目 录

第 1 章 可编程器件原理与应用概述	1
1.1 可编程器件的地位与作用	1
1.1.1 电路的分类与特点	1
1.1.2 集成电路的发展与分类	2
1.1.3 可编程器件的作用与优势	3
1.2 可编程器件的分类与特点	5
1.2.1 可编程器件的分类	5
1.2.2 可编程逻辑器件的发展与分类	6
1.2.3 主要可编程器件厂商扫描	9
1.3 可编程器件的技术基础	16
1.3.1 现场可编程技术	16
1.3.2 边界扫描测试与在系统可配置技术	19
1.3.3 嵌入式逻辑分析技术	24
1.4 可编程器件的开发方法	28
1.4.1 电子设计自动化的产生与发展	28
1.4.2 现代电子设计的流程和方法	32
1.4.3 可编程器件的开发流程	34
第 2 章 可编程模拟(混合)器件概述	37
2.1 可编程模拟(混合)器件的价值与作用	37
2.2 可编程模拟器件的基本原理	39
2.2.1 可编程模拟器件的组成	39
2.2.2 可编程模拟器件的分类	40
2.2.3 可编程模拟器件的设计流程	41
2.3 可编程模拟器件的支撑技术	44
2.4 主要可编程模拟器件系列简介	52
2.4.1 IMP 公司 EPAC 系列器件	52
2.4.2 Motorola 公司 MPAA 系列器件	53
2.4.3 FAS 公司 TRAC 系列器件	56
2.4.4 Lattice 公司 ispPAC 系列器件	57
2.4.5 Anadigm 公司 dpASP 系列器件	60
2.5 主要可编程混合器件系列简介	65
2.5.1 SIDA 公司 FIPSOC 系列器件	65
2.5.2 Cypress 公司 PSoC 系列器件	68

2.5.3 Actel 公司 Fusion 系列器件.....	72
第 3 章 Altera 可编程逻辑系列器件.....	79
3.1 概述.....	79
3.2 MAX 架构及器件系列.....	81
3.2.1 概述.....	81
3.2.2 MAX 7000 系列器件概述.....	82
3.2.3 MAX 7000 系列器件结构.....	84
3.2.4 MAX 7000 系列器件配置要点.....	88
3.3 MAX II 系列器件简介.....	89
3.4 FLEX 架构及器件系列.....	94
3.4.1 概述.....	94
3.4.2 FLEX 10K 系列器件概述.....	95
3.4.3 FLEX 10K 系列器件结构.....	97
3.4.4 FLEX 10K 系列器件特性与设定.....	103
3.5 APEX 架构及器件系列.....	104
3.5.1 概述.....	104
3.5.2 APEX 20K 系列器件概述.....	106
3.5.3 APEX 20K 系列器件结构.....	108
3.6 Cyclone 架构及器件系列简介.....	114
3.6.1 Cyclone 器件系列简介.....	114
3.6.2 Cyclone II 器件系列简介.....	120
3.7 Stratix 架构及器件系列简介.....	122
3.7.1 Stratix 器件系列简介.....	122
3.7.2 Stratix II 器件系列简介.....	127
3.8 Stratix GX 架构及器件系列简介.....	131
3.8.1 Stratix GX 器件系列简介.....	132
3.8.2 Stratix II GX 器件系列简介.....	136
第 4 章 Altera 可编程逻辑器件开发软件及开发实例.....	139
4.1 概述.....	139
4.2 Quartus II 软件及其使用.....	140
4.2.1 概述.....	140
4.2.2 安装.....	141
4.2.3 设计流程.....	143
4.2.4 设计项目的输入.....	150
4.2.5 设计项目的编译.....	166
4.2.6 设计项目的仿真验证.....	172
4.2.7 时序分析.....	176
4.2.8 器件编程.....	179
4.2.9 基于 SignalTap II 的硬件测试和调试.....	182

4.3 开发应用综合实例	187
4.3.1 简易频率计	187
4.3.2 八音电子琴	190
4.3.3 简易乐曲自动演奏器	192
第 5 章 Lattice 新型可编程逻辑器件	194
5.1 概述	194
5.2 CPLD 器件系列简介	194
5.3 FPGA 器件系列简介	202
5.4 FPSC 器件系列简介	205
5.5 关键技术及其原理简介	207
5.5.1 sysIO 缓冲器	207
5.5.2 sysCLOCK 电路	208
5.5.3 ispXP 技术	209
5.5.4 sysDDR 接口电路	210
5.5.5 sysDSP 块	211
5.5.6 sysHSI SERDES 技术	212
5.5.7 ispLeverCORE IP 核	213
第 6 章 Lattice 可编程逻辑器件开发软件	214
6.1 ispLEVER 简介	214
6.1.1 概述	214
6.1.2 配置选项	215
6.1.3 安装	216
6.2 项目管理器	219
6.2.1 基本界面	219
6.2.2 基本操作	222
6.3 设计流程	227
6.4 原理图设计描述与输入	230
6.4.1 概述	230
6.4.2 使用原理图编辑器	231
6.4.3 使用层次化导引器	239
6.4.4 使用符号编辑器	241
6.4.5 使用库管理器	244
6.4.6 导入 EDIF 网表	246
6.5 HDL 设计描述与输入	246
6.5.1 ABEL-HDL 设计基础	247
6.5.2 HDL 测试向量的编制方法	255
6.5.3 HDL 设计文件输入方法	263
6.6 原理图与 HDL 混合描述与输入	265
6.6.1 原理图与 HDL 混合描述方法	265

6.6.2 混合描述设计实例	266
6.7 设计编译/综合与仿真	272
6.7.1 设计编译/综合	272
6.7.2 设计仿真概述	274
6.7.3 LLS 仿真方法	275
6.7.4 ModelSim 仿真	280
6.7.5 测试向量的图形化描述方法	282
6.8 设计实现	284
6.8.1 基于 CPLD/ispXPLD 器件的设计实现	286
6.8.2 基于 ispXPGA 器件的设计实现	289
6.8.3 基于 FPGA 器件的设计实现	292
6.8.4 设计优化方法	300
6.9 设计验证	308
6.9.1 静态时序分析概述	308
6.9.2 Performance Analyst 使用要点	310
6.10 在系统器件编程	315
6.10.1 ISP 编程的硬件连接	315
6.10.2 ispVM System 简介	317
6.10.3 ispVM System 使用要点	317
第 7 章 硬件描述语言 VHDL 初步	326
7.1 概述	326
7.2 VHDL 设计文件的基本结构	328
7.2.1 初识 VHDL	328
7.2.2 实体和结构体	331
7.2.3 配置	332
7.2.4 程序包和库	334
7.3 对象、类型和属性	337
7.3.1 对象	337
7.3.2 数据类型	337
7.3.3 VHDL 的属性	340
7.4 VHDL 的功能描述方法	343
7.4.1 并行描述语句	343
7.4.2 顺序描述语句	350
7.5 VHDL 的结构描述方法	354
7.6 过程和函数	358
7.7 常用单元电路的设计实例	363
7.7.1 组合电路	363
7.7.2 时序电路	366
参考文献	382

第1章

可编程器件原理与应用概述

1.1 可编程器件的地位与作用

1.1.1 电路的分类与特点

科技发展与社会进步从需求(动力)与条件(能力)两方面同时推动着电子线路与系统的研究、开发与应用,使其在短短数十年间便从无到有、从小到大、从简单到复杂,迅速地蓬勃发展起来。如今,电子线路与系统及其所支撑的信息技术,其应用已经遍及世界的每个角落,深刻地影响着社会生活的各个方面,人类社会因此进入了信息化时代。

电子线路与系统的一般功能是处理以电压、电流等电信号表达的信息。电信号可分为模拟信号和数字信号两大类,二者在时域特性(信号波形)上有着直观的、明显的差别:模拟信号在时间上和数值(幅度)上均连续变化,可以表示为定义域和值域均为实数域(有无限多个取值)的连续函数;数字信号则在时间上和数值上均离散(非连续)变化,可以表示为定义域为整数域而值域为离散元素集合(如 $\{0, 1\}$)的突变函数。人们从自然界中感知的大多数物理量都属于模拟量,其本身就是模拟信号或者经传感器直接转换为模拟信号;天然的数字信号则相对较少,更多的是由人工产生或由模拟信号转换而来的(如利用 A/D 转换器)。用于产生/拾取、加工、处理和传送模拟信号的电路称为模拟电路,主要通过各种线性变换(包括算术运算)和非线性变换来实现其功能。由于模拟信号的天然性和普遍存在,模拟电路一般具有简单、直接、经济(低成本、低功耗)的特点。用于产生、加工、处理和传送数字信号的电路称为数字电路,它主要针对输出和输入之间的逻辑关系,通过逻辑运算实现预期的功能(包括基于二进制数的数值运算),因此又称为数字逻辑电路。与模拟电路相比,数字电路主要具有以下特点:① 结构简单、规范,设计较容易,便于集成化;② 抗干扰能力强,工作较可靠;③ 同时胜任数值运算和逻辑判断,便于实现大规模、复杂处理;④ 数字集成电路器件品种全,通用性强,成本低。因此,尽管数字电路的出现比模拟电路要晚得多,但其研发和应用的发展速度均远远超过了模拟电路,目前已在应用范围和数量上取代模拟电路而占据了统治地位,成为了主要的电路系统实现形式。但是,由于自然界中的信息大多属于模拟量,离开了模拟电路,数字电路将无法获取这些信息更谈不上处理了,其应用范围将严重受限,因此,从系统的角度上讲,由数字电路与模拟电路共同组成的数模混合电路系统才是现代电子系统的一般实现形式,同时也是最佳实现形式,因为它可以充分发

挥数字电路和模拟电路各自的优势，实现优势互补和全面优化。所以，严格地说，现代电路系统共包括数字、模拟、数模混合三种既相互区别又相互联系的实现形式。

1.1.2 集成电路的发展与分类

电子元器件是构成各种电路系统的基本要素。与信号和电路的分类相对应，电子元器件也可分为模拟、数字、数模混合(集成电路)三大类。它们既有区别又有联系和交叉，例如，它们都包括电阻、电容、电感、二极管、三极管等基本元件，至今都经历了以电子管、晶体管、集成电路(Integrated Circuit, IC)为标志的三个发展阶段。在集成电路出现之前，无论是模拟电路还是数字电路，都主要由分立元件特别是上述基本元件(包括晶体管和更早期的电子管)构成。分立元件较大的体积、重量、功耗和参数离散性(性能指标偏差)制约了这些电路的规模、功能、复杂程度和各种性能指标(包括体积、重量、可靠性等综合指标和速度、功耗等电气指标)，严重限制着电路系统和电子技术的应用范围。1958年集成电路的问世及其后续发展彻底改变了这种局面。利用集成电路可以实现功能更强、性能更好的大规模、复杂电路系统，从而大大拓展其应用范围。集成电路因此受到了普遍重视和广泛采用，目前已取代了大多数分立元件电路；而且这又反过来有力地推动了集成电路设计和制造的飞速发展。

集成电路的种类繁多，分类方法也多种多样。常用集成度(即芯片中包含基本元器件的数目)来衡量集成电路的规模并加以分类，可大致地反映集成电路技术的发展历程和不同阶段。相应地，集成电路可分为小规模集成电路(SSI)、中规模集成电路(MSI)、大规模集成电路(LSI)、超大规模集成电路(VLSI)、特大规模集成电路(Ultra Large Scale Integration, ULSI)和巨大规模集成电路(Great Large Scale Integration, GLSI)等，参见表 1.1。

表 1.1 集成电路分类(按集成度)

分 类 名 称	集成度等级
小规模集成电路(SSI)	<100
中规模集成电路(MSI)	$10^2 \sim 10^3$
大规模集成电路(LSI)	$10^3 \sim 10^5$
超大规模集成电路(VLSI)	$10^5 \sim 10^7$
特大规模集成电路(ULSI)	$10^7 \sim 10^9$
巨大规模集成电路(GLSI)	$>10^9$

根据电路功能，集成电路可分为数字集成电路、模拟集成电路和数模混合集成电路。数字集成电路是对数字信号进行运算和处理的集成电路，例如逻辑门、触发器、CPU(微处理器)、存储器等，其发展速度最快、应用最广，目前大多数集成电路都是数字集成电路。模拟集成电路处理的是连续变化的模拟信号，例如运算放大器、有源滤波器等。数模混合

集成电路既包含数字电路又包含模拟电路,例如单片数据采集系统(DAS)芯片、可编程混合器件等。

根据芯片中晶体管的类型,集成电路可分为双极型集成电路和单极型集成电路。双极型集成电路中晶体管有两种载流子(电子和空穴)参与导电。最常用的双极型晶体管集成电路是 TTL(晶体管—晶体管逻辑)集成电路。双极型集成电路具有速度快、负载驱动能力强等特点,在模拟集成电路以及高速集成电路中有着广泛应用。单极型集成电路中晶体管只有一种载流子(电子或空穴)参与导电。最常用的单极型集成电路是 CMOS 集成电路,由于它具有功耗低、集成度高、成本低等优良特性,目前已成为应用最为广泛的集成电路;用于制造该类集成电路的 CMOS 工艺也是目前应用最多的主流半导体工艺。

此外,还可以按照制作工艺,将集成电路分为半导体集成电路、厚膜集成电路和薄膜集成电路等类型;按照制造材料或者应用领域,将集成电路分为砷化镓微波单片集成电路、磷化铟光电集成电路、碳化硅集成电路等类型。

1.1.3 可编程器件的作用与优势

从开发、应用的角度进行集成电路分类,可能更为重要和实用。根据用户在 IC 芯片设计、开发过程中的参与、影响程度,可将集成电路分为非定制(Off-the-Shelf IC)、半定制(Semi-custom IC)、全定制(Custom IC)三类。其中,非定制 IC 属于通用型集成电路,是由 IC 厂商在调研大量用户需求的基础上自行设计、定型、制造的,具有适用面宽、上市量大、价格较低等特点,标准数字集成电路(包括 74 系列和 4000 系列)便是其典型代表;半定制 IC 和全定制 IC 都属于专用集成电路(Application Specific Integrated Circuits, ASIC),是专门为某一应用领域或特定用户需要而设计、制造的高集成度 IC。

全定制 ASIC 芯片的各层(掩膜)都是按照特定用户的需要专门设计、制造的。需要从晶体管的版图尺寸、位置和互连线开始设计,以获得(芯片)高面积利用率、高工作速度、低功耗等最优性能,但其设计、制造的周期长、费用高,因而只适用于批量较大的芯片。

半定制 ASIC 的大部分设计、制造工作已由 IC 厂商预先完成,用户仅需完成余下的少量设计工作,便可较为方便地(利用 IC 厂商提供的片内资源)获得具备预期功能和特性的 IC 芯片,从而达到简化设计、缩短周期和提高(芯片)成品率的目的。在现有的三类半定制 ASIC 中,门阵列(Gate Array)提供了预先制造好的包含逻辑门、触发器等硅阵列(称为母片)和留待用户设计的连线区,用户根据需要选用逻辑门、触发器并确定它们之间的连线后,再交由 IC 厂商完成布线和芯片制造;标准单元(Standard Cell)是厂家将预先经过测试、验证的逻辑功能块作为标准模块存入数据库,用户在完成原理设计后利用该数据库和工具软件,即可获得与其设计完全对应的 IC 版图,再交由 IC 厂商制成芯片。与门阵列相比,标准单元的设计灵活、功能强,但设计和制造周期较长,开发费用也较高。与上述二者不同,可编程器件(Programmable Devices, PD)是由 IC 厂商作为通用型器件生产的成品芯片,用户无需设计或修改其 IC 版图,即可通过设计适当的“结构位串”并注入 PD(配置有关的电子开关),方便地改变 PD 的内部电路连接和获得预期的功能电路。因此,PD 是一种可由用户多次配置的通用型器件(门阵列和标准单元都只能由用户配置一次),其综合成本较低,使用灵活,设计、上市周期短,而且可靠性高、开发风险小,因而特别适用于电子产品的样机研发和中、小批量生产,且已得到广泛应用。

与可编程器件形成对照的是,大多数的集成电路包括前面提到的非定制 IC、全定制 IC 以及门阵列、标准单元等半定制 ASIC 均属于固定功能器件,其功能和电路是固定不变的,一旦制成便无法改变。固定功能器件和可编程器件各有其优缺点。由于固定功能器件通常是大批量生产的,其片均成本和售价一般较低,故较适合于大批量应用;由于经过了优化设计和完备测试,该类器件的速度、功耗等性能指标一般较高,对于某些高性能应用可能是最佳选择。该类器件的主要缺点是从设计、验证到定型、生产的周期较长(一般需数月至数年),由此产生的“一次性工程费用”(Non-Recurring Engineering, NRE, 即正式定型和生产之前产生的所有费用)较大,风险较高(因为可能需要多次重新返工,导致成本剧增和上市延误),难以及时适应客户需求的变化,故不适用于电子产品的样机研发和中、小批量生产。与之相比,可编程器件的主要缺点是片均成本和售价一般稍高(原因之一是需要提供额外的配置电路),故不太适用于电子产品的大批量生产;但其优点更多也更突出,主要包括:

(1) 综合成本较低。首先,因为可编程器件是从内部资源到外形封装均已由 IC 厂商完成设计、制造的成品芯片,用户无需支付高昂的 NRE 成本和购买昂贵的掩膜组;其次,用户可利用该类器件的多次可编程特性和免费或廉价的设计工具,以极低成本方便、快速地完成其设计以及仿真、测试和下载实现;再次,用户可按需少量采购,从而节省流片和贮存费用,减少浪费;最后,对已售相关产品可通过对可编程器件的(现场或远程)重配置,以极低成本方便、快速地完成设计的修改和升级,除此之外无需做任何其他改动,故产品的维护成本也较低。

(2) 使用灵活。首先,主流可编程器件一般具有较丰富的产品系列,包括各种类型、规模和封装,封装相同但规模不同的器件也有不少,故可满足不同需要和便于升级;其次,在开发过程中和产品销售后,均可利用其多次可编程特性,方便、快速地修改设计,适应用户需求的变化;最后,因可编程器件具有一定的通用性,其采购和库存管理也较为灵活。

(3) 设计周期和上市时间短。用户可直接从市场上购得可编程器件,通过简单开发即可获得用户定制的电路功能,又省去开发其他 ASIC 所必需的 IC 前期设计周期;配套开发工具的性能高、用户界面友好(无须其掌握高深的硬件知识和具备丰富的设计经验),结合可编程器件的多次、快速可编程特性,可迅速、直观地验证设计的正确性;利用基于 IP 核 (Intellectual Property Cores, 是经过验证的关于常用功能模块的成熟设计)的设计重用等手段,可进一步加速设计过程,提高开发效率,使产品上市周期大大缩短。

(4) 可靠性高,承担风险小。首先,可编程器件都是经过了充分验证的高集成度成品芯片,由其构成的电路、系统的外围电路较少,印制电路板较简单,故可靠性较高;其次,基于可编程器件的电路、系统,其定型产品与原型样机中所用的器件完全一样,消除了基于其他 ASIC 芯片的产品批量生产时可能遭遇的(原型芯片与量产芯片)“非一致性”问题和风险;最后,用户无须进行 IC 版图设计等难度较高的工作,也就无需承担相应的较大风险。

总之,可编程器件的主要价值在于它能够帮助开发者和制造商大大缩短电子产品的开发和生产周期,同时显著提高其性能、降低其成本,从而更快地将其产品推向市场并赢得竞争。随着可编程器件的规模不断增加、功能不断增强、种类不断丰富、成本不断降低,以及相关设计工具的不断发展和成熟,可编程器件必将得到日益广泛的应用。及早学习和掌握可编程器件的开发、应用技术,是每一位现职或未来的 IT 行业从业者的必然选择。

1.2 可编程器件的分类与特点

1.2.1 可编程器件的分类

与信号和电路的分类相对应, 可编程器件同样可分为可编程模拟器件(Programmable Analog Devices, PAD)、可编程逻辑器件(Programmable Logic Devices, PLD)和可编程数模混合器件(Mixed-Signal Programmable Devices, MSPD)三大类。

可编程模拟器件既属于模拟集成电路, 其输入、输出信号甚至内部状态均为随时间连续变化且幅值未经过量化的模拟信号, 又与可编程逻辑器件一样, 可由用户通过现场编程和配置来改变其内部连接和元件参数, 从而获得所需要的电路功能。利用与之配套的开发工具, 其设计和使用均可与可编程逻辑器件一样的方便、灵活和快捷。与数字器件相比, 它具有简洁、经济、高速度、低功耗等优势; 而与普通模拟电路(包括分立元件电路和非可编程的模拟集成电路)相比, 它又具有全集成化、适用性强、便于开发和维护(升级)等显著优点, 并可作为模拟 ASIC 开发的中间媒介和低风险过渡途径。因此, 它特别适用于小型化、低成本、中低精度电子系统的设计和实现。可以预期, 随着可编程模拟器件相关技术的不断进步和器件品种的逐步丰富, 其应用将会日益广泛, 成为开发和实现模拟电路的首选器件和最佳选择。

可编程逻辑器件是诞生于 20 世纪 70 年代的新型逻辑器件。在厂商的积极研发、推广和用户的旺盛需求的共同激励下, 其结构、工艺、集成度和各项性能均不断地改进和提高, 应用也日益普及, 现已取代传统的 SSI、MSI 数字集成电路, 成为了设计、制造数字电路系统的基本器件。目前主流的可编程逻辑器件的规模已高达千万门, 仅需单片即可实现复杂的大规模数字系统; 同时仍有许多规模较小的品种可供选用, 故可满足不同的需要。其结构主要包括四部分: ① 由大量逻辑门、触发器等组成的可编程逻辑阵列, 是实现逻辑功能的主要资源; ② 可编程互连网络, 用于逻辑阵列内部各单元之间及其与可编程 I/O 单元之间的互连等, 是控制电路实际结构的主要手段; ③ 可编程 I/O 单元, 用于连接芯片的外部引脚与内部资源, 并可按需调整输入、输出信号的部分特性(如摆速); ④ 配置电路, 由有关控制、接口电路和配置数据存储器等组成, 用于结构位串的输入、存储和分配。具体器件的可编程结构和原理随其集成度和类型等而变, 甚至可能差别很大。因此, 要真正掌握可编程逻辑器件的开发、应用技术, 就必须较全面、深入地理解其结构特点、工作原理和编程方法。

可编程数模混合器件是近年来崭露头角的一类新型集成电路。该类器件一般由可编程逻辑阵列、可编程模拟阵列、A/D 以及 D/A 转换器、可编程数字和模拟 I/O 接口等共同组成; 有些该类器件还内含微控制器(MCU)。这些模块相互联系和配合, 可完成从模拟信号调理、A/D 转换到数字信号处理等混合信号处理的各个环节。因此, 利用一片可编程数模混合器件即可实现中、小规模混合信号处理系统, 这种片上系统(System On a Chip, SOC)的体积、功耗较小, 性价比和可靠性较高, 将是未来电子系统的主要实现形式。

在上述三类可编程器件中, 可编程逻辑器件的技术最成熟、品种最齐全、上市量最大、

应用最广泛，在各方面均远远超过其他二者。因此，本书的大部分章节将重点介绍可编程逻辑器件(特别是 FPGA 和 CPLD)的结构、原理和开发方法，同时将在第 2 章集中地介绍可编程模拟器件和可编程数模混合器件。

1.2.2 可编程逻辑器件的发展与分类

可编程逻辑器件从 20 世纪 70 年代诞生至今，已经过了多个以集成度、结构和工艺为区分标志的发展阶段，形成了种类、品种均较为丰富的产品线。

因为利用“与—或式”(“积之和”逻辑表达式)可以实现任意的逻辑函数，所以许多可编程逻辑器件都采用了以与阵列—或阵列为核心的结构。最早出现的可编程逻辑器件 PROM(可编程只读存储器)便是如此。它由不可编程的与阵列(实现输入的全译码)和(一次性熔丝)可编程的或阵列组成，参见图 1.1。其中，每个与门均有多个输入端，但图示有所简化，其输入(总)线与每条信号线相交的交叉处便是它的 1 个输入端；或门也是这样。若某个交叉处标有“•”，便表示有关的两线之间被固定连接；若标有“×”，则表示是可编程连接；若交叉处无标记，则表示未连接(被擦除)。由于 PROM 的规模较小，存储单元的利用率较低，因而仅适用于实现简单的(组合)逻辑，更多地仍是用作存储器。

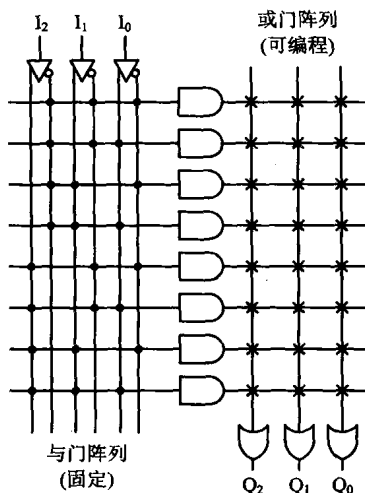


图 1.1 PROM 的阵列结构

20 世纪 70 年代中期上市的可编程逻辑阵列器件(Programmable Logic Array, PLA), 由(一次性掩膜或熔丝)可编程的与阵列和或阵列组成，参见图 1.2。其存储单元的利用率及可编程性均显著提高，但器件的规模仍偏小，且运行速度较慢，编程较复杂，因而也未能得到广泛应用。

20 世纪 70 年代末上市的可编程阵列逻辑器件(Programmable Array Logic, PAL), 由可编程的与阵列和不可编程的或阵列组成，它利用熔丝或 EPROM(及后期的 E^2 PROM)编程技术实现了现场可编程，其工作速度也较高。更重要的是，该类器件有寄存器输出等多种输出结构供选用，便于实现时序逻辑且设计较灵活，因而成为了第一种得到普遍应用的可编程逻辑器件。但其过多的型号和(固定输出)结构也给用户带来了使用和修改上的不便，故目前也已被淘汰。

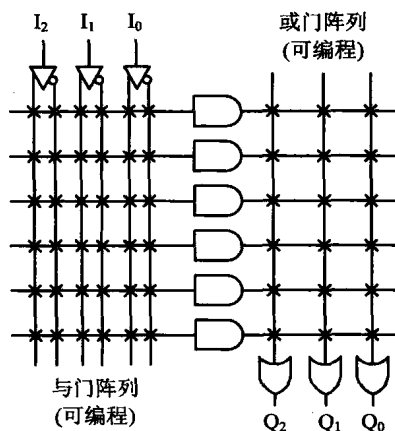


图 1.2 PLA 的阵列结构

20 世纪 80 年代初 Lattice 公司推出了其发明的通用阵列逻辑器件(Generic Array Logic, GAL)。虽然它的阵列结构与 PAL 相似, 仍采用了可编程的与阵列和不可编程的或阵列, 但利用可编程的输出逻辑宏单元(Output Logic Macro Cell, OLMC, 参见图 1.3)取代了 PAL 的固定输出结构, 利用 E²CMOS 工艺实现了多次电可擦除、电可编程, 使其通用性和灵活性大大增加。每种 GAL 器件均可代替多种 PAL 器件, GAL 因而曾长期地被广泛采用。

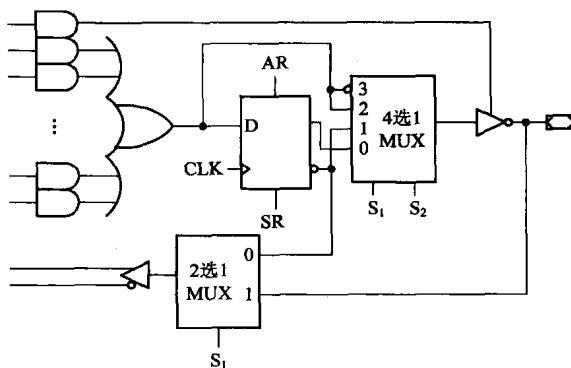


图 1.3 GAL22V10 的 OLMC 内部逻辑图

PROM、PLA、PAL 和 GAL 都属于简单 PLD, 又称为低密度 PLD。如图 1.4 所示, 简单 PLD 的核心是“与阵列”和“或阵列”, 主要用来实现组合逻辑函数; 输入电路由缓冲器组成, 用来对输入信号进行驱动并产生互补输入信号; 输出电路用来提供不同的输出方式, 如直接输出(组合方式)或通过寄存器输出(时序方式)。此外, 输出端口上可能带有三态门, 可选择将输出信号直接送往片外或经内部反馈给输入电路。简单 PLD 的共同缺点是器件规模较小, 结构较简单, 可编程性较差(仅有部分电路可以编程), 故不适用于实现较复杂的逻辑。

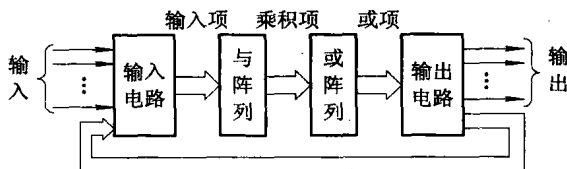


图 1.4 简单 PLD 的一般结构

20 世纪 80 年代中、后期以来,随着集成电路设计、制造技术的不断进步,可编程逻辑器件的结构和工艺不断革新,使得其规模、速度和可编程性不断提高,功耗不断降低,品种日益丰富,高密度 PLD 逐渐增多并成为了主流。

Altera 公司于 20 世纪 80 年代中期推出了一种新型的电可擦除可编程逻辑器件(EPLD),它采用 CMOS 和 UVEPROM 工艺制造,集成度比 PAL 和 GAL 高得多,设计也更加灵活,但内部互连能力较弱。

Xilinx 公司于 1985 年首次推出了 FPGA 器件(Field Programmable Gate Array,现场可编程门阵列)。它采用 CMOS-SRAM 工艺制作,由可编程逻辑块(Configurable Logic Block)、输入/输出模块(I/O Block)和分布式互连资源等组成,最大特点是利用 SRAM 查找表(Look-Up Table,原理类似于 PROM)而不是与一或阵列实现组合逻辑。由于具有密度高、编程速度快、设计灵活和可重配置等优点,FPGA 受到了用户的广泛欢迎和应用。更多的 PLD 厂家也因此高度重视和积极研发 FPGA 技术和器件,使之得到了迅速、持续的发展。

Lattice 公司于 20 世纪 80 年代末创立了在系统可编程技术(In System Programming,ISP)——可通过简单的接口对已焊装在电路板上的该类器件进行编程、校验等,并相继推出了一系列具备 ISP 特性的复杂可编程逻辑器件(Complex PLD,CPLD)。CPLD 可以说是 EPLD 的改进和升级,它采用了 E²CMOS 工艺,改进了器件结构体系,加强了可编程互连网络,因而与 EPLD 相比性能更好,设计和使用更灵活,应用也更为广泛。CPLD 技术和器件也因此受到更多的 PLD 厂家的青睐,得到了迅速、持续的发展。

20 世纪 90 年代以后,随着深亚微米(DSM)、低电压、低功耗集成电路工艺的不断发展和应用,电子系统的设计和制造已经进入了片上系统(SOC)时代。可编程逻辑器件的设计、制造、开发、测试等技术同样也进步迅速,PLD 与微处理器(CPU、MCU)、数字信号处理器(DSP)相融合的趋势日益明显。目前多家厂商均已推出在规模和功能上可替代数万片 SSI/MSI 数字集成电路的可编程片上系统(SOPC),用 SOPC 实现大规模数字系统仅需一片足矣!

综上所述,可编程逻辑器件经过多年的发展已经较为成熟,多家实力厂商长期执着于可编程逻辑器件的研发和生产,为用户提供了种类繁多、各具特色的可编程逻辑器件供选用。按照集成度(规模)来分,已有的可编程逻辑器件可分为低密度 PLD 和高密度 PLD 两类。前者包括 PROM、PLA、PAL 和 GAL,其集成度一般小于 700 门/片;后者包括 EPLD、CPLD 和 FPGA,新近出现的 SOPC 也可看做是该类中的超级成员,其集成度大于 700 门/片。

对于用户来说,根据结构特点进行 PLD 分类可能更有意义。这样可以将其分为阵列型 PLD、现场可编程门阵列 FPGA 两大类。阵列型 PLD 的基本结构由与阵列和或阵列组成,PROM、PLA、PAL、GAL、EPLD 和 CPLD 等都属于此类;FPGA 具有门阵列的结构形式,其主体是由许多可编程逻辑单元(或称逻辑功能块)构成的阵列,这些逻辑单元的结构一般基于查找表(Look-Up Table, LUT),和与一或阵列有明显的差别,所以也将 FPGA 称为单元型 PLD。

按照可编程次数来分,可编程逻辑器件又可分为一次性可编程和多次可编程两类。前者仅能编程一次,编程后便不能修改,主要利用掩膜、熔丝或反熔丝技术来实现;后者则