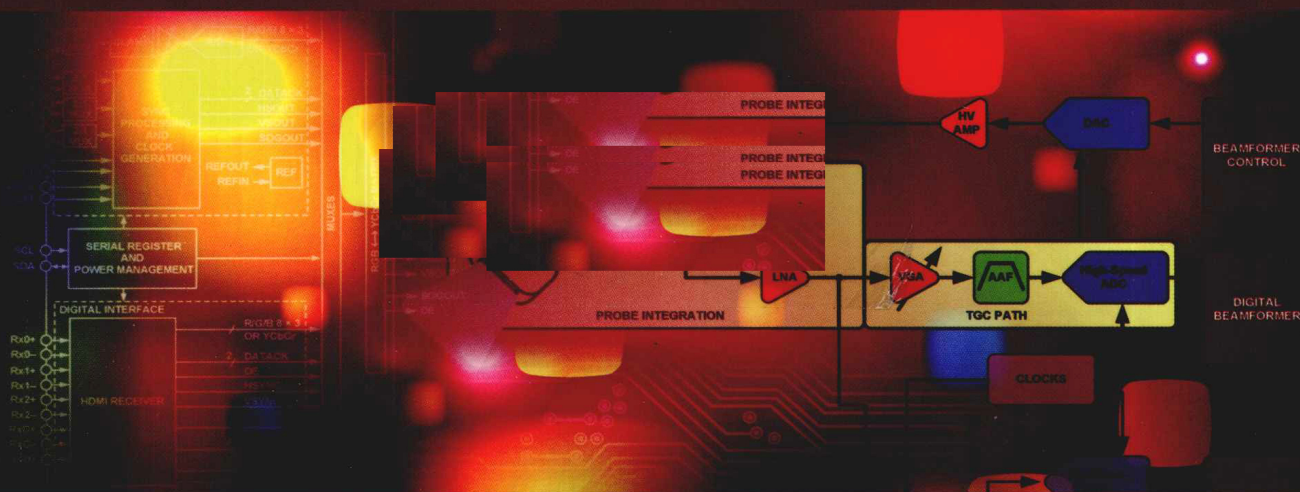


电子工程技术丛书

嵌入式系统中的 模拟电路设计

● 黄智伟 编著



内 容 简 介

模拟电路是嵌入式系统中不可缺少的重要组成部分。本书着重介绍了模数转换器（ADC）的驱动电路设计、数模转换器（DAC）的输出电路设计、抗混叠滤波器电路设计、电压基准电路设计，以及模数混合系统的 PCB 设计。

本书从工程设计要求出发，通过大量的设计实例说明嵌入式系统中的模拟电路设计技巧与方法，工程性好，实用性强。

本书可以作为电子工程技术人员的参考书，也可以作为高等院校电子信息工程、通信工程、自动化、电气、计算机应用等专业学习嵌入式系统硬件设计的教材，以及作为全国大学生电子设计竞赛的培训教材。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目（CIP）数据

嵌入式系统中的模拟电路设计/黄智伟编著. —北京：电子工业出版社，2011.1

（电子工程技术丛书）

ISBN 978 - 7 - 121 - 12267 - 5

I. ① 嵌… II. ① 黄… III. ① 微型计算机 - 模拟电路 - 电路设计 IV. ① TP360.1

中国版本图书馆 CIP 数据核字（2010）第 221736 号

策划编辑：赵丽松

责任编辑：刘 凡

印 刷：北京市李史山胶印厂

装 订：

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787 × 1092 1/16 印张：15.5 字数：397 千字

印 次：2011 年 1 月第 1 次印刷

印 数：4 000 册 定价：38.00 元

凡所购买电子工业出版社的图书，如有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888。

质量投诉请发邮件至 zltz@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：（010）88258888。

嵌入式系统是一个数字系统。套用一句广告词“Analog is everywhere(模拟无处不在)”,模拟电路也是嵌入式系统中不可缺少的重要组成部分。模拟电路在嵌入式系统中起着重要的作用,一些难以解决的问题,如ADC产生的混叠现象,采用数字滤波和软件处理很难或者无法解决,然而采用一个运算放大器、几个电阻和电容就能够较好地解决该问题。例如,在一个12位ADC采样系统中,如果不采用抗混叠滤波器电路,测试采样1024个代码,噪声代码宽度为44个代码,LSB为1.22mV,则44个代码的噪声为53.68mV,而增加一个抗混叠滤波器电路后,噪声代码宽度仅为1个代码,噪声为1.22mV。要设计一个能够满足要求的嵌入式系统,不仅需要考虑嵌入式处理器的电路设计和软件编程,也需要考虑与其相关的模拟电路的设计。

本书是为从事嵌入式系统硬件设计的电子工程技术人员编写的一本介绍嵌入式系统中的模拟电路设计基本知识、设计要求与方法的参考书。书中没有大量的理论介绍和公式推导,而是从工程设计要求出发,通过介绍大量的模拟电路设计实例,图文并茂地说明模拟电路设计中的一些技巧与方法,以及应该注意的问题,具有很好的工程性和实用性。

本书也可以作为本科院校和高职高专电子信息工程、通信工程、自动化、电气、计算机应用等专业学习嵌入式系统硬件设计的教材,以及作为全国大学生电子设计竞赛的培训教材。

本书共分为5章。第1章模数转换器(ADC)的驱动电路设计,介绍了影响ADC精度的一些技术指标,如何为ADC选择合适的驱动缓冲器,放大器电路设计中应注意避免的一些问题,单电源运算放大器电路设计应考虑的问题,基于运算放大器的ADC驱动电路,基于仪表放大器的ADC驱动电路,高速差分ADC驱动器和基于差分放大器的ADC驱动电路,以及ADC输入采样保持电路。第2章数模转换器(DAC)的输出电路设计,介绍了影响DAC精度的一些技术指标,DAC的输出电路。第3章抗混叠滤波器电路设计,介绍了抗混叠滤波器基本特性,OP构成的抗混叠滤波器电路,集成的抗混叠滤波器电路。第4章电压基准电路设计,介绍了电压基准的选择,单片电压基准电路,输出电压可调的电压基准电路,扩展输入电压的电压基准电路,扩展输出电流的电压基准电路,负电压基准电路,正负电压基准电路,调节外部基准电压改变 $\Sigma - \Delta$ ADC的增益,通过调节电压基准来增加ADC的精度和分辨率,以及多ADC系统的基准电压设计。第5章模数混合系统的PCB设计,介绍了模数混合电路PCB的分区,模数混合电路的接地和电源去耦合,运算放大器的PCB设计,12位称重系统的PCB设计,24位 $\Delta - \Sigma$ ADC的PCB设计,模数混合系统PICtail™演示板的PCB设计,多通道同时采样数据采集系统的PCB设计,以及16位DAC的PCB设计。

本书在编写过程中,参考了大量的国内外著作和资料,参考并引用了Texas Instruments、Analog Devices、Maxim、Microchip Technology、Linear Technology、National Semiconductor等公司提供的技术资料和应用笔记,由于本书引用了大量国外公司的芯片技术资

料,电路符号等采用国际常用的表示方法,也符合国内电路设计人员的习惯用法。本书得到了许多专家和学者的大力支持,听取了多方面的意见和建议。李富英高级工程师对本书进行了审阅,南华大学李圣老师、李扬宗、肖志刚、刘聪、张翼、李军、戴焕昌、张强、税梦玲、欧科军、汤玉平、金海锋、李林春等人也参加了本书的编写,在此一并表示衷心的感谢。

由于水平有限,不足之处在所难免,敬请各位读者批评斧正。

黄智伟 于南华大学
2010. 4. 28

第 1 章 模数转换器 (ADC) 的驱动电路设计	1
1.1 影响 ADC 精度的一些技术指标	1
1.1.1 选择 ADC 时需要考虑的一些因素	1
1.1.2 ADC 的转换函数	4
1.1.3 ADC 的偏置误差	5
1.1.4 ADC 的增益误差	6
1.1.5 ADC 的微分非线性误差	7
1.1.6 ADC 的积分非线性误差	7
1.1.7 ADC 的绝对精度误差	8
1.1.8 ADC 的孔径误差	8
1.1.9 ADC 的量化误差	9
1.1.10 ADC 的动态指标	10
1.1.11 系统精度和分辨率	13
1.2 为 ADC 选择合适的驱动缓冲器	14
1.2.1 噪声对 ADC 性能的影响	14
1.2.2 总谐波失真加噪声 (THD + N)	20
1.2.3 带宽	21
1.2.4 压摆率和建立时间	23
1.2.5 缓冲器性能与 ADC 的输入结构	25
1.3 放大器电路设计中应注意避免的一些问题	27
1.3.1 正确地为 AC 耦合提供 DC 偏置电流回路	27
1.3.2 正确地为放大器和 ADC 提供参考电压	29
1.3.3 注意片上输入保护二极管带来的问题	33
1.3.4 运算放大器的接地点选择	33
1.3.5 运算放大器的屏蔽	36
1.4 单电源运算放大器电路设计应考虑的问题	38
1.4.1 输入和输出级	38
1.4.2 失调电压 (V_{OS}) 和输入偏置电流 (I_B)	39
1.4.3 增益与负载的关系	41
1.4.4 摆率、开环增益与输出摆幅	41
1.4.5 噪声	42
1.4.6 失真	43
1.4.7 正确的为单电源运算放大器电路提供退耦	44

1.4.8	为单电源运算放大器电路提供负电源	45
1.5	基于运算放大器的 ADC 驱动电路	46
1.5.1	转换 ADC 的输入电压范围	46
1.5.2	双极性 SAR ADC 的低失真直流耦合驱动	47
1.5.3	16 位 ADC 单端输入驱动电路	47
1.5.4	12 位 ADC 单端输入驱动电路	48
1.5.5	单端输入差分输出的 ADC 驱动电路	49
1.5.6	差分输入差分输出的 ADC 驱动电路	49
1.5.7	多通道 16 位逐次逼近型 ADC 的驱动电路	51
1.5.8	增益可编程的 ADC 驱动电路	52
1.6	基于仪表放大器的 ADC 驱动电路	53
1.6.1	仪表放大器电路与 ADC 的匹配	53
1.6.2	带宽为 3.4MHz 的高速 ADC 驱动电路	54
1.6.3	16 位 3Msps PULSAR® ADC 驱动电路	54
1.6.4	微控制器内部 ADC 的驱动电路	56
1.6.5	改进仪表放大器的差分输出	57
1.7	高速差分 ADC 驱动器	58
1.7.1	差分信号的特点	58
1.7.2	全差分电压反馈 ADC 驱动器电路	59
1.7.3	差分放大器电路的增益	59
1.7.4	差分输入的匹配电阻	60
1.7.5	单端输入的匹配电阻	60
1.7.6	输入耦合	62
1.7.7	输出耦合	63
1.7.8	差分 ADC 驱动器的噪声	63
1.7.9	电源电压选择与处理	63
1.7.10	注意差分 ADC 驱动器数据手册中的一些参数	64
1.8	基于差分放大器的 ADC 驱动电路	68
1.8.1	单端到差分的 12 位 40Msps ADC 驱动电路	68
1.8.2	3V 单电源单端输入差分输出 ADC 驱动电路	70
1.8.3	单端输入差分输出的 ADC 驱动电路	71
1.8.4	单端至差分双通道 12 位 3Msps SAR ADC 驱动电路	72
1.8.5	单端至差分的轨到轨输出的 ADC 驱动电路	73
1.8.6	单端输入差分输出的 14 位 ADC 驱动电路	74
1.8.7	单端输入差分输出的 16 位 ADC 驱动电路	75
1.8.8	单端输入差分输出 105Msps ADC 驱动电路	76
1.8.9	DC 耦合单端到差分 ADC 驱动电路	77
1.8.10	单端输入差分输出增益可选的差分 ADC 驱动电路	78
1.8.11	单端输入差分输出交流耦合 IF ADC 驱动电路	79

1.8.12	单端输入差分输出交流耦合宽带 IF ADC 驱动电路	81
1.8.13	RF/IF 前端差分 ADC 驱动电路	83
1.8.14	双通道 IF 采样接收机的 ADC 驱动电路	84
1.8.15	16 位 140MHz ADC 驱动电路	87
1.8.16	差分输入差分输出 200MHz IF ADC 驱动电路	88
1.8.17	差分输入、差分输出 75 ~ 250MHz IF ADC 驱动电路	90
1.8.18	用 200MHz 变压器来实现单端至差分转换	91
1.8.19	用 800MHz 变压器来实现单端至差分转换	92
1.8.20	ADC 驱动变压器二次侧的阻抗匹配	92
1.8.21	单端输入、差分输出 750MHz ADC 驱动电路	94
1.8.22	采用集成宽带有源滤波器的 ADC 驱动电路	95
1.9	ADC 输入采样/保持电路	98
1.9.1	影响采样/保持电路的技术参数	98
1.9.2	采样时间为 700ns 的 ADC 输入采样/保持电路	100
1.9.3	采样时间为 250ns ADC 输入采样/保持电路	102
1.9.4	隔离的多通道 ADC 前端电路	103
第 2 章	数模转换器 (DAC) 的输出电路设计	106
2.1	影响 DAC 精度的一些技术指标	106
2.1.1	DAC 的转换函数	106
2.1.2	DAC 的偏置误差	107
2.1.3	DAC 的增益误差	107
2.1.4	DAC 的微分非线性误差	108
2.1.5	DAC 的积分非线性误差	108
2.1.6	DAC 的绝对精度误差	109
2.2	DAC 的输出电路	109
2.2.1	转换 DAC 电流输出为电压输出的电路	109
2.2.2	DAC 的双极性电压输出电路	110
2.2.3	单极性 DAC 的输出电路	112
2.2.4	电压输出 DAC 的输出电路	112
2.2.5	电流输出 DAC 的输出电路	113
2.2.6	视频 DAC 输出电路	114
2.2.7	视频 DAC 输出缓冲电路	115
2.2.8	具有采样/保持电路的 4 通道 DAC 输出电路	116
2.2.9	具有采样/保持电路的 8 通道 DAC 输出电路	116
2.2.10	隔离的 DAC 输出电路	118
第 3 章	抗混叠滤波器电路设计	119
3.1	抗混叠滤波器	119
3.1.1	混叠现象的产生	119
3.1.2	低通滤波器的频域特性	121

3.1.3	混叠频率计算	123
3.1.4	低通滤波器的设计工具	124
3.2	OP 构成的抗混叠滤波器电路	125
3.2.1	1Hz 4 阶低通滤波器电路	125
3.2.2	5 阶 1kHz 低通 Bessel 滤波器电路	126
3.2.3	Butterworth 低通滤波器电路	127
3.2.4	5 阶 100kHz Chebyshev 低通滤波器电路	128
3.2.5	RTD 温度传感器的低通滤波电路	128
3.2.6	多路输入的低通滤波电路	129
3.3	集成的抗混叠滤波器电路	130
3.3.1	4 阶 Butterworth 滤波器	130
3.3.2	数字可编程双路 2 阶连续时间方式低通滤波器	131
3.3.3	5 阶低通开关电容滤波器	132
3.3.4	8 阶低通开关电容滤波器	133
3.3.5	8 阶低通 Elliptic 开关电容滤波器	134
3.3.6	可配置的滤波器和 ADC 驱动电路	134
3.3.7	UHF RFID 阅读器的双基带 ADC 滤波电路	136
3.3.8	双 2 阶 10MHz 低通滤波器	137
第 4 章	电压基准电路设计	138
4.1	电压基准的选择	138
4.1.1	选择电压基准源的一些考虑	138
4.1.2	齐纳基准源	140
4.1.3	带隙基准源	142
4.1.4	XFET 基准源	142
4.1.5	串联型电压基准	143
4.1.6	并联型电压基准	144
4.1.7	串联型或并联型电压基准的选择	145
4.2	单片电压基准电路	146
4.2.1	超低噪声 XFET 基准电压源	146
4.2.2	超低噪声 LDO XFET 基准电压源	147
4.2.3	2.5V 电压基准	148
4.2.4	1.25V/2.048V/2.5V/3V/3.3V/4.096V/5V 电压基准	148
4.2.5	5V 电压基准	148
4.2.6	高输出电流的电压基准	149
4.2.7	采用基准电压源和运算放大器构成的电压基准	149
4.2.8	24 位 ADC 的基准电压电路	150
4.2.9	电压输出 DAC 的电压基准电路	151
4.2.10	精密 DAC 电压基准	152
4.2.11	ADC 和 DCA 电压基准电路	152

4.3	输出电压可调的电压基准电路	152
4.3.1	可编程输出电压的电压基准电路	152
4.3.2	可数字调节输出电压的电压基准电路	153
4.3.3	可开关控制的电压基准电路	155
4.4	扩展输入电压的电压基准电路	156
4.4.1	3.6 ~ 40V 输入电压的电压基准电路	156
4.4.2	4 ~ 30V 输入电压的电压基准电路	156
4.4.3	6 ~ 80V 输入电压的电压基准电路	157
4.4.4	6 ~ 160V 输入电压的电压基准电路	157
4.5	扩展输出电流的电压基准电路	158
4.5.1	精密 Boost 输出调节电路	158
4.5.2	扩展输出电流的电压基准电路	158
4.5.3	扩展输出电流到 100mA 的电压基准电路	159
4.5.4	扩展输出电流到 300mA 的电压基准电路	159
4.5.5	扩展输出电流到 50mA 的负电压基准电路	159
4.5.6	扩展输出电流到 100mA 的负电压基准电路	160
4.6	负电压基准电路	160
4.6.1	单片电压基准器件构成的负电压基准电路	160
4.6.2	采用运算放大器的负电压基准电路	161
4.6.3	采用开关电容电压反相器的负电压基准电路	161
4.7	正负电压基准电路	162
4.7.1	$\pm 2.5V$ 基准电压电路	162
4.7.2	$\pm 5V$ 基准电压电路	163
4.8	调节外部基准电压改变 $\Sigma\text{-}\Delta$ ADC 的增益	163
4.8.1	MAX149x 系列 $\Sigma\text{-}\Delta$ 面板表 ADC	163
4.8.2	电压基准对 ADC 的影响	163
4.8.3	利用分压网络构成可调基准	164
4.8.4	ADC 使用外部基准时的一些考虑	165
4.9	通过调节电压基准来增加 ADC 的精度和分辨率	165
4.9.1	采用多路开关调节电压基准的测量电路	165
4.9.2	基准电压对 ADC 精度和分辨率的影响	167
4.10	多 ADC 系统的基准电压设计	168
4.10.1	多 ADC 系统的基准电压	168
4.10.2	ADC 的精度	168
4.10.3	采用单一外部电压基准	169
4.10.4	采用一组外部电压基准	170
第 5 章	模数混合系统的 PCB 设计	172
5.1	模数混合电路 PCB 的分区	172
5.1.1	PCB 按功能分区	172

5.1.2	分割的隔离与互连	173
5.2	模数混合电路的接地和电源去耦合	174
5.2.1	设计理想的参考面	174
5.2.2	模拟地和数字地分割	176
5.2.3	按电路功能分割接地平面	177
5.2.4	采用“统一地平面”形式	178
5.2.5	数字和模拟电源平面的分割	179
5.2.6	ADC 接地对系统性能的影响	180
5.2.7	模数混合系统的电源和接地布局考虑	182
5.2.8	去耦电容的安装位置	184
5.2.9	最小化去耦电容器和 IC 之间的电流环路	184
5.2.10	去耦电容器与电源引脚端共用一个焊盘	185
5.2.11	采用一个小面积的电源平面来代替电源线条	185
5.2.12	在每个电源引脚端都连接去耦电容器	186
5.2.13	并联使用多个去耦电容器	186
5.2.14	降低去耦电容器的 ESL	189
5.2.15	电源线和地线要布在一起	189
5.3	运算放大器的 PCB 设计	192
5.3.1	放大器输入端保护环设计	192
5.3.2	单端输入差分输出放大器 PCB 的对称设计	194
5.3.3	高速差分 ADC 驱动器的 PCB 设计	194
5.3.4	差分 ADC 驱动器裸露焊盘的 PCB 设计	196
5.3.5	低失真高速差分 ADC 驱动电路的 PCB 设计	197
5.4	12 位称重系统的 PCB 设计	201
5.4.1	12 位称重系统电路	201
5.4.2	没有采用接地平面的 PCB 设计	202
5.4.3	采用接地平面的 PCB 设计	203
5.4.4	增加抗混叠滤波器	205
5.5	24 位 $\Delta - \Sigma$ ADC 的 PCB 设计	206
5.5.1	如何得到 23bit rms 有效分辨率	206
5.5.2	电源层和接地层的布局	206
5.5.3	选择一个合适的外部时钟源	208
5.5.4	推荐使用一个外部基准电压源	209
5.5.5	缩短输入引脚的连线并滤波	209
5.6	模数混合系统 PICtail™ 演示板的 PCB 设计	210
5.7	多通道同时采样数据采集系统的 PCB 设计	214
5.7.1	多通道同时采样数据采集系统简介	214
5.7.2	DAS 的主要噪声和干扰源	215
5.7.3	输入缓冲放大器的选择	217

5.7.4 对输入滤波电路的要求	218
5.7.5 ADC 基准电压选择	219
5.7.6 采用低通滤波器抑制噪声	219
5.7.7 DAS 的 PCB 设计	219
5.8 16 位 DAC 的 PCB 设计	227
5.8.1 16 位 DAC 电路	227
5.8.2 有问题的 PCB 设计	228
5.8.3 改进的 PCB 设计	229
参考文献	231

第 1 章

模数转换器(ADC)的驱动电路设计

1.1 影响 ADC 精度的一些技术指标

1.1.1 选择 ADC 时需要考虑的一些因素

1. ADC 的分类

常用的 ADC 有积分型、逐次逼近型、并行比较型/串并行比较型/分级型、 $\Sigma - \Delta$ 调制型、电容阵列逐次比较型及压频变换型。

1) 积分型

积分型 ADC 工作原理是将输入电压转换成时间（脉冲宽度信号）或频率（脉冲频率），然后由定时器/计数器获得数字值。其优点是具有高分辨率，缺点是由于转换精度依赖于积分时间，所以转换速率低，如 TLC7135 等。

2) 逐次逼近型

逐次逼近型 ADC 由一个比较器和 DAC 通过逐次比较逻辑构成，从 MSB 开始，顺序地对每一位将输入电压与内置 DAC 输出进行比较，经 n 次比较而输出数字值。其优点是速度较高、功耗低，在低分辨率（ <12 位）时价格便宜，但高精度（ >12 位）时价格很高，如 TLC0831 等。

3) 并行比较型/串并行比较型/分级型

并行比较型 ADC 采用多个比较器，仅作一次比较而实行转换，又称为 Flash（快速）型。由于转换速率极高， n 位的转换需要 $2^n - 1$ 个比较器，所以电路规模极大，价格也高，适用于视频 A/D 转换器等速度特别高的领域。

串并行比较型 ADC 结构上介于并行型和逐次比较型之间，最典型的是由 2 个 $n/2$ 位的并行型 ADC 配合 DAC 组成，用两次比较实行转换，所以称为 Half flash（半快速）型。还有分成三步或多步来实现 A/D 转换的，叫做分级（Multistep/Subranging）型 ADC，而从转换时序角度又可称为流水线（Pipelined）型 ADC。现代的分级型 ADC 中还加入了对多次转换结果作数字运算而修正特性等功能。这类 ADC 速度比逐次比较型高，电路规模比并行型小，如 TLC5510 等。

4) $\Sigma - \Delta$ 调制型

$\Sigma - \Delta$ 型 ADC 由积分器、比较器、1 位 DAC 和数字滤波器等组成。其原理上近似于积分型，将输入电压转换成时间（脉冲宽度）信号，用数字滤波器处理后得到数字值。因此具有高分辨率，主要用于音频和测量，如 AD7705 等。

5) 电容阵列逐次比较型

电容阵列逐次比较型 ADC 在内置 DAC 中采用电容矩阵方式,也可称为电荷再分配型。一般的电阻阵列 DAC 中多数电阻的值必须一致,在单芯片上生成高精度的电阻并不容易。如果用电容阵列取代电阻阵列,可以用低廉成本制成高精度单片 ADC。最新的逐次比较型 ADC 大多为电容阵列式的。

6) 压频变换型 (VFC 型)

压频变换型 (Voltage-Frequency Converter, VFC) 是通过间接转换方式实现模数转换的。其原理是先将输入的模拟信号转换成频率,然后用计数器将频率转换成数字量。从理论上来说,这种 ADC 的分辨率几乎可以无限增加,只要采样的时间能够满足输出频率分辨率要求的累积脉冲个数的宽度。其优点是分辨率高、功耗低、价格低,但是需要外部计数电路共同完成 A/D 转换,如 AD650 等。

2. ADC 的主要技术指标

1) 分辨率

分辨率是指数字量变化一个最小量时模拟信号的变化量,定义为满刻度与 2^n 的比值。分辨率又称为精度,通常以数字信号的位数来表示。

2) 转换速率

转换速率是指完成一次从模拟转换到数字的 A/D 转换所需的时间的倒数。积分型 ADC 的转换时间是毫秒级,属于低速 ADC;逐次比较型 ADC 是微秒级,属于中速 ADC;全并行/串并行型 ADC 可达到纳秒级。采样时间则是另外一个概念,是指两次转换的间隔。为了保证转换的正确完成,采样速率 (Sample Rate) 必须小于或等于转换速率。因此有人习惯上将转换速率在数值上等同于采样速率也是可以接受的。转换速率常用单位是 ksps 和 Msps,表示每秒采样千/百万次 (kilo/Million Samples per Second)。

3) 量化误差

量化误差是指由 A/D 的有限分辨率而引起的误差,即有限分辨率 A/D 的阶梯状转移特性曲线与无限分辨率 A/D (理想 A/D) 的转移特性曲线 (直线) 之间的最大偏差。通常是 1 个或半个最小数字量的模拟变化量,表示为 1LSB、1/2LSB。

4) 偏移误差

偏移误差是指输入信号为零时输出信号不为零的值,可外接电位器调至最小。

5) 满刻度误差

满刻度误差是指满刻度输出时对应的输入信号与理想输入信号值之差。

6) 线性度

线性度是指实际转换器的转移函数与理想直线的最大偏移,不包括以上三种误差。

其他指标还有:绝对精度 (Absolute Accuracy),相对精度 (Relative Accuracy),微分非线性,单调性和无错码,总谐波失真 (Total Harmonic Distortion, THD) 和积分非线性。

不同类型的 ADC 转换器的结构、转换原理和性能指标方面的差异很大。表 1.1 列出了常用类型的 ADC 的主要特点和应用范围。

表 1.1 常用类型的 ADC 的主要特点和应用范围

类型	逐次逼近型	积分型	并行比较型	分级型	$\Sigma-\Delta$ 型	VFC型
主要特点	速度、精度、价格等综合性价比高	高精度、低成本 高抗干扰能力	超高速	高速	高分辨率、 高精度	低成本、 高分辨率
分辨率(位)	8~16	12~16	6~10	8~16	16~24	8~16
转换时间	几~几十 μs	几十~几百 ms	几十 ns	几十~几百 ns	几~几十 ms	几十~几百 ms
采样频率	几十~几百 ksps	几~几十 sps	几十~几百 Msps	几 Msps	几十 ksps	几~几十 sps
价格	中	低	高	高	中	低
主要用途	数据采集 工业控制	数字仪表	超高速视 频处理	视频处理高 速数据采集	音频处理 数字仪表	数字仪表 简易 ADC

注: sps 为每秒采样次数。

3. ADC 及其相应接口电路选择原则

1) ADC 的选用的依据

目前市场上有许多厂家(如 Analog Devices、Texas Instruments、National Semiconductor、Maxim 等)提供不同结构与性能($\Sigma-\Delta$ 、SAR、流水线及闪速架构, 6~24 位的分辨率, 直流到 4.3Gsp/s 的采样速率)的 ADC。对于一个模数混合系统, 选择一款合适的模数转换器是件既容易又困难的事。容易是指有各种各样的 ADC 可以选择, 困难是指有各种各样的 ADC 不知道怎样去选择。

选择 ADC 时需要考虑的一些具体问题如下:

- ADC 用于什么系统, 系统(模数混合系统)精度、分辨率的要求是多少;
- 系统工作在动态条件还是静态条件, 带宽要求、要求 ADC 的转换时间、采样速率如何, 是高速应用还是低速应用;
- 输入的模拟信号类型、特性是什么, 包括模拟输入信号的范围、极性(单、双极性)、信号的驱动能力、信号的变化快慢;
- ADC 输出的数据位数、精度、线性;
- 需要什么样的外界工作条件;
- 系统需要多个通道;
- 是否需要跟踪保持电路;
- 基准电压源的来源, 基准源是外部提供还是由内部提供, 基准电压源的幅度、极性 & 稳定性、电压是固定的还是可调的, 由外部提供还是 ADC 芯片内部提供等;
- 对驱动放大器的要求是什么;
- 对数据接口的要求是什么;
- 所要求的数据输出格式是什么;
- 时序条件是什么;
- 电源电压的要求是什么;
- 后续电路对 ADC 输出数字逻辑电平的要求、输出方式(平行、串行或是穿成字的), 是否需数据锁存, 与哪种 CPU 接口或数字电路(三态门逻辑、TTL 还是 CMOS)、驱动电路;

- 成本及芯片来源等因素。

对于不同的模数混合系统，所考虑的因素会有所不同。在选择 ADC 时，需要明确地了解系统的要求，其目标是找到一款适合系统设计要求的 ADC，而不是找到一个适合 ADC 的系统设计。

要正确选择 ADC，需要对所选择的 ADC 的技术指标有一个完整的了解，确保其技术指标符合系统的参数要求。虽然大部分厂家的在典型规范提供了有效的测量标准，但当某些指标对系统性能有关键作用时，就不能仅依赖厂家提供的这些参考值了，而应该了解这些指标的测试条件，以确定这些指标能够最大限度地符合所设计的系统的工作条件。

2) 与 ADC 配套使用其他芯片的选用的依据

为了配合 ADC 的使用，一般在 ADC 的外围还需要添加其他一些芯片，常见的有多路模拟开关电路、采样/保持器、运算放大器等。

(1) 多路模拟开关。多路模拟开关有三选一、四选一、八选一、十六选一等，如 CD4051、CD4053B、AD7501、AD7506 等。选用原则主要是依据模拟信号的路数、模拟信号的大小以及开关本身的导通电阻的大小等。

(2) 采样/保持器。采样/保持器是指在输入逻辑电平控制下处于“采样”或“保持”两种工作状态的电路。在“采样”状态时电路的输出跟踪输入信号；在“保持”状态时，电路的输出保持着前一次采样结束时刻的瞬间输入模拟信号，直至下一次采样状态的结束，这样有利 ADC 对模拟信号进行数据量化。常见的采样/保持器有：通用芯片，如 AD582、LF398；高速芯片，如 HTS-0025、THS-0060 等；高分辨率芯片，如 AD389。采样保持电路中的采样保持电容要选用高品质的聚苯乙烯或聚四氟乙烯电容，制作电路板时要将它紧靠采样/保持集成电路，并保持电路板的洁净。

4. ADC 选型

可以通过访问下面几大公司的网站选择所需要的 ADC 芯片（包括 DAC 芯片）。

- ADI 公司（美国模拟器件公司），<http://www.analog.com>；
- TI 公司（德州仪器），<http://focus.ti.com.cn>；
- Linear Technology 公司（凌力尔特），<http://www.linear.com.cn>；
- Maxim 公司（美信），<http://www.maxim-ic.com.cn>；
- National Semiconductor 公司（国家半导体），<http://www.national.com>。

1.1.2 ADC 的转换函数

如图 1.1 所示，理论上理想的 ADC 转换函数是一条直线，然而实际上理想的 ADC 转换函数是一种均匀的阶梯状的线^[1]。

如图 1.1 所示，一个理想的 ADC 是用有限数目的数字输出表示特定范围内的所有模拟输入，每个输出的数字代码表示在整个模拟输入范围中的一部分。由于模拟信号是连续的，而数字代码是离散的，所以 ADC 的量化过程会引入误差。随着离散代码位数的增加，相应的步宽变得越来越小，ADC 的转换函数越来越接近理想的直线。在 ADC 设计时，基本原则是力求每个步长的中点落在这条理想直线上。

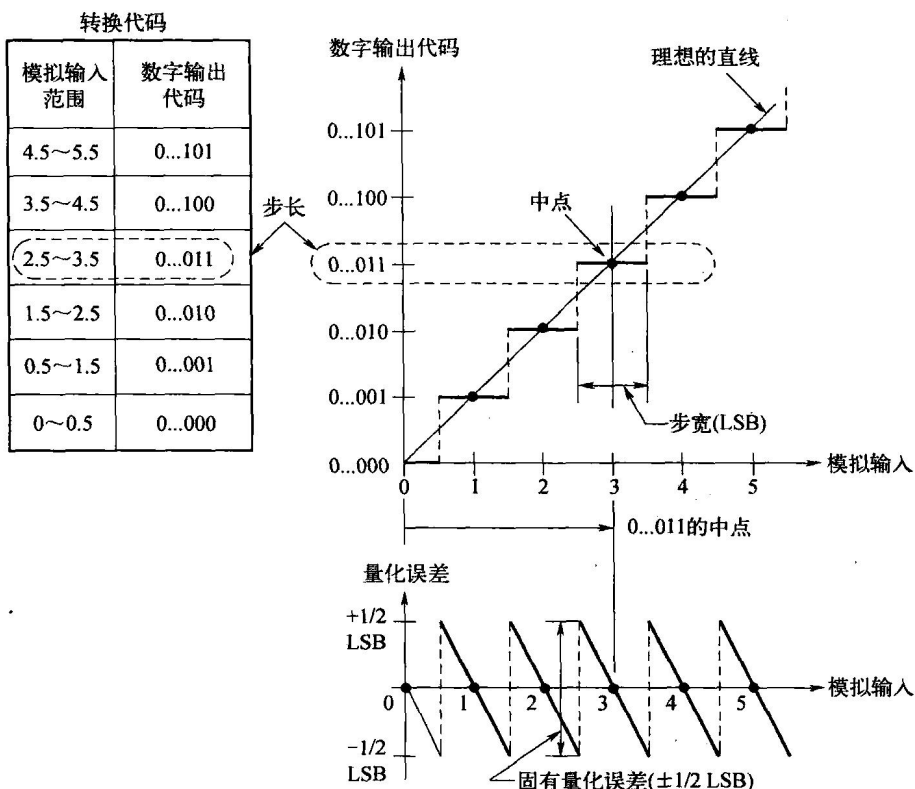


图 1.1 理想的 ADC 转换函数

一个步长的宽度被定义为 1LSB (1 个最低有效位), 在规范说明中的其他量化标准也参考此单位。同时它也是转换器分辨率的度量, 它定义或划分了整个模拟范围被量化单元的数目。1/2LSB 表示一个等于 1/2 模拟分辨率的模拟量。

ADC 的分辨率通常用数字输出代码的位数来表示。例如, 一个 n 位分辨率的 ADC 具有 2^n 个可能的数字编码, 它定义了 2^n 个步长。由于第 1 个 (零点) 的步长和最后一个步长仅是整个宽度的一半, 满量程 (Full Scale Range, FSR) 可以被分为 $2^n - 1$ 个步宽。因此, 一个 n 位的转换器的 $1\text{LSB} = \text{FSR}/(2^n - 1)$ 。

ADC 的静态误差是指那些在转换直流 (DC) 信号时影响转换器精度的误差, 通常用偏置误差、增益误差、积分非线性误差及微分非线性误差 4 个术语来描述整个静态误差。每个误差都可以用 LSB 单元表示, 或者用 FSR 的百分比表示。例如, 一个 8 位转换器的 1/2LSB 误差对应于 0.2% FSR。

1.1.3 ADC 的偏置误差

ADC 的偏置误差^[1]如图 1.2 所示, 它被定义为标准偏置点和实际偏置点之间的差值。对于 ADC 当数字输出是零时, 偏置点是步长中间值。这种误差以同样的值影响所有编码, 通常可以通过修正处理过程来补偿。如果不能修正, 则这种误差是指零尺度误差。

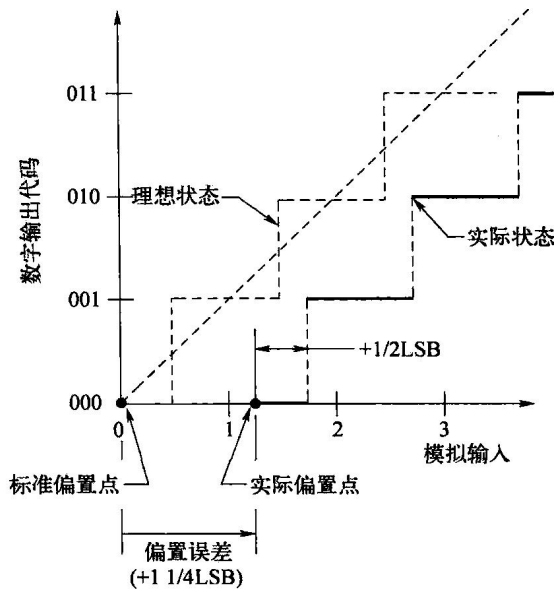


图 1.2 ADC 的偏置误差

1.1.4 ADC 的增益误差

ADC 的增益误差^[1]如图 1.3 所示, 它被定义为偏置误差被修正为零后转换函数标准增益点和实际增益点之间的差值。对于 ADC, 当数字输出是全标度时增益点是步长中间值。这种误差表示实际转换函数和理想转换函数斜率的差值, 以及每一步长中相应的同一百分比误差。通常, ADC 的增益误差可以通过修正的方法调整到零。

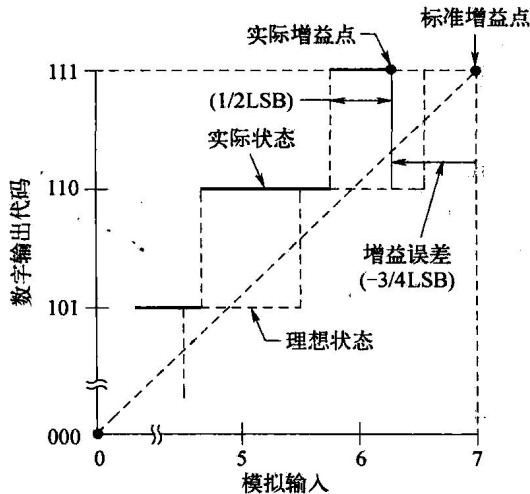


图 1.3 ADC 的增益误差