

■ 以TMS320C6000系列DSP为平台 ■

DSP

实用教程

■ 郑阿奇 主编 ■ 孙承龙 编著 ■



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

以 TMS320C6000 系列 DSP 为平台

DSP 实用教程

電子工業出版社

Publishing House of Electronics Industry

北京 • BEIJING

内 容 简 介

本书以美国 TI 公司 TMS320C6000 系列 DSP 为平台,介绍 DSP 硬件结构、指令系统、C 语言程序开发、软件开发工具等内容,专门介绍了 DSP 芯片中断系统、直接存储器访问 (DMA)、增强型直接存储器访问 (EDMA) 和多通道缓冲串口 (McBSP)。在此基础上,系统介绍了 DSP 典型应用开发实例。

本书可作为大学本科、高职高专相关课程的教材或者作为 DSP 培训用书,也可作为 DSP 自学和开发人员参考使用。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目 (CIP) 数据

DSP 实用教程 / 郑阿奇主编. —北京: 电子工业出版社, 2011.1

ISBN 978-7-121-12671-0

I. ①D… II. ①郑… III. ①数字信号—信号处理—高等学校—教材②数字信号—微处理器—高等学校—教材 IV. ①TN911.72 ②TP332

中国版本图书馆 CIP 数据核字 (2010) 第 255142 号

策划编辑: 郝黎明

责任编辑: 王昭松

印 刷: 北京天宇星印刷厂

装 订: 三河市鹏成印业有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1092 1/16 印张: 17.25 字数: 441.6 千字

印 次: 2011 年 1 月第 1 次印刷

印 数: 4000 册 定价: 29.50 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

前 言

DSP 在广义上可理解为数字信号处理,而在狭义上它是一种具有特殊结构的、适用于数字信号处理运算的微处理器。

DSP 出现之前,实时信号处理多数采用通用 CPU 完成,而其处理速度无法满足高速实时要求。20 世纪 80 年代初,美国德州仪器(TI)公司推出了第一代数字信号处理器 DSP TMS32010 及其系列产品,之后相继推出了以 TMS32020、TMS320C25/C26/C28 为代表的第二代 DSP 和以 TMS320C30/C31/C32 为代表的第三代 DSP,到了 20 世纪 90 年代,又相继推出了第四代和第五代 DSP。TI 公司为 DSP 引入了许多通用计算机微处理器的特点,并为其产品开发了由汇编语言和嵌入式 C 语言代码产生工具以及各种软硬件的调试工具平台,大大降低了 DSP 的开发难度。因此 TI 公司已经成为最有影响力的 DSP 生产厂家。

1997 年, TI 公司推出 TMS320C6000 系列的 DSP, 其定点系列是 TMS320C62xx, 包括 TMS320C6201、TMS320C6202、TMS320C6211、TMS320C6203、TMS320C6204 和 TMS320C6205; 浮点系列是 TMS320C67xx, 包括 TMS320C6701 和 TMS320C6711。

本书以 TMS320C6000 系列 DSP 为平台, 介绍 DSP 硬件结构、指令系统、C 语言程序开发、软件开发工具, 专门介绍 DSP 的中断系统、直接存储器访问(DMA)、增强型直接存储器访问(EDMA)和多通道缓冲串口(McBSP), 在此基础上, 本书还系统地介绍了 DSP 应用开发实例。

本书由南京师范大学郑阿奇主编, 孙承龙编著。参加本书编写的还有梁敬东、顾韵华、王洪元、刘启芬、丁有和、曹弋、徐文胜、殷红先、张为民、姜乃松、彭作民、王一莉、徐斌、王志瑞、周怡明、刘博宇、周怡君、郑进、刘毅等。

本书配有教学课件、DSP 辅助学习和应用资料, 需要者可以通过电子工业出版社网站免费下载。网站地址为: <http://www.hxedu.com.cn>。

由于编著者掌握的资料和水平有限, 错误之处在所难免, 敬请读者批评指正。

意见、建议邮箱: easybooks@163.com

编 者

2010.11

目 录

第 1 章 数字信号处理器	1
1.1 DSP 产生、特点及其应用	1
1.2 TMS320C6000 系列 DSP 主要特点及其应用	3
第 2 章 TMS320C6000 系列 DSP 硬件结构	5
2.1 TMS320C6000 系列 DSP 的 CPU	5
2.1.1 TMS320C6000 系列 CPU 的结构	5
2.1.2 TMS320C6000 系列 CPU 的数据通路和控制	7
2.2 TMS320C6000 系列 DSP 的存储器	24
2.2.1 程序存储器	25
2.2.2 内部数据存储器	30
2.2.3 二级内部存储器	34
2.3 外部存储器接口	39
2.3.1 外部存储器接口概述	39
2.3.2 外部存储器接口 (EMIF) 信号	40
2.3.3 TMS320C6000 DSP 的 EMIF 寄存器	45
2.3.4 SDRAM 接口	51
2.3.5 SBSRAM 接口	58
2.3.6 异步接口	60
2.3.7 同步 FIFO 接口	63
2.3.8 HOLD 接口	65
2.3.9 存储器申请优先级	65
2.3.10 TMS320C621x/C671x/C64x 的 EMIF	66
2.4 定时器	68
2.4.1 概述	68
2.4.2 定时器的寄存器	69
2.4.3 定时器的启动和停止	72
2.4.4 定时器计数	72
2.4.5 定时器脉冲的产生	73
2.4.6 控制寄存器中的边界情况	73
2.5 通用输入/输出 (I/O) 端口	74
2.5.1 通用输入/输出 (I/O) 端口寄存器	74
2.5.2 通用输入/输出 (I/O) 端口的功能	80
2.6 主机口 HPI	81

第 3 章 TMS320C6000 系列 DSP 指令系统	82
3.1 TMS320C6000 系列 DSP 指令集	82
3.2 流水线	93
3.2.1 流水线操作的概述	93
3.2.2 各类指令的执行流水	96
3.2.3 性能考虑	101
3.3 汇编伪指令	106
3.3.1 定义段的伪指令	106
3.3.2 初始化常数的伪指令	108
3.3.3 对准程序计数器的伪指令	110
3.3.4 输出列表格式伪指令	111
3.3.5 引用其他文件的伪指令	112
3.3.6 条件汇编伪指令	114
3.3.7 汇编时使用的符号的伪指令	115
3.3.8 其他伪指令	116
第 4 章 TMS320C6000 系列 DSP 程序开发	118
4.1 TMS320C6000 系列 DSP 的 C/C++ 语言特点	118
4.1.1 TMS320C6000 系列 DSP 的 C 语言特点	118
4.1.2 TMS320C6000 系列 DSP 的 C++ 语言特点	120
4.2 TMS320C6000 系列 DSP 的 C/C++ 语言关键字	120
4.3 pragma 伪指令	124
4.4 初始化静态变量和全局变量	129
4.5 TMS320C6000 系列 DSP 的 C/C++ 代码优化	130
4.5.1 C/C++ 代码的编写	130
4.5.2 编译 C/C++ 代码	131
4.5.3 优化 C 代码	132
4.6 C/C++ 语言和汇编语言的混合编程	136
4.6.1 在 C/C++ 代码中调用汇编语言模块	136
4.6.2 用内嵌函数访问汇编语言	137
4.6.3 C/C++ 语言中嵌入汇编语言	138
4.6.4 C/C++ 语言中访问汇编语言变量	138
第 5 章 TMS320C6000 系列 DSP 软件开发工具	140
5.1 应用软件开发流程及工具	140
5.2 MEMORY 伪指令	144
5.3 SECTIONS 伪指令	146
5.4 集成开发环境 (CCS)	151
5.4.1 CCS 3.3 开发环境的安装和配置	151
5.4.2 开发 TMS320C6000 应用程序	153

5.4.3	设置工程项目选项	156
5.4.4	编译、链接和执行程序	157
5.4.5	修改程序选项和纠正语法错误	158
5.4.6	使用断点和观察窗口	159
第 6 章	DSP 中断系统	160
6.1	TMS320C6000 的中断概述	160
6.1.1	中断类型和中断信号	160
6.1.2	中断服务表 (IST)	162
6.1.3	中断控制寄存器	164
6.2	中断控制	166
6.2.1	中断使能寄存器 (IER)	166
6.2.2	设置和清除中断的状态 (IFR、ISR 和 ICR)	167
6.2.3	中断返回服务	169
6.3	编程注意事项	170
6.3.1	单任务编程	170
6.3.2	嵌套中断	171
6.3.3	手动中断处理	171
6.3.4	陷阱	172
6.4	中断选择器与外部中断	172
6.4.1	可用中断源	172
6.4.2	中断选择寄存器	173
6.4.3	外部中断信号时序	176
第 7 章	直接存储器访问 (DMA)	177
7.1	概述	177
7.2	DMA 控制寄存器	178
7.2.1	DMA 主控制寄存器 (PRCTL)	179
7.2.2	DMA 从控制寄存器 (SECCTL)	181
7.3	DMA 的初始化和启动	183
7.3.1	初始化一个 DMA 块传输	183
7.3.2	DMA 自动初始化	184
7.4	传输计数	184
7.5	同步传输	185
7.5.1	DMA 通道事件的锁定和清除	186
7.5.2	同步控制	187
7.6	地址的产生	188
7.7	通道的分裂操作	188
7.7.1	DMA 分裂操作	188
7.7.2	DMA 分裂地址产生	189

7.8	DMA 控制器	189
7.8.1	TMS320C6201/C6701/C6202 器件的 DMA 结构	190
7.8.2	TMS320C6202B/C6203B/C6204/C6205 器件的 DMA 结构	190
7.8.3	DMA 操作	191
7.8.4	DMA 性能	191
7.8.5	DMA 的外引脚	191
第 8 章	增强型直接存储器访问 (EDMA)	192
8.1	EDMA 概述	192
8.2	EDMA 的控制寄存器	194
8.2.1	事件寄存器 (ER、ERL、ERH)	194
8.2.2	事件使能寄存器 (EER、EERL、EERH)	195
8.2.3	事件清除寄存器 (ECR、ECRL、ECRH)	196
8.2.4	事件设置寄存器 (ESR、ESRL、ESRH)	197
8.3	参数 RAM	198
8.4	EDMA 传输参数	199
8.5	EDMA 传输	200
8.6	传输计数与地址更新	203
8.7	EDMA 传输参数的链接	204
8.8	EDMA 中断	204
8.9	EDMA 性能	206
8.10	快速 DMA (QDMA)	206
8.11	EDMA 应用实例	208
8.11.1	应用实例分析	208
8.11.2	EDMA 芯片支持库	211
第 9 章	多通道缓冲串口 (McBSP)	227
9.1	概述	227
9.2	McBSP 接口信号和控制寄存器	228
9.3	数据发送和接收	230
9.3.1	串口的复位	230
9.3.2	时钟和帧的配置	230
9.4	McBSP 的标准操作	236
9.4.1	数据接收	236
9.4.2	数据发送	236
9.4.3	最高帧频率	237
9.5	μ -律/A-律压扩硬件操作	237
9.6	SPI 协议: CLKSTP	239
9.6.1	McBSP 作为 SPI 主设备	240
9.6.2	McBSP 作为 SPI 从设备	241

9.6.3	SPI 初始化	241
9.7	McBSP 引脚作为通用 I/O	241
9.8	McBSP 应用实例	242
第 10 章	DSP 应用开发实例	247
10.1	基于交通 DSP 视频检测系统实例	247
10.1.1	硬件设计	247
10.1.2	软件设计	248
10.1.3	系统实例代码	250
10.2	DSP 通信系统实例	257
10.2.1	系统配置	258
10.2.2	UDP 数据包的接收和发送	259
10.2.3	UDP 数据包传输的实现代码	260

第 1 章

数字信号处理器

DSP 在广义上理解为数字信号处理 (Digital Signal Processing), 是一门涉及诸多学科而又广泛应用于许多领域的新兴学科; 而在狭义上 DSP 则理解为数字信号处理器 (Digital Signal Processor), 是一种具有特殊结构的, 适用于数字信号处理运算的微处理器, 主要用于实现各种数字信号处理算法。



1.1 DSP 产生、特点及其应用

1. DSP 的产生

DSP 出现之前, 实时信号处理大多数采用通用 CPU 完成, 但其处理速度低, 无法满足高速实时的要求。随着集成电路技术的不断进步, 20 世纪 80 年代初 TI 公司推出了第一代 DSP TMS32010 及其系列产品, 之后相继推出了以 TI 公司的 TMS32020、TMS320C25/C26/C28 为代表的第二代 DSP 和 TMS320C30/C31/C32 为代表的第三代 DSP 芯片, 此类 DSP 主要应用于语音、图像处理、通信及计算机领域。到了 20 世纪 90 年代, DSP 的发展尤为快速, 相继推出了第四代和第五代 DSP, 该 DSP 集成度更高, 已经成功地把 DSP 与外围设备集成到单一芯片中, 广泛应用于通信、计算机及日常消费领域。

DSP 主要是以 AMD2900、NEC7720 以及 TMS32010 系列为代表, 美国德州仪器 (TI) 公司为 DSP 引入了许多通用计算机微处理器特点, 并为其产品开发了由汇编语言和嵌入式 C 语言代码产生工具以及各种软硬件调试工具平台, 大大降低了 DSP 的开发难度, 使得 TI 公司成为最有影响力的 DSP 生产厂家。

TI 公司推出的 TMS320 系列 DSP 是适合于特定应用的高性能数字信号处理器, 包括定点、浮点以及多处理器等结构。该系列 DSP 体系结构使用于实时信号处理。至今, TMS320 系列已有: C1x、C2x、C27x、C5x、C54x 和 C55x 等定点 DSP, C3x 和 C4x 等浮



点 DSP 以及 C8x 多处理器 DSP。TI 公司又推出了 TMS320C6000 系列 DSP。该系列 DSP 的每个型号的 DSP 具有不同性能和价格,用户可根据特定要求进行选择。

DSP 按照所支持的数据类型不同可划分为定点和浮点两种类型。其中定点 DSP 进行算术操作时,使用的是小数点位置固定的有符号数或无符号数;而浮点 DSP 进行算术操作时,则使用的是带有指数的小数,小数点的位置随着具体数据的不同进行浮动。定点 DSP 在硬件上比浮点 DSP 结构简单,具有价格低、速度快的特点;DSP 器件具有精度高,不需要进行定标和考虑有限字长效应的优点,但相对价格成本较高,速度慢,适用于那些对数据动态范围和精度要求高的应用。

同一系列 DSP 具有多个型号,各个型号 DSP 的 CPU 结构完全相同,其差别在于 DSP 片内存储器和外围设备的配置不同。同一系列不同型号 DSP 具有不同的外设接口和存储器配置,针对不同的应用先用不同的 DSP 型号,可最大程度减少其外围器件,降低电路板的占用面积,从而提高了 DSP 系统的性价比。

2. DSP 的特点

DSP 处理器与英特尔(Intel)或奔腾(Pentium)的通用处理器有较大区别,这些区别在于 DSP 的结构和指令是专门针对信号处理而设计的。DSP 具有以下特点:

(1) 采用哈佛结构

总线结构可以分为两种:冯·诺依曼结构和哈佛结构。早期处理器多采用前者,具有程序和数据共用一个存储空间,程序数据总线共享,时分复用共享总线的特点。其缺点是指令在执行时只能是串行,速度慢,吞吐量低;高速运算时,不能同时取指令和操作数,并且会造成传输通道上的瓶颈。而哈佛结构具有数据和程序存储空间之间互相独立,数据和程序总线分开,能够同时取操作数和指令,内存访问速度快等特点。TI 公司的 DSP 系统采用改进的哈佛结构:数据和程序空间能够交换数据,有交叉数据通道;具有高速缓存,可以提高 CPU 访问速度,减小读取指令和数据的时间。

(2) 流水线技术

流水线操作是一个周期同时进行多条指令,取指令和执行指令同时进行,从而减少指令执行时间。DSP 执行一条指令需要取指令、译码、取操作数和执行等阶段,每一阶段为一级流水,当执行本条指令时,可以同时进行下面指令的取指令、译码、取操作数的阶段。

(3) 多总线结构

采用多总线结构的 DSP 在一个周期内多次访问程序和数据空间。如可以在一个时钟周期内多次访问程序存储器取一条指令,从数据存储器取两个操作数和向数据存储器写一个操作数,从而提高 DSP 的运算能力。

(4) 多处理单元

DSP 内部采用多个处理单元,它们在一个时钟周期能够同时进行运算,这样可以大大提高 DSP 的并行处理能力。

(5) 采用硬件乘法器

通用的计算机没有硬件乘法器,其算术逻辑单元只能进行加、减运算,而乘、除运算

则是通过移位完成的,因此乘、除运算在一般的计算机中比较耗时。而在 DSP 系统中有大量乘法运算,针对这些具体的应用设计了专门的硬件乘法器。

(6) 寻址方式

数字信号处理中需要大量的地址运算,有时甚至超过数据的寻址范围,DSP 中有一种特殊的硬件算术单元——地址产生器。地址的计算由专门的硬件完成,无须额外的时间。

(7) 支持多处理器结构

单片 DSP 的处理能力比较有限,在某些运算能力要求高、计算量大的情况下,单片 DSP 无法胜任,DSP 支持精细任务并发的紧耦合系统,可以将算法分配给多个 DSP,从而建立一个由链接支持的精细任务并发的多处理器阵列。

3. DSP 的应用

DSP 以其特点在各个领域得到广泛应用。作为数字信号处理的核心技术,DSP 的应用已经深入到涉及信号处理的航空、航天、雷达、声纳、通信、家用电器等各个领域,成为电子系统的核心。DSP 主要应用于以下方面:

- (1) 信号处理——如数字滤波、自适应滤波、快速傅里叶变换、相关运算、谱分析、卷积、模式匹配、加窗、波形产生等。
- (2) 通信——如调制解调器、自适应均衡、数据加密、数据压缩、回波抵消、多路复用、传真、扩频通信、纠错编码、可视电话等。
- (3) 语音——如语音编码、语音合成、语音识别、语音邮件、语音存储等。
- (4) 图像/图形——如二维/三维图像处理、图形压缩/传输、图像增强、机器人视觉技术等。
- (5) 军事——如保密通信、雷达处理、声纳处理、导航、导弹精确制导等。
- (6) 仪器仪表——如谱分析、锁相环、函数发生、地震处理等。
- (7) 自动控制——如引擎控制、声控、自动驾驶、机器人控制等。
- (8) 医疗——如助听器、超声设备、病人监护等。
- (9) 家用电器——如玩具/游戏、数字电话与数字电视、数码相机等。

随着 DSP 的种类和技术的不断提高,以及向多功能化、高性能化、低功耗化方向的发展,未来 DSP 将会应用到更多领域。



1.2 TMS320C6000 系列 DSP 主要特点及其应用

TMS320C6000 系列是 1997 年美国 TI 公司推出的 DSP,其定点系列是 TMS320C62xx,浮点系列是 TMS320C67xx。定点 TMS320C62xx 系列有 TMS320C6201、TMS320C6202、TMS320C6211、TMS320C6203、TMS320C6204 和 TMS320C6205;浮点系列有 TMS320C6701 和 TMS320C6711。TMS320C6000 系列 DSP 具有以下特点:

- 2 个乘法器;

- 6 个算术逻辑单元 (ALU)。
- 具有 8 个功能单元的高级 VLIW 体系结构的 CPU，包括 2 个乘法器和 6 个 ALU。每个周期执行 8 条指令，是其他 DSP 系列性能的 10 倍；允许设计者开发高效率的类 RISC 代码，从而加快开发进度；
- 指令打包功能：给定代码大小等效于 8 条指令，可以串行和并行执行；减小代码的大小以及程序取指时间和功耗；
- 所有指令的有条件执行；
- 独立功能单元中代码高效执行；
- 支持 40 位的算术运算，能够为各种高强度计算和编码提供更高的精度；
- 硬件支持 IEEE 标准的单精度和双精度指令；
- 定点和浮点 DSP 系列引脚兼容；

TMS320 C6000 系列 DSP 不仅解决了传统信号处理问题，而且还体现了其优越的性能。具有每秒 48 亿条指令 (MIP) 和高效的 C 编译器，使得其在不同产品设计中具有最大程度的应用。下面列出几个具体应用场合：

- | | |
|--------------------|---------------|
| ● 共享调制解调器 | ● 远程访问服务器 |
| ● 无线本地环基站 | ● 数字用户回线系统 |
| ● 电缆调制器 | ● 虚拟真实的 3D 图像 |
| ● 多通道电话系统 | ● 语音识别 |
| ● 面像和指纹识别的家庭安全系统 | ● 音频 |
| ● 具有 GPS 导航的巡航控制系统 | ● 雷达系统 |
| ● 细微的医学诊断 | ● 气象建模系统 |
| ● 波束形成基站 | ● 有限元分析 |

DSP 系统主要针对的是大量的实时计算，具有高度重复数据操作。与通用微处理器相比，DSP 系统主要扩充增强了其寻址和计算能力。

第 2 章

TMS320C6000 系列 DSP 硬件结构

本章主要介绍了 TMS320C6000 系列 DSP 基本的硬件结构。包括 CPU 的结构、片内存储器、外部存储器接口、基本输入/输出接口以及主机接口等。重点讨论了 CPU 的数据通路与控制、片内存储器及外部存储器接口，此外也简要阐述了 TMS320C6000 系列 DSP 的基本输入/输出接口和主机接口等外设。



2.1 TMS320C6000 系列 DSP 的 CPU

2.1.1 TMS320C6000 系列 CPU 的结构

TMS320C62x/C64x/C67x 型 DSP 的结构框图如图 2-1 所示。TMS320C62x/C64x/C67x 包括片内的程序存储器和数据存储器，该系列 DSP 具有 32 位可寻址地址空间，在多数器件中，片外存储器通过外部存储器接口整合为一个存储器空间。TMS320C6000 系列 DSP 的程序存储器在某些型号的器件中可以作为高速缓冲，不同型号具有不同大小的数据存储器。TMS320C62x/C67x 有 2 个 32 位内部端口访问内部数据存储器，而 TMS320C64x 具有 2 个 64 位内部端口访问内部数据存储器，TMS320C62x/C64x/C67x 有一个单独的内部端口访问内部程序存储器，取指宽度为 256 位。

图 2-1 中所示的阴影部分为 TMS320C62x/C64x/C67x 型 DSP 的 CPU，也是 TMS320C62x/C64x/C67x 型 DSP 通用部分，包括以下部分：

- 程序取指单元；
- 指令分配单元；

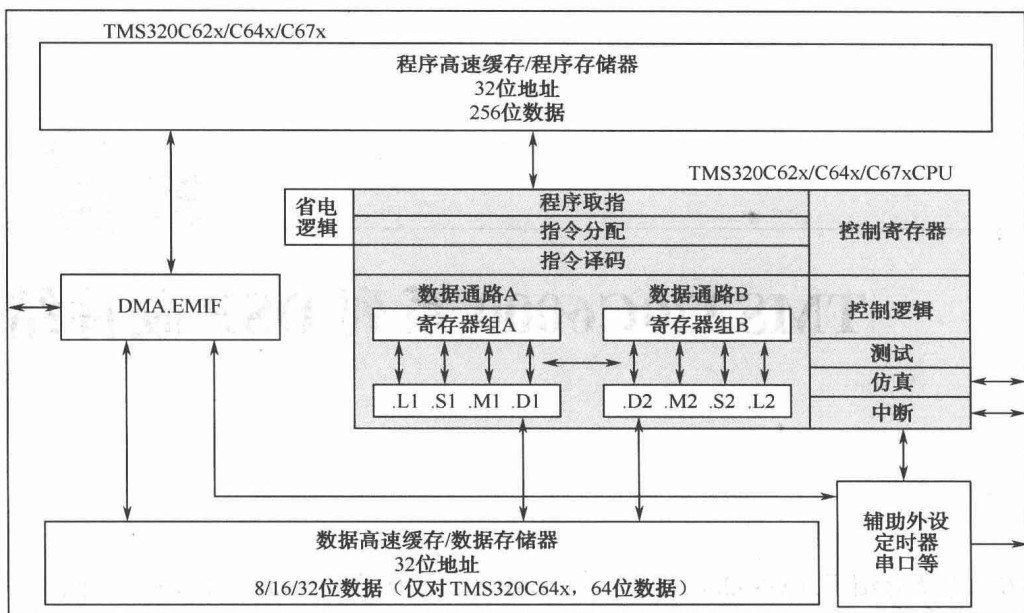


图 2-1 TMS320C62x/C64x/C67x DSP 的结构框图

- 指令译码单元；
- 2 个数据通路（每个数据通路有 4 个功能单元）；
- 32 个 32 位的寄存器（TMS320C64x 有 64 个 32 位寄存器）；
- 控制寄存器；
- 控制逻辑；
- 测试、仿真及中断逻辑。

CPU 有 2 个进行数据处理的数据通路 A 和 B（每个通路有 .L, .S, .M, .D 4 个功能单元和 1 个包括 16 个 32 位寄存器的寄存器组）。每个数据通路的各个功能单元有单一的数据总线与 CPU 另一侧的寄存器相连，以达到两侧寄存器组进行数据交换的目的。

程序取指、指令分配和指令译码单元每时钟周期可以向功能单元传送 8 条 32 位指令，对这些指令的处理分别在 2 个数据通路中的各个单元内进行。控制寄存器组控制各种处理器操作的操作方法。

直接存储器访问 (DMA) 控制器、省电逻辑、外部存储器接口和定时器等外设与 CPU 一样都是 DSP 必备的组成部分，而串口和主机接口是特定器件上所具有的外设，具体的使用请参考相关的数据手册。

TMS320C6000 系列有多种存储器和外设配置：

- 大容量片上 RAM 高达 7MB；
- 程序高速缓存；
- 二级高速缓存；
- 32 位外部存储器接口，支持 SBSRAM, SRAM 和其他异步存储器，可满足大范围

外部存储器要求和最佳系统性能;

- DMA 控制器, 无须 CPU 参与可在存储器映射的不同地址范围间传输数据;
- DMA 控制器有 4 个可编程通道和 1 个辅助通道;
- EDMA 控制器, 与 DMA 控制器的功能相同, EDMA 有 16 个可编程通道, 还有 1 个 RAM 空间为将来所需的传输保持多种配置;
- HPI 主机接口, 是并行端口, 通过该接口主处理机可以直接访问 CPU 的存储器空间, 这种访问之所以易于实现是因为主机控制该接口, 主机和 CPU 可以通过内部或外部存储器交换信息, 此外, 主机还可以直接访问存储器空间映射的外设;
- 扩展总线, 是替代 HPI 的设备, 也是 EMIF 的扩展, 这种扩展在一个系统中提供了 2 种完全不同的功能 (主机口和 I/O 口), 扩展总线的主机口既可以在异步主/从模式下操作, 同 HPI 一样, 又可以在同步主/从模式下操作。这就允许器件连接多种主机总线协议, 同步 FIFO 和异步 I/O 外设可以接入扩展总线;
- MCBSP 是基于 TMS320C2000 和 TMS320C5000 平台的标准串行接口, 该接口可以在 DMA/EDMA 控制器的帮助下, 在存储器中自动缓冲串行数据, 并可以与 T1E1SCSA 和 MVIP 网络标准兼容多个通道;
- 定时器, TMS320C6000 器件中的定时器是 2 个 32 位通用定时器, 功能为事件定时、事件计数、产生脉冲、中断 CPU、向 DMA/EDMA 控制器发出同步事件;
- 省电逻辑允许通过降低时钟来减少功耗, CMOS 器件的大多数能量消耗发生在电路逻辑状态切换时, 禁止部分或者所有的芯片逻辑转换, 可以节约相当多的能量而不丢失任何数据或者操作信息。

2.1.2 TMS320C6000 系列 CPU 的数据通路和控制

TMS320C62x/C67x/C64x 系列 DSP 的 CPU 数据通路分别如图 2-2、图 2-3 和图 2-4 所示。

其数据通路的主要组成部分如下:

- 2 个通用寄存器组 (A 和 B);
- 8 个功能单元 (.L1, .L2, .S1, .S2, .M1, .M2, .D1 和 .D2);
- 2 个存储器读取数据通路 (LD1 和 LD2);
- 2 个存储器存储数据通路 (ST1 和 ST2);
- 2 个数据寻址通路 (DA1 和 DA2);
- 2 个寄存器组数据交叉通路 (1×和 2×);

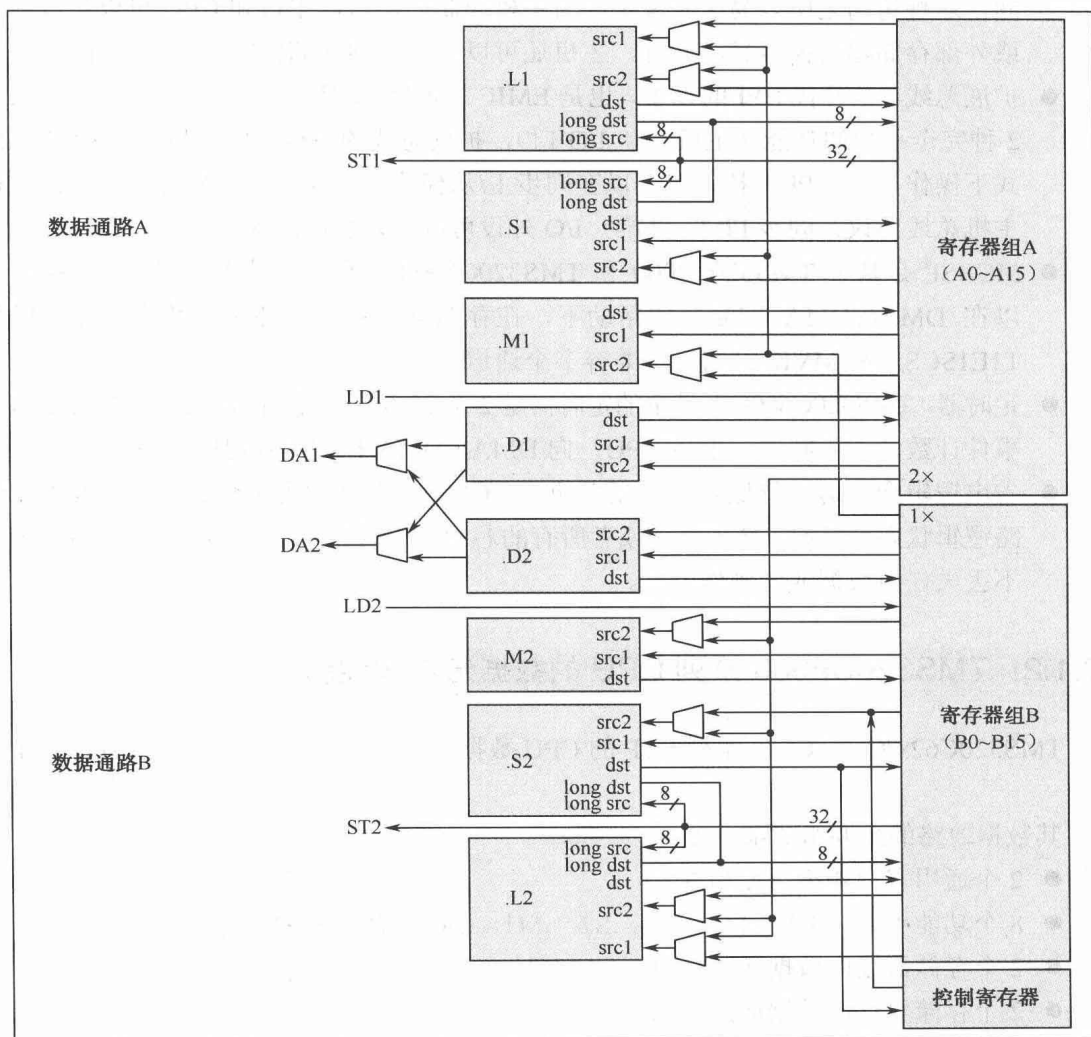


图 2-2 TMS320C62x DSP 的 CPU 数据通路