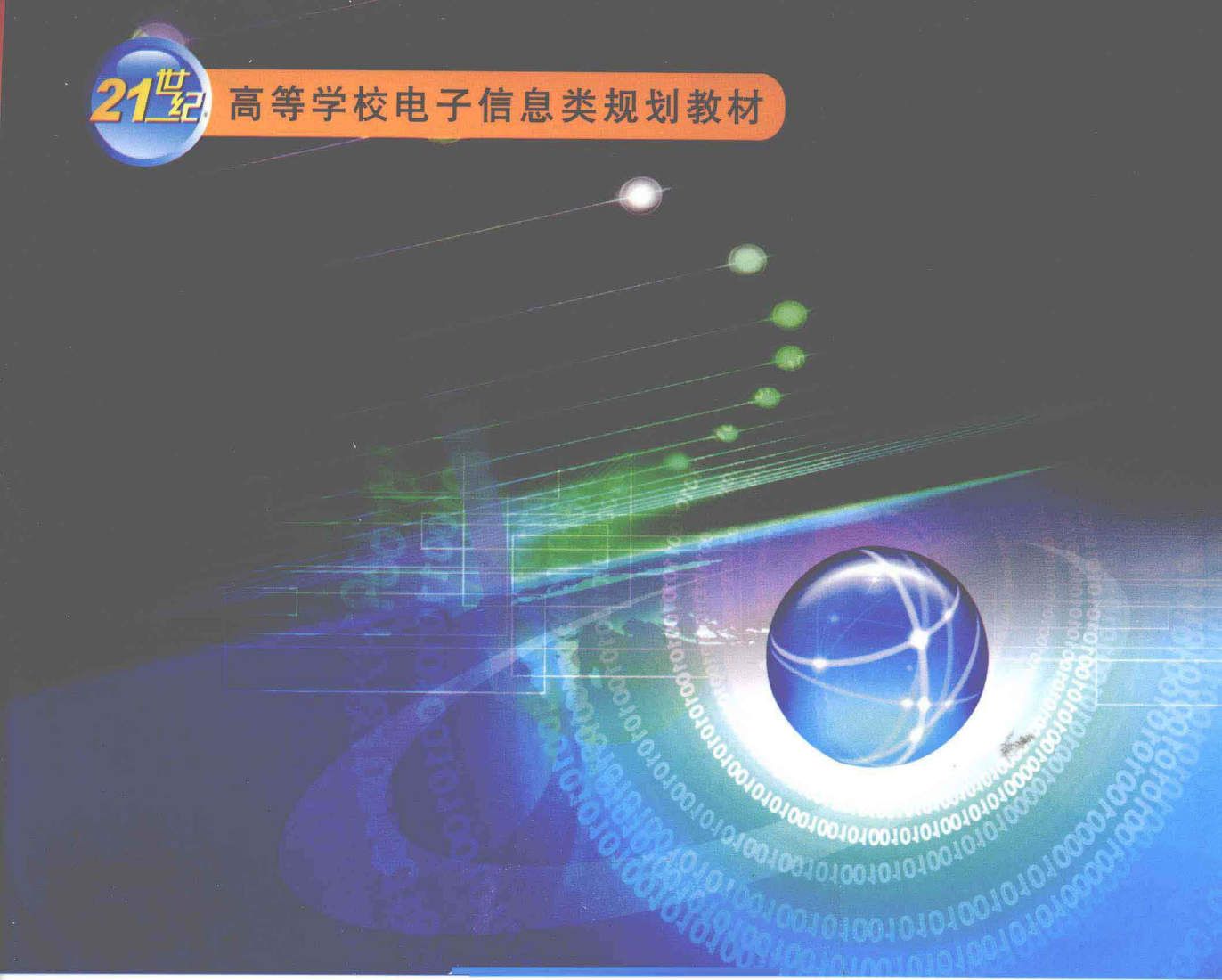


21^{世纪}

高等学校电子信息类规划教材



TigerSHARC 处理器技术及其应用

冯小平 曹向海 鲍丹 编著



西安电子科技大学出版社
<http://www.xduph.com>

21 世纪高等学校电子信息类规划教材

TigerSHARC 处理器技术及其应用

冯小平 曹向海 鲍 丹 编著

西安电子科技大学出版社

内 容 简 介

本书是高等学校电子信息类专业本科和研究生的 DSP 技术及其应用课程的教材, 在介绍 ADI 公司的浮点 TigerSHARC 系列 DSP 的内核结构、存储器组织和总线结构、接口技术及其指令系统的基础上, 重点讨论了 TS101S 和 TS201S 的程序设计、接口设计和系统设计技术, 并给出了几个基于 TS101S 和 TS201S 的信号处理器系统的设计实例。本书在介绍 TigerSHARC 系列 DSP 基础知识的同时, 立足于实际应用系统的设计要求, 注重基本原理与实际应用相结合, 可使读者快速掌握 DSP 的基本原理及其在数字信号处理中的应用技巧。

本书既可作为电子信息类专业 DSP 应用技术课程的本科生和研究生教材, 也可作为相关专业高年级本科生和研究生及从事 DSP 技术设计和开发的专业技术人员的参考书。

图书在版编目(CIP)数据

TigerSHARC 处理器技术及其应用 / 冯小平, 曹向海, 鲍丹编著. —西安: 西安电子科技大学出版社, 2010.9
21 世纪高等学校电子信息类规划教材

ISBN 978-7-5606-2471-6

I. ① T… II. ① 冯… ② 曹… ③ 鲍 III. ① 数字信号—信号处理—数字通信系统, TigerSHARC
—高等学校—教材 IV. ① TN911.72

中国版本图书馆 CIP 数据核字(2010)第 156659 号

策 划 毛红兵

责任编辑 邵汉平 毛红兵

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西华沐印刷科技有限责任公司

版 次 2010 年 9 月第 1 版 2010 年 9 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 28.25

字 数 672 千字

印 数 1~3000 册

定 价 40.00 元

ISBN 978-7-5606-2471-6/TN · 0573

XDUP 2763001-1

如有印装问题可调换

本社图书封面为激光防伪覆膜, 谨防盗版。

前 言

随着数字信号处理理论和技术、软件无线电理论 and 技术的迅猛发展，其应用领域不断拓展，已经渗透到国民经济和日常生活的许多领域中。数字信号处理理论的发展，信号处理算法的不断进步和完善，使得对信号处理的硬件平台的要求也越来越高。近几年来，为应对市场的要求，各 DSP 厂家不断推出了各种高性能的 DSP。TigerSHARC 是一种超高性能静态超标量浮点 DSP，非常适合于对计算能力和实时性有苛刻要求的大计算量的信号处理任务。与其他的浮点处理器相比，TigerSHARC 的处理能力更强，运算速度更快，体积更小，开发成本更低，可用于构建性能价格比更高的信号处理系统。自从 2001 年美国 ADI 公司推出高性能 TigerSHARC 系列 DSP 的成员 ADSP—TS101S、2003 年推出 TigerSHARC 系列新成员 ADSP—TS20XS 以来，TigerSHARC 系列数字信号处理器得到了广泛的应用。

为了适应数字信号处理领域的新变化，我校从 2001 年开始，在相关专业的本科和研究生的培养计划中，增设了 DSP 技术和应用课程，本书就是为了满足相关教学和工程技术人员的需求而编写的。本书作者具有多年从事 DSP 技术及其应用领域的教学和科研实践经历，开发了多种型号的基于 TigerSHARC 系列 DSP 的单处理器和多处理器系统。本书是在作者总结多年的研究成果的基础上编写的，其中给出了许多典型的 DSP 系统接口和系统设计的示例。

TigerSHARC 处理器包括 TS101S 和 TS201S 等处理器，两者的大部分功能是完全兼容的，但是其某些细节也存在不同程度的差异。为此，本书在内容的取舍上采取了求同存异的方法，大部分内容以 TS101S 为主展开讨论。对于两者存在明显差异的地方采取分别介绍的方式进行讨论，对于差异不大的地方给予适当的提示。另一方面，在取材上注意了 DSP 的原理与应用并重，力求使读者通过对本书给出的相关内容的学习，可以较全面地掌握 TigerSHARC 的应用基础知识，也能了解到许多设计中的细节、经验和教训。我们真诚希望每位读者都能从中获益，果能如此，我们将感到由衷的高兴。

本书共 9 章，其内容大致分为三个部分。第一部分是基础部分，包括第 1~5 章，重点介绍 TigerSHARC 处理器的基础知识，包括处理器的内核结构、总线和存储器组织、I/O 资源、指令系统等主要内容。第二部分是应用部分，包括第 6 章和第 7 章，主要介绍 TigerSHARC 处理器的程序开发和 I/O 接口技术。第三部分是系统设计与应用，包括第 8 章和第 9 章，主要介绍 TigerSHARC 处理器的系统设计技术和应用。第 8 章讨论 DSP 系统的时钟、电源、链路口、SDRAM、引导方式及其程序设计等信号处理器系统的外围接口硬件和程序设计问题，还讨论了信号处理器系统的数据传输和同步问题、流水处理等问题。第 9 章给出了几个典型的基于 TS101S 和 TS201S 处理器的雷达、雷达侦察信号处理器的设计实例。书中涉及的内容较多，授课教师可以根据教学情况适当调整教学内容。

冯小平负责全书统稿工作并编写第 1~4 章和第 7、8 章，曹向海负责编写第 5 章，鲍丹负责编写第 6 章，曹向海和鲍丹合作编写第 9 章。由于作者水平有限，书中难免会出现一些错误，希望选用本书的教师或读者能将存在的问题及时转告我们，我们将表示衷心的感谢。反馈问题可电邮至 xpfeng@mail.xian.edu.cn，直接与作者联系，或者通过出版社与作者联系。

本书的编写得到了西安电子科技大学教材基金的资助。作者首先对关心本书出版的各位老师表示衷心的感谢。作者的同事刘书明教授十分关心本书的编写工作，并且提供了许多第一手资料，使得本书能够在短时间内编写完成，在此特别对他的帮助表示衷心的感谢。在编写过程中，作者引用了西安电子科技大学电子工程学院的多位老师和研究生的成果和论文，在此也对他们表示衷心的感谢。作者还要特别感谢西安电子科技大学出版社的各位编辑、领导和工作人员，他们为本书的出版付出了辛勤的劳动。

作 者
2010 年 4 月
于西安电子科技大学

目 录

第 1 章 概述	1
1.1 数字信号处理器的基本概念和特点.....	1
1.1.1 数字信号处理器的基本概念	1
1.1.2 数字信号处理器的特点	2
1.2 数字信号处理器的发展历史和应用.....	3
1.2.1 数字信号处理器的发展历史	3
1.2.2 数字信号处理器的应用	5
1.3 ADI 公司的 DSP 系列简介	6
1.3.1 Blackfin 系列定点处理器	6
1.3.2 SHARC 系列 DSP 的基本特点	7
1.3.3 TigerSHARC 系列 DSP 的特点	8
第 2 章 TS 系列 DSP 的内核结构.....	13
2.1 TS 系列 DSP 的内核结构概述.....	13
2.1.1 TS101S 的内核结构概述	13
2.1.2 TS20XS 的内核结构概述	14
2.2 TS 处理器的运算模块	15
2.2.1 运算模块的组成	15
2.2.2 运算模块的寄存器	16
2.2.3 算术逻辑单元 ALU	17
2.2.4 乘法器	19
2.2.5 移位器	20
2.2.6 TS201S 的通信逻辑处理单元(CLU)	21
2.3 TS 处理器的整型算术逻辑单元	22
2.3.1 IALU 结构	22
2.3.2 IALU 的寄存器	23
2.3.3 IALU 算术、逻辑和函数操作	25
2.4 TS101S 的程序控制器	25
2.4.1 程序控制器的功能	25
2.4.2 程序控制器的寄存器	28
2.4.3 指令对齐缓冲池(IAB)	32
2.4.4 分支地址缓冲池(BTB)	33
2.4.5 程序控制器的使用实例	36

2.5 TS20XS 的程序控制器.....	37
2.5.1 程序控制器的寄存器.....	38
2.5.2 程序控制器的指令流水.....	38
2.5.3 指令对齐缓冲池(IAB)和分支地址缓冲池(BTB).....	41
第 3 章 TS 系列 DSP 的存储器及寄存器	43
3.1 TS101S 处理器的总线.....	43
3.1.1 TS101S 的内部总线.....	43
3.1.2 TS101S 的外部总线.....	44
3.1.3 总线控制与状态寄存器.....	45
3.1.4 多处理器连接与总线仲裁.....	52
3.1.5 主机接口.....	56
3.2 TS101S 的存储器组织.....	58
3.2.1 全局寻址空间.....	58
3.2.2 外部存储器寻址空间.....	59
3.2.3 内部存储器寻址空间.....	60
3.2.4 多处理器空间和主机寻址空间.....	60
3.3 TS101S 的寄存器组.....	61
3.3.1 寄存器分组.....	61
3.3.2 运算模块中的寄存器组.....	63
3.3.3 IALU 的寄存器组.....	65
3.3.4 程序控制器的寄存器组.....	65
3.3.5 中断向量表寄存器组.....	67
3.3.6 外部口(EP)寄存器组.....	68
3.4 TS20XS 的总线.....	71
3.4.1 TS20XS 的内部总线.....	71
3.4.2 TS20XS 的 SOC 接口.....	72
3.5 TS201S 的存储器组织.....	74
3.5.1 TS201S 的寻址空间.....	74
3.5.2 全局寻址映射空间.....	75
3.5.3 主机寻址空间.....	76
3.5.4 外部存储器寻址空间.....	76
3.5.5 多处理器寻址空间.....	77
3.5.6 处理器内部存储空间.....	77
3.5.7 TS201S 的内部存储器组织.....	78
3.6 TS201S 处理器的寄存器组.....	92
3.6.1 运算块寄存器组.....	93
3.6.2 IALU 寄存器组.....	93
3.6.3 程序控制器寄存器组.....	94

3.6.4	Cache 寄存器组(存储器控制寄存器)	95
3.6.5	中断寄存器组	97
3.6.6	DMA 控制和状态寄存器组	99
3.6.7	链路口寄存器组	99
3.6.8	外部总线接口寄存器组	101
第 4 章	TS 系列 DSP 的 I/O 资源	102
4.1	TS 处理器的中断	102
4.1.1	TS 处理器的中断源	102
4.1.2	TS 处理器的中断向量	104
4.1.3	可编程的中断控制寄存器	106
4.1.4	中断处理过程	108
4.1.5	中断返回与异常	111
4.1.6	中断服务程序实例	112
4.2	TS 处理器的 DMA 传输	113
4.2.1	DMA 控制器与传输控制块	114
4.2.2	DMA 控制与状态寄存器	117
4.2.3	链式 DMA 与二维 DMA	119
4.2.4	外部口 DMA	121
4.2.5	AutoDMA 与链路口 DMA	125
4.3	TS101S 的链路口	128
4.3.1	链路口资源	128
4.3.2	链路口通信协议	129
4.3.3	链路口控制及状态寄存器	133
4.4	TS20XS 处理器的链路口	134
4.4.1	TS20XS 链路口结构	135
4.4.2	链路口的控制和状态寄存器	136
4.4.3	链路口的连接方式和工作	139
4.4.4	链路口通信协议	141
4.4.5	链路口的传输延迟	144
4.4.6	链路口的故障检测机制	144
第 5 章	TS 系列 DSP 的指令系统	146
5.1	TS 系列 DSP 的数据格式	146
5.1.1	单精度浮点数据格式	146
5.1.2	扩展精度浮点数据格式	147
5.1.3	定点数据格式	147
5.2	TS 系列 DSP 的指令结构和寄存器	148
5.2.1	指令行结构	148
5.2.2	寄存器名称和使用	150

5.3 存储器的寻址和访问方式.....	152
5.3.1 直接和间接寻址.....	152
5.3.2 循环寻址.....	153
5.3.3 位反序寻址.....	154
5.3.4 存储器的访问类型.....	156
5.3.5 寄存器传送和立即数扩展操作.....	157
5.4 TS 处理器的指令.....	158
5.4.1 ALU 指令.....	158
5.4.2 CLU 指令.....	180
5.4.3 乘法器指令.....	185
5.4.4 移位器指令.....	201
5.4.5 IALU 指令.....	209
5.4.6 IALU 加载/存储/传输指令.....	213
5.5 TS 处理器的指令并行规则和约束条件.....	216
5.5.1 指令并行规则.....	216
5.5.2 并行指令的通用约束.....	221
5.5.3 计算块指令约束.....	222
5.5.4 IALU 指令约束.....	224
5.5.5 程序控制指令约束.....	226
第 6 章 TS 系列 DSP 的程序设计与开发.....	227
6.1 TS 处理器程序设计概述.....	227
6.2 汇编器和汇编语言程序设计.....	228
6.2.1 标识符和运算符.....	228
6.2.2 预处理伪指令.....	231
6.2.3 汇编伪指令.....	232
6.2.4 汇编程序举例.....	233
6.3 C 编译器和 C 程序设计.....	235
6.3.1 C 编译器的特点.....	235
6.3.2 C 编译器支持的数据类型.....	236
6.3.3 实时运行模式与实时运行库.....	237
6.3.4 C/C++与汇编程序接口.....	240
6.3.5 C 程序优化.....	248
6.3.6 程序优化的实例.....	254
6.4 链接器和 LDF(链接描述文件).....	260
6.4.1 链接器.....	260
6.4.2 LDF 文件中常用的链接器命令.....	261
6.4.3 LDF 文件的编写.....	265
6.5 VisualDSP++集成开发工具.....	272

6.5.1 集成开发工具及其特点	272
6.5.2 利用 IDDE 进行程序开发的过程	273
6.5.3 Debugger 工具及其使用	278
第 7 章 TS 系列 DSP 的接口技术	295
7.1 TS 处理器外部总线接口技术	295
7.1.1 TS 处理器的外部总线概述	295
7.1.2 EPROM 和 Flash 接口	296
7.1.3 典型外部总线接口范例	308
7.2 主机接口	313
7.3 SDRAM 接口	315
7.3.1 SDRAM 接口信号	315
7.3.2 SDRAM 编程	317
7.3.3 SDRAM 接口扩展举例	322
7.4 TS 处理器与常用器件的接口技术	325
7.4.1 与双口 RAM 的接口技术	325
7.4.2 与 ADC 的接口技术	328
7.4.3 与 DAC 的接口技术	334
7.5 TS 处理器的 DMA 传输	337
7.5.1 内部存储器到外部存储器的 DMA	337
7.5.2 链式 DMA 与二维 DMA	339
7.5.3 链路口 DMA	344
第 8 章 TS 系列 DSP 系统设计技术	347
8.1 TS 处理器的复位电路设计	347
8.1.1 TS101S 的复位方式	347
8.1.2 TS101S 处理器复位电路设计	348
8.2 TS 处理器的引导模式和引导程序	349
8.2.1 TS 处理器的引导模式	349
8.2.2 引导程序的生成方法	350
8.2.3 引导程序举例	351
8.3 初始化程序和特殊引脚	357
8.3.1 初始化参数	357
8.3.2 初始化程序举例	357
8.3.3 特殊引脚功能说明	358
8.4 TS 处理器系统时钟设计	361
8.4.1 TS101S 系统时钟设计	361
8.4.2 TS201S 的系统时钟设计	364
8.5 TS 处理器电源单元设计	366
8.5.1 TS 处理器电源供电的特点和要求	366

8.5.2 TS101S 的电源单元设计	374
8.5.3 TS201S 处理器电源滤波要求	378
8.5.4 TS201S 处理器电源设计	381
8.5.5 TS201S 系统功耗及散热设计	382
8.6 JTAG 接口设计	382
8.6.1 硬件仿真器概述	382
8.6.2 JTAG 连接	383
8.6.3 ICE 配置与测试	385
8.7 信号处理系统设计	386
8.7.1 处理器类型的选择	386
8.7.2 信号处理器体系设计	389
8.7.3 信号处理器 PCB 拓扑设计	392
8.8 多处理器系统的数据传输和同步协调技术	394
8.8.1 多处理器系统的数据传输方式	394
8.8.2 系统工作的协调和同步方法	399
8.8.3 多处理器系统的并行流水工作	401
第 9 章 TS 系列 DSP 系统设计实例	405
9.1 通信信号参数估计的例子	405
9.1.1 基于高阶循环累积量的载频估计	405
9.1.2 通信信号参数分析的硬件及软件实现	405
9.2 脉冲分选的例子	410
9.2.1 PRI 变换	410
9.2.2 脉冲分选硬件和软件实现	411
9.3 通信信号监测系统实例	417
9.3.1 系统需求	417
9.3.2 设计思路	417
9.3.3 系统硬件设计	418
9.3.4 系统软件设计	422
9.4 链路口耦合构成多处理器系统	426
9.4.1 处理器系统组成	426
9.4.2 脉冲压缩和固定杂波对消处理	427
9.4.3 动目标检测(MTD)	428
9.4.4 恒虚警处理	430
9.5 多 DSP 系统的设计实例	432
9.5.1 WCDMA 基带处理板功能	432
9.5.2 WCDMA 基带处理板时序要求	433
9.5.3 WCDMA 基带处理板硬件方案	433
参考文献	442

第1章 概 述

1.1 数字信号处理器的基本概念和特点

1.1.1 数字信号处理器的基本概念

数字信号处理器(Digital Signal Processor, DSP)是一种专门用来实现各种数字信号处理算法的专用处理器, 可以分成专用 DSP 和通用 DSP 两类。专用 DSP 用来实现某些特定的数字信号处理功能, 如数字滤波、FFT 等。它不需要编程, 使用方便, 处理速度快, 但是缺乏灵活性。通用 DSP 则有完整的指令系统, 通过编程可实现各种复杂的数字信号处理功能, 具有适应性强、灵活性高、应用范围广、开发成本低、开发周期短等显著优点, 得到了广泛的应用。

通用 DSP(以下简称 DSP)实际上是一种专门针对数字信号处理应用而设计的专门的处理器。按照其指令系统可以分为定点处理器和浮点处理器。定点处理器算术逻辑单元(ALU)的运算针对定点数(整数或者小数)设计, 一般可以直接进行定点数的运算, 不能直接进行浮点数(实数)的运算。当利用定点处理器进行浮点数运算时, 其运算时间会增加, 从而导致运行效率急剧下降。而浮点处理器通常设计有专门的浮点数加法和乘法硬件运算单元, 它既可进行浮点数的运算, 也可进行定点数的运算, 并且完成浮点数运算和定点数运算的时间或者指令周期数相同。因此, 浮点处理器运算精度高, 可以完成各种复杂的数字信号处理算法。

定点处理器 DSP 可以胜任大多数数字信号处理应用, 但其可处理的数据的动态范围有限, 如 16 bit 定点 DSP 的动态范围仅 96 dB。在某些数据动态范围很大的场合, 按定点数处理可能会发生数据溢出, 在编程时需要使用移位定标措施或者用定点指令模拟浮点数运算, 使程序执行速度大大降低。浮点 DSP 的出现解决了这些问题, 它拓展了数据动态范围。浮点 DSP 的综合性能优于定点 DSP, 在相同的指令周期内, 它既可完成 32 位定点数运算, 也可完成浮点数运算, 而且其汇编源程序容易编写, 可读性好, 调试方便。

DSP 主要用于满足各类通信设备、雷达、数字电视、数码照相机、数码摄像机、DVD、VCD、音响设备等各种应用对数字信号处理的需要。DSP 的特点之一是适合于数学计算密集的应用, 如快速傅立叶变换(FFT)、卷积、相关、数字滤波、谱估计等数学计算密集类算法。DSP 在其体系结构上采取了一系列措施, 使其在数学计算方面具有优越的性能。DSP 的另一个特点是运算速度快, 可以实现实时计算, 这在调制和解调、雷达信号检测等应用中非常重要。

1.1.2 数字信号处理器的特点

数字信号处理相对于模拟信号处理有很大的优越性,其精度高、灵活性大、可靠性好、易于大规模集成。随着人们对实时信号处理要求的不断提高和大规模集成电路技术的迅速发展,数字信号处理技术也发生着日新月异的变革,而实时数字信号处理技术的核心和标志则是数字信号处理器。数字信号处理有别于普通的科学计算与分析,它强调运算处理的实时性。因此,DSP 除了具备普通微处理器所强调的高速运算和控制功能外,针对实时数字信号处理,其在处理器结构、指令系统、指令流程上具有许多新的特征。其特点如下:

1) 运算单元

DSP 具有硬件乘法器和多功能运算单元。硬件乘法器可以在单个指令周期内完成乘法操作,这是 DSP 区别于通用微处理器的一个重要标志。DSP 的多功能运算单元可以完成加、减、逻辑、移位、数据传送等操作。新一代的 DSP 内部甚至还包含多个并行的运算单元,大大提高了运算和处理能力。

针对滤波、相关、矩阵运算等需要大量乘及累加运算的特点,DSP 算术单元中的乘法器和加法器可以在一个时钟周期内完成相乘、累加两个运算。近年出现的许多 DSP 还可以同时进行乘、加、减运算,大大提高了完成 FFT 运算和数字滤波等典型数字信号处理算法的速度。

2) 总线结构

传统的通用处理器采用统一的程序和数据空间、共享的程序和数据总线结构,即所谓的冯·诺依曼结构。DSP 普遍采用了数据总线和程序总线分离的多总线结构,即哈佛结构或者改进的哈佛结构,极大地提高了指令执行速度。片内的多套总线可以同时进行取指令和多个数据存取操作,许多 DSP 片内嵌有 DMA 控制器,配合片内多总线结构,可使数据块传送速度大大提高。如 TI 公司的 C6000 系列的 DSP 采用改进的哈佛结构,内部有一套 256 位宽度的程序总线、两套 32 位的数据总线和一套 32 位的 DMA 总线。ADI 公司的 SHARC 和 TigerSHARC 系列 DSP 采用超级哈佛结构(Super Harvard Architecture Computer),内部集成了 3 套甚至 4 套总线,即程序存储器总线、数据存储器总线和输入输出总线。

3) 专用寻址单元

DSP 面向数据密集型应用,伴随着频繁的数据访问,数据地址的计算也需要大量时间。DSP 内部配置了专用的寻址单元,用于地址的修改和更新,它们可以在寻址访问前或访问后自动修改内容,以指向下一个要访问的地址。地址的修改和更新与算术单元并行工作,不需要额外的时间。

DSP 的地址产生器支持直接寻址、间接寻址操作,大部分 DSP 还支持位反转寻址(用于 FFT 算法的数据次序整理)和循环寻址(用于数字滤波算法)。

4) 片内存储器

针对数字信号处理的数据密集运算的需要,DSP 对程序和数据访问的时间要求很高,为了减小指令和数据的传送时间,许多 DSP 内部集成了高速程序存储器和数据存储器,以提高程序和数据访问存储器的速度。

如 TI 公司的 C6000 系列的 DSP 内部集成有 1~7 MB 的程序和数据 RAM;ADI 公司的 SHARC 系列的 DSP 内部集成有 0.5~5 MB 的程序和数据 RAM,TigerSHARC 系列的 DSP

内部集成有 6~24 MB 的程序和数据 RAM。

5) 流水处理技术

DSP 大多采用流水技术,即将一条指令的执行过程分解成取指、译码、取数、执行等若干个阶段,每个阶段称为一级流水。每条指令都由片内多个功能单元分别完成取指、译码、取数、执行等操作,从而在不提高时钟频率的条件下减少了每条指令的执行时间。

6) DSP 与其他处理器的差别

数字信号处理器(DSP)、通用微处理器(MPU)、微控制器(MCU)三者的区别在于:

- DSP 面向高性能、重复性、数值运算密集型的实时处理;
- MPU 大量应用于个人计算机;
- MCU 适用于以控制为主的处理过程。

DSP 的运算速度要比其他处理器高得多,以 FFT、相关为例,高性能 DSP 不仅处理速度是 MPU 的 4~10 倍,而且可以连续不断地完成数据的实时输入/输出。DSP 的结构相对单一,普遍采用汇编语言编程,其任务完成时间的可预测性相对于结构和指令复杂(超标量指令)且严重依赖于编译系统的 MPU 强得多。以一个 FIR 滤波器的实现为例,每输入一个数据,对应每阶滤波器系数需要一次乘、一次加、一次取指、二次取数,还需要专门的数据移动操作。DSP 可以单周期完成乘加并行操作以及 2~4 次数据存取操作,而普通 MPU 完成同样的操作至少需要 4 个指令周期。因此,在相同的指令周期和片内指令缓存条件下,DSP 的运算速度是 MPU 运算速度的 4 倍以上。

正是基于 DSP 的这些优势,在新推出的高性能通用微处理器(如 Pentium、Power PC 604e 等)片内已经融入了 DSP 的功能,而以这种通用微处理器构成的计算机在网络通信、语音图像处理、实时数据分析等方面的效率得到大大提高。

1.2 数字信号处理器的发展历史和应用

1.2.1 数字信号处理器的发展历史

世界上第一个单片 DSP 芯片是 1978 年 AMI 公司发布的 S2811。1979 年,美国 Intel 公司发布的商用可编程器件 2920 是 DSP 芯片发展史中的一个里程碑。1980 年,日本 NEC 公司推出的 μ PD7720 是第一个具有乘法器的商用 DSP 芯片。

美国德州仪器公司(Texas Instruments, TI)于 1982 年成功推出其第一代 DSP 芯片 TMS32010 及其系列产品 TMS320C1X 等,它们是 16 位定点 DSP,首次采用哈佛结构,完成乘累加运算的时间为 390 ns,处理速度较慢。在此之后,TI 公司相继推出了其第二代定点 DSP 芯片 TMS320C2X 系列,第三代浮点 DSP 芯片 TMS320C3X,第四代 DSP 芯片 TMS320C4X 系列,第五代 DSP 芯片 TMS320C5X/C54X 系列,以及目前速度最快的第六代 DSP 芯片 TMS320C62X/C67X 等。TI 常用的 DSP 芯片可以归纳为三大系列——TMS320C2000 系列、TMS320C5000 系列和 TMS320C6000 系列。如今 TI 公司的 DSP 系列产品已经成为当今世界上最有影响的 DSP 芯片之一。

第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本的 Hitachi 公司,它于 1982 年推出了浮点 DSP 芯片。1983 年,日本 Fujitsu 公司推出了 MB8764,其指令周期为 120 ns,且

具有双内部总线,从而使处理器的数据吞吐量发生了一个大的飞跃。而第一个高性能浮点 DSP 芯片应是 AT&T 公司于 1984 年推出的 DSP32。

与其他公司相比, Motorola 公司在推出 DSP 芯片方面相对较晚。1986 年,该公司推出了定点处理器 DSP56001;1990 年,推出了与 IEEE 浮点格式兼容的浮点 DSP 芯片 DSP96002。

美国模拟器件公司(Analog Devices, ADI)在 DSP 芯片市场上也占有一定的份额。该公司相继推出了一系列具有自己特点的 DSP 芯片,其早期的定点 DSP 芯片主要有 ADSP—21XX 系列,浮点 DSP 芯片有 ADSP—2106X 系列。近年来,ADI 推出了性能优越的定点 BlackFin 系列、浮点 SHARC 系列和 TigerSHARC 系列 DSP 芯片。

自 1980 年以来, DSP 芯片得到了突飞猛进的发展,其应用越来越广泛。从运算速度来看, MAC(一次乘法和一次加法)时间已经从 20 世纪 80 年代初的 400 ns 降低到 2 ns 以下,处理能力提高了几百倍;片内 RAM 数量增加了一个数量级以上。从制造工艺来看,1980 年采用 4 μm 的 N 沟道 MOS(NMOS)工艺,而现在则普遍采用亚微米(Micron)CMOS 工艺。DSP 芯片的引脚数量从 1980 年的最多 64 个增加到现在的 200 个以上。引脚数量的增加,意味着结构灵活性的增加,如外部存储器的扩展和处理器间的通信等更加方便灵活。此外, DSP 芯片的发展使 DSP 系统的成本、体积、重量和功耗都有很大程度的下降。

目前 DSP 生产厂家中最有影响的是 TI 公司、ADI 公司、AT&T 公司和 Motorola 公司。其中 TI 公司和 ADI 公司的产品系列最全,市场占有率最高。

随着 DSP 本身的不断发展,它的开发工具也得到了不断发展和完善。早期的 DSP 开发只能使用简单的命令行式的编译器和链接器,普遍使用汇编语言编程,缺乏调试工具,因此开发难度大、周期长。近几年来, DSP 的开发工具向可视化发展, DSP 生产厂家和第三方提供了各种软件开发环境和硬件仿真调试工具,支持 DSP 的程序开发,如 TI 公司的 Code Composer 系列(cc2000、cc5000、cc6000), ADI 公司的 VisualDSP++ 等。硬件调试工具普遍采用 JTAG 扫描方式,支持在线调试,支持多处理器调试,还提供了各种评估板。软件和硬件调试工具的发展,使得 DSP 程序的开发过程变得相对容易。此外,目前许多类型的 DSP 开发过程中可以使用 C 编译器,简化了开发过程。但是,针对定点 DSP 的 C 编译器的编译效率不高,而浮点 DSP 的 C 编译器的编译效率很高,这使得浮点 DSP 的程序开发更简单和方便,缩短了开发周期,降低了开发成本。

随着集成电路技术的进步, DSP 处理器的运算能力也得到不断提高,已从早期的 5 MIPS(百万条指令/秒)发展到现今的 1 GFLOPS(千兆次浮点操作/秒)以上,如 TI 公司的 TMS320C6201 和 TMS320C6701 的处理能力达到 1 GFLOPS, ADI 公司的 ADSP—TS101S 达到 1.5 GFLOPS, ADSP—TS201S 达到 3 GFLOPS。对于某些信号处理应用而言,要求处理能力达到每秒几百亿、上千亿次运算,这可以通过提高 DSP 主频或者通过并行处理来满足。由于提高主频所遇到的难度和付出的成本越来越大,因此很多 DSP 处理器提供多处理器扩展接口,可以方便实现多处理器并行处理结构,如 TI 公司的 TMS320C4X, ADI 公司的 ADSP—TS101S/20XS 等。新型 DSP 内部大多都引入了并行处理技术,采用多运算单元(双核)等方式,以满足处理速度的要求,如 TI 公司的 TMS320C6201 和 TMS320C6701, ADI 公司的 ADSP—TS101S、ADSP—TS201S、ADSP—2126X、ADSP—2136X 和 ADSP—2146X 系列等。

1.2.2 数字信号处理器的应用

随着 DSP 性能的迅速提高和成本的大幅度下降, DSP 的应用范围不断扩大, 其已成为当前产量和销售量增长最快的电子产品之一。DSP 应用几乎遍及整个电子领域, 常见的典型应用领域包括:

1) 通用数字信号处理技术

通用数字信号处理技术是数字信号处理中最常使用的, 包括数字滤波、卷积、相关、FFT、希尔伯特变换、自适应滤波、窗函数产生和波形发生等。

2) 通信技术

数字信号处理器在通信技术中应用广泛, 如应用于高速调制解调器、编/译码器、自适应均衡器、程控交换机、蜂窝移动电话、数字基站等设备以及电视会议、保密通信、卫星通信等技术领域。随着互联网络的迅猛发展, DSP 又在网络管理/服务、信息转发、IP 电话等新领域扮演着重要角色, 而软件无线电的提出和发展则进一步增强了 DSP 在无线通信领域的作用。

3) 语音处理

语音处理是通信领域中最活跃的技术之一。数字信号处理器在语音识别、语音合成、矢量编码、语音信箱中有着广阔的应用。

4) 图形和图像处理

图形和图像处理是数字信号处理器的重要应用领域之一, 在三维图像变换、模式识别、图像增强、动画处理、图形显示加速、电子出版、电子地图等方面都有其用武之地。

5) 自动控制

专用的数字信号处理器可以用于磁盘、光盘和打印机的伺服控制及发动机控制、电机驱动等技术领域。

6) 仪器仪表

在测量数据谱分析、自动监测及分析、暂态分析、勘探、模拟试验等仪器仪表中, 数字信号处理器可以作为嵌入式处理器, 提供更强的处理能力, 提升仪器的性能。

7) 医用电子仪器

在医用电子仪器如助听器、CT 扫描、超声波、心电图、核磁共振、医疗监护等领域, 数字信号处理器也发挥着越来越大的作用。

8) 军事与尖端科技

数字信号处理器在雷达和声纳信号处理、雷达成像、自适应波束合成、阵列天线信号处理、导弹制导、火控系统、战场 C³I 系统、导航、全球定位 GPS、目标搜索跟踪、尖端武器试验、航空航天试验、宇宙飞船、侦察卫星中有着广泛的应用。

9) 计算机与工作站

数字信号处理器在阵列处理机、计算加速卡、图形加速卡、多媒体计算机中也得到了应用。

10) 消费电子

在消费电子设备中, 数字信号处理器作为嵌入式处理器得到了广泛的应用, 如数字电视、高清晰度电视、图像/声音压缩解压器、VCD/DVD/CD 播放机、电子玩具、游戏机、数

字留言/应答机、汽车电子装置、音响合成、住宅电子安全系统和家电电脑控制装置。

1.3 ADI 公司的 DSP 系列简介

ADI 公司提供了完整的 DSP 系列产品, 适合于各种信号处理的需要。具体包括 16 位的定点 DSP 产品 ADSP—21xx 系列和 Blackfin DSP ADSP—BF5xx 系列, 32 位的浮点 DSP 产品 SHARC 系列和 TigerSHARC 系列, 混合信号处理 DSP 产品 DASP—2199X 系列, 嵌入式电机控制 DSP 产品 ADMCxxx 系列等。

1.3.1 Blackfin 系列定点处理器

Blackfin 系列定点处理器是高性能和低成本的嵌入式处理器, 它针对嵌入式音频、视频和通信应用的计算和功耗要求设计, 是一种新型 16/32 位嵌入式处理器。Blackfin 处理器基于由 ADI 和 Intel 公司联合开发的微信号架构(MSA), 将一个 32 位 RISC 型指令集和双 16 位乘法累加(MAC)信号处理功能与通用型微控制器所具有的易用性组合在了一起。这种处理特征的组合使得 Blackfin 处理器能够在信号处理和控制处理应用中发挥上佳的作用, 极大地简化了硬件和软件设计过程。

Blackfin 系列处理器目前的最高内核时钟频率达到 756 MHz, 提供了高达 1512 MMACS 的运算能力, 其相应的功耗低于 0.15 mW/MMAC(0.8 V 电源)。这类 DSP 综合了高性能和低功耗的特点, 并且具有丰富的接口资源, 因此非常适合于嵌入式应用的场合, 如无线宽带网络、移动通信、音频和视频处理、工业控制、车载设备、消费电子设备等。Blackfin 系列处理器具有以下基本特点:

1) 高性能处理器内核

Blackfin 处理器内核采用了一个 10 级 RISC MCU/DSP 流水线, 一个专为实现最佳代码密度而设计的混合 16/32 位指令集。Blackfin 处理器支持 SIMD(单指令多数据)操作, 并提供了加速视频和图像处理的指令。该架构很适合于信号处理/分析能力, 还可在单内核器件或双内核器件上提供高效 RISC MCU 控制任务执行能力。

2) 高带宽 DMA 能力

所有的 Blackfin 处理器均具有多个独立的 DMA 控制器, 这些控制器支持自动数据传输, 而所需的处理器内核开销极少。DMA 传输可出现于内部存储器和诸多具有 DMA 功能的外设之间, 也有可能出现于外设和与外部存储器接口相连的外部器件(包括 SDRAM 控制器和异步存储器控制器)之间。

3) 视频指令

除了具有对 8 位数据以及许多像素处理算法所常用的字长的支持之外, Blackfin 处理器还包括专为增强视频处理应用中的性能而定义的指令。比如, 离散余弦变换(DCT)通过一个 IEEE 1180 舍入操作得到支持, 而“SUM ABSOLUTE DIFFERENCE”指令则支持在诸如 MPEG2、MPEG4 和 JPEG 等视频压缩算法中所使用的运动估计算法。

4) 高效控制处理

Blackfin 处理器提供了各种在 RISC 控制处理器中才具有的特性。这些特性包括: 功能强大且灵活的分层存储器架构、出众的代码密度以及各种外设接口, 包括 10/100 以太网