

Freescale 公司大学计划用书

MPC5554/5553 微处理器揭秘

MPC5554/5553 Revealed

[美] Richard Soja Munir Bannoura 著

龚光华 宫 辉 安 鹏 译

北京航空航天大学出版社

内 容 简 介

本书介绍 MPC5554 和 MPC5553 两个微处理器,详细讲解了其片内集成外设模块及其在汽车电子和工业控制领域的部分应用。为了帮助读者更快更容易地编写代码,随书光盘内含 Freescale 公司提供的 RAppID 代码初始化工具;一个演示版的 eTPU 仿真程序,用来展示 eTPU 特定功能的编写调试流程。

本书介绍的内容对具有不同经验水平的硬件设计者和软件工程师都是适用的,对那些刚刚开始自己职业之路的青年学生也是有帮助的。

图书在版编目(CIP)数据

MPC5554/5553 微处理器揭秘 / (美) 索加 (Soja, R.)
, (美) 班诺拉 (Bannoura, M.) 著; 龚光华, 宫辉, 安
鹏译. --北京: 北京航空航天大学出版社, 2010. 11

ISBN 978-7-5124-0248-5

I. ①M… II. ①索… ②班… ③龚… ④宫… ⑤安…
III. ①微处理器—基本知识 IV. ①TP332

中国版本图书馆 CIP 数据核字(2010)第 209234 号

版权所有,侵权必究。

MPC5554/5553 微处理器揭秘

MPC5554/5553 Revealed

[美] Richard Soja Munir Bannoura 著

龚光华 宫辉 安鹏 译

责任编辑 刘晨

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: emsbook@gmail.com 邮购电话:(010)82316936

北京市媛明印刷厂印装 各地书店经销

*

开本:787×1092 1/16 印张:20.5 字数:525 千字

2010 年 11 月第 1 版 2010 年 11 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0248-5 定价:49.00 元(含光盘 1 张)

译者序

PowerPC 是 IBM、Apple 和 Motorola 公司于 1993 年共同开发的处理器结构,具有可裁剪性好、方便灵活的特点,在高性能服务器领域到低功耗嵌入式领域都有着广泛的应用。

飞思卡尔(Freescale)公司(其前身是 Motorola 公司半导体部门)提供了一系列基于 PowerPC 结构的处理器系列,其针对汽车电子行业所设计的 Power Architecture 5xx/55xx 系列处理器,能够在恶劣的条件下提供稳定可靠的处理能力,在许多不同的工业、商业和航空航天领域均得到应用。

目前国内全面讲解 PowerPC 处理器的书籍还非常少,这对该处理器的推广和应用是一个很大的障碍。

我们在飞思卡尔组织的一次培训课程上见到了这本书的英文原版,觉得该书是一本非常合适的 PowerPC 的培训教材。该书的两位作者是飞思卡尔公司的资深工程师和先进产品培训专家,他们参与了本书所涉及的两款处理器的设计工作,对 PowerPC 的系统结构有深入的了解。书中对 PowerPC 的结构、指令、系统和外设都进行了介绍,并从设计者的角度对很多技术细节进行了深入剖析。

我们联系了该书作者之一,也是培训课程的组织者 Munir Bannoura 先生,探讨了将这本教材翻译成中文的可行性。Munir 先生对此表示了肯定,并慷慨地提供了该书的版权。在北京航空航天大学出版社的有力配合下,经过一年多的翻译整理校对工作,这本教材的中文译本终于能够和读者见面了。

本书共 21 章,涵盖了处理器内核、指令、MMU、系统管理单元、内存、中断、系统配置、总线接口、DMA 控制器和多种外设模块,另有两章讨论了系统的开发调试和电源设计。附录提供了处理器引脚分配、指令列表等系统设计的常用信息。

本书适用于汽车、电子、自动化等专业的研究生和相关的技术专业人员,书中给出的大量详细的代码实例对系统设计人员和软件开发人员也是非常有帮助的。

书中涉及了大量的专业技术名词,翻译时首先参考了全国科学技术名词审定委员会的推荐译法,对于没有标准译法的术语则尽量以通俗、符合习惯和便于理解为基础进行翻译,并且保留了技术名词的英文原文,以方便读者把握原意。

译者序

本书由三名译者共同完成,其中龚光华翻译了第1,2,3,4,5,6,7,8,16,17,18,19章,安鹏翻译了12,13,14,15,20,21章,宫辉翻译了第9,10,11章。龚光华对全书进行了审校和统稿。

在本书翻译过程中,我们得到了作者的鼎力支持,提供了全书的电子原稿。本书的翻译工作也得到了飞思卡尔半导体(中国)有限公司汽车电子微控制器产品部的大力支持。

由于译者水平有限,翻译过程中欠妥之处请读者批评指正。

译 者

2010年9月于清华大学

前言

本书的目的是为了让系统设计者、大学教师和学生对一个基于 Power 架构的新处理器系列中的两个器件有一个基本的了解。本书向读者介绍 MPC5554 和 MPC5553 两个微处理器,详细讲解其片内集成外设模块及其在汽车电子和工业控制领域的部分应用。

为满足汽车电子的需求,很多工程师花费了很多年来设计这些器件。正因为如此,MPC5554 和 MPC5553 所具有的特性也使得其可以广泛应用到工业和消费领域。

本书讲解的内容对具有不同经验水平的硬件设计者和软件工程师都是适用的,对那些刚刚开始自己职业之路的青年学生也是有帮助的。

为了帮助读者更快更容易地编写代码,随书光盘内含 Freescale 公司提供的 RAppID 代码初始化工具;一个演示版的 eTPU 仿真程序,用来展示 eTPU 特定功能的编写调试流程。

本书各章节的内容安排为:

第 1 章: MPC5500 系列简介。介绍 MPC5554/5553,概括这两个器件的主要特性和指标。

第 2 章: Power 架构的 e200z6 处理器。是以 e200z6 内核为例介绍 Power 处理器架构的编程模型。包括寻址模式、用户态和系统态的编程模型、PowerPC 指令等。这一章的内容有助于读者编写和理解简单的汇编程序。

第 3 章: SIMD、分数和 DSP。介绍单指令多数据 SIMD 指令、分数和 DSP 指令,讲解 SPE 处理引擎的单指令多数据的处理结构及其用于提高程序运行速度的方法。本章提供一些使用内在函数编程的范例。

第 4 章: 浮点数。详细讲述 e200z6 处理器的浮点数表示,讨论浮点数运算过程中的截断和舍入,并提供使用内在函数的程序范例。浮点数异常和中断的内容也有所涉及。

第 5 章: 内存管理单元(MMU)。介绍内存管理单元的基本概念和应用细节,包括地址映射和保护,MMU 异常、内存重叠等,并给出了配置 MMU 的示例代码。

第 6 章: 系统缓存。介绍缓存的概念和结构,讨论片内高速缓存是如何提高系统性能。通过一些例子讲述缓存的操作和维护,包括一个使用缓存来作为系统的扩展 RAM 存储区的示例。

第 7 章: 异常与中断。介绍系统处理异常和中断的过程,包括中断向量的实现方法、关键和非关键中断、时基定时中断、递减计数器和看门狗等基本的中断源。

第 8 章: 中断控制器。介绍其结构以及如何处理上百个中断请求,通过实际的示例程序,对比中断控制器的软件向量和硬件向量两种中断处理方法。

第 9 章：系统配置。让设计人员了解系统复位后的每个初始化步骤，介绍启动引导辅助程序 BAM 和其运行模式，详细列举系统不同的启动模式、审查模式、复位、锁相环和 I/O 引脚初始化等内容。

第 10 章：外部总线接口。介绍外部总线接口的信号定义和时序，以及在单控制器和多控制器应用中如何使用。涉及存储器类型、时序要求、总线配置等细节。还给出了对于猝发和非猝发存储器的配置程序示例。

第 11 章：增强型存储器直接访问控制器。详细描述了 eDMA 引擎的结构，对 DMA 描述控制块的每个控制字段和属性都进行了解释，讨论了 DMA 和片内外设的信号对应关系，DMA 通道分组和优先级，并且提供一些实际的程序示例。

第 12 章：串行/解串外围设备接口(DSPI)。介绍串行/解串外围设备接口的结构，及其 3 种不同的工作模式，详细讨论器传输收发的控制和属性。

第 13 章：增强型串行通信接口(eSCI)。在很多微控制器传统的串行端口上进行额外的改进，为 SCI 的收发提供了两个独立的 DMA 通道，并且提供对 LIN 总线的支持。本章涉及 LIN 总线协议的部分内容。

第 14 章：局域网控制总线(FlexCAN)。介绍控制局域网 CAN 总线的协议和帧格式，内容包括 FlexCAN 的结构、消息缓存机制、消息过滤器等细节。

第 15 章：增强型队列式模数转换器(eQADC)。eQADC 结构、支持 eDMA 实现连续转换命令队列是本章的重要内容，同时还介绍定时或外部触发的转换模式，以及对变化结果的校正模式。

第 16 章：增强型 I/O 模块和定时器系统。讨论定时系统及其标准规格通道的结构，并针对应用需求提供程序示例。针对 eMIOS 的 13 个不同的功能，分别描述其控制流程和初始化步骤。

第 17 章：增强型定时处理单元 eTPU。针对 MPC500 系列提供的 TPU 单元，着重指出 eTPU 所增加和改进的功能。对 eTPU 引擎的主要特性和处理通道结构，基于共享计数总线的多时基设置，主机接口和初始化等是本章的主要内容。本章提供基于转角功能的发动机控制的应用示例代码。

第 18 章：片内存储器和接口。重点描述片内 FLASH 和 SRAM 存储器的结构，以及片内的总线结构。详细给出擦除和编写 FLASH 存储器的步骤，如何处理用于保存审查密码的影子 FLASH 块，以及如何初始化 SRAM 以正确使用 ECC 校验功能。

第 19 章：快速以太网控制器(FEC)。这是 MPC5553 处理器内置的处理 10 Mb/s 和 100 Mb/s 的以太网控制器，支持 7 线制 10 Mb/s 协议和符合 IEEE 802.3 规范的 10/100 Mb/s 兼容协议。FEC 包含一个继承的 RISC 控制器，数据暂存 FIFO 和用于向系统存储区传输数据的 DMA 管理单元。FEC 支持 VLAN 标签和属性，可设置最大传输长度。系统总线最小为 50 MHz 时，FEC 可以达到 200 Mb/s 全双工的速率。

第 20 章：调试、片上仿真端口和 Nexus 软件。介绍芯片的在线调试功能，包括 JTAG/OnCE 端口的功能和 Nexus 标准的详细内容，如断点、程序和变量跟踪等。这部分内容还简单介绍第三方提供的 MPC5500 的开发工具。

第 21 章：供电。介绍系统的电源需求和片上稳压控制电路，对器件的上电和掉电顺序进行了详细讲解，指出系统设计时在电源分配上应注意的问题。

附录提供了更多的关于处理器器件、引脚属性、指令等详细信息，以及关于随书光盘的使用方法说明。

关于本书作者

Munir Bannoura 先生于 1974 年获得科学学士学位,毕业后作为产品工程师在 Burroughs 公司的密歇根和苏格兰分部工作。1978 年他在北非的阿尔及利亚国立电气学院担任教授。1984 年作为客户培训课程负责人加入了 Motorola 公司,他在全球各地为客户培训 Freescale 公司先进的微控制器和微处理器产品。Munir 先生还和 Amy Dyson 合著有《TPU 编程入门》;和 Margaret France 合著有《eTPU 编程轻松进阶》;和 Rudan Bettelheim、Richard Soja 合著有《Coldfire 微处理器和微控制器》(本书在国内已经有译本)以及和 Richard Soja 合著的本书。

Munir 先生和太太居住在密歇根的 Farmington Hill。

Richard Soja 出生于苏格兰,1974 年于苏格兰阿伯丁大学获得工程学士。非常巧合的是,他的第一份工作正是在 Munir 先生就职的 Burroughs 公司,但他们两个人在随后的 10 年时间里并没有接触或交往。在 Hughes 微电子有限公司工作了 5 年后,Richard 于 1984 年加入了 Motorola,为欧洲的汽车电子和工业界客户提供应用支持。他和妻子 Linda 以及三个孩子 Andrew、Valerie 及 Lucy 在德州的奥斯汀居住了 11 年。他目前参与系统设计和新产品规划,对 MPC5554 的架构设计做出了很大贡献。Richard 先生在美国和欧洲的著作颇多。

读者可以访问 www.amtpublishing.com 来了解作者的其他著作。

作者的话

在 2003 年暑假, Richard 和 Munir 在欧洲拜访客户, 并讲授 MPC5500 处理器的课程。他们首先去了瑞典的斯德哥尔摩, 接着去了意大利的都灵, 最后一站是意大利博洛尼亚, 距离都灵约 500 km。在都灵的主管工程师建议下, Richard 和 Munir 决定从都灵驾车经过多罗迈特山去往博洛尼亚。针对客户培训方面的需求, 他们在旅途中对 MPC5554 进行了大量的讨论。Munir 先生提议和 Richard 合著一本教材, 来更好地帮助客户理解掌握这个高性能的微控制器系列, 这得到了 Richard 的积极响应。第二天早餐时刻, 他们就开始对这本教材进行详细规划, 并决定共同合作, 在 6 个月内出版这本教材。

2004 年 4 月, 《MPC5554/5553 微处理器揭密》第一版面世。

作者忠心希望这本教材能够对理解掌握 PowerPC 这个具有传奇色彩并沿用至今的高性能处理器架构有所帮助。

Munir Bannoura
&
Richard Soja

致 谢

作者要感谢 Freescale 半导体公司,其前身是 Motorola 半导体产品部,对这本教材的编写提供了支持,并且慷慨地为教材附录光盘提供了 RAppID 工具。Freescale 公司的很多员工为本书付出了努力,感谢 Karen Hill 处理了 RAppID 的法律授权文件;感谢 Salim Monim 和他的小组成员 Patrick Menter, Rashaan Josey, Ming Li;感谢 Andy Klumpp 在 eTPU 仿真部分提供的帮助。John Mitchell 审阅了 eDMA 章节, Celso Brites 审阅了 eTPU 章节, Marisu Bratrein 审阅了 DSPI 章节。感谢 Hugo Harada 对 eQADC 提出的很好的建议, Alex brobmann 和 Arnaldo Noyala 对系统配置部分的建议, Tim Strauss 和 Jeffrey Hopking 对存储器部分的精彩评论。感谢 Jamey Pelt, Bryan Weston 和 Randy Dees 对调试部分的贡献, Steve Mihalik 对编程模型部分的工作, A. J. Pohlmeier 审阅了 FlexCAN 章节, Brian Tedesco 测试了部分示例代码, Allan Dobbin 提供了部分示例代码, Lloyd Matthews 对电源部分给出的反馈信息, Bill Terry 和 Carter Smith 在文档编写上提供的帮助, 以及 Pete Wilson 在 e200z6 处理器章节给予的指导。Michael Norman 提供了 FEC 的很多细节并审阅了这部分内容, 感谢 Randy Dees 和 Allan Dobbin 对本书第二版所做的审阅。我们忠心地感谢你们, 本书出现的疏漏均为作者本人的过失。请读者自己浏览 Freescale 公司的网站, 查找器件本身的勘误修订信息。

对于 Mike Cipolla 所设计封面展现的想象力和艺术才能, 我们深表赞叹。

最后, 我们由衷钦佩 Freescale 半导体公司的管理者和工程师, 他们花费了大量时间和精力规划并设计出如此杰出的产品。

再次感谢所有对这本教材做出帮助的人, 如有遗漏, 请原谅。

献 辞

Munir: 以此书献给我的夫人 Sharlene, 我的孩子 Daniel 和 Christopher, 我的兄妹以及他们的家人。尤其感谢我的儿子为 AMT 公司网站所做的工作。

Richard: 感谢家人一如既往的支持, 没有夫人提供的茶水和饼干, 没有我儿子 Andrew 打理花园, 我将永远不能完成这个令人胆怯而艰巨的工作。

符号说明

本书使用的符号说明如下：

符号	说明
0x	十六进制数的前缀
#	汇编程序注释符
;	汇编程序注释符
//or /* ... */	C 程序注释符

对于 MPC5554 和 MPC5553 相同的特性,本书中用 MPC5554/5553 来简单地表示这两个微处理器。

CPU 表示为 e200z6 核,有时称为处理器。

目 录

第 1 章	MPC5500 系列简介	1
第 2 章	Power 架构的 e200z6 处理器	7
2.1	Power 架构的 e200z6 处理器介绍	7
2.2	编程模型	8
2.3	用户模式下的寄存器	9
2.4	用户模式下的特殊寄存器	10
2.5	管理员模式下的寄存器	11
2.6	指令集	13
2.7	存储器同步指令	17
2.8	控制指令	18
2.9	比较指令	18
2.10	跳转指令	19
2.11	Isel 指令	20
第 3 章	SIMD、分数和 DSP	21
3.1	信号处理引擎 SPE 的指令	21
3.2	SIMD	21
3.3	分数运算	28
3.4	数字信号处理器 DSP	30
第 4 章	浮点数	34
4.1	介 绍	34
4.2	MPC5554/5553 的浮点数单元	36
4.3	MPC5554/5553 的浮点数异常	39
4.4	浮点处理示例代码	42
第 5 章	内存管理单元 (MMU)	47
5.1	内存管理单元简介	47

目 录

5.2	MPC5554/5553 MMU 的实现	48
5.3	MMU 属性	49
5.4	配置 MMU	54
5.5	MMU 异常处理	55
5.6	MAS 寄存器	56
5.7	外部调试对 MMU 的影响	57
第 6 章	系统缓存	58
6.1	缓存介绍	58
6.2	缓存结构	59
6.3	使用缓存作为系统 RAM	61
第 7 章	异常与中断	65
7.1	异常与中断的介绍	65
7.2	中断处理	65
7.3	固定时间间隔中断(FIT)	70
7.4	看门狗	72
第 8 章	中断控制器	75
8.1	简介	75
8.2	中断控制器工作模式	76
第 9 章	系统配置	82
9.1	MPC5554/5553 硬件和软件初始化简介	82
9.2	引导程序运行模式	84
9.3	PLL 运行模式	90
9.4	审查模式及其对 BAM 的影响	91
9.5	应用代码初始化	93
第 10 章	外部总线接口	101
10.1	简介	101
10.2	总线接口信号说明	102
10.3	用 EBI 接异步存储器	109
10.4	对多主机的支持	111
第 11 章	增强型存储器直接访问控制器	114
11.1	增强型存储器直接访问(eDMA)控制器简介	114
11.2	eDMA 架构	114
11.3	通道架构	115

11.4	组和通道优先级	122
11.5	通道抢占(preemption)	122
11.6	出错信号	123
11.7	eDMA 通道分配	124
11.8	eDMA 配置顺序	125
11.9	应用实例	126
第 12 章	串行/解串外围设备接口(DSPI)	132
12.1	串行设备接口	132
12.2	DSPI 的架构与配置	133
12.3	串行外设接口(SPI)配置	134
12.4	串行解串接口(DSI)配置	143
12.5	组合串行接口(CSI)配置	146
12.6	使用 DSPI 传输与接收数据的编程方法	146
12.7	利用 DSPI 支持 DMA 传输的特性创建队列	146
12.8	DSPI 与 eDMA 的连接	147
12.9	DSPI 初始化例子	147
第 13 章	增强型串行通信接口(eSCI)	149
13.1	增强型串行通信接口介绍	149
13.2	eSCI 构架	149
13.3	发送操作	150
13.4	接收操作	151
13.5	单线操作	153
13.6	多点传输模式	153
13.7	中 断	154
13.8	eSCI 接收与发送配置	155
13.9	LIN 介绍	156
第 14 章	局域网控制总线(FlexCAN)	163
14.1	局域网控制总线介绍	163
14.2	CAN 信息协议	163
14.3	FlexCAN 构架	167
14.4	信息缓存结构	167
14.5	FlexCAN 时钟源	169
14.6	信息过滤	171
14.7	CAN 模式	171
14.8	FlexCAN 发送程序	172
14.9	FlexCAN 接收程序	173

目 录

第 15 章	增强型队列式模数转换器 (eQADC)	176
15.1	模数转换器介绍	176
15.2	eQADC 架构	176
15.3	利用 eQADC 支持 DMA 的特性创建转换队列	178
15.4	eQADC 与 eDMA 的连接与优先级	179
15.5	eQADC 预备、触发、暂停与停止	180
15.6	命令模式以及 eQADC 队列的结构	183
15.7	ADC 内部寄存器的读写	185
15.8	eQADC 的电气特性	186
15.9	使用外部多路复用器扩展 ADC 通道数量	187
15.10	集成 ADC 校正——ADC 转换结果的标准化	187
第 16 章	增强型 I/O 模块和定时器系统	190
16.1	定时器系统介绍	190
16.2	eMIOS 架构	190
16.3	标准规格的通道架构	191
16.4	标准规格通道模式	194
16.5	eMIOS 全局配置	201
16.6	标准规格通道配置	202
第 17 章	增强型定时处理单元 (eTPU)	207
17.1	eTPU 简介	207
17.2	eTPU 架构	207
17.3	标准功能集	208
17.4	用户自定义功能	209
17.5	通道结构	210
17.6	主机接口	212
17.7	时基 TCR1 和 TCR2 计数时钟	214
17.8	I/O 通道的控制和状态	216
17.9	角度模式	219
17.10	共享定时/转角计数总线 STAC 总线	220
17.11	eTPU 初始化流程	221
17.12	eTPU 练习	222
第 18 章	片内存储器和接口	226
18.1	简介	226
18.2	内部存储器	229
18.3	FLASH 存储器	230

18.4	静态 RAM 存储器	238
第 19 章	快速以太网控制器(FEC)	239
19.1	快速以太网控制器简介	239
19.2	快速以太网控制器的结构	241
19.3	快速以太网控制器功能	242
19.4	快速以太网控制器初始化例程	247
第 20 章	调试、片上仿真端口和 Nexus 软件	253
第 21 章	供 电	264
21.1	供电需求	264
21.2	电源复位	264
21.3	电压调节控制器	265
21.4	供电顺序	266
21.5	供电分段描述	267
21.6	电源功耗	268
21.7	电源设计需要考虑的内容	268
附录 A	引脚分配图	269
附录 B	引脚功能和定义	271
附录 C	e200z6 处理器指令集	286
附录 D	SPE 指令	292
附录 E	参考资料清单	305
附录 F	示例软件使用说明	306

第 1 章

MPC5500 系列简介

Freescall 半导体公司最近发布的 MPC5500 系列微控制器是当前市场上集成度最高的片上系统 SoC 之一。MPC5554 和 MPC5553 是这个系列中最早上市的两款器件。这些器件的设计保证了完全的可综合特性,可以很容易地使用最新的半导体工艺进行制造,以降低造价并提高性能。在本书写作的时候,MPC5554 和 MPC5553 是使用 0.13 μm CMOS 工艺流片制造的。

这个系列的片上系统器件是针对 MPC55X 和 MPC56X 系列微控制器的替换和升级产品,是面向需要更多的片上 FLASH 存储器,更快的运行速度,更多的 I/O 和更灵活的 I/O 配置的应用而开发的。

这些系列最初是为汽车电子领域开发的,但它们卓越的能力使其在许多不同的工业、商业和航空航天领域也得到应用。

MPC5500 系列微控制器架构的一个非常关键的模块是交叉连接模块。该模块简化了系统架构,片上存储器以及输入/输出外设资源是交叉连接模块的总线从设备,而高速 e200z6 处理器核、eDMA 模块、外部总线控制器、调试接口以及 MPC5553 特有的快速以太网模块等是交叉连接模块的总线主设备。交叉连接模块使得这些主从设备的集成和数据传输控制变得更加简洁清楚。

图 1.1 和图 1.2 分别展示了 MPC5554 和 MPC5553 的功能模块框图。从这两个图可以看出,MPC5500 系列处理器具有统一的架构,只是在诸如外设数目和片上存储器容量等方面存在一些区别。另一个较大的差别在于 MPC5553 提供了一个快速以太网模块。

在这两个功能模块框图中包含了以下模块:

(1) 交叉连接模块总线主设备:

- ① 基于 Power 架构的 e200z6 高性能处理器。
- ② 允许外部总线控制器访问 MPC5500 片内存储器的外部总线接口。
- ③ 在不同的总线从设备间高速传递数据的增强型直接内存访问 eDMA 控制器。
- ④ MPC5553 特有的快速以太网模块。
- ⑤ 支持实时应用开发的 Nexus 调试接口。

(2) 交叉连接模块总线从设备:

- ① 允许 MPC5500 访问器件外部存储器和外设的外部总线接口。
- ② 保存程序和固定数据的 FLASH 存储器。
- ③ 保存变量的 SRAM 存储器。
- ④ 两个外设接口桥,通过这两个外设桥模块可以访问更多的片内外设。
- 用于产生同步系统时钟的频率调制锁相环,该锁相环还能监测时钟异常。