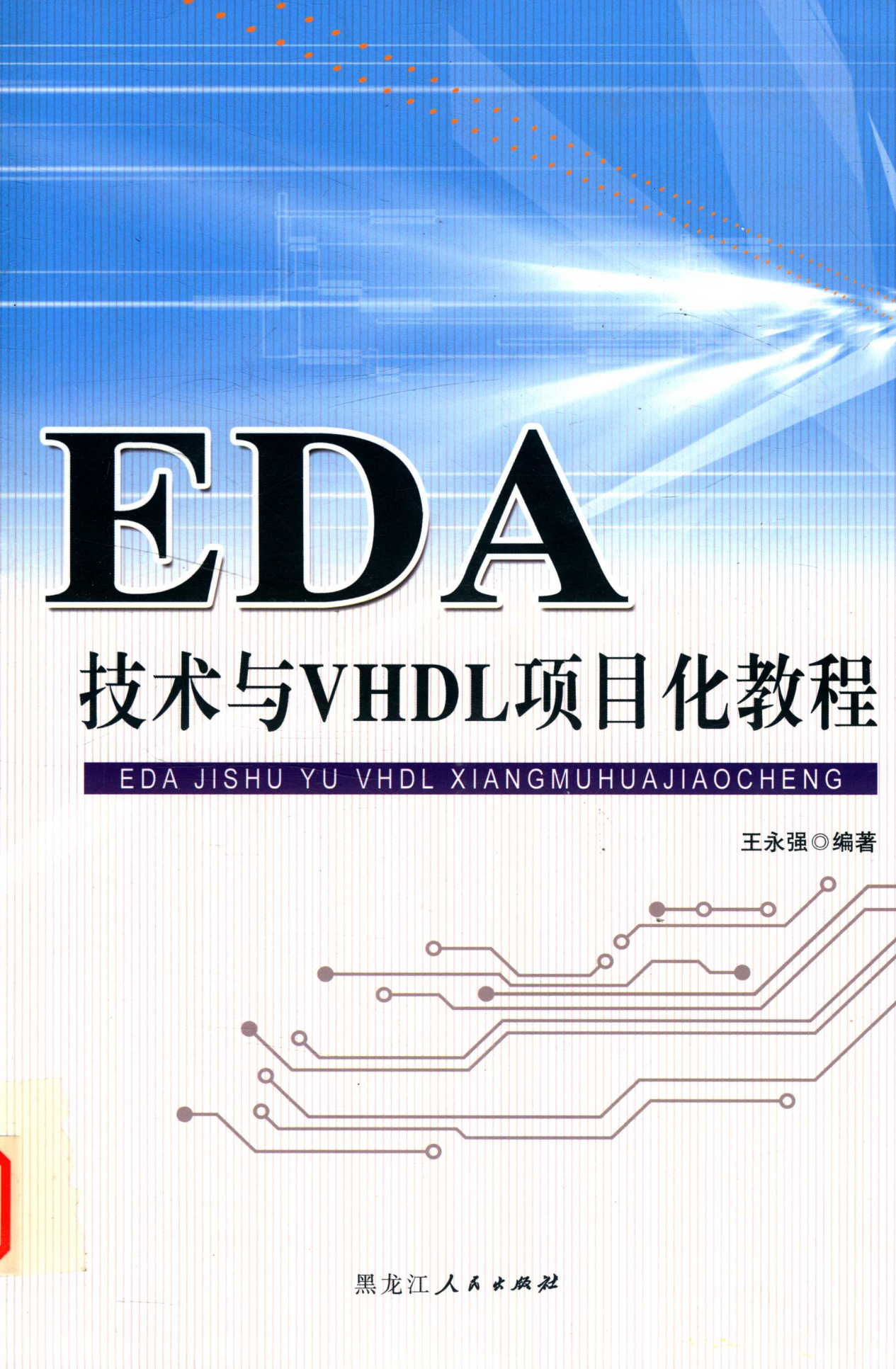


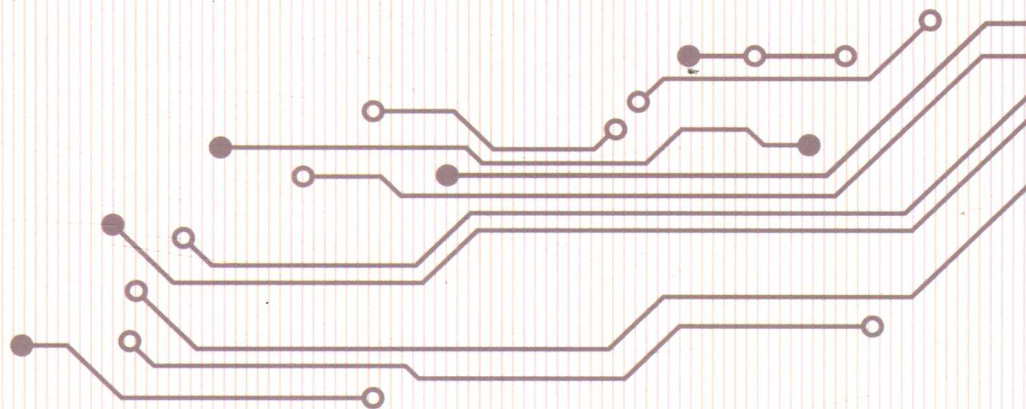


EDA

技术与VHDL项目化教程

EDA JISHU YU VHDL XIANGMUHUAJIAOCHENG

王永强◎编著



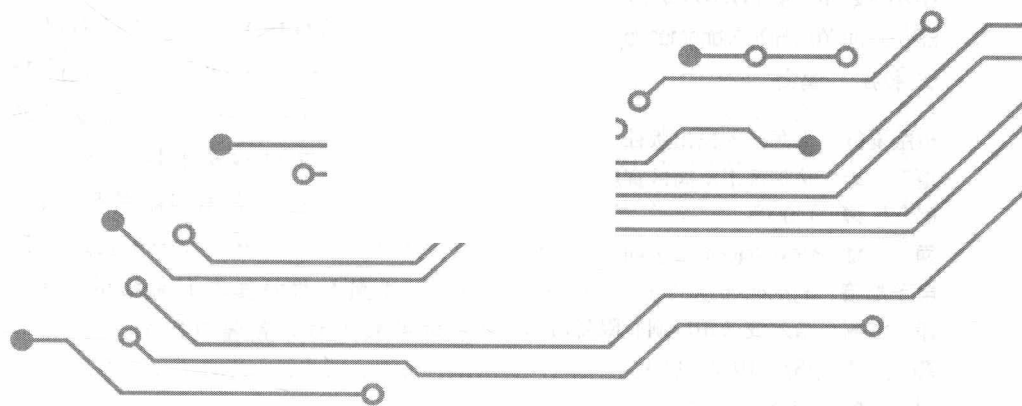
黑龙江人民出版社

EDA

技术与VHDL项目化教程

EDA JISHU YU VHDL XIANGMUHUAJIAOCHENG

王永强◎编著



黑龙江人民出版社

图书在版编目 (CIP) 数据

EDA 技术与 VHDL 项目化教程 / 王永强编著. — 哈尔滨: 黑龙江人民出版社, 2017.5
ISBN 978 - 7 - 207 - 11039 - 8

I. ①E… II. ①王… III. ①电子电路—电路设计—计算机辅助设计—教材②VHDL 语言—程序设计—教材
IV. ①TN702. 2②TP301. 2

中国版本图书馆 CIP 数据核字 (2017) 第 127404 号

责任编辑: 朱佳新

封面设计: 鯤 鹏

EDA 技术与 VHDL 项目化教程

EDA Jishu Yu VHDL Xiangmuhua Jiaocheng

王永强 编著

出版发行 黑龙江人民出版社

地 址 哈尔滨市南岗区宣庆小区 1 号楼

邮 编 150008

网 址 www.longpress.com

电子邮箱 hljrmcbs@yeah.net

印 刷 哈尔滨圣铂印刷有限公司

开 本 787 × 1092 1/16

印 张 19.5

字 数 420 千字

版 次 2017 年 6 月第 1 版 2017 年 6 月第 1 次印刷

书 号 ISBN 978 - 7 - 207 - 11039 - 8

定 价 58.00 元

版权所有 侵权必究

法律顾问: 北京市大成律师事务所哈尔滨分所律师赵学利、赵景波

目 录

项目一：基于 CPLD 的开发板的硬件设计	(1)
1. 1 项目任务书：设计基于 CPLD 的开发板	(1)
1. 2 任务分析	(2)
1. 3 知识储备	(3)
1. 3. 1 Protel DXP 2004 绘制原理图的方法	(3)
1. 3. 2 Altium Designer 15.1 绘制 PCB 板图的方法	(8)
1. 4 任务实施	(14)
1. 4. 1 CPLD 开发板的原理图设计	(14)
1. 4. 2 CPLD 开发板的 PCB 设计	(22)
1. 5 任务拓展	(24)
1. 6 评价与总结	(24)
1. 6. 1 项目评价	(24)
1. 6. 2 项目总结	(25)
项目二：基于 CPLD 的流水灯	(26)
2. 1 项目任务书：基于 CPLD 的流水灯	(26)
2. 2 任务分析	(27)
2. 3 知识储备	(27)
2. 3. 1 EDA 技术基础知识	(27)
2. 3. 2 硬件描述语言	(38)
2. 4 任务实施	(71)
2. 4. 1 Quartus II 工具软件的使用	(72)
2. 4. 2 基于 CPLD 的流水灯设计与实现	(101)
2. 5 任务拓展	(115)
2. 6 评价与总结	(115)
2. 6. 1 项目评价	(115)
2. 6. 2 项目总结	(116)
项目三：基于 CPLD 的数字电子钟	(117)
3. 1 项目任务书：基于 CPLD 的数字电子钟	(117)
3. 2 任务分析	(118)

EDA技术与VHDL项目化教程

3. 3 知识储备	(118)
3. 3. 1 顺序语句	(118)
3. 3. 2 并行语句	(127)
3. 4 任务实施	(137)
3. 4. 1 时钟源的设计	(137)
3. 4. 2 秒计时的设计	(138)
3. 4. 3 基于 CPLD 的数字电子钟设计与实现	(142)
3. 5 任务拓展	(146)
3. 6 评价与总结	(146)
3. 6. 1 项目评价	(146)
3. 6. 2 项目总结	(147)
项目四：基于 CPLD 的交通灯控制器	(148)
4. 1 项目任务书：基于 CPLD 的交通灯控制器	(148)
4. 2 任务分析	(149)
4. 3 知识储备	(149)
4. 3. 1 组合逻辑电路设计	(149)
4. 3. 2 时序逻辑电路设计	(156)
4. 3. 3 状态机设计	(164)
4. 4 任务实施	(173)
4. 4. 1 时钟源的设计	(173)
4. 4. 2 交通灯控制器的程序设计	(173)
4. 4. 3 基于 CPLD 的交通灯控制器的项目设计	(176)
4. 5 任务拓展	(179)
4. 6 评价与总结	(179)
4. 6. 1 项目评价	(179)
4. 6. 2 项目总结	(180)
项目五：基于 CPLD 的数字频率计	(181)
5. 1 项目任务书：基于 CPLD 的数字频率计	(181)
5. 2 任务分析	(182)
5. 3 知识储备	(182)
5. 3. 1 并行语句：元件例化语句	(182)
5. 3. 2 硬件调试	(187)
5. 4 任务实施	(189)
5. 4. 1 基于 CPLD 的数字频率计的模块设计	(189)
5. 4. 2 基于 CPLD 的数字频率计的顶层设计	(193)
5. 4. 3 基于 CPLD 的数字频率计的硬件实现	(197)

5.5 任务拓展	(199)
5.6 评价与总结	(199)
5.6.1 项目评价	(199)
5.6.2 项目总结	(200)
项目六：基于 CPLD 的汉字点阵显示屏	(201)
6.1 项目任务书：基于 CPLD 的汉字点阵显示屏	(201)
6.2 任务分析	(202)
6.3 知识储备	(202)
6.3.1 8*8LED 点阵块的结构与显示原理	(202)
6.3.2 汉字及图形的 LED 点阵显示实现	(205)
6.4 任务实施	(211)
6.4.1 单个汉字、图形的显示设计	(211)
6.4.2 多个汉字、图形的显示设计	(215)
6.4.3 多个汉字、图形的显示切换设计	(230)
6.5 任务拓展	(237)
6.6 评价与总结	(237)
6.6.1 项目评价	(237)
6.6.2 项目总结	(238)
项目七：基于 CPLD 的信号发生器的设计	(239)
7.1 项目任务书：基于 CPLD 的信号发生器的设计	(239)
7.2 任务分析	(240)
7.3 知识储备	(241)
7.3.1 DDS 的基本结构	(241)
7.3.2 LPM 宏模块应用	(244)
7.3.3 LPM 存储器的设置和调用	(254)
7.4 任务实施	(261)
7.4.1 基于 VHDL 语言的信号数据存储器设计	(261)
7.4.2 基于 VHDL 语言的 ROM 模块的设计与测试	(280)
7.4.3 基于 CPLD 的信号发生器的设计与实现	(296)
7.5 任务拓展	(302)
7.6 评价与总结	(302)
7.6.1 项目评价	(302)
7.6.2 项目总结	(303)
附录 1：CPLD 开发板原理图	(304)
附录 2：CPLD 开发板 PCB 版图	(305)
参考文献	(306)

项目一：基于 CPLD 的开发板的硬件设计

1.1 项目任务书：设计基于 CPLD 的开发板

CPLD 开发板是学习 EDA 技术的快速入门工具。此项目中,将以实际工程开发过程完成以下设计任务：

- 1. 完成 CPLD 开发板原理图设计
- 2. 完成 CPLD 开发板 PCB 板图设计

具体设计任务如表 1-1 所示。

表 1-1 基于 CPLD 的开发板的硬件设计任务书

项目	基于 CPLD 的开发板的硬件设计	课程名称	EDA 技术
教学场所	EDA 技术实训室	学时	8
任务说明	利用 Protel DXP 2004 或者 Altium Designer 13.3 等软件完成 CPLD 开发板的电路设计与原理图绘制、PCB 板图设计。 功能要求： (1)完成 CPLD 开发板核心电路设计。包括 CPLD 核心器件、时钟电路、JTAG 下载电路、+5V 电源电路、CPLD 输出 I/O 接口 P1 ~ P7。 (2)数码管输出电路,包括 6 个独立的数码管显示输出电路。 (3)LED 显示电路设计,包括 8 个 LED 灯,颜色涉及红、黄、绿、蓝四色,4 个一组,呈 90 度分布。 (4)8 * 8 LED 点阵显示模块。 (5)8 位拨码开关输入模块。 (6)8 位 DAC 输出模块。 注:所有模块都用独立的 I/O 引出,方便学生学习体会 EDA 设计的灵活及引脚锁定与硬件的对应。要求调试好 CPLD 开发板可以完成 LED 流水灯、数字电子钟、LED 点阵显示、数字频率计、交通灯控制器、信号发生器等项目设计开发。		

续表

项目	基于 CPLD 的开发板的硬件设计	课程名称	EDA 技术
教学场所	EDA 技术实训室	学时	8
教学目标	(1)复习数字电路课程中学习到的数字电路设计知识和技能。 (2)复习 Altium Designer 软件的使用方法和 PCB 版图设计技能。 (3)理解基于 CPLD 的数字系统设计知识。		
器材设备	计算机、Altium Designer 工具、电子元件、基本电子装配工具、测量仪器、多媒体教学系统		
设计调试			
任务说明	在计算机上,利用 Altium Designer 工具软件,实现一个 CPLD 开发板的原理图和 PCB 版图设计,能够达到任务书的功能要求。		

1.2 任务分析

CPLD 开发板主要由 CPLD 器件和外围接口电路组成,可供学生学习理解基本的 EDA 开发流程,掌握组合逻辑电路设计、时序逻辑电路设计、加法器、计数器等基本的数字逻辑器件的设计方法并验证,帮助 EDA 初学者快速入门 EDA 技术。CPLD 开发板可以完成 LED 流水灯、数字电子钟、LED 点阵显示等一些综合性较强的设计,并且实现数字频率计、交通灯控制器、信号发生器等一些复杂的工程应用项目。CPLD 开发板还可以为不具备条件的 EDA 技术爱好者自制 CPLD 开发板提供可能,满足不同层次的 EDA 技术爱好者的需求,可作为 EDA 技术爱好者和开发人员的学习开发工具。

根据任务书要求和 EDA 技术发展并结合 EDA 技术学习和实际应用,CPLD 开发板主要由以下电路部分组成:CPLD 最小系统、电源电路、JTAG 下载接口电路、数字信号源电路、6 位数码管显示电路、8 位 LED 显示电路、8 位拨码开关、8 * 8LED 点阵电路、8 位 DA 电路、I/O 接口电路。具体功能框图如图 1 - 1 所示。

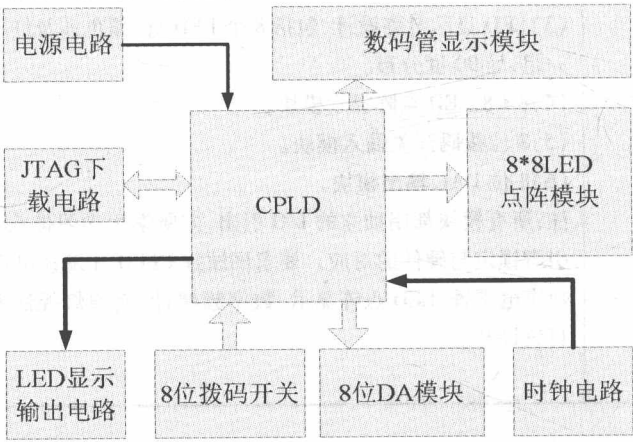


图 1 - 1 CPLD 开发板功能框图

1.3 知识储备

1.3.1 Protel DXP 2004 绘制原理图的方法

Altium Designer 15.1 绘制原理图的方法：

(1)新建工程

AD 软件中新建工程至少有两种方法，一种是先点击“文件”菜单，选择“New”选项卡中的“Project...”来建立新的工程文档，再逐个添加原理图、PCB、原理图库、PCB 元件库等具体文件。另一种方法是通过工具栏中的新建按钮新建工程。

有了工程，原理图的设计才能更新到 PCB 图。

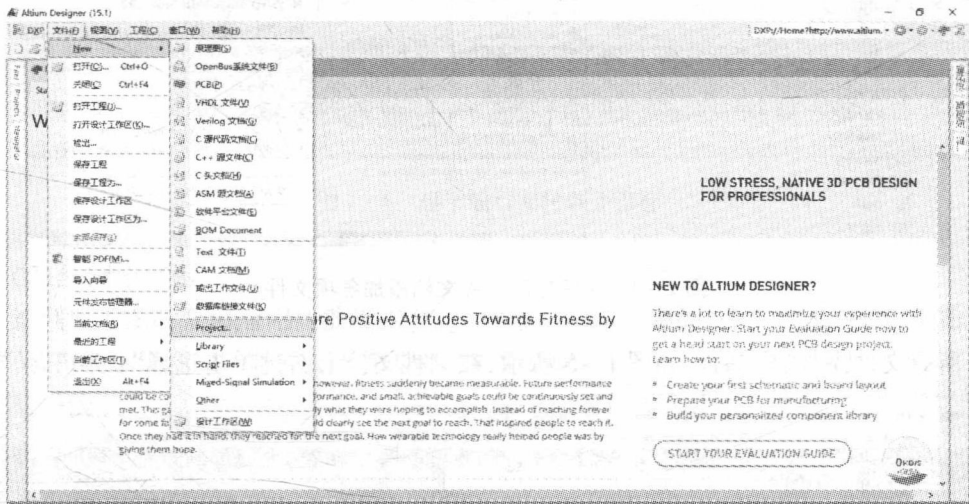


图 1-2 新建工程

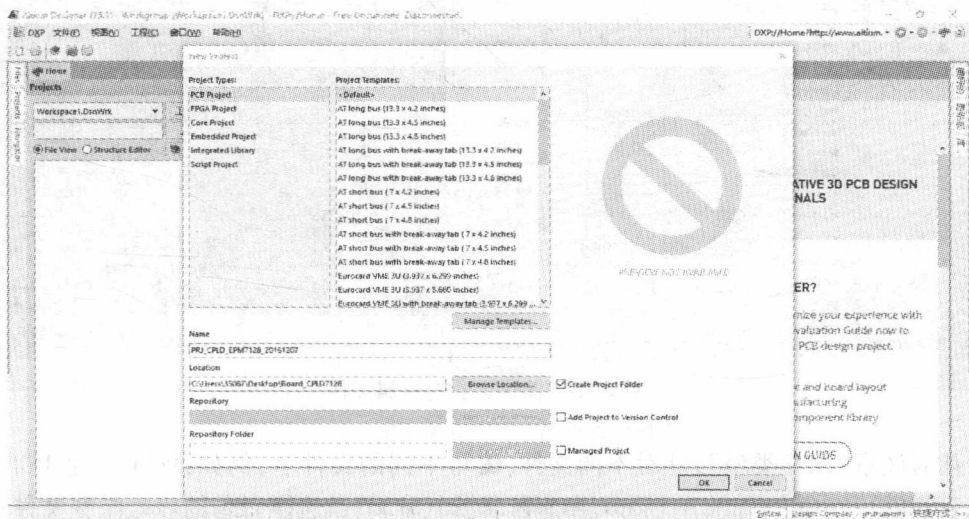


图 1-3 设置工程名称与保存位置

EDA技术与VHDL项目化教程

如图 1-4 所示,在左侧“Projects”选项卡中能够看到工程文档,在上面右键单击,选择“给工程添加新的”,逐个添加原理图、PCB、原理图库、PCB 库。

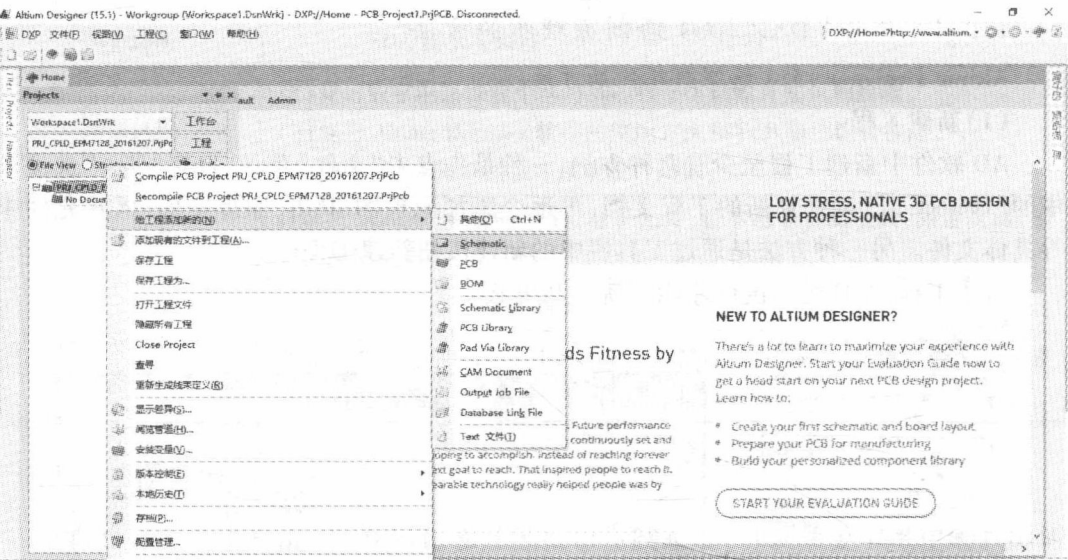


图 1-4 对新建的工程文档添加各项文件

所有文件添加完成后。如图 1-5 所示,在工程文档上右键单击选择“保存工程”。

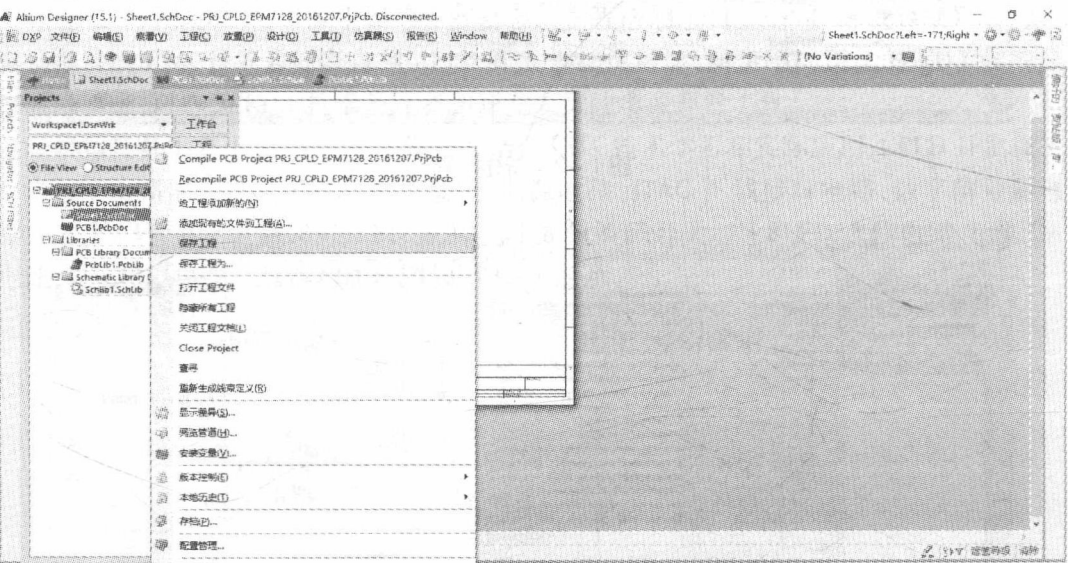


图 1-5 保存工程与所属文件

此时注意“保存类型”,针对不同文件,编写不同的文件名,例如:PcbDoc 是 PCB 图,那么我们就可以命名为 PCB_CPLD_EPM7128_20161207。这样命名的好处是在文件比较多时,从资源管理器中检索查看会比较容易。

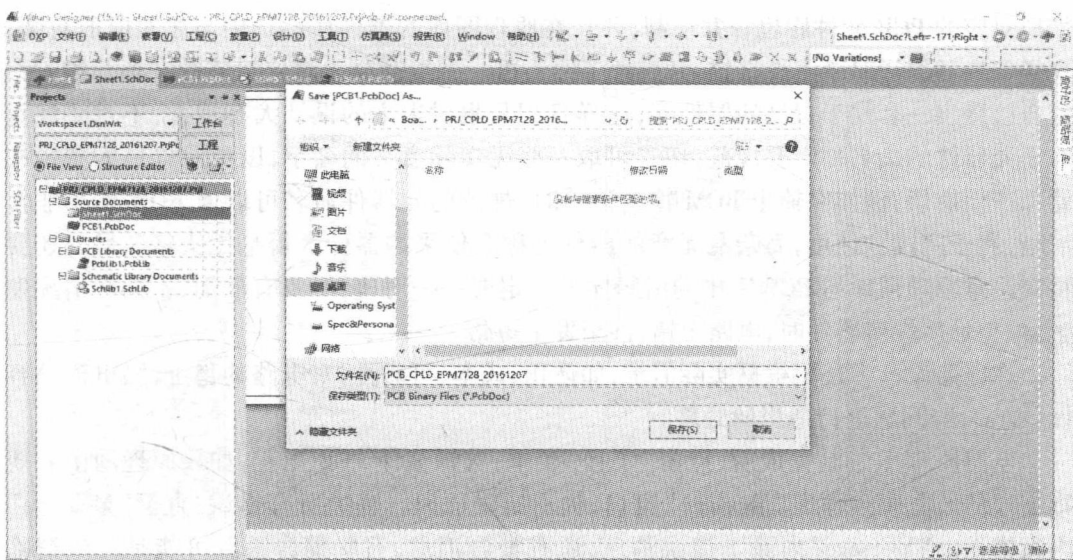


图 1-6 逐个编写文件名并保存

(2) 绘制原理图

绘制原理图时要多运用快捷键组合,这样事半功倍。例如,按下键盘“P”可调出如下菜单,若再按下键盘“P”则进入放置器件对话框,而按下“W”则鼠标变为十字光标,此时可连接导线。

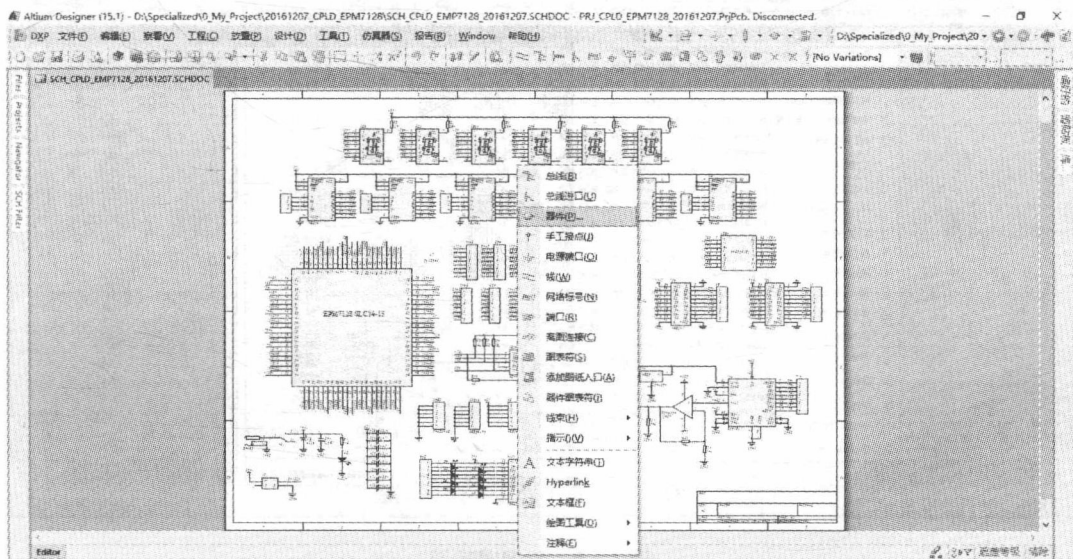


图 1-7 按下键盘“P”弹出放置器件菜单

在新建的原理图中绘制电路,其中元器件若在 AD 软件中自带的库中能够找到,则使用。若是库中没有的,则需要打开原理图库进行手工绘制,绘制原理图库的同时,最好连

EDA技术与VHDL项目化教程

带把对应的 PCB 元件库也一并绘制,并且在原理图库的器件属性选中与之对应的封装,这样待最后编译时既不易报错,又避免了回头再一一绘制与之对应封装的麻烦。推荐大家自己攒出一套属于自己的器件库,这样日积月累对未来的设计大有裨益,不过要注意对于元器件的命名一定要规范,切不可取一些无实际意义的名字,以免对以后的使用和管理产生麻烦,例如在输出 BOM 物料清单时,规范的元器件命名可以使 BOM 清单非常清晰,利于阅读和使用,而杂乱无章的器件名称会使采购器件变得毫无头绪。另外还要特别注意原理图库与 PCB 库中的引脚序号一定要一一对应,不要有颠倒、不同等情况发生,以免最后焊接器件时,电路出错,甚至发生短路。

在电路设计中还要根据实际需求,如体积、成本、可靠性,对电路的稳定性、电磁兼容性(EMC)等问题进行适当的处理。

电路原理图绘制完成后,点击“工程”菜单,选择编译 PCB 工程,如果原理图中有规则错误的地方则会弹出“Message”窗口,提示错误原因。解决所有错误,直至“Message”内无错误。“Message”内除了错误消息,还有警告消息,有些警告消息可能是无法消除的,例如双运放器件(库中被分为 Part1、Part2)我们在设计中只用到了其中的一个,而另一个并没有使用,这时 AD 软件编译时会报警告消息(器件存在未使用到的部分),但这个问题并不会有什么影响,不过若想消除这个警告,我们可以采取将 Part2 运放电路设计成跟随器的方式,输出接负输入端,正输入端接电源,这样既不会报警告消息,又避免未用到运放悬空可能产生的干扰。

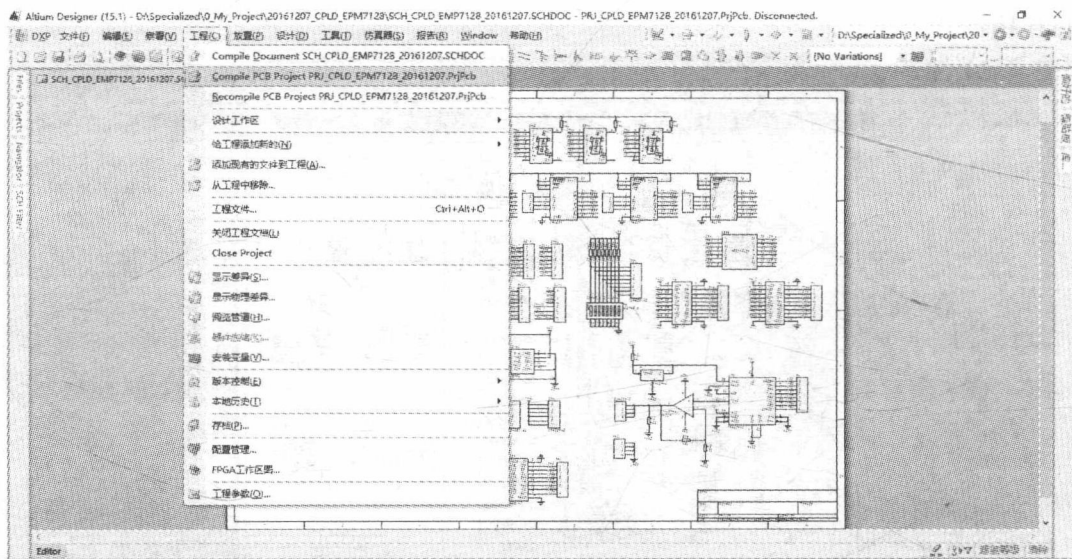


图 1-8 原理图编译

(3)更新到 PCB

编译完成后,单击“设计”菜单,选择“更新 PCB 文件”,此步骤会导入 PCB 元件和网络表到 PCB 文件中。

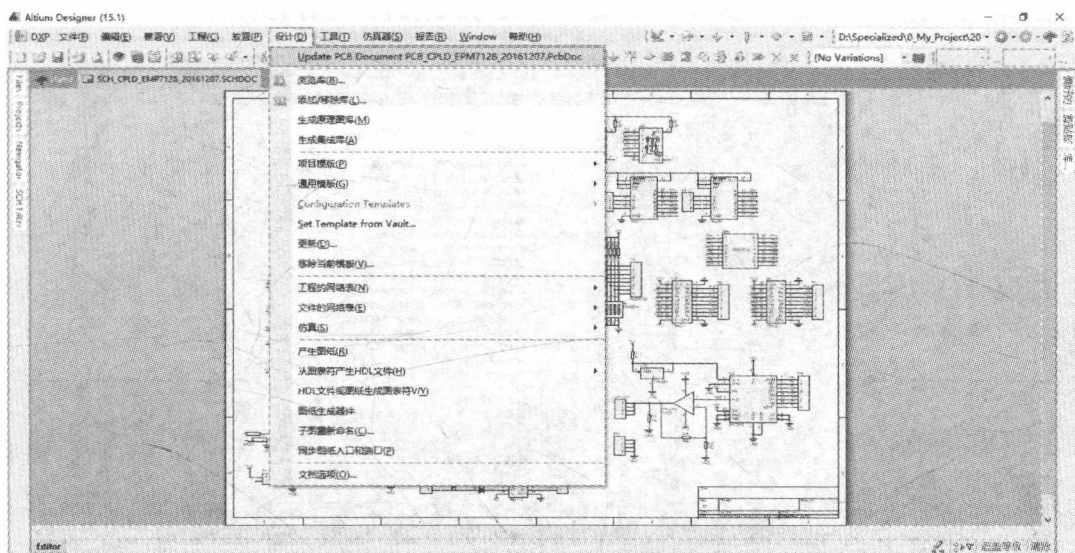


图 1-9 从原理图更新到 PCB 文件

运行更新步骤,会弹出工程更改顺序对话框,其中“生效更改”会完成对各项变化的检测,但不执行到 PCB 文件,而“执行更改”则会将检测和执行全部自动完成,并且在全部完成后,自动切换到 PCB 文件。

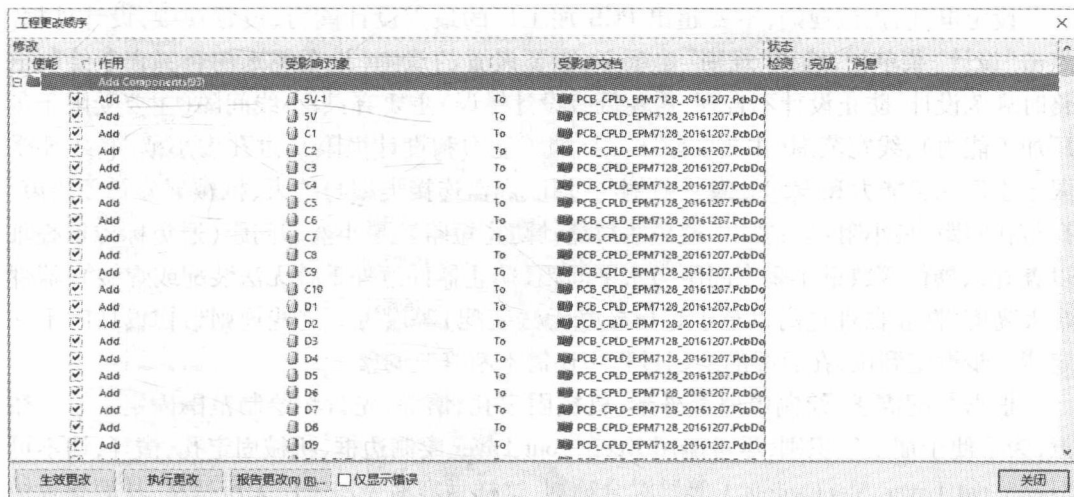


图 1-10 工程更改顺序对话框

EDA技术与VHDL项目化教程

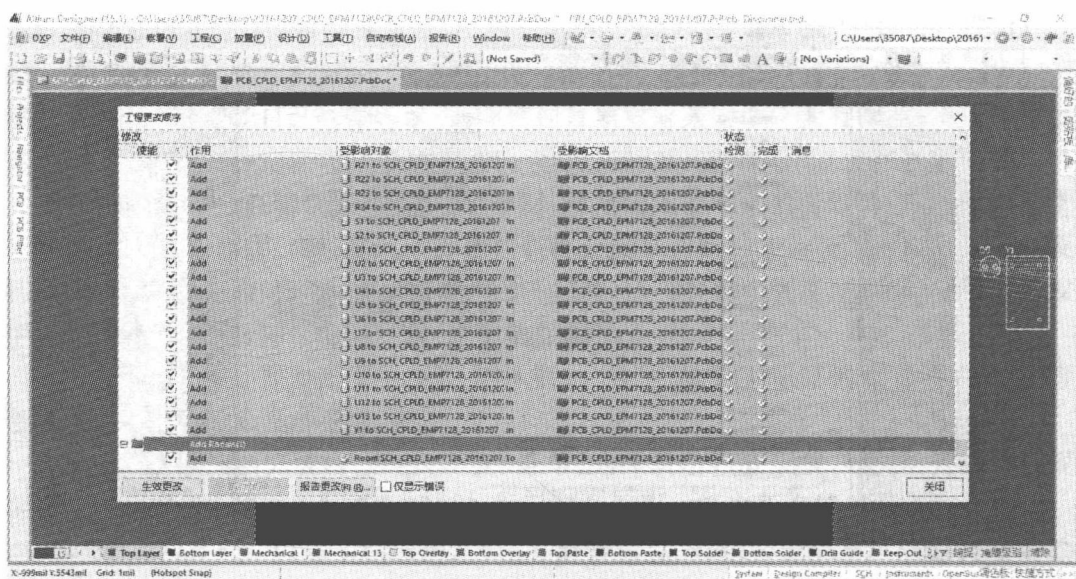


图 1-11 更新完成后软件自动打开 PCB 文件

1.3.2 Altium Designer 15.1 绘制 PCB 板图的方法

1. 设定电气、机械规则

设定电气、机械规则,不要超出 PCB 加工厂的最高设计能力、设置规则、设计外框。点击“设计”菜单栏,选择“规则”选项卡,需要设置的规则(设置规则的目的在于绘制电路时规范设计,防止设计不合理,避免低级设计错误)主要有:最小线间隔(主要受限于工厂加工能力)、线宽范围(主要受限于工厂加工能力和设计极限)、过孔大小范围(主要受限于工厂加工能力和设计极限)、敷铜与过孔、焊盘连接类型与约束、机械部分孔径约束、孔与孔间距、最小阻焊层裂口(避免锡料流动防止短路)、最小丝印间距(避免标志重叠难以查看)、器件摆放最小垂直间距与水平间距(防止器件意外重叠无法装配或焊接)、器件最大高度(防止器件过高以至于超出外壳无法装配)等设置。这些规则最初设计时不一定能一步设定到位,在后续的绘制过程中还需不断修改调整。

根据装配需求,绘制电路板外形、机械固定孔、槽等,先行将绘制范围固定下来。注意,为了便于加工厂识别,尽可能用 Keep - out Layer 绘制边框、机械固定孔、槽等,切不可 Keep - out Layer、Mechanica 1 等层混合绘制,这样做容易令加工厂无所适从,从而导致结果与设计不符。

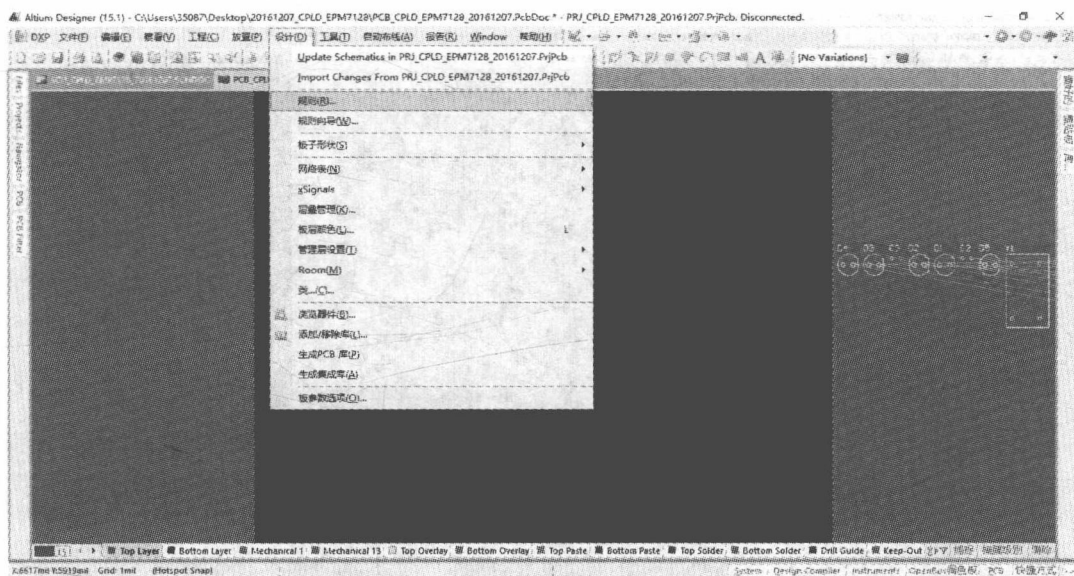


图 1-12 修改 PCB 设计规则



图 1-13 修改具体设计规则

EDA技术与VHDL项目化教程

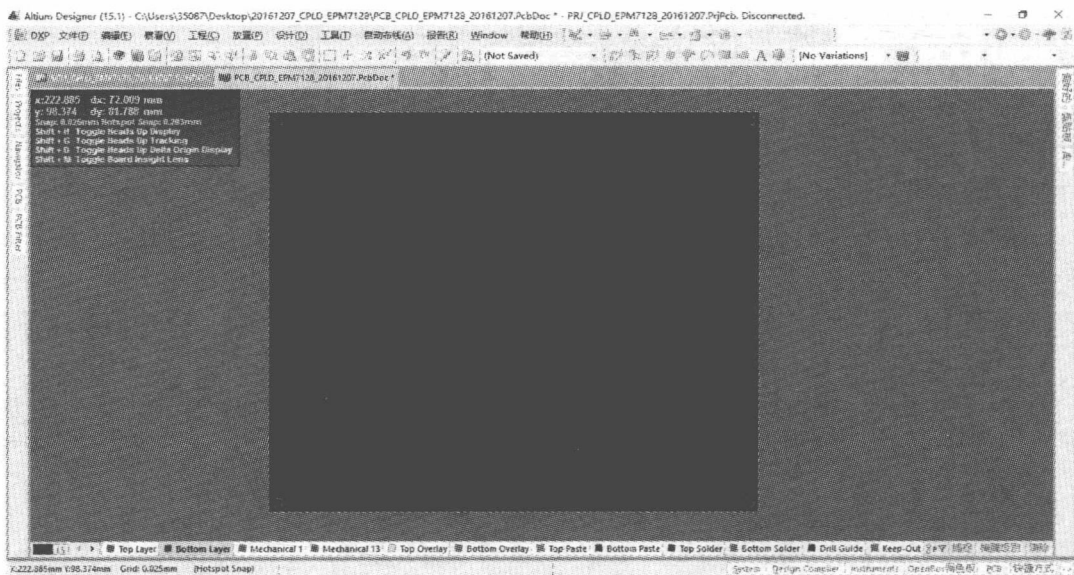


图 1-14 绘制板边框

2. 器件布局

根据原理图中的子电路,依据电气要求把元器件封装分别归总起来,布局在电路板绘制区域内。

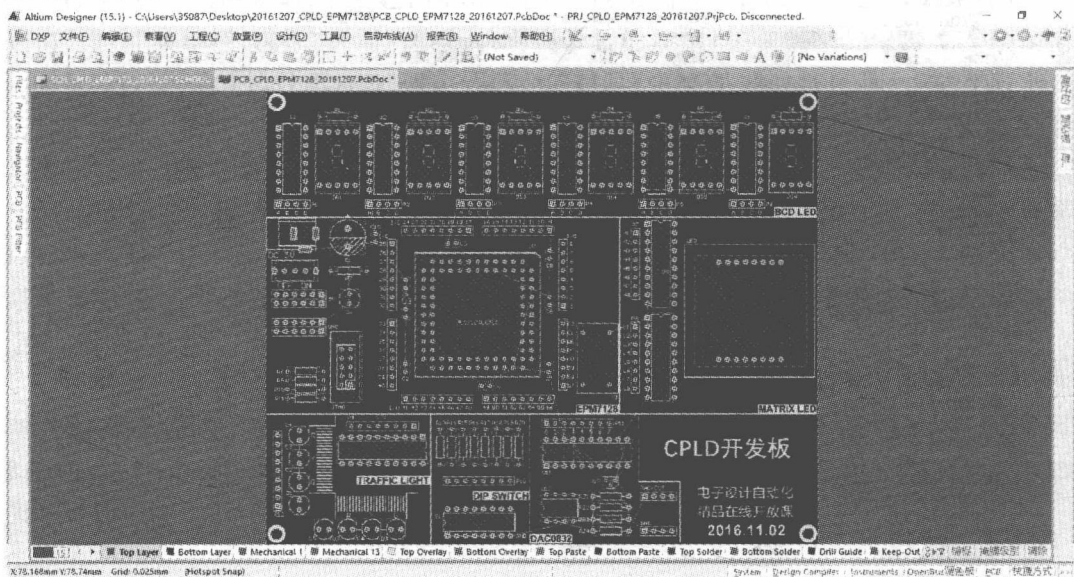


图 1-15 手工调整器件布局

3. 绘制顺序与原则

对于两层板绘制线的顺序是地线、电源线、模拟信号线、数字信号线,对于四层板顺序则是分割地层、电源层,再绘制模拟信号线、数字信号线。绘制数字信号线时还要注意尽量避免对模拟信号干扰。地线、电源线尽可能较粗,信号线尽可能短,尽可能减少过孔数目。

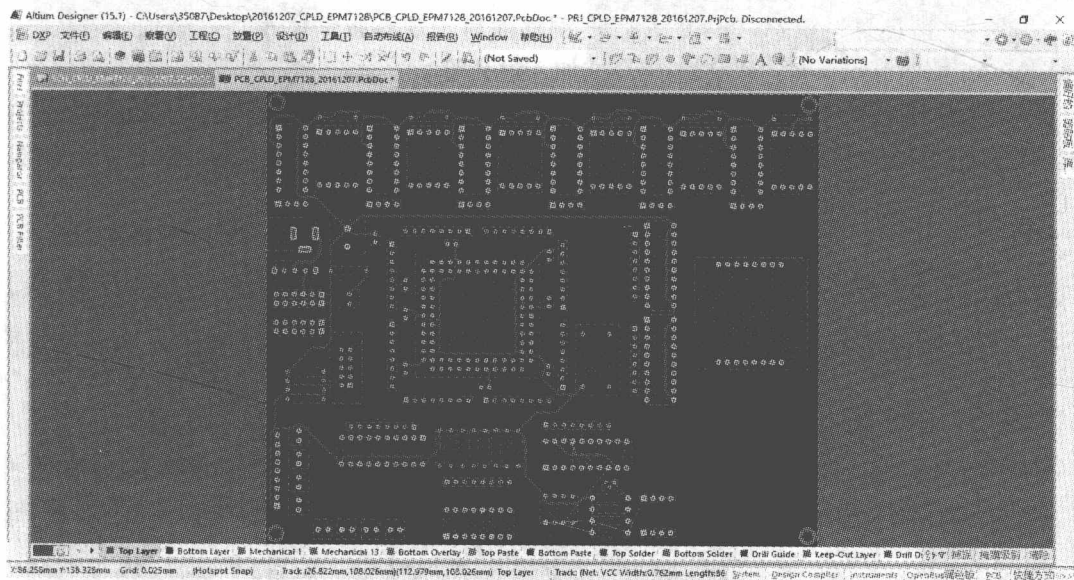


图 1-16 绘制地线与电源线

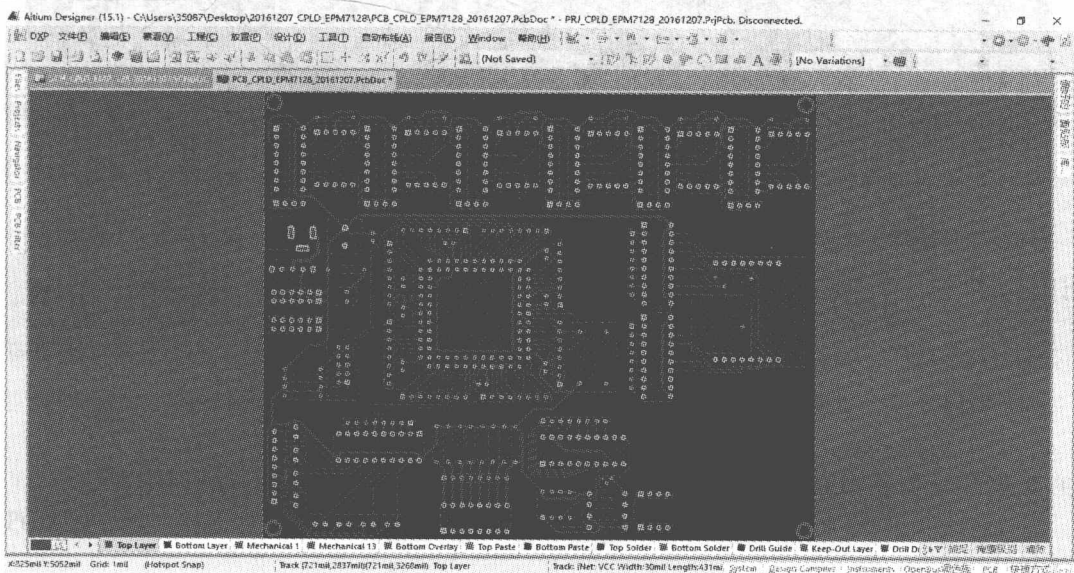


图 1-17 绘制信号线