



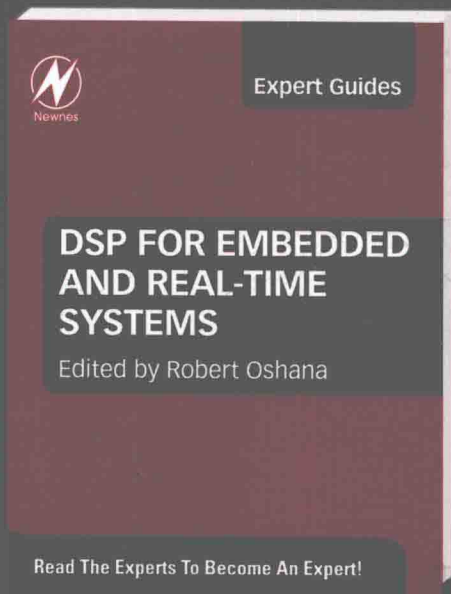
华章科技



本书由该领域的多位专家学者撰写，是一本针对数字信号处理的专业指导书籍。内容涵盖了当今嵌入式实时系统的大部分DSP优化，以全方位视角解析相关技术。理论与案例分析相结合，从常见技术到前沿科技，从理论深度的探讨到实践经验的传播，帮助读者形象地理解相关知识。



电子与嵌入式系统设计译丛



DSP for Embedded and Real-Time Systems

DSP嵌入式实时系统 权威指南

[美] 罗伯特·奥沙纳 (Robert Oshana) 编著

王建群 李玲 刘元 黄晨曦 等译

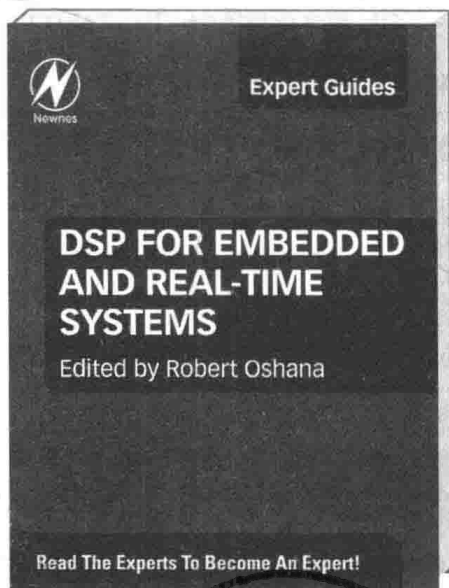
姚琪 审校



机械工业出版社
China Machine Press



电子与嵌入式系统
设计译丛



DSP for Embedded and Real-Time Systems

DSP嵌入式实时系统 权威指南

[美] 罗伯特·奥沙纳 (Robert Oshana) 编著

王建群 李玲 刘元 黄晨曦 等译

姚琪 审校



机械工业出版社
China Machine Press

图书在版编目 (CIP) 数据

DSP 嵌入式实时系统权威指南 / (美) 罗伯特·奥沙纳 (Robert Oshana) 编著; 王建群等译.
—北京: 机械工业出版社, 2017.8
(电子与嵌入式系统设计译丛)
书名原文: DSP for Embedded and Real-Time Systems

ISBN 978-7-111-57641-9

I. D… II. ①罗… ②王… III. 数字信号处理 IV. TN911.72

中国版本图书馆 CIP 数据核字 (2017) 第 198881 号

本书版权登记号: 图字 01-2013-0736

DSP for Embedded and Real-Time Systems

Robert Oshana

ISBN: 978-0-12-386535-9

Copyright © 2012 by Elsevier Inc. All rights reserved.

Authorized Simplified Chinese translation edition published by the Proprietor.

Copyright © 2017 by Elsevier (Singapore) Pte Ltd. All rights reserved.

Printed in China by China Machine Press under special arrangement with Elsevier (Singapore) Pte Ltd. This edition is authorized for sale in China only, excluding Hong Kong SAR, Macau SAR and Taiwan. Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书简体中文版由 Elsevier (Singapore) Pte Ltd. 授权机械工业出版社在中华人民共和国境内 (不包括香港特别行政区、澳门特别行政区及台湾地区) 出版及标价销售。未经许可之出口, 视为违反著作权法, 将受民事及刑事法律之制裁。

本书封底贴有 Elsevier 防伪标签, 无标签者不得销售。

DSP 嵌入式实时系统权威指南

出版发行: 机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码: 100037)

责任编辑: 谢晓芳

责任校对: 李秋荣

印刷: 北京诚信伟业印刷有限公司

版次: 2017 年 10 月第 1 版第 1 次印刷

开本: 186mm × 240mm 1/16

印张: 28.5

书号: ISBN 978-7-111-57641-9

定价: 129.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

客服热线: (010) 88379426 88361066

投稿热线: (010) 88379604

购书热线: (010) 68326294 88379649 68995259

读者信箱: hzit@hzbook.com

版权所有·侵权必究

封底无防伪标均为盗版

本书法律顾问: 北京大成律师事务所 韩光 / 邹晓东

译者序

2004年左右，我作为国内较早接触并使用 Freescale 多核 DSP MSC8102 进行产品开发的工程师，跑遍了北京海淀图书城中工具书的摊位，都没有找到一本介绍 Starcore 或多核产品的中文工具书。项目的开发选择了最新款芯片，但熟悉该芯片的工程师几乎没有，这注定我就是吃螃蟹的人。无奈之余，我只好乖乖地回去啃厚厚的英文产品手册。

短短几年时间，Freescale 的多核 DSP 产品凭借其优异性能得到了通信设备厂商的认可，Freescale 多核 DSP 产品的身影不断地出现在他们的各类通信产品中。闲暇时和同事们聊起有关 Starcore 多核产品的成功市场推广，我们都有共同的感慨，那就是如果市面上能够有关于 Starcore 多核产品的入门级工具书，将对 Freescale 多核 DSP 产品的普及大有益处。这既能让更多的高校学生有机会了解并接触它，也能为开发者提供参考。

作为 Freescale 的应用工程师，我和同事们曾有过出版一本关于 Starcore 多核 DSP 应用开发书籍的想法，由于诸多原因，始终未能实现这个愿望。偶然机会，通过我们大学计划的同事马莉得到机械工业出版社编辑的邀请，翻译本书，让我得偿夙愿。原书作者 Robert Oshana 在嵌入式软件行业拥有超过 30 年的工作经验，他主要侧重于国防工业和半导体行业的嵌入式实时系统设计。他拥有电子工程学士学位、电子工程硕士学位、计算机科学硕士学位和 MBA 学位，同时他还是 IEEE 资深会员。阅读之后，我认为这是一本非常好的多核 DSP 开发的工具书。作者侧重于解决方案，它是你不可缺少的类似百科全书的参考书目，它可以帮助你解决嵌入式 DSP 系统应用开发过程中遇到的问题。于是我欣然接受了出版社的邀请，有幸成为翻译团队中的一员。

我们的翻译团队由王建群、李玲、刘元、黄晨曦、姚琪组成。其中王建群老师是难得一见的数字信号处理专家，而姚琪则是前 BEEcube 公司的核心研发工程师，软硬兼通，刘元、黄晨曦和我则浸淫 DSP 产品线多年，拥有非常丰富的多核 DSP 开发经验和现场技术支持经验，翻译团队可谓阵容强大。我坚信，在翻译团队成员的一致努力下，必然会为广大读者奉上一本内容实用、知识丰富的 DSP 工具书。

本书涵盖了嵌入式 DSP 系统开发所需的多方面内容，其中包括 DSP 系统设计，DSP 软

件架构设计, DSP 系统开发中常用的实时操作系统, DSP 软件开发调试工具、调试手段、DSP 软件优化等诸多实用性强的内容, 并附以工业应用实例。

本书包括 17 章及 6 个案例分析。第 1 章主要介绍数字信号处理; 第 2 章介绍实时系统与嵌入式系统; 第 3 章讲述嵌入式 DSP 系统的开发阶段; 第 4 章讲述可编程 DSP 体系结构; 第 5 章讲述 FPGA 在无线通信系统中的应用; 第 6 章讲述 DSP 软硬件协同; 第 7 章讨论 DSP 算法; 第 8 章介绍 DSP 高级设计工具; 第 9 章讲述 DSP 系统基准测试和性能分析; 第 10 章讲述 DSP 软件中的高级语言和编程模型优化; 第 11 章讲述 DSP 优化之代码优化; 第 12 章讲述 DSP 优化之内存优化; 第 13 章讨论如何从功耗角度出发对 DSP 进行优化; 第 14 章介绍 DSP 操作系统; 第 15 章讨论如何管理 DSP 软件开发流程; 第 16 章讲述多核 DSP 软件开发; 第 17 章介绍 DSP 应用程序的开发和调试手段; 案例分析 1 介绍 LTE 基带软件设计; 案例分析 2 介绍医疗设备中的 DSP 应用; 案例分析 3 介绍 VoIP 中的 DSP 软件系统; 案例分析 4 介绍嵌入式 DSP 应用系统的软件性能; 案例分析 5 介绍嵌入式系统的行为定义; 案例分析 6 介绍软件无线电中 DSP 的应用。

在翻译任务的划分上, 我们秉持取长补短的原则, 翻译人员选择自己擅长的内容进行翻译, 尽量做到翻译准确、翔实。其中王建群老师承担文前第 1 章、第 5 章、第 6 章、第 7 章、第 8 章的翻译; 刘元承担第 3 章、第 13 章、案例分析 1 的翻译; 姚琪承担了第 2 章、第 11 章、第 14 章的翻译并审校了全书; 黄晨曦承担了第 9 章、第 10 章、第 12 章、案例分析 2、案例分析 3 的翻译, 李玲承担了第 4 章、第 15 章、第 16 章、第 17 章、案例分析 4、案例分析 5、案例分析 6 的翻译。

新书付梓之际, 我心怀喜悦, 太多的人需要感谢。感谢为本书贡献过力量和提供过帮助的人! 尽管我和整个翻译团队对本书的翻译投入百倍的热情和认真, 我们非常希望能够呈现给读者一本精致的技术专著, 然而由于时间和精力所限, 某些疏忽和错误在所难免。我代表整个翻译团队恳请广大读者和 DSP 开发领域的专家在阅读本书的过程中把书中的问题及时反馈给我们, 并就书中内容与我们进行交流, 具体可以发邮件至 b19714@freescale.com。

李玲

前 言

DSP 嵌入式系统软件开发遵循标准的嵌入式系统软硬件协同设计模型，如图 1 所示。

第 1 阶段：

第 1 章：数字信号处理简介
第 2 章：实时系统与嵌入式系统概述

第 2 阶段：

第 7 章：DSP 算法概述

第 3 阶段：

第 4 章：可编程 DSP 体系结构
第 5 章：FPGA 在无线通信中的应用
第 6 章：DSP 软硬件协同

第 4 阶段：

第 3 章：嵌入式 DSP 系统开发生命周期概述

第 1 阶段：产品规格定义
第 2 阶段：算法建模
第 3 阶段：软硬件划分
第 4 阶段：迭代与选择

识别要进行处理的激励和激励所需的反应

确定每个激励和响应的时序约束

集中激励和响应的处理于并发进程

设计算法来处理激励和响应，满足给定的时间要求

设计一个调度方案，确保进程的及时调度，以满足时间期限

第 5 阶段：实时软件设计

软件设计路线活动

第 6 阶段：软硬件集成 产品发布

硬件设计路线活动

第 5 阶段：

第 8 章：复杂 DSP 应用的高级设计工具
第 9 章：DSP 软件优化：DSP 系统的基础测试和性能分析
第 10、11、12、13 章：针对性能、内存和功耗的 DSP 软件优化
第 14 章：DSP 操作系统
第 15 章：DSP 软件开发管理
第 17 章：DSP 应用程序的开发与调试

第 6 阶段：

第 16 章：DSP 多核软件开发
案例分析 1：LTE 基站软件设计
案例分析 2：DSP 在医疗器械上的应用
案例分析 3：VoIP DSP 软件系统
案例分析 4：嵌入式 DSP 应用系统软件性能
案例分析 5：定义嵌入式系统的行为

图 1 DSP 软件开发遵循嵌入式软硬件协同设计模型

这个开发过程可分为 6 个阶段；

- 第 1 阶段：产品规格定义
- 第 2 阶段：算法建模
- 第 3 阶段：软硬件划分

- 第4阶段：迭代与选择
- 第5阶段：实时软件设计
- 第6阶段：软硬件集成

本书将涵盖以上每个 DSP 软件开发的重要阶段。

第1阶段：产品规格定义

第1阶段是嵌入式和实时系统的概述，向读者介绍这一类型软件开发的独特方面。

我们需要先理解几个关于嵌入式系统的挑战，才可以基于数字信号处理展开讨论。这些挑战涉及非常复杂的环境，以及系统之间的交互，嵌入式组件内比重渐增加的软件，软件代码复用及快速再造工程的需求，快速创新和不断变化的市场需求推动下的产品发布周期，众多实时的要求和需求管理的需要，及对于质量和过程成熟度日益的关注。

第1章和第2章会提供 DSP 以及嵌入式系统的概述，简要说明一般嵌入式系统和 DSP 的主要区别。

第2阶段：算法建模

第2阶段的重点在于对信号处理基本算法本质的理解。数字信号处理是使用数字或符号组成的序列来代表离散时间信号，并处理这些信号。DSP 涉及音频和语音信号处理、声呐和雷达信号处理、统计信号处理、数字图像处理、通信、系统控制、生物医学信号处理等诸多领域。DSP 算法用于处理这些数字信号。在信号处理中有一组基本算法，例如傅里叶变换、数字滤波器、卷积和相关性。第7章将会介绍和解释一些最重要和最基本的 DSP 算法，作为本书后面许多主题的基础。

第3阶段：软硬件划分

系统的硬件和软件组件划分在任何嵌入式开发项目中都是重要的一步。

大部分 DSP 是可编程的。数字信号处理的可编程架构有多种形式，每个都对成本、功耗、性能和灵活性有所权衡。在谱系的一端，数字信号处理系统设计人员通过使用专有的汇编语言可以实现应用的高效率和高性能。在谱系的另一端，系统开发人员可以使用普遍的 ANSI C 或 C++ 或其他领域特定的语言，并在商用台式电脑上执行所实现的算法，实现数字信号处理软件栈。第4章详述在一连续体不同的点上实现的权衡：一端的最大数字信号处理性能以及另一端由软件实现的灵活性和便携性。每个解决方案的权衡都一步步详细描述，以带领数字信号处理系统开发者找到满足他们特定用例需求的解决方案为目标。

DSP 可采用现场可编程门阵列 (Field Programmable Gate Array, FPGA) 实现。作为一个

例子，第 5 章讨论关于空间复用和不同增益架构上的挑战，并介绍 FPGA 的一些架构，报告使用 FPGA 实现这些系统的实验结果。第 5 章将介绍一个灵活的架构和空间复用 MIMO 检测器的实现、Flex-sphere 及其 FPGA 实现。我们还介绍 WiMAX 系统中的波束形成硬件架构，作为给下一代无线系统增加多样性和提高性能的方法。

用于数字信号处理系统的硬件平台有很多种不同的设计，每个都有其固有可编程性、功耗和性能的权衡。适合一个系统设计师的可能不适合另一个。第 6 章详细描述多种数字信号处理平台以及相关系统的可配置性和可编程性设计。在谱系的一端，详细了解特定应用集成电路（Application Specific Integrated Circuit, ASIC）这种高性能、低可配置的解决方案。在谱系的另一端，作为高度可配置的解决方案介绍具有 SIMD 扩展的通用型嵌入式微处理器，这种解决方案支持强大的软件可编程性。不同的设计重点逐个介绍，如基于可重新配置的现场可编程门阵列解决方案，以及有不同程度软件可编程性的高性能特定应用集成处理器（Application Specific Integrated Processor, ASIP）。第 6 章将介绍每个系统的设计权衡，作为一种指导系统开发人员的方法，帮助他们选择适合当前和未来系统部署的数字信号处理硬件平台和组件。

第 4 阶段：迭代与选择

DSP 开发的另一个关键问题是嵌入式生命周期管理。这个周期始于 DSP 解决方案的选择，要制定一个嵌入式系统以满足性能以及成本、上市时间及其他重要的系统约束。正如前面提到的，嵌入式系统是一个整合在大系统中的专门计算机系统。许多嵌入式系统使用数字信号处理器来实现。DSP 将与其他嵌入式元件连接，以执行特定的功能。具体的嵌入式应用将决定其需使用的 DSP。例如，如果嵌入的应用程序执行视频处理，系统设计人员可以选择定制的 DSP 来执行媒体处理，包括视频和音频处理。第 3 章将讨论嵌入式生命周期和 DSP 的各种选项，以及如何来确定整个系统的性能和能力。

第 5 阶段：实时软件设计

实时软件设计遵循的五个步骤如图 1 所示。

1. 识别要进行处理的激励和激励所需的响应。
2. 确定每个激励和响应的时序约束。
3. 在并发进程中集中处理激励和响应。
4. 设计算法来处理激励和响应，满足给定的时间要求。
5. 设计一个调度方案，确保进程的及时调度，以满足时间期限。

我们将详细讨论这一阶段的每个过程。

1. 识别要进行处理的激励和激励所需的响应

首先，我们需要识别信号处理的系统激励以及它们的响应。不管使用硬件还是软件，这都是必须做的。

在案例分析 2 中，我们介绍一个简单实用但非常强大的规格说明技术，为开发者在这个规格层次提供一些指引。重点是 DSP 开发过程中针对采用 DSP 的嵌入式系统行为的指定。设计需求的正确性、完整性及可测试性是软件工程中的基本原则。设计要求的质量会影响功能上及财务上的成功。这些成功始于良好的设计要求。需求的范围可能会从对于服务或系统约束的高层次抽象语句到详细的数学功能规范。指定系统外部行为、指定实现约束，作为维修参考工具，记录系统生命周期的预期（即变化的预测），及表征突发事件的响应，都需要相关要求。该案例分析介绍了一种严谨的行为规范技术，它可以暴露含糊的设计要求并发布显性或隐性信息来大大降低风险。这样的外部或“黑匣子”规格，可以系统化的方式通过过程序列枚举从行为要求得到。这个过程可以得到一个完整的、一致的、可溯源的系统外部行为规范。序列抽象提供了强有力的手段来管理和集中枚举过程。一个简单的手机设计用来加强这些概念。

有一些可用于包括硬件和软件的更先进技术。第 8 章重点讨论设计和综合实时数字信号处理系统的系统级方法。这是 DSP 开发领域的另一个挑战。DSP 系统当前的硬件设计和实现新 DSP 应用算法的开发和硬件实现之间有一个巨大的时间差距。高层次的设计和综合工具从高抽象级别为复杂 DSP 处理硬件创建特殊应用的 DSP 加速器硬件，从而大大缩短了设计周期，同时仍保持面积和功耗效率。该章介绍了两个高级设计方法，1) DSP 系统的 C 到 RTL 的 ASIC/ FPGA 实现高层次综合 (High Level Synthesis, HLS) 和 2) 用于 DSP 系统 FPGA 实现的 System Generator。在这些案例分析中，我们将使用高级设计工具介绍三种复杂 DSP 加速器设计：1) 使用 PICO C 的低密度奇偶校验 (Low Density Parity Check, LDPC) 解码加速器设计；2) 使用 Catapult C 的矩阵乘法加速器设计；3) 使用 System Generator 的 QR 分解加速器设计。

2. 确定每个激励和响应的时序约束

优化 DSP 软件的一个关键部分是适当地分析 DSP 内核和 DSP 系统的性能并进行基准测试。通过对 DSP 内核坚实的基准测试和性能分析，才能对最佳情况及系统正常运行的性能进行评估。正确的性能分析和基准测试往往是一种艺术。通常情况下，一个算法在接近理想的条件下进行测试，然后在性能预算里使用其性能测试结果。要真正理解一个算法的性能，需要掌握该算法最好情况下的性能，然后对系统影响进行建模。系统影响包含着变化，如一个

正在运行的操作系统，内存不足时执行有着不同的延迟、缓存开销，及管理内存一致性。所有这些影响都需要精心制作的基准测试，它可以用独立方式模拟这些行为。如果建模正确，独立的基准测试几乎可以再现一个 DSP 内核的运行状况，相当于它在一个运行系统中的行为。第 9 章讨论如何执行这种基准测试。

3. 在并发进程中集中处理激励和响应

一旦理解了输入和输出，就要设计并开发 DSP 的软件解决方案。DSP 的软件开发同样有其他类型软件发展面临的制约因素和开发挑战。这些包括缩短的上市时间、烦琐和重复的算法集成周期、实时应用的时间密集的调试周期、同一个 DSP 上运行多个差别化任务的整合，以及其他的实时处理要求。高达 80% 的 DSP 系统开发工作涉及分析、设计、实施，及软件组件整合。

第 15 章将涵盖多个关于管理 DSP 软件开发工作的主题。该章的第一节将讨论 DSP 系统的工程和问题，讨论框架是 DSP 和实时软件开发涉及的问题。然后讨论 DSP 应用开发背景下的高级设计工具，也对集成开发环境和原型环境进行讨论，回顾 DSP 应用程序开发人员面临的挑战，如代码性能调整、性能分析和优化。本章最后面讨论 DSP 和实时系统的开发、集成和分析的相关主题。

4. 设计算法来处理激励和响应，满足给定的时间要求

编写 DSP 软件以满足实时约束是具有挑战性的，所以有几个重点关注这方面内容的章节。从前，DSP 软件用汇编语言编写。然而，现代编译器问世后，使用 C 语言编写高效的 DSP 代码已经成为标准。但是，由于大多数的 DSP 特性不能完全用 C 语言表达，存在各种加强标准 C 和 C++ 语言的替代品，如语言扩展、更高级的语言，及自动向量化编译器。第 10 章说明用于编写 DSP 软件的高级语言和编程模型。

优化是转换一段代码并使它更有效（无论是在时间、空间或功耗上）的过程，而不改变其输出或副作用。代码用户唯一可见的差异，是增加的运行速度和消耗更少的内存或功率。说优化有些用词不当，在某种意义上说，顾名思义，优化会尝试找到“最优”的解决方案，但在现实中，优化的目的是改善，而不是达到完美的结果。

DSP 的重中之重就是优化，这包括优化性能、内存，及功耗。

第 11 章重点讨论代码的性能优化。这是开发过程中关键的一步，因为它直接影响系统完成其拟定工作的能力。执行速度更快的代码意味着需要更多的数据通道、完成更多的工作和竞争优势。该章旨在帮助程序员写尽可能最高效的代码。该章先介绍工具链的使用，涉及在优化前理解数字信号处理器架构的重要性，然后讨论各种优化技术。这些技术适用于所有可编程 DSP 架构——C 语言优化技术和一般循环转换。该章介绍的都是现实世界的例子，通

过讨论德州仪器公司和 Freescale 公司的 DSP 来说明概念。

第 12 章重点讨论内存优化。围绕内存系统性能的应用程序代码优化，在可执行代码的篇幅以及运行时性能方面往往能产生巨大的收益。该章介绍了应用开发者可以用于在资源有限的嵌入式系统中缩减其可执行文件静态大小的方法。此外，该章说明的代码优化技术，通过提高软件构建工具在编译、汇编，及链接时优化代码的能力，可以提供应用程序代码显式的性能收益或隐式收益。

第 13 章重点讨论功耗优化。该章的目的是给需要使用纯软件方法优化 DSP 功耗的程序员提供资源。为了提供最全面的 DSP 软件电源优化源头，该章提供了一个基本的功耗背景介绍、测量技术介绍，然后讨论电源优化的细节。该章将重点讨论三个主要领域：算法优化、软件控制的硬件电源优化（低功耗模式、时钟控制、电压控制）和数据流优化，并讨论使用快速 SRAM 类型存储器（常见的缓存）和 DDR SDRAM 时的功能和功率考虑。

5. 设计一个调度方案，确保进程的及时调度，以满足时间期限

DSP 应用有着非常苛刻的数据速率和实时计算要求。这些应用程序还可以有非常不同的实时要求。为了获得最高性能，DSP 设计者必须了解实时设计的问题。而且，由此产生的复杂性要求使用实时操作系统（Real Time Operating System, RTOS）。一个 DSP RTOS 的主要特点包括：速度极快的上下文切换，非常低的中断延迟时间，优化的调度、中断处理程序、任务、事件、消息、循环队列，定时器管理，资源和信号灯处理，固定块和内存管理，这些特点和完整的先发功能也有合作和时间片调度。第 14 章将深入讨论 DSP RTOS，以便在应用程序的开发上有效地利用 DSP RTOS。

在整个实时软件设计和开发阶段，工程师需要使用软件开发工具以迭代步骤建立和调试系统。DSP 调试技术包括硬件和软件技术。调试硬件包含了 DSP 芯片上的功能，DSP 芯片有收集数据的能力。此数据提供状态行为和其他系统可见性。硬件还需要以高速率从 DSP 器件提取此信息并格式化数据。调试软件为主机提供了额外的更高级控制和一个接口，通常从调试器接口方面来说。调试器让开发工程师简单地从编译过程（编译、汇编和链接一个应用程序）迁移到执行环境。调试器将编译过程的输出镜像加载到目标系统中。工程师使用调试器与仿真器进行交互来控制 and 执行应用程序，并发现和解决问题。这些问题可能是硬件和软件的问题。为此，调试器被设计成为一个完整的集成和测试环境。第 17 章讨论了调试复杂的 DSP 系统的一系列活动和技术。

案例分析 1 将通过一个 DSP 系统性能工程的优秀案例分析把所有这一切融合在一起。重点是分析性能工程案例。系统性能评估发生在软件开发周期的早期可以避免严重损失。当于实现之前评估替代设计时，应用普遍有更好的性能。软件性能工程（SPE）是一组用于收集数

据、构建系统性能模型、评估性能模型、管理不确定风险、评估替代品，并验证模型和结果的技术。SPE 也包括有效利用这些技术的战略。软件性能工程的概念已用于同时开发数字信号处理应用程序与新一代基于 DSP 的阵列处理器。算法性能和高效的实现为程序标准的推进动力。当软件应用程序和处理器同时开发时，数量可观的系统软件开发会在物理硬件可用前完成。这使得 SPE 技术纳入开发生命周期。这些技术被跨职能地纳入系统工程组织（负责开发信号处理算法）以及软硬件工程组织（负责在嵌入式实时系统中实现算法）。

第 6 阶段：软硬件集成

在集成阶段系统整合成一个功能齐全的实时系统。这里选择描述几个案例分析来巩固前面章节讨论过的多个重点。我们将介绍系统集成中涉及 DSP 系统的更有用且更重要的方面。在这个阶段的主题领域包括：

- 多核 DSP 系统的集成
- 基站 DSP 系统的集成
- 医疗 DSP 系统的集成
- IP 语音电话（Voice over IP, VoIP）DSP 系统的集成
- 软件定义的无线电 DSP 系统的集成

多核数字信号处理器的重要性近年来逐渐提升，主要是因为数据密集型应用程序的出现，比如移动设备上的视频和高速互联网的浏览。这些应用需要显著的计算性能和较低的成本和功耗。第 16 章将讨论这些话题，并讲解由一个单核应用程序移植到多核环境的例子，除了执行所需的处理算法之外，还需要考虑复杂的编程与进程调度。该章讨论两个基本多核编程方法：多单核和真多核。真多核模型用于移植一个运动 JPEG(MJPEG) 应用程序到多核 DSP 器件，并用于说明提出的概念。该章还谈到了向多核环境移植应用程序时会出现的问题并提出了解决这些问题的解决方案。

针对越来越多的以信号处理为中心的应用程序，越来越多的 DSP 算法组件开发了出来，对于编程模型和标准的需求也开始出现。正如其他编码标准一样，DSP 编程标准可以提高工程效率、缩短集成时间和提高有效性。它也可以更有效地整合来自多个供应商的 DSP 组件。

第 6 阶段还包括一个案例分析，描述的是长期演进（Long Term Evolution, LTE）基站的第一层和第二层软件设计以及用于开发这个应用多核的实现技术（案例分析 1）。它汇集了在本书前面提出的多个重点。该案例分析总结了从单核嵌入式应用软件到多核 SoC（System on a Chip, 片上系统）迁移的各种挑战和应对方法。以 LTE eNodeB 协议栈的迁移为案例分析主题。

该案例分析介绍了基本的软件工程实践，涉及复杂嵌入式平台软件开发的工程团队用这些实践可以提高项目的可行性。

此后，这个案例分析介绍定义明确的 3 步过程，以及借助每一步中相关示例开发多核 SoC 的嵌入式应用所需的步骤。每个步骤进一步细分为子步骤，以确保在每个开发阶段结束时，有一个可衡量的进展。在此使用一个高性能的多核 SoC 的例子讲解其中的各种技术挑战及其解决方案并提出建议。

有一个案例分析（案例分析 3）与 DSP 的 IP 语音电话系统有关。相比基于铜缆的传统电话，VoIP 提供了许多与成本相关的优势，物理端（设备布线材料），以及逻辑端（考虑增加服务和区分成本模型的灵活性）皆是如此。该案例分析说明了 DSP 在过去十年中如何让 VoIP 尽可能普及。

一旦从双绞线和 E1/T1 中继接线的迁移给以太网 LAN 和光纤骨干网腾出空间，很多基于数据包的语音技术便重塑了电信网络。VoIP 网关就是过渡时期的主力系统基础设施。网络段被基于 IP 的技术取代，但遗留技术和新技术相撞时服务仍然必须正常。VoIP 媒体网关处理不同侧的网络接口技术所需的语音和信令信息，例如，由一个数据包网络的 TDM（时分复用）网络。全双工实时语音或传真 / 调制解调通信由 DSP 引擎压缩并编码成 IP 数据包，然后发送到 IP 网络。从网络接收到的数据包解码，然后向 TDM 端进行解压。动态抖动缓冲区自动补偿网络延迟变化，实现实时语音通信。语音处理包括回音消除、语音压缩、语音活动检测、语音打包。其他功能包括信号检测、继电器和传真 / 调制解调器中继。DSP 技术使所有这些底层技术能够实现。这个案例将描述媒体网关的架构。

还有一个关于医疗领域 DSP 的案例分析（案例分析 2）。使用的示例是一个实时超声系统。实时超声检查系统已有 40 余年历史。在这段时间内，系统的体系结构显著变化，在质量和运营模式方面引入了新的功能。

在这个案例分析中，我们给出一些常见操作模式的概述，这些操作模式专注于以工程方法来回答一些频繁出现的设计问题。该案例的重点是现代 DSP 架构上波束成形和 B 模式的实施，其中讨论了权衡和硬件功能。

当今这代 DSP 有强大的处理能力，更适合医疗超声波应用。案例分析 2 中的案例和实例将展示 DSP 可以实现什么，瓶颈在哪里，优势在哪里。

有一个关于软件定义无线电（Software Defined Radio, SDR）的案例分析（案例分析 6）。数字信号处理已成为无线通信的一个大前提。所有最新的技术（包括 OFDM、CDMA、SC-FDMA），它们代表 3 G ~ 4 G 网络（如 HSPA，LTE 或 WiMAX）的核心基础，现在都可以通过高密度数字算法，在一个小型低功耗的芯片上实现。更重要的是，额外的信号处理技术，

如波束成形或空间复用，对实现每秒几百兆位的吞吐量和每赫兹每秒几十位的频谱效率有很大的贡献。此外，在信道估计器、均衡器和比特解码器中可以找到的一些其他复杂算法允许恶劣的无线电环境中应用所有这些技术，这些环境包括具有高移动性，甚至是远距离情况下的非视距通信。

大规模的整合使手持设备包括一个多标准的终端来兼容大量的各种无线标准。设想一款智能手机，根据其服务需求和信道条件，很方便地为数据和语音传输选择最好的技术。这就是为什么你的智能手机可以通过 GSM、EDGE、UMTS 或 LTE 基站连接到 BTS。在同一时间，手机可以与 Wi-Fi、蓝牙、GPS 连接，所有这些功能都在一个非常小的终端实现，而且电池的寿命也较长。在将来，这种服务的选择和复用可以仅通过软件定义。如果没有数字信号处理，仅仅依靠模拟组件，这样的性能将不可能实现。现在，收发机中的模拟部分正被数字部分取代。越来越多的操作都可以在数字部分用较低的价格和更好的性能实现，包括滤波、上/下变频、模拟链中产生的失真的补偿。此外，可以预计在未来模拟部分在高速 A/D 和 D/A 转换器的帮助下将被彻底征服，从而将使数字收发机直接连到天线。这部分称为收发机前端，而十几年前，它曾经是完全模拟的，现在则越来越数字化。该案例分析（案例分析 6）试图揭示数字收发机前端一些现有的数字信号处理技术。

在多数应用里，DSP 系统需要准确规范的处理要求。在本书中，我们有一个案例分析涉及使用 DSP 技术的手机应用的规范步骤。详细和精确的规范技术可以使系统满足客户要求，并且在现场良好工作。该案例分析将带领读者在规范软件系统中经历这些有趣的实际步骤。

最后，还有几个案例分析概述软件性能工程（Software Performance Engineering, SPE）。SPE 是满足系统性能要求并带来成本效益的软件系统开发的系统、定量方法。SPE 是一个面向软件的方法，它专注于架构、设计和实现所选方案。本书有一个很好的案例分析重点讨论在具有硬实时期限的大规模 DSP 应用中 SPE 的使用。

作者简介

Kia Amiri

kiaa@alumni.rice.edu

Kia Amiri 分别于 2007 年和 2010 年在得克萨斯州休斯敦市的莱斯大学获得电气和计算机工程硕士和博士学位，在此期间他也是大学多媒体通信中心实验室的成员。他的研究方向是无线通信的物理层设计和硬件架构。他是该领域 7 项专利的共同发明者。2007 年的夏天和秋天，在加州圣何塞 Xilinx 公司先进系统技术组内，Kia 曾经承担 MIMO 算法的设计与实现工作。

Arokiasamy I

arokia@freescale.com

Arokiasamy I 目前担任 Freescale LTE Layer-1 的工程经理，他拥有超过 25 年的软件架构和开发经验，包括水力发电站工业自动化系统、实时操作系统、CodeWarrior 工具的 MIPS 平台编译器后端、Freescale MSC8144 平台的 WiMAX PHY 等。Arokiasamy I 从印度班加罗尔的印度科学研究所获得了电子与通信工程学院工程学士学位。

Michael C. Brogioli

Michael C. Brogioli 博士目前在美国得克萨斯州奥斯汀市担任计算机工程和软件顾问，同时也是莱斯大学的计算机工程兼职教授。此外，他还在奥斯汀和纽约地区一些刚起步的科技公司担任咨询工作。在此之前，他是一名资深的技术专家和编译器首席架构师，负责搭建技术解决方案组织的构建工具。在 Freescale 工作期间，他还曾与下一代 DSP 平台的硬件开发团队一起工作。在 Freescale 之前，Brogioli 博士在得克萨斯州 Stafford 的 TI 先进体系架构和芯片技术组以及加州圣克拉拉英特尔微处理器研究实验室工作。在嵌入式计算和信号处理空间领域，他撰写了十几本书并参与撰写了三本书。他拥有美国得克萨斯州休斯顿莱斯大学计算机工程博士学位和硕士学位，以及美国纽约州特洛伊市伦斯勒理工学院电气工程学士学位。

Cristian Caciuloiu

Cristian Caciuloiu 是 Freescale 半导体公司罗马尼亚分公司的一名软件工程师。他于 1999 年获得罗马尼亚布加勒斯特 POLITEHNICA 大学计算机科学学士/硕士学位。2000 年, Cristian 加盟 Freescale (当时是 Motorola 半导体产品部门), 在几个 DSP 和 PowerPC 平台上进行各种嵌入式软件项目的工作。从 2005 年起, 他担任高级技术领导和管理职位, 最近在 Freescale 罗马尼亚分公司担任信号处理软件和系统团队 VoIP 媒体网关软件产品的软件架构师。

Joseph R. Cavallaro

cavallar@rice.edu

Joseph R. Cavallaro 是得克萨斯州休斯敦莱斯大学电子与计算机工程系教授以及多媒体通信中心主任。他也是芬兰 Oulu 大学的无线通信中心的讲师。他 1981 年获得宾夕法尼亚大学学士学位, 1982 年获得普林斯顿大学硕士学位, 1988 年获得康奈尔大学博士学位, 均为电气工程专业。自 1981 年, 作为技术人员加入 AT&T 贝尔实验室后, 他一直从事研究工作, 他的研究方向包括无线通信系统中的 VLSI 信号处理应用程序。

Stephen Dew

stephendew@yahoo.com

Stephen Dew 目前是 Freescale 半导体公司的编译器工程师。之前, 他曾在 Freescale 和 StarCore 公司从事应用工程工作。2001 年他获得了佐治亚理工学院电子与计算机工程理学硕士。

Chris Dick

chris.dick@xilinx.com

Chris Dick 博士是 Xilinx 公司的 DSP 首席科学家, 并担任 Xilinx 无线系统工程团队的工程经理。Chris 从事信号处理技术工作逾二十年, 工作领域跨越商业、军事和学术部门。在 1997 年加入 Xilinx 之前, 他在澳大利亚墨尔本 La Trobe 大学担任了 13 年教授, 管理一个名为信号处理解决方案的 DSP 顾问团队。Chris 的工作和研究方向是信号处理、数字通信、MIMO、OFDM、软件定义的无线电、DSP 的 VLSI 体系结构、适应信号处理、同步、实时信号处理硬件架构、自定义计算机中 FPGA 的应用, 以及实时信号处理。他拥有计算机科学和电子工程领域学士学位和博士学位。

Melissa Duarte

megduarte@gmail.com

Melissa Duarte 出生于哥伦比亚的库库塔。2005 年她获得哥伦比亚波哥大市哈维里亚那天主教大学 (Pontificia Universidad Javeriana) 的电气工程学士学位, 在 2007 年和 2012 年分别获得得克萨斯州休斯敦莱斯大学的电气硕士学位和计算机工程博士学位。她的研究方向是下一代无线通信、全双工系统、基于反馈的多输入多输出天线系统的架构设计与实现, 开发无线开放访问研究平台 (WARP) 实施并评估无线通信算法。Melissa 是莱斯大学 2006 ~ 2007 年 Xilinx 奖学金、莱斯大学 2007 ~ 2008 年 TI 奖学金和 2009 ~ 2012 年罗伯特·罗卡奖学金的获得者。

Michelle Fleischer

Michelle.fleischer@freescale.com

Michelle Fleischer 在密歇根州东南部长大, 并在密歇根州霍顿密歇根理工大学获得了电子工程学士学位 (1992 年) 和硕士学位 (1995 年), 主修电气工程。1992 年开始, 她在基威诺研究中心 (Keweenaw research center) 为美国宇航局进行声学建模实验工作, 以及为美国陆军坦克司令部进行有源噪声控制实验。1995 年开始, 她在得克萨斯州达拉斯的 TI 工作。2006 年加入伊利诺伊州芝加哥的 Freescale, 成为现场应用工程师, 支持 Motorola 和 RIM 等关键客户的无线组, 以及网络 and 多媒体组的关键网络客户。在她的职业生涯中, Fleischer 女士撰写了大量的应用说明、设计文档、软件规格和软件设计。

Umang Garg

Umang.Garg@gmail.com

Umang Garg 目前是 Freescale 网络和多媒体解决方案集团 LTE Layer 2 软件开发的工程经理, 他拥有 10 年 DSP 和通信处理器软件开发经验。他目前的工作方向是利用多核架构开发 LTE 软件, 而之前的工作方向包括音频、语音、图像处理 and VoIP 技术。Umang 拥有英国苏塞克斯大学计算机系统工程 (荣誉) 学士学位, 以及英国帝国学院高级计算机科学硕士学位。

Vatsal Gaur

vatsal@freescale.com

Vatsal Gaurisa 在无线基带领域作为 DSP 软件工程师拥有超过 7 年的经验。他曾从事 L1 软件开发的各项技术工作, 如 GSM、GPRS、EDGE、WiMAX 和 LTE。他目前的工作包括 LTE eNodeB 各种功能的算法开发和系统设计。在加入 Freescale 之前, Vatsal 曾在 Houghes