



· 源程序代码 ·
· FPGA工程文件 ·

构建数字通信技术理论知识与工程实践之间的桥梁!

着眼工程设计，精解设计实例
分解实现步骤，注重实现细节
完整仿真测试，详细性能分析
提供完整代码，迅速提升实力

数字滤波器的 MATLAB与FPGA实现

Xilinx/VHDL版

· 杜勇 编著 ·



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

数字滤波器的 MATLAB与FPGA实现

Xilinx/VHDL版

· 杜勇 编著 ·



电子工业出版社
Publishing House of Electronics Industry
北京·BEIJING

内 容 简 介

本书以 Xilinx 公司的 FPGA 器件为开发平台, 以 MATLAB 及 VHDL 语言为开发工具, 详细阐述数字滤波器的 FPGA 实现原理、结构、方法, 及仿真测试过程, 并通过大量工程实例分析 FPGA 实现过程中的具体技术细节, 主要包括 FIR 滤波器、IIR 滤波器、多速率滤波器、自适应滤波器、变换域滤波器、解调系统滤波器设计等内容。本书思路清晰、语言流畅、分析透彻, 在简明阐述设计原理的基础上, 追求对工程实践的指导性, 力求使读者在较短的时间内掌握数字滤波器技术的 FPGA 设计知识和技能。

作者精心设计了与本书配套的 FPGA 数字信号处理板, 详细讲解了工程实例的实验步骤及方法, 形成了从理论到实践的完整学习体验过程, 可以有效地加深读者对滤波器技术的理解深度。本书的配套资料收录了完整的 MATLAB 及 VHDL 实例工程代码, 有利于工程技术人员参考学习, 读者可登录华信教育资源网 (www.hxedu.com.cn) 免费注册后下载。

本书适合从事数字通信和数字信号处理领域的设计工程师、科研人员, 以及相关专业的研究生、高年级本科生使用。

未经许可, 不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有, 侵权必究。

图书在版编目 (CIP) 数据

数字滤波器的 MATLAB 与 FPGA 实现: Xilinx/VHDL 版/杜勇编著. —北京: 电子工业出版社, 2017.9
ISBN 978-7-121-32641-7

I. ①数… II. ①杜… III. ①数字滤波器—Matlab 软件②现场可编程门阵列—应用—数字滤波器
IV. ①TN713

中国版本图书馆 CIP 数据核字 (2017) 第 215730 号

责任编辑: 田宏峰

印 刷: 北京中新伟业印刷有限公司

装 订: 北京中新伟业印刷有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 25.5 字数: 652 千字

版 次: 2017 年 9 月第 1 版

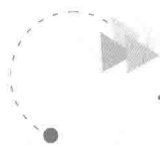
印 次: 2017 年 9 月第 1 次印刷

定 价: 79.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888, 88258888。

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式: tianhf@phei.com.cn。



前 言

为什么要写这本书

为什么要写这本书？或者说，为什么要写数字通信的 MATLAB 与 FPGA 实现技术相关内容的书？记得几年前电子工业出版社首次出版《数字滤波器的 MATLAB 与 FPGA 实现》这本书时，我在前言中提到写作的原因主要有三条：其一，是 FPGA 技术在电子通信领域得到了越来越广泛的应用，并已逐渐成为电子产品实现的首选方案；其二，是国内市场上专门讨论如何采用 FPGA 实现数字通信技术的书籍相对欠缺；其三，是数字通信技术本身十分复杂，关键技术较多，在一本书中全面介绍数字通信技术的 FPGA 实现难免有所遗漏，且内容难以翔实。因此，根据作者从业经验，将数字通信技术的关键技术大致分为滤波器技术、同步技术和解调技术三种，并尝试着先写滤波器技术，再逐渐完成其他两种关键技术的写作。在广大读者的支持和鼓励下，总算完成了《数字通信同步技术的 MATLAB 与 FPGA 实现》、《数字调制解调技术的 MATLAB 与 FPGA 实现》两本书。后来又根据读者的反馈要求，先后出版了数字滤波器、数字通信同步技术、数字调制解调技术几本书的 Altera/Verilog 版，以及专门讨论锁相环技术的《锁相环技术原理及 FPGA 实现》。

数字通信的 MATLAB 与 FPGA 实现的系列著作出版后，陆续通过邮件或博客的方式收到广大读者的反馈意见。一些读者直接通过邮件告知书中的内容对工作中提供的直接或间接的帮助；一些读者提出了很多中肯的有建设性的意见和建议；更多的读者通过邮件交流书中的相关设计问题；还有一些读者直接指出了书中一些描述不准确的地方，以及部分文字上的错误（这些勘误都已在我的技术博客中发布）。

由于最初用 Xilinx/VHDL 平台（相对于 Altera/Verilog，我更早熟悉 Xilinx /VHDL 平台）写数字通信的 MATLAB 与 FPGA 实现的系列著作时，并没有规划要写这个系列的 Altera/Verilog 版本，因此并没有在书名上增加“Xilinx/VHDL 版本”的字样，后来写 Altera/Verilog 版本时，为以示区别，在书名上增加了“Altera/Verilog 版本”的字样。时间过得很快，5 年多的时间过去了，应读者需求，为进一步提高广大读者学习的效率，作者精心设计与 Xilinx/VHDL 版本系列图书配套使用的 FPGA 信号处理板 CXD301，并利用这次改版的时机增加了书中实例的板载测试内容，同时将书名增加了“Xilinx/VHDL 版本”的字样。

与《数字滤波器的 MATLAB 与 FPGA 实现（第 2 版）》相比，此次改版主要涉及以下几个方面：

- (1) 对有 FPGA 工程实例的章节，增加了主要工程实例的 CXD301 板载测试内容。
- (2) FPGA 工具更换为 ISE 14.7，仿真工具更换为 ModelsimSE 10.1，MATLAB 软件更换为 Matlab_R2014a 版本。
- (3) 为便于在 CXD301 处理板上进行板载测试验证，对部分工程实例参数进行了适当调整。

(4) 为与 CXD301 处理板的硬件接口保持一致, 所有实例程序中的复位信号由低电平有效改为高电平有效。

(5) 在编写板载测试内容时, 发现原书中的部分程序还有需要完善的地方, 改版过程中对配套资料中的程序文件进行了补充及优化。

(6) 更正了书中一些叙述不当的地方, 大多是读者反馈回来的问题。

(7) 对读者提问较多的地方叙述得更加详细。

通常来讲, 一名电子通信专业的技术人员, 在从业之初都会遇到类似的困惑: 如何将从教材中所学的理论与实际中的工程设计结合起来? 如何能够将这些教材中的理论转换成实际的电路? 绝大多数数字通信类教材对通信的原理讲解十分透彻, 但理论与实践之间显然需要有座可以顺利通过的桥梁。一个常用的方法是通过采用 MATLAB 等工具进行软件仿真的方法来加深对理论的理解, 但更好的方法显然是直接参与工程的设计与实现。

然而, 刚毕业的工科院校学生极少有机会参加实际工程设计, 工作中往往感到学校所学的理论知识很难与实际工程产品的实现联系起来。教科书上多是讲解通信原理性的内容, 即使可以很好地解答教材后面的习题, 或者说能够熟练地对书中的基本公式进行推导, 在实际进行产品设计时, 如何将这些理论及公式用具体的电路或硬件平台实现出来, 仍然是摆在广大工程师面前的一道难关。尤其对于数字通信专业来讲, 由于涉及的理论知识比较复杂, 真正进行工程设计时才发现根本无从下手。采用 MATLAB、System View 等软件对通信理论进行仿真, 虽然可以直观地验证算法的正确性, 并查看仿真结果, 但这类软件的仿真毕竟只停留在算法或模型的仿真上, 与真正的工程设计及实现完全是两个不同的概念。FPGA 技术很好地解决了这一问题。FPGA 技术本来就是基于工程应用的技术, 其仿真技术可以很好地仿真产品实际的工作情况, 尤其是时序仿真技术, 在计算机上通过了时序仿真的程序设计, 几乎不再需要修改就可以直接应用到工程中。这种设计、验证、仿真的一体化方式可以极好地将理论与工程应用结合起来, 从而提高学习的兴趣。

FPGA 技术因其快速的并行运算能力, 以及独特的组成结构, 在电子通信领域已成为必不可少的实现平台之一。本书的目的正是架起一座教科书理论与工程设计实践之间的桥梁, 通过具体的设计实例, 详细讲解从理论到工程实现的方法、步骤和过程, 以便于工程技术人员尽快掌握利用 FPGA 平台实现数字通信技术的方法。

目前, 市场上已有很多介绍 ISE、Quartus II 等 FPGA 开发环境, 以及 VHDL、Verilog HDL 等硬件编程语言的书籍。如果我们仅仅使用 FPGA 来实现一些数字逻辑电路, 或者理论性不强的控制电路设计, 掌握 FPGA 开发工具及 VHDL 语法就可以开始工作了。数字通信技术的理论性要强得多, 采用 FPGA 平台实现数字通信技术的前提条件是对理论知识首先要有深刻的理解。在理解理论知识的基础上, 关键的问题是根据这些通信理论或公式, 利用 FPGA 的特点, 找到合适的算法实现结构, 厘清工程实现的思路, 并采用 VHDL 等硬件编程语言对其进行正确的实现。因此, 要顺利地读懂本书, 掌握用 FPGA 实现数字通信技术的知识和技能, 读者还需要对 FPGA 的开发环境和设计语言有一定的了解。

作者在写作本书的过程中, 兼顾数字通信技术的基础理论, 以及工程设计过程的完整性, 重点突出 FPGA 设计方法、结构、实现细节, 以及仿真测试方法。在讲解理论知识的时候, 重点从工程应用的角度进行介绍, 主要介绍工程设计时必须掌握和理解的知识, 并且结合 FPGA 的特点进行讨论, 便于读者尽快地找到理论与工程实现之间的结合点。在讲解实

例的 FPGA 实现时, 不仅绝大多数实例给出了完整的 VHDL 程序代码, 并且从思路和结构上对每段代码均进行了详细的分析和说明。根据作者的理解, 针对一些似是而非的概念, 结合工程实例的仿真测试加以阐述, 希望能够对读者提供更多有用的参考。相信读者按照书中讲解的步骤完成一个个工程实例时, 会逐步感觉到理论与工程实现之间完美结合的畅快。随着读者掌握的工程实现技能的提高, 对数字通信技术理论知识的理解也必将越来越深刻, 重新阅读以前学过的数字通信原理时, 头脑里就更容易构建起理论与工程实现之间的桥梁。

本书的内容安排

第 1 章首先介绍了滤波器的基本概念、FPGA 的基本知识, 以及 Xilinx 公司的主要器件。本章在介绍 FPGA 的发展历程、结构及工作原理等基本知识后, 对 FPGA 设计中经常使用到的各种 IP 核进行了简要说明。目前的 FPGA 厂家主要有 Xilinx 公司及 Altera 公司。两家公司几乎都有性能相近的产品, 但所使用的开发工具无法通用。Xilinx 公司作为 FPGA 的发明者及 FPGA 行业的领导者, 通过不断应用尖端技术来长久保持它的行业领袖地位。由于不同器件的结构不同, 因此各有其合理的应用领域。为了提高设计性能并节约产品成本, 了解器件基本特性, 合理选择最终的目标器件显得尤为重要。因此, 本章还对 Xilinx 公司的主要芯片进行了介绍, 在后续章节中也将利用 Xilinx 公司的 Spartan 系列 FPGA 器件作为目标实现平台进行讲解。最后本章对本书配套板载试验的信号处理板 CXD301 进行了简介, 如果读者购买了 CXD301 开发板, 可以完成理论到实践的完整学习体验过程, 从而有效地加深对滤波器技术的理解深度。

第 2 章首先介绍了硬件描述语言的基本概念及优势, 并对 VHDL 语言进行了简要介绍。对本书使用到的软件开发仿真环境——ISE 开发套件、ModelSim 仿真软件、Synplicity 综合软件, 以及 MATLAB 软件进行了简要介绍。数字滤波器的 FPGA 设计与实现是一项将理论与实践紧密结合的技术, 要求设计者不仅要十分清楚数字滤波器和数字信号处理的基本原理, 同时还需要掌握 MATLAB 软件的使用方法、VHDL 编程和 FPGA 实现技术。

第 3 章在详细分析了字长效应在 FPGA 设计中的影响后, 对几种常用的运算模块 IP 核进行了介绍, 详细阐述了各 IP 核控制参数的设置方法, 并给出了几个简单的模块应用实例。数字信号在 FPGA 等硬件系统中实现时, 由于受寄存器长度的限制, 不可避免地会产生有效字长效应。设计工程师必须了解字长效应对数字系统可能带来的影响, 并在实际设计中通过仿真来确定最终的量化位数、寄存器长度等内容。IP 核在 FPGA 设计中的应用十分普遍, 尤其在数字滤波器等信号处理领域, 采用设计工具提供的 IP 核进行设计, 不仅可以提高设计效率, 而且可以保证设计的性能。需要特别说明的是, 从读者反馈的信息来看, 虽然大多数问题是针对其他章节的实例提出的, 但问题的本质不少都与数据有效字长效应有关。因此, 建议读者详细阅读本章内容, 并且深入理解 FPGA 中的数字运算, 以及有效字长效应对信号处理所带来的影响。

从第 4 章开始, 本书正式讨论各种数字滤波器的 FPGA 实现。FIR 滤波器是数字滤波器中最常见、使用最广泛的一种滤波器。为便于读者深入了解 FIR 滤波器的设计原理及方法, 本章简要讲述了与数字滤波器设计相关的基础理论知识, 接着对常用的 MATLAB 函数设计方法进行了介绍。采用 MATLAB 设计出符合要求的滤波器系数后, 还应采用 VHDL 等硬件编程语言进行设计实现。根据 FPGA 的结构特点, 具体实现 FIR 滤波器时有几种不同的设计

方法,本章详细阐述了几种常用结构的设计方法,最后介绍了功能强大的 FIR 核。在实际工程设计中,如果目标器件提供了相应的 FIR 核,则建议读者尽量采用 IP 核的方法进行设计实现。

第 5 章讨论了 IIR 滤波器的 FPGA 实现。IIR 滤波器因其较高的滤波效率,十分利于在不需严格相位特性的系统中使用。本章在介绍 IIR 滤波器基本原理时,重点对 IIR 与 FIR 滤波器的异同点进行了比较,接着对常用的几种 IIR 滤波器设计函数进行了介绍,并比较了几种设计函数的滤波性能。IIR 滤波器的 FPGA 实现相对于 FIR 滤波器来讲要复杂一些,主要原因在于其反馈结构,并且目前的 FPGA 设计软件并没有提供通用的 IP 核使用。本章详细阐述了 IIR 滤波器的 FPGA 实现过程,以及实现过程中需要注意的系数量化方法、计算输出数据位宽、MATLAB 仿真和 FPGA 实现等关键问题。

第 6 章首先介绍了多速率信号处理的一些基本概念,以及多速率信号处理的一般步骤。抽取与内插是多速率信号处理的基础,读者需要从原理上了解抽取与内插的具体过程,以及对信号在时域及频域的影响。抽取与内插操作本身十分简单,多速率信号处理的关键问题是如何有效设计滤波器。CIC 滤波器的结构简单,没有乘法器,只有加法器、积分器和寄存器,适合于在高采样率条件下工作。半带滤波器可以使 2 倍抽取的每秒乘法次数比一般线性相位的 FIR 滤波器减少近 1/2,因此特别适合应用于转换率为 2 的整数次幂变换的系统。需要注意的是,CIC 滤波器及半带滤波器虽然十分节约资源,但均有其特定的使用条件。本章最后介绍了另一种在多速率信号处理中使用十分广泛的多相分解技术。

第 7 章首先对自适应滤波器的概念、应用及一般原理进行了简单介绍,而后针对应用广泛的 LMS 算法原理、实现结构进行了阐述,并采用 MATLAB 对 LMS 算法进行了仿真验证。以 LMS 算法为基础,本章分别以通道失配校正系统、自适应均衡器、智能天线阵、自适应陷波器为具体实例,详细阐述了 FPGA 实现自适应滤波器算法的步骤、方法及过程。为给读者提供更多的设计参考,在讨论上述不同自适应滤波器的 FPGA 实现过程中,分别以常规 LMS 算法、符号 LMS 算法进行讨论。自适应滤波器相对于常规滤波器来讲,在 FPGA 实现过程中,关键在于清楚掌握算法实现过程中各数据变量的变化范围,并以此确定各中间变量的数据字长及小数点位置,同时还需根据各运算步骤所需的运算量,合理分配各时钟周期内的运算量,以提高系统的整体运算速度。

相对于时域滤波器而言,变换域滤波器给出了一个全新的滤波器设计思路。一些在时域无法滤除的干扰信号,在变换域可十分容易地滤除。具体选择哪种滤波器,要根据输入信号的统计特征、滤波器实现的复杂度、运算速度等因素综合考虑。第 8 章首先对变换域滤波器的基本概念、快速傅里叶变换(FFT)、Quartus II 提供的 FFT 核等内容进行了简单介绍,这些知识都是进行变换域滤波器设计的基础。本章重点对变换域滤波器实现抗窄带干扰的 FPGA 设计与实现进行了详细讨论。采用变换域滤波技术实现窄带干扰滤除的原理并不复杂,在 FPGA 设计与实现过程中,难点在于准确把握各模块之间、各运算步骤之间,以及各信号接口之间的时序关系,并在设计中严格按照这些时序关系进行程序的编写。从这个实例中读者可以进一步体会到时序在 FPGA 设计中的重要性。

为了使读者对通信系统的 FPGA 实现有更完整的认识,第 9 章以一个较为完整的 DPSK 解调系统为实例,在简单介绍数字接收机、DPSK 调制解调原理的基础上,详细讨论了整个工程设计的全过程。尤其对解调环路中的数字滤波器设计、载波环路的参数设计、FPGA 实

现细节进行了详尽的分析，并给出了具有指导意义的几个设计原则。在整个工程设计过程中，可以看到，滤波器仍然是解调系统的重要组成部分，其性能的优劣直接影响整个系统的性能。通过详细分析讨论，并动手设计 DPSK 解调系统，相信读者会对数字通信技术的 FPGA 实现方法、手段、过程有较为深刻的理解。

关于 FPGA 开发环境的说明

众所周知，目前两大厂商 Xilinx 和 Altera 的产品约占据全球 90% 的 FPGA 市场。可以说，在一定程度上正是由于两家 FPGA 公司的相互竞争态势，有力地推动了 FPGA 技术的不断发展。虽然 HDL 的编译及综合环境可以采用第三方公司所开发的产品，如 ModelSim、Synplify 等，但 FPGA 器件的物理实现必须采用各自公司开发的软件平台，无法通用。Xilinx 公司推出的开发平台是 Vivado 和 ISE 系列套件，Altera 公司目前的主流开发平台是 Quartus II 系列套件。与 FPGA 开发平台类似，HDL 也存两种难以取舍的选择：VHDL 和 Verilog HDL。

学习 FPGA 开发技术的难点之一即在于掌握开发工具，无论是 Xilinx 还是 Altera 公司，为了适应不断更新的开发需求，主要是适应不断推出的新型器件，开发工具的版本更新速度很快。

Xilinx 自最初推出 ISE 3.x 版以来，历经十余年，已形成强大的用户群。虽然 Xilinx 公司自 2013 年 10 月 2 日发布最新的 ISE 14.7 版本后，宣布不再对 ISE 进行更新，由于 ISE 14.7 仍然支持 Xilinx 公司的 Spartan6、Virtex-6、Artix-7、Kintex-7、Virtex-7 等中高端主流器件，因此仍然是广大 FPGA 工程师的首选设计工具。Vivado 是 Xilinx 公司于 2012 年开始推出的平台，与 ISE 相比在架构及界面方面都有很大的变化，版本的更新主要是为了解决设计套件本身的功能性问题，Vivado 设计套件自 2012 年首次推出后，几乎每年都会推出 3 至 4 个版本，截至目前已陆续推出 20 个版本之多！过多的软件版本不可避免地增加了 FPGA 工程师适应开发工具的难度。

如何选择开发平台以及 HDL 语言呢？其实，对于有志于从事 FPGA 开发的技术人员，选择哪种平台及 HDL 语言并不重要，因为两种平台具有很多相似的地方，精通一种 HDL 语言后，再学习另一种 HDL 语言也不是一件困难的事。通常来讲，可以根据周围同事、朋友、同学或公司的主要使用情况进行选择，这样在学习的过程中，可以很方便地找到能够给你指点迷津的专业人士，从而加快学习进度。

本书采用的是 Xilinx 公司的 FPGA 器件作为开发平台，采用 ISE 14.7 作为开发环境，采用 VHDL 语言作为实现语言，同时采用 XST 和 Synplify_fpga2013 两种综合工具，使用 ModelSimSE 10.1 进行仿真测试。由于 VHDL 语言并不依赖于某家公司的 FPGA 产品，因此本书的 VHDL 程序文件可以很方便地移植到 Altera 公司的 FPGA 产品上。如果程序中应用了 IP 核资源，由于两家公司的 IP 核不能通用，这就需要根据 IP 核的功能参数，在另外一个平台上重新生成 IP 核，或编写 VHDL 代码来实现。

有人曾经说过，“技术只是一个工具，关键在于思想。”将这句话套用过来，对于本书来讲，具体的开发平台和 HDL 语言只是实现通信同步技术的工具，关键在于设计的思路和方法。读者完全不必要过于在意开发平台的差别，相信只要掌握本书所讲述的设计思路和方法，加上读者已经具备的 FPGA 开发经验，采用任何一种 FPGA 平台都可以很快地设计出满

足用户需求的产品。

如何使用本书

本书讨论的是数字滤波器技术的 MATLAB 与 FPGA 实现。相信大部分工科院校的学生和电子通信的从业人员对 MATLAB 软件都会有一个基本的了解，由于它的易用性及强大的功能，已经成为数学分析、信号仿真、数字处理必不可少的工具。MATLAB 具有大量专门针对数字信号处理的常用函数，如滤波器函数、傅里叶分析函数等，十分有利于对一些通信的概念及信号进行功能性仿真，因此，在具体讲解某个实例时，通常会采用 MATLAB 作为仿真验证工具。虽然书中的 MATLAB 程序相对比较简单，主要应用一些数字信号处理函数进行仿真验证，如果读者没有 MATLAB 的知识基础，建议最好还是先简单学习一下 MATLAB 的编程概念及基本语法。考虑到程序及函数的兼容性，书中所有 MATLAB 程序的开发验证平台均为 Matlab_R2014a 版软件。

在讲解具体的 FPGA 工程应用实例时，通常会先采用 MATLAB 对所需设计的工程进行仿真，一方面仿真算法过程及结果，另一方面生成 FPGA 仿真所需要的测试数据；然后在 ISE 平台上编写 VHDL 程序对实例进行设计实现。为便于讲述，通常会先讨论程序的设计思路，或者先给出程序清单，再对程序代码进行分析说明；完成程序编写后，需要编写 TestBench 测试激励文件，根据所需产生输入信号的种类，可以直接在 TestBench 文件中编写代码来产生输入信号，也可以通过读取外部文本文件的方式来产生输入信号；接下来就可以采用 ModelSim 工具对 VHDL 程序进行时序或行为仿真，查看 ModelSim 仿真波形结果，并根据需要将仿真数据写入外部文本文件中，通常还会对仿真波形进行讨论，分析仿真结果是否满足要求；如果 ModelSim 波形不便于精确分析测试结果，则需要再次编写 MATLAB 程序，对 ModelSim 仿真结果数据进行分析处理。

本书主要以工程应用实例的方式讲解各种数字滤波器技术的原理及 FPGA 实现方法和步骤。大部分实例均给出了完整的程序清单，限于篇幅，不同工程实例中的一些重复或相似的代码没有完全列出，随书配套资料收录了本书所有实例的源程序及工程设计资源，并按章节序号置于资料根目录下。本书在编写工程实例时，程序文件均放置在“D:\FilterPrograms”的文件夹下，读者可以先在本地硬盘下建立“D:\FilterPrograms”文件夹，而后将配套资料中的程序压缩包解压至该文件夹下，大部分程序均可直接运行。需要说明的是，在大部分工程实例中，需要由 MATLAB 产生 FPGA 测试所需的文本数据文件，或者由 MATLAB 读取外部文件进行数据分析，同时 FPGA 仿真的 TestBench 文件通常也需要从指定的路径下读取外部文件数据，或将仿真结果输出到指定的路径下。文本文件的路径均指定为绝对路径，如“fid=fopen('D:\FilterPrograms\Chapter_4\E4_1_FIR\Sn0dB_in.txt','w')”。因此，读者运行实例程序时，请将程序文件中指定文件绝对路径的代码进行修改，以确保仿真测试程序在正确的路径下对文件进行读/写操作。

完成程序设计、仿真测试后，如果读者选购了与该套图书配套的 FPGA 信号处理板 CXD301，则可以参考本书工程实例的板载测试内容，将板载测试程序下载到 CXD301 中，直观真实地体验同步技术的工程实现情况。工程实例的板载实验需要用到 CXD301 信号处理板、Xilinx 下载线缆、带宽不小于 100 MHz 的示波器、BNC 线缆等工具，如图 1 所示。

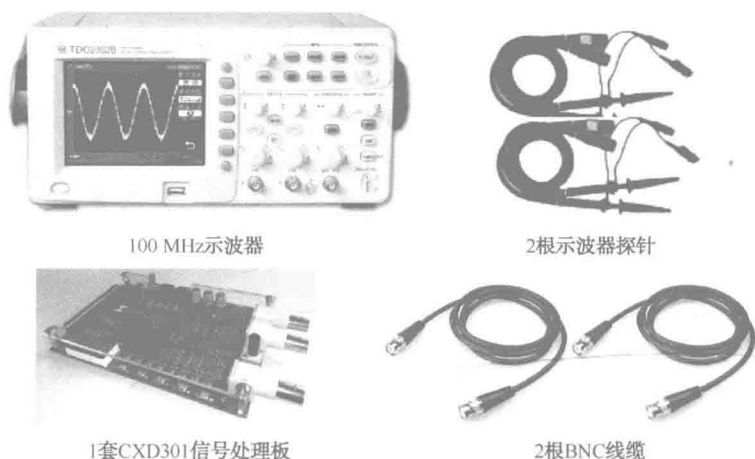


图1 工程实例板载实验所需工具

致谢

有人说,每个人都有他存在的使命,如果迷失他的使命,就失去了他存在的价值。不只是每个人,每件物品也都有其存在的使命。对于一本书来讲,其存在的使命就是被阅读,并给读者带来收获。数字通信的 MATLAB 与 FPGA 设计系列的书籍,能够对读者在工作及学习中有所帮助,是作者莫大的欣慰。

作者在写作本书的过程中查阅了大量的资料,在此对资料的作者及提供者表示衷心的感谢。由于写作本书的缘故,重新阅读一些经典的数字通信理论书籍时,再次深刻感受到前辈们严谨的治学态度和细致的写作作风。

在此,感谢我的妻子刘帝英女士,她不仅是一位尽心尽职的优秀母亲,也是一位严谨细致的科技工作者,正是她的支持和默默付出,我才有充分的时间专心完成系列书籍的写作。时间过得很快,刚开始编写系列图书时,女儿才刚上小学,今年转眼就上初中了,她仍然最爱看书和画画,她始终是我们家的骄傲,希望她能永远快乐。

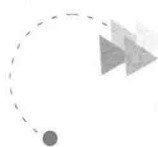
FPGA 技术博大精深,数字通信技术种类繁多且实现难度大。本书虽尽量详细讨论了 FPGA 实现数字滤波器技术的相关内容,仍感觉到难以详尽叙述工程实现所有细节。相信读者在实际工程应用中经过不断的实践、思考及总结,一定可以快速掌握数字滤波器技术的工程设计方法,提高应用 FPGA 进行工程设计的能力。由于作者水平有限,不足之处在所难免,敬请读者批评指正。欢迎大家就相关技术问题进行交流,或对本书提出改进意见及建议。

技术博客: <http://duyongcn.blog.163.com>

产品网店: <https://shop574143230.taobao.com/>

交流邮箱: duyongcn@sina.cn

杜勇
2017年9月



目 录

第 1 章 数字滤波器及 FPGA 概述	(1)
1.1 滤波器概述	(2)
1.1.1 滤波器简介	(2)
1.1.2 数字滤波器的分类	(3)
1.1.3 滤波器的特征参数	(5)
1.2 FPGA 基本知识	(5)
1.2.1 FPGA 的基本概念及发展历程	(5)
1.2.2 FPGA 的结构和工作原理	(7)
1.2.3 IP 核的概念	(13)
1.3 FPGA 在数字信号处理中的应用	(13)
1.4 Xilinx 器件简介	(14)
1.4.1 Spartan 系列器件	(17)
1.4.2 Virtex 系列器件	(20)
1.4.3 PROM 芯片介绍	(26)
1.5 FPGA 信号处理板 CXD301	(27)
1.6 小结	(28)
第 2 章 设计语言及环境介绍	(31)
2.1 HDL 语言简介	(32)
2.1.1 HDL 语言的特点及优势	(32)
2.1.2 选择 VHDL 还是 Verilog HDL	(33)
2.2 VHDL 语言基础	(34)
2.2.1 程序结构	(35)
2.2.2 数据类型	(37)
2.2.3 数据对象	(40)
2.2.4 运算符	(40)
2.2.5 VHDL 语句	(46)
2.3 FPGA 开发工具及设计流程	(51)
2.3.1 ISE 开发套件	(51)
2.3.2 ModelSim 仿真软件	(55)
2.3.3 Synplicity 综合软件	(57)
2.3.4 FPGA 设计流程	(58)

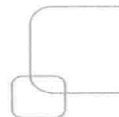
2.4	MATLAB 软件	(60)
2.4.1	MATLAB 软件简介	(60)
2.4.2	常用的信号处理函数	(63)
2.5	MATLAB 与 ISE 的数据交换	(69)
2.6	小结	(70)
第 3 章	FPGA 实现数字信号处理基础	(71)
3.1	FPGA 中数的表示	(72)
3.1.1	莱布尼兹与二进制	(72)
3.1.2	定点数表示	(73)
3.1.3	浮点数表示	(74)
3.2	FPGA 中数的运算	(77)
3.2.1	加/减法运算	(77)
3.2.2	乘法运算	(80)
3.2.3	除法运算	(83)
3.2.4	有效数据位的计算	(83)
3.3	有限字长效应	(86)
3.3.1	字长效应的产生因素	(86)
3.3.2	A/D 变换的字长效应	(87)
3.3.3	系统运算中的字长效应	(88)
3.4	FPGA 中的常用处理模块	(90)
3.4.1	乘法器模块	(90)
3.4.2	除法器模块	(95)
3.4.3	浮点运算模块	(98)
3.4.4	滤波器模块	(100)
3.4.5	数字频率器模块	(102)
3.5	小结	(104)
第 4 章	FIR 滤波器的 FPGA 设计与实现	(105)
4.1	FIR 滤波器的理论基础	(106)
4.1.1	线性时不变系统	(106)
4.1.2	FIR 滤波器的原理	(108)
4.1.3	FIR 滤波器的特性	(109)
4.1.4	FIR 滤波器的结构形式	(113)
4.2	FIR 滤波器的设计方法	(117)
4.2.1	窗函数法	(117)
4.2.2	频率取样法	(119)
4.2.3	最优设计方法	(120)
4.3	FIR 滤波器的 MATLAB 设计	(121)

4.3.1	采用 fir1 函数设计	(121)
4.3.2	采用 kaiserord 函数设计	(126)
4.3.3	采用 fir2 函数设计	(127)
4.3.4	采用 firpm 函数设计	(128)
4.3.5	采用 FDATool 工具设计	(130)
4.4	FIR 滤波器的 FPGA 实现	(132)
4.4.1	量化滤波器系数	(132)
4.4.2	串行结构的 FPGA 实现	(134)
4.4.3	并行结构的 FPGA 实现	(141)
4.4.4	分布式结构的 FPGA 实现	(144)
4.4.5	不同结构的性能对比分析	(149)
4.4.6	采用 FIR 核实现	(150)
4.5	FIR 滤波器的板载测试	(155)
4.5.1	硬件接口电路	(155)
4.5.2	板载测试程序	(155)
4.5.3	板载测试验证	(161)
4.5	小结	(163)
第 5 章	IIR 滤波器的 MATLAB 与 FPGA 实现	(165)
5.1	IIR 滤波器的理论基础	(166)
5.1.1	IIR 滤波器的原理及特性	(166)
5.1.2	IIR 滤波器的结构形式	(166)
5.1.3	IIR 与 FIR 滤波器的比较	(169)
5.2	IIR 滤波器的设计方法	(170)
5.2.1	几种典型的模拟滤波器	(170)
5.2.2	原型转换设计法	(172)
5.2.3	直接设计法	(173)
5.3	IIR 滤波器的 MATLAB 设计	(174)
5.3.1	采用 butter 函数设计	(174)
5.3.2	采用 cheby1 函数设计	(175)
5.3.3	采用 cheby2 函数设计	(175)
5.3.4	采用 ellip 函数设计	(176)
5.3.5	采用 yulewalk 函数设计	(176)
5.3.6	几种设计函数的比较	(177)
5.3.7	采用 FDATool 工具设计	(179)
5.4	IIR 滤波器的 FPGA 实现	(180)
5.4.1	量化直接型结构的系数及运算字长	(180)
5.4.2	直接型结构的 FPGA 实现	(184)

5.4.3	直接型结构 FPGA 实现后的测试仿真	(190)
5.4.4	量化级联型结构的系数	(194)
5.4.5	级联型结构的 FPGA 实现	(195)
5.4.6	级联型结构 FPGA 实现后的测试仿真	(200)
5.5	IIR 滤波器的板载测试	(201)
5.5.1	硬件接口电路	(201)
5.5.2	板载测试程序	(202)
5.5.3	板载测试验证	(205)
5.6	小结	(206)
第 6 章	多速率滤波器的 FPGA 实现	(207)
6.1	多速率信号处理基础知识	(208)
6.1.1	多速率信号处理的概念及作用	(208)
6.1.2	多速率信号处理的一般步骤	(209)
6.1.3	软件无线电中的多速率处理	(209)
6.2	抽取与内插处理	(211)
6.2.1	整数倍抽取	(211)
6.2.2	整数倍内插	(213)
6.2.3	比值为有理数的抽样率转换	(215)
6.3	CIC 滤波器	(215)
6.3.1	CIC 滤波器的原理	(215)
6.3.2	CIC 滤波器的应用条件	(218)
6.3.3	单级 CIC 滤波器的 FPGA 实现	(219)
6.3.4	多级 CIC 滤波器的 FPGA 实现	(221)
6.3.5	CIC 滤波器 IP 核的使用	(229)
6.3.6	CIC 滤波器的板载测试	(231)
6.4	FIR 半带滤波器	(236)
6.4.1	半带滤波器的原理	(236)
6.4.2	半带滤波器的 MATLAB 设计	(237)
6.4.3	多级半带滤波器的设计	(239)
6.4.4	多级半带滤波器的 FPGA 实现	(241)
6.5	多相分解技术	(247)
6.5.1	多相分解技术的一般概念	(247)
6.5.2	整数倍抽取器的多相结构	(248)
6.6	小结	(251)
第 7 章	自适应滤波器的 FPGA 实现	(253)
7.1	自适应滤波器简介	(254)
7.1.1	自适应滤波器的概念	(254)

7.1.2	自适应滤波器的应用	(255)
7.1.3	自适应算法的一般原理	(257)
7.2	LMS 算法	(259)
7.2.1	LMS 算法的原理	(259)
7.2.2	LMS 算法的实现结构	(259)
7.2.3	LMS 算法的字长效应	(261)
7.2.4	符号 LMS 算法原理	(262)
7.2.5	LMS 算法的 MATLAB 仿真	(263)
7.3	自适应线性滤波器的 FPGA 实现	(267)
7.3.1	自适应线性滤波器原理	(267)
7.3.2	利用线性滤波器实现通道失配校正	(267)
7.3.3	校正算法的 MATLAB 仿真	(269)
7.3.4	校正算法的 VHDL 实现	(270)
7.3.5	FPGA 实现后的仿真测试	(274)
7.4	自适应均衡器的 FPGA 实现	(276)
7.4.1	自适应均衡器原理	(276)
7.4.2	自适应均衡器的 MATLAB 仿真	(277)
7.4.3	自适应均衡器的 VHDL 实现	(279)
7.4.4	FPGA 实现后的仿真测试	(284)
7.5	智能天线阵的 FPGA 实现	(285)
7.5.1	智能天线阵的概念及原理	(285)
7.5.2	自适应天线阵的 MATLAB 仿真	(288)
7.5.3	自适应天线阵的 VHDL 实现	(290)
7.5.4	FPGA 实现后的仿真测试	(293)
7.6	自适应陷波器的 FPGA 实现	(293)
7.6.1	自适应陷波器原理	(293)
7.6.2	自适应陷波器的 MATLAB 仿真	(295)
7.6.3	自适应陷波器的 VHDL 实现	(298)
7.6.4	FPGA 实现后的仿真测试	(301)
7.7	自适应陷波器的板载测试	(302)
7.7.1	硬件接口电路	(302)
7.7.2	板载测试程序	(302)
7.7.3	板载测试验证	(309)
7.8	小结	(311)
第 8 章 变换域滤波器的 FPGA 实现		(313)
8.1	变换域滤波器简介	(314)
8.2	快速傅里叶变换	(314)

8.2.1	离散傅里叶变换	(314)
8.2.2	DFT 存在的问题	(316)
8.2.3	FFT 算法的基本思想	(317)
8.2.4	FFT 算法的 MATLAB 仿真	(318)
8.3	FFT 核的使用	(320)
8.3.1	FFT 核简介	(320)
8.3.2	FFT 核的接口及时序	(321)
8.4	频域滤波器的原理及 MATLAB 仿真	(323)
8.4.1	抗窄带干扰滤波器的原理	(323)
8.4.2	检测门限的选取	(324)
8.4.3	频域滤波器的 MATLAB 仿真	(325)
8.5	频域滤波器的 FPGA 实现	(327)
8.5.1	FPGA 实现的总体结构设计	(327)
8.5.2	速率变换模块的设计与实现	(329)
8.5.3	FFT 及滤波设计与实现	(334)
8.5.4	IFFT 及数据输出设计与实现	(339)
8.5.5	顶层文件设计及实现	(343)
8.5.6	FPGA 实现后的仿真测试	(345)
8.6	频域滤波器的板载测试	(346)
8.6.1	硬件接口电路	(346)
8.6.2	板载测试程序	(347)
8.6.3	板载测试验证	(352)
8.6	小结	(354)
第 9 章 解调系统滤波器的 FPGA 实现		(355)
9.1	数字接收机的一般原理	(356)
9.1.1	通用数字接收机处理平台	(356)
9.1.2	基本调制解调技术	(357)
9.1.3	改进的数字调制解调技术	(359)
9.2	DPSK 调制解调原理	(360)
9.2.1	DPSK 调制原理及信号特征	(360)
9.2.2	DPSK 信号的 MATLAB 仿真	(361)
9.2.3	DPSK 解调原理	(364)
9.3	DPSK 解调参数设计	(366)
9.3.1	数字下变频器设计	(367)
9.3.2	低通滤波器设计	(368)
9.3.3	数字鉴相器设计	(369)
9.3.4	环路滤波器设计	(370)



9.3.5 载波同步环设计的一般步骤	(372)
9.4 Costas 环的 FPGA 实现	(373)
9.4.1 顶层模块的 VHDL 实现	(373)
9.4.2 鉴相器及环路滤波器的 VHDL 实现	(376)
9.4.3 Costas 环实现后的仿真测试	(378)
9.5 Costas 环的板载实验	(379)
9.5.1 硬件接口电路	(379)
9.5.2 板载测试程序	(380)
9.5.3 板载测试验证	(384)
9.6 小结	(385)
参考文献	(387)