

电工电子实验系列教材

数字逻辑实验与课程设计

SHUZI LUOJI SHIYAN YU KECHENG SHEJI

罗长杰 韩绍程◎主编

HEUP 哈尔滨工程大学出版社

电工电子实验系列教材

数字逻辑实验与课程设计

主 编 罗长杰 韩绍程

HEUP 哈尔滨工程大学出版社

内容简介

本书分为三章:第一章为小规模集成电路实验部分,包含了 10 个传统经典数字逻辑实验;第二章为采用 Quartus II 的原理图设计方式设计数字逻辑系统的基本实验,实验数量虽然也为 10 个,但为了实验的完整性篇幅有所不同;第三章为课程设计部分,课程设计题目遴选了 20 个,多数为学生熟悉的电子系统。

本书的编写宗旨是使初学数字逻辑电路的读者在理论知识的学习基础之上提高设计电路、开发电子产品的能力,因此本书特别适合数字电路设计的初学者参考使用。本书可作为“数字逻辑”“数字电子技术”等理论及实验课程的教材,同时也适合爱好数字逻辑电路设计的读者参考。

图书在版编目(CIP)数据

数字逻辑实验与课程设计/罗长杰,韩绍程主编.

—哈尔滨:哈尔滨工程大学出版社,2017.2

ISBN 978 - 7 - 5661 - 1421 - 1

I. ①数… II. ①罗… ②韩… III. ①数字逻辑 - 实验 - 高等学校 - 教材 ②数字逻辑 - 课程设计 - 高等学校 - 教材 IV. ①TP302.2

中国版本图书馆 CIP 数据核字(2016)第 319546 号

出版发行 哈尔滨工程大学出版社
地 址 哈尔滨市南岗区东大直街 124 号
邮政编码 150001
发行电话 0451 - 82519328
传 真 0451 - 82519699
经 销 新华书店
印 刷 哈尔滨市石桥印务有限公司
开 本 787mm × 960mm 1/16
印 张 19
字 数 481 千字
版 次 2017 年 2 月第 1 版
印 次 2017 年 2 月第 1 次印刷
定 价 40.00 元
<http://www.hrbeupress.com>
E-mail:heupress@hrbeu.edu.cn

前 言

本书面向学习或正在学习“数字逻辑”“数字电子技术”理论课程的读者。

自 20 世纪中期电子晶体管出现后,微电子技术与计算机技术得到了空前的发展,特别是大规模集成电路的普及,电子电路逐步告别分立元件时代,向小型化、集成化方向发展。目前,熟练掌握和运用 EDA (Electronic Design Automation, 电子设计自动化) 技术已经成为电子、计算机及相关专业本科人才不可或缺的技能。

为保证对学生基础知识和实践能力的双重教学要求,本书分为三章,同时涵盖传统分立的小规模集成电路搭建实验、基于 FPGA (Field Programmable Gate Array, 现场可编程门阵列) 技术的数字系统实验和数字系统课程设计。

第一章为中小规模集成电路部分,包含了传统经典“数字逻辑实验”。笔者根据历届学生在“数字电子技术实验”中遇到的问题做了部分内容调整,以利于学生掌握数字电子技术基础知识。

第二章为可编程逻辑器件基础实验部分。之所以没有引入目前最为流行的硬件描述语言来设计,是为了使学生能在最短的时间内用已学习过的数字电子技术理论知识初步掌握 FPGA 的设计方法。在这部分考虑到内容的连续性,每个实验所占用的篇幅不同,教学过程中可以分配不同的学时。

第三章为数字电子技术课程设计部分,课程设计题目遴选了 20 个。通过这些课程设计可以使学生建立系统设计的概念,使学生从以往一个个孤立的实验走向设计完整的数字系统,达到学以致用目的。对于每个题目笔者给出了设计思路,课程设计一至十三给出基本模块程序,这样做的目的是给刚刚接触这一技术的学生以提示,起到抛砖引玉的作用。特意没有将完整的程序给出,是为了给学生留出独立思考的空间。课程设计十四至二十则完全没有给出电路,原因是这几个题目可以参考前三个课程设计完成。书中的程序是在 Quartus II 9.0 环境下编写、仿真、调试实现的。

本书由罗长杰、韩绍程主编。其中第二章由罗长杰编写,第一章和第三章由韩绍程编写。王淑艳、霍丽华、黄建宇、赵淑舫和常美华等老师对本书的编写提出了大量有益的建议,在此表示衷心的感谢。

由于电子技术是一门发展迅速的技术,涉及面广、技术更新快,加之编者水平有限,书中难免有错误和不妥之处,请各位读者及时予以指正。

编 者

2016 年 11 月

目 录

第一章 中小规模集成电路实验	1
实验一 TTL 门电路逻辑功能及参数测试	3
实验二 CMOS 门电路逻辑功能及参数测试	10
实验三 译码器及应用	14
实验四 数据选择器及应用	20
实验五 触发器的功能测试	24
实验六 简单时序电路设计	29
实验七 集成计数器及应用	32
实验八 移位寄存器及应用	44
实验九 555 定时器及应用	48
实验十 A/D, D/A 转换器及应用	53
第二章 可编程逻辑器件基础实验	61
实验一 Quartus II 软件的使用	62
实验二 数据选择器和译码器模块的功能测试	97
实验三 D 触发器与移位寄存器模块的功能测试	105
实验四 简单时序电路设计	115
实验五 计数器模块的应用	123
实验六 数码管的显示	130
实验七 多位加法器及显示	141
实验八 声音信号的输出	149
实验九 序列检测器的实现	153
实验十 波形发生电路(嵌入式逻辑分析仪 SignalTap II 的调用)	157
第三章 数字电子技术课程设计	169
课程设计一 简易电子琴的设计和实现	173
课程设计二 音乐彩灯控制系统	185
课程设计三 跑马灯的设计	190

课程设计四	汽车尾灯控制器的设计	195
课程设计五	简易抢答器设计和实现	200
课程设计六	多功能数字钟的设计	205
课程设计七	智能交通指示灯的设计	210
课程设计八	乒乓球游戏电路的设计	215
课程设计九	直流电机的控制与测试	222
课程设计十	步进电机的控制与测试	229
课程设计十一	数字电压表的设计	234
课程设计十二	简易数字频率计的设计	238
课程设计十三	最大值检测电路的设计	241
课程设计十四	出租车计价器的设计	245
课程设计十五	智能洗衣机控制器的设计	247
课程设计十六	电梯控制系统的设计	249
课程设计十七	脉冲电话按键显示器的设计	251
课程设计十八	卡式电话计费器的设计	254
课程设计十九	自动售货机的设计	256
课程设计二十	银行自动排队叫号系统的设计	258
附录 A	SmartEDA 核心板 FPGA 引脚分配	262
附录 B	SmartEDA 实验箱电路	268
附录 C	Quartus II 常用模块	276
附录 D	Quartus II 常用快捷键	287
附录 E	Quartus II 常用文件后缀注释	291
参考文献		295

第一章 中小规模集成电路实验

集成电路的出现,尤其是中大规模集成电路的出现,给数字电子电路的设计者带来了新的方法。设计者无须用分立元件再来构成各种门、触发器等基本数字逻辑部件。在大多数的情况下也不需要自行设计计数器、译码器、移位寄存器等复杂逻辑部件。工程师们只要根据工程任务的要求合理地选择集成电路器件及少量的分立元件,用模块组装的方式将它们“拼接”起来即可“完成任务”。也就是说,现在对于一个数字电子电路的设计者而言,他们的主要任务是要进行逻辑构思、灵活地选择器件以及正确地“拼接”等三项主要内容,就能完成一个数字逻辑系统的设计。

因此为了使学生充分掌握数字电路的设计能力,本章包含了10个数字逻辑的基本实验,每个实验都包括验证性和设计性两部分,最后还给出了思考题。

一、实验要求

为了达到尽可能好的教学效果,对实验学生统一提出以下要求:

1. 结合理论课教学,熟悉集成电路器件的使用条件和逻辑功能,学习查阅器件的数据表(Datasheet),更加全面深入理解器件的功能及其使用方法。
2. 对所设计电路一定要进行全面、合理的考虑,如对于电路中的竞争冒险现象要充分予以考虑。
3. 加强预习环节,虽然对预习报告格式没有统一要求,但是决不能忽略这一过程,预习的结果应该是对所做实验做到心中有数。
4. 要养成随时记录实验数据、记录实验过程的习惯,以利于分析电路。

二、实验需要仪器

1. 数字电路实验箱以及交流信号源。
2. 万用表。
3. 双踪示波器。

三、实验报告书写要求

1. 实验项目名称。
2. 实验目的及要求(参考教材,根据预习和思考题自己写出)。
3. 实验原理(用自己的话简述主要实验原理,建议不要照抄书本)。

4. 实验内容以及实验步骤(包括实验电路图)。
5. 实验数据及结果分析。
6. 实验体会以及对实验的改进方案(必写,如实验中遇到的问题、解决办法、体会和建议等,要求简洁、务实,不用套话)。

实验一 TTL 门电路逻辑功能及参数测试

TTL 集成电路中的“与”“或”“非”“与非”“或非”以及“异或”门等是数字电路中广泛使用的基本逻辑门,使用时必须对它的逻辑功能、主要参数和特性曲线进行测试,以确定其性能好坏。本实验是对 TTL 集成器件 74LS00 和 74LS86 进行测试,以找出 TTL 器件的参数特点。

一、实验目的

1. 熟悉数字电路实验箱的使用方法。
2. 掌握 TTL 门电路逻辑功能的测试方法。
3. 熟悉示波器的使用方法。

二、所用芯片

74LS00 的外观图及逻辑符号如图 1-1 和图 1-2 所示。74LS86 的外观图及逻辑符号如图 1-3 和图 1-4 所示。

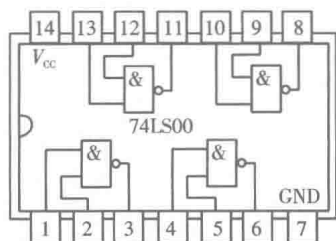
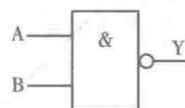


图 1-1 74LS00 外观图



或



图 1-2 与非门逻辑符号

三、预习要求

1. 复习门电路工作原理及相应逻辑表达式。
2. 上网找到 74LS00 和 74LS86 的数据表,并仔细阅读。
3. 熟悉所用集成电路芯片的各个引脚位置及用途。
4. 复习并熟练掌握双踪示波器的使用方法。

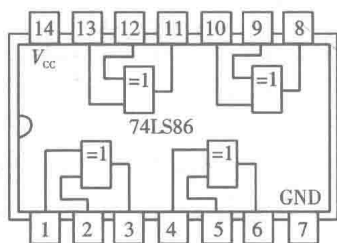
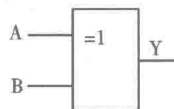


图 1-3 74LS86 外观图



或



图 1-4 异或门逻辑符号

四、实验内容

注意事项:每次实验前先检查实验箱电源是否正常,然后选择实验用的集成电路芯片,按自己设计的实验接线图接好连线,特别注意 V_{CC} (电源) 及 GND (地线) 不能接错。线接好后经检查无误方可通电实验。实验中改动接线须先断开电源,接好线后再通电实验。

1. 测试门电路的逻辑功能

选用二输入四与非门 74LS00 一片,按图 1-5 接线。两个输入端 A 和 B 分别接逻辑电平,输出端 Y 接 LED 用来显示电平的高低。观察输出状态,用万用表分别测输出电压值并将结果填入表 1-1。

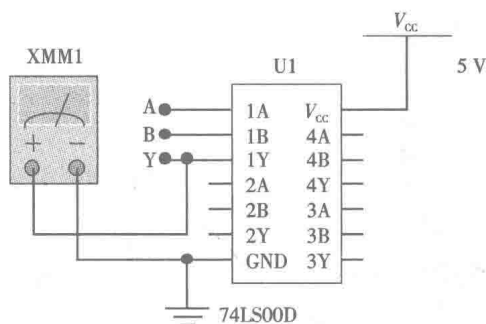


图 1-5 与非门测试电路图

表 1-1 与非门 74LS00 的功能测试

A	B	Y	Y 电压值/V	A	B	Y	Y 电压值/V
0	0			1	0		
0	1			1	1		

2. 测试逻辑电路

选用异或门 74LS86 一片, 按图 1-6 接线。输入端 1, 2, 4, 5 接逻辑电平, 输出端 A, B, Y 分别接 LED 用来显示电平的高低。写出这个电路输出与输入之间的逻辑表达式, $Y =$ _____。

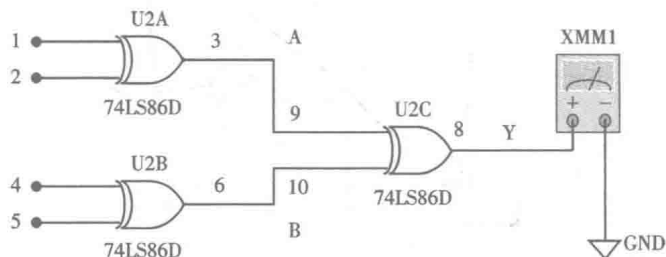


图 1-6 异或门测试电路

按表 1-2 设置逻辑电平, 用万用表测量 A, B, Y 各点的电压值, 将结果填入表 1-2 内。

表 1-2 异或门测试记录表

输 入				输 出		
5 脚	4 脚	2 脚	1 脚	A 电压值/V 3 脚	B 电压值/V 6 脚	Y 电压值/V 8 脚
0	0	0	0			
1	0	0	0			
1	1	0	0			
1	1	1	0			
1	1	1	1			
0	1	0	1			

3. 利用与非门控制输出

选用二输入四与非门 74LS00 一片, 分别按图 1-7 和图 1-8 接线。在输入端 1 输入 200 kHz 连续脉冲, 将 S 端接至逻辑电平, 用示波器观察 S 端分别为低电平和高电平时, 输入端 A 和输出端 Y 的波形, 并将结果记录在表 1-3 中。

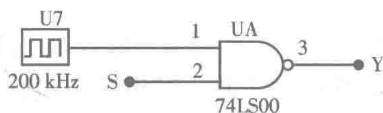


图 1-7 利用与非门控制输出测试电路图

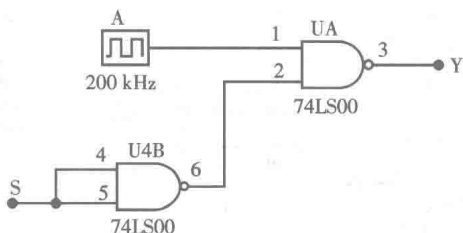


图 1-8 利用与非门控制输出测试电路图

表 1-3 利用与非门控制输出测试记录表

测试电路	控制端状态	输出 Y	分析解释实验结果
图 1-7 电路	$S = 0$		
	$S = 1$		
图 1-8 电路	$S = 0$		
	$S = 1$		

4. 平均传输延迟时间 t_{pd} 的测量

t_{pd} 是衡量门电路开关速度的参数, 它是指出波形相对于输入波形的滞后时间, 包括导通延迟时间和截止延迟时间, 如图 1-9 所示。图中的 t_{PHL} 为导通延迟时间, 也称为输出由高电平至低电平的传输延迟时间; t_{PLH} 为截止延迟时间, 也称为输出由低电平至高电平的传输延迟时间。平均传输延迟时间是导通延迟时间和截止延迟时间的算术平均值:

$$t_{pd} = 0.5(t_{PHL} + t_{PLH})。$$

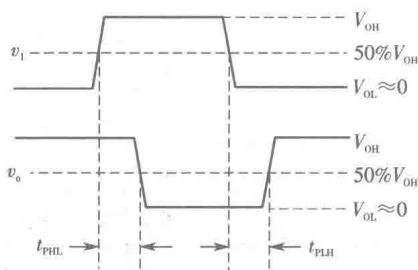


图 1-9 与非门延迟时间定义示意图

使用双踪示波器测量平均传输时间的测试电路如图 1-10 所示。由于单个 TTL 门电路的延迟时间较小(纳秒数量级), 使用一般的示波器不易直接观察和测量, 所以将多个(如 4 个)门电路串联起来, 经 4 级延迟后, 最后输出信号的延迟时间为单

个门延迟时间的 4 倍。

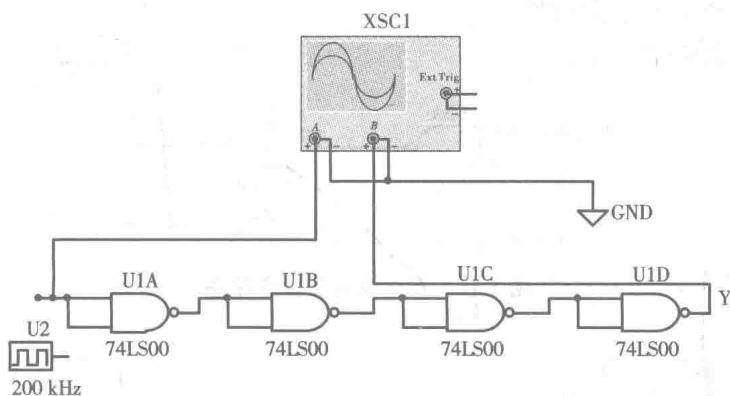


图 1-10 与非门延迟时间测试电路图

测量时,将 200 kHz 的 TTL 脉冲加在第一级门的输入端,最后一级门电路输出经延时后的方波脉冲。将输入方波和输出方波脉冲分别加在双踪波示波器的 A 和 B 两个输入端,就得到 4 级门的传输延迟时间,则单个门的平均传输延迟时间为

$$t_{pd} = \frac{t_{\text{测量}}}{4}。$$

按照测试电路如图 1-10 接线,将固定连续脉冲 200 kHz 端接到测试电路的输入端,用示波器同时观察输入和输出波形,测出 4 级门的传输延迟时间。根据测量结果计算单个门的平均延迟时间_____ (受到仪器精度的限制,可以仅测量延迟时间较大的一边: $t_{pd} = \frac{t_{PHL}}{4}$ 或 $t_{pd} = \frac{t_{PLH}}{4}$)。

5. 竞争冒险现象的观察

组合电路设计时把设计条件理想化了,没有考虑输入信号的上升沿、下降沿以及信号的传输时间。实际上,输入信号电平的变化总需要一定的时间,门也总有时延,且每个门的延迟时间都是有差别的,因此两信号到达与门输入端的时间总是有先有后,这种现象就叫作竞争。由于竞争,组合电路的输出端就可能产生过度脉冲及毛刺,这种现象称为冒险。图 1-11 是说明上述现象的最简单例子,图 1-12 为与之相对应的理想输出信号图。在图 1-11 中,与门输出函数 $Y = \bar{A}A$, 由于 A 先上升到高电平, $\bar{A}$ 后下降为低电平,使 Y 产生一正向毛刺。不难理解,在图 1-13 中,由于非门 1 有延时时间 t_{pd} ,使输出 Y 产生一相应宽度的正向毛刺。毛刺是一种非正常输出,它对后接负载电路有可能造成误动作,从而直接影响数字设备的稳定性和可靠性,故应设法将之消除。消除毛刺的方法有以下几种:

(1) 在产生毛刺的输出端接滤波电容平滑毛刺;

- (2) 加选通脉冲取出正常输出信号；
- (3) 加封锁脉冲禁止毛刺；
- (4) 修改逻辑设计等。

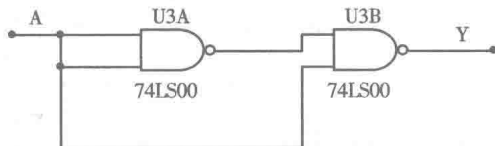


图 1-11 产生竞争冒险电路图

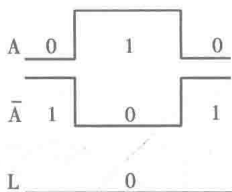


图 1-12 理想的输出信号图

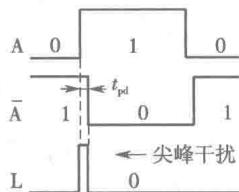


图 1-13 产生竞争冒险电路的测试

按图 1-11 连接实验电路,输入端接 200 kHz 脉冲信号,用示波器同时测量输入端和输出端波形,观察竞争冒险现象,如图 1-14 所示。将示波器显示屏上的图像画在坐标纸上,并对图形的各个部分予以解释分析。

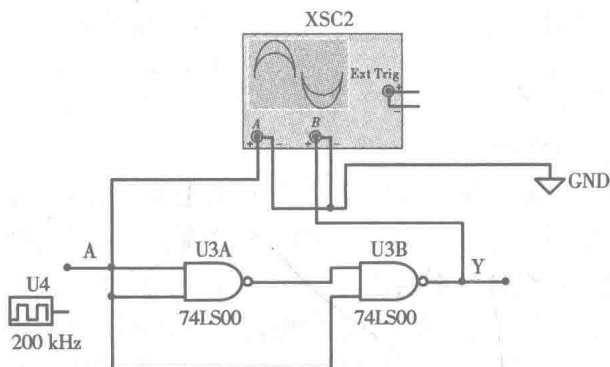


图 1-14 观察竞争冒险现象电路

思考题

1. 怎样判断门电路逻辑功能是否正常？
2. 如何处理各种门电路的多余输入端？

3. 二输入(或四输入)与非门一个输入端接入连续脉冲,其余端应为什么状态才能允许脉冲通过? 什么状态时不允许脉冲通过?

4. 为什么与非门又称可控反向门?

实验二 CMOS 门电路逻辑功能及参数测试

CMOS 集成电路由 NMOS 和 PMOS 管组成,统称为互补 MOS 电路。它具有功耗低、电源电压范围宽、抗干扰能力强、输出电平高、输入阻抗高和可靠性强等优点,因此 CMOS 集成电路被广泛应用于各种电子系统中。其缺点是制造工艺复杂,管子用得更多。常用的 CMOS 门电路尽管内部结构与 TTL 不同,但它们的逻辑功能却完全一样。本实验就是通过对 CMOS 芯片进行测试以达到对这种芯片进一步了解和认识的目的。

一、实验目的

1. 了解 CMOS 集成电路的特点和使用方法。
2. 掌握 CMOS 集成电路主要参数和逻辑功能的测试方法。
3. 了解 TTL 电路与 CMOS 电路衔接的要求。

二、所用芯片

CD4011 外观图和 CD4070 外观图分别如图 1-15 和图 1-16 所示。

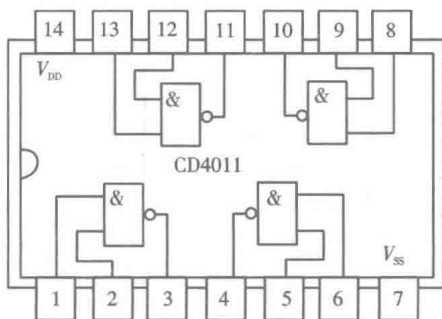


图 1-15 CD4011 外观图

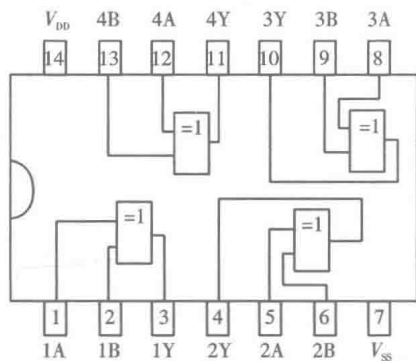


图 1-16 CD4070 外观图

三、预习要求

1. 复习 CMOS 集成电路的工作原理及特点。
2. 查阅所用芯片的数据表,了解它们的主要参数及管脚分布图。

四、实验内容

CMOS 芯片使用方法:集成电路的电源可以在极大范围内变化,因而对电源的要求不像 TTL 集成电路那样严,但是电源电压的变化也会给 CMOS 带来一些影响。由于 CMOS 电路的阈值为 $45\% \sim 50\% V_{DD}$,因而在干扰较大的情况下,适当提高 V_{DD} 是有益的。其次,CMOS 的 V_{DD} 不允许超过 V_{DDmax} ,也不允许低于 V_{DDmin} ,因此电源电压选择在 V_{DD} 允许变化范围的中间值较为妥当。如果 CMOS 允许电源电压在 $8 \sim 12\text{ V}$,则选择 $V_{DD} = 10\text{ V}$ 可使电路工作不致因电源变化而不可靠。

(1) CMOS 集成电路一定先加 V_{DD} ,后加输入信号,其值 $V_{SS} < V_i < V_{DD}$,工作结束后先撤去输入信号,后去掉电源。

(2) V_{DD} 和 V_{SS} 绝对不能接反,否则无论是保护电路还是内部电路都可能因电流过大而损坏。

(3) 禁止在电源接通的情况下,装拆线路或器件。

1. 测试 COMS 门电路的逻辑功能

选用二输入四与非门 CD4011 一片,按图 1-17 接线, $V_{DD} = 10\text{ V}$, V_{SS} 接地。两个输入端分别接逻辑电平,输出端接 LED 用来显示电平的高低。观察输出状态,用万用表分别测输出电压值,并将结果填入表 1-4。

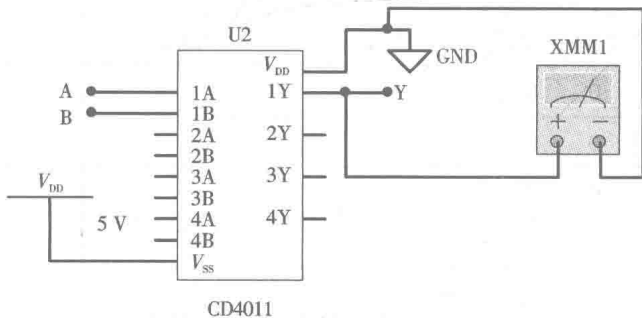


图 1-17 与非门测试电路图

表 1-4 与非门的功能测试

A	B	Y	Y 电压值/V	A	B	Y	Y 电压值/V
0	0			1	0		
0	1			1	1		