

微型电子计算机 系统设计初步

(培训班用讲稿)

(上册)

北京工业大学微型机中心

1982.5

前 言

为推广微型计算机在各领域中的应用，这里主办微型计算机系统初步训练班。训练班的主要任务是对已经具有微处理器基本知识的科技人员讲授组成微型计算机系统时有关硬、软件的基础知识。因此，讲授内容着重于系统接口技术和系统软件。

全部培训为时共8周。分二部分，各为时四周。因此，本讲稿亦按比划分。

培训方法以课堂讲授与上机实验并重。

这里印出的是讲稿，不是教材。故定有许多不妥之处，并属本培训班内部使用。

北京工业大学
微型机中心

1982.5

第I部分 目录

第一章 TP-801 单板微型计算机系统介绍	1
§1.1 概述	1
§1.2 Z-80 CPU与RAM的连接	2
§1.3 CPU与键盘的连接	4
§1.4 CPU与显示器的连接	6
§1.5 CPU与盒式磁带机的连接	7
第二章 Z80-PIO	9
§2.1 概述	9
§2.2 PIO的方框图及引脚	10
§2.3 PIO的初始化	16
§2.4 PIO应用举例	26
第三章 Z80-SIO	42
§3.1 概述	42
§3.2 Z80-SIO引脚及其说明	48
§3.3 Z80-SIO‘写寄存器’WR和‘读寄存器’RR	52
§3.4 Z80-SIO中断一览	70
第四章 Z80-CTC	77
§4.1 概述	77
§4.2 CTC的方框图及引脚	77
§4.3 CTC的工作方式和初始化	83
§4.4 CTC应用举例	92
第五章 数模(D/A)变换	100
§5.1 D/A变换原理	101
§5.2 D/A变换的集成化芯片	113
§5.3 D/A变换芯片的应用	123

第六章 模数 (A/D) 变换	127
§6.1 A/D 变换原理	127
§6.2 A/D 变换的集成化芯片	133
§6.3 A/D 变换芯片的应用	144
§6.4 简单的模入模出通道举例	147
第七章 微型机系统总线	151
§7.1 概述	151
§7.2 S-100 总线	152
§7.3 CROMEMCO 系统的总线转换	160
§7.4 新 S-100 总线	162
第八章 存储器及其接口	163
§8.1 MOS RAM	163
§8.2 RAM 的接口	185
第九章 软磁盘控制器	199
§9.1 引言	199
§9.2 软磁盘简介	199
§9.3 软盘记录格式	201
§9.4 FD-1771 芯片介绍	210
第十章 Z-80 汇编语言程序设计	246
§10.1 汇编程序命令 (伪指令)	246
§10.2 Z80 汇编语言程序设计	251
§10.3 TP801 监控程序 (TPBUG) 解剖报告	439

第一章 TP801 - 单板微型计算机系统介绍

§ 1.1 概述

微型计算机的硬件系统有大有小，小的系统可以是主要部分都制作在一个芯片中，例intel的8048，zilog的Z 8等；大的系统可以具有上兆的内存容量，上百兆的外存容量，可带数十台终端。但无论系统的大小，其组成部分总可归纳如下图（图1.1）

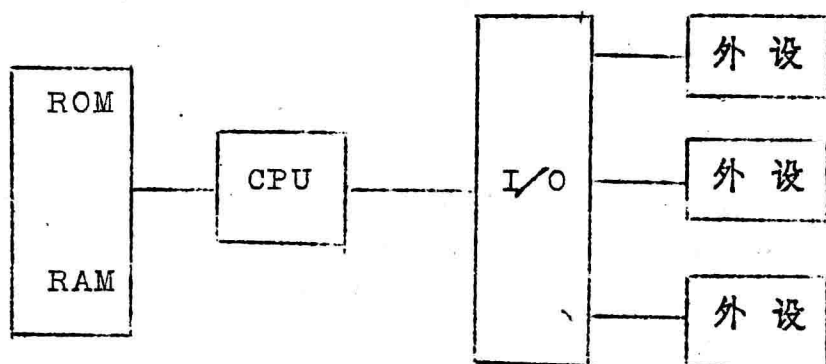


图1.1

以目前大家比较熟悉的CROMEMCO系统而言（即国产DJS040机），其系统框图如图1.2所示。由图可见：

CPU——ZPU板

RAM——64KZ板

I/O——4FDC板和TUART板

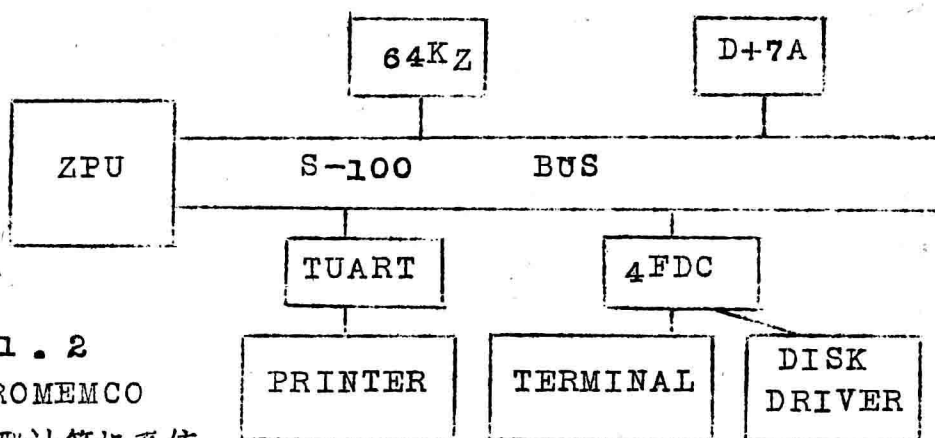


图1.2
CROMEMCO
微型计算机系统

TP801 单板微型计算机虽然较小，比起图 1.2 所示系统，无论是内存容量，外存容量，外部设备等方面均属简单，但是从系统组成部分而言，却是“麻雀虽小，五脏俱全”的。

TP801 的粗框如图 1.3 所示

由图可见，它同样具有处理器部分、存贮器部分、接口电路部分和外部设备（键盘输入、显示器输出、磁带机外设）。

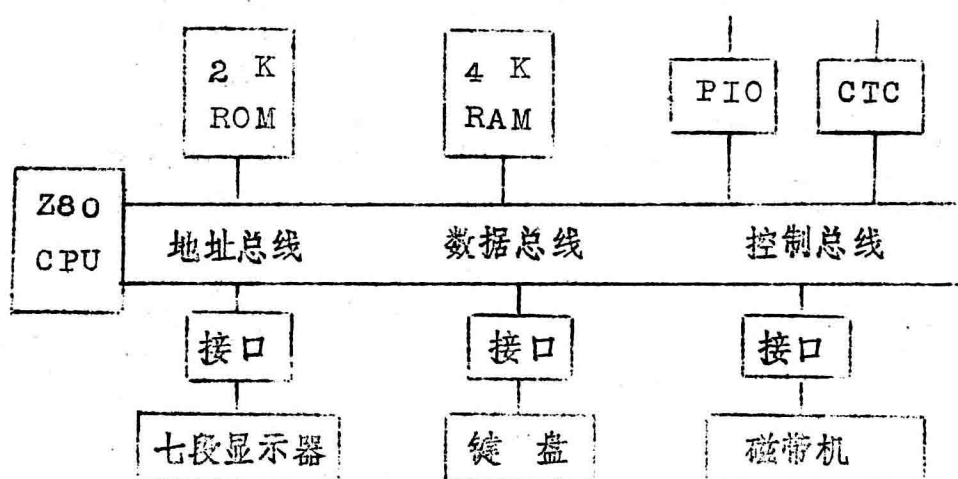


图 1.3 TP801 单板机原理框图

下面对 TP801 各主要部分的电路及其功能作一些介绍。

§ 1.2 RAM 与 CPU 之间的连接

RAM 是所有微型机系统必不可少的，因此如何把你所要容量的存贮器与 CPU 连接起来，这是系统设计中常遇到的问题之一。

TP801 具有一个 4K 容量的 RAM。选用了 2114 型号的静态半导体存贮器芯片组成存贮器体。2114 每片存贮容量为 $1K \times 4$ 。即每地址单元有 4 位数据，共有 1024 个地址单元。由于 Z-80 是八位机，即一个地址单元应有 8 位（即一字节）。因此，组成 4 K 字节的存贮器体应具有 2114 芯片共 8 片（参见图 1.4）。

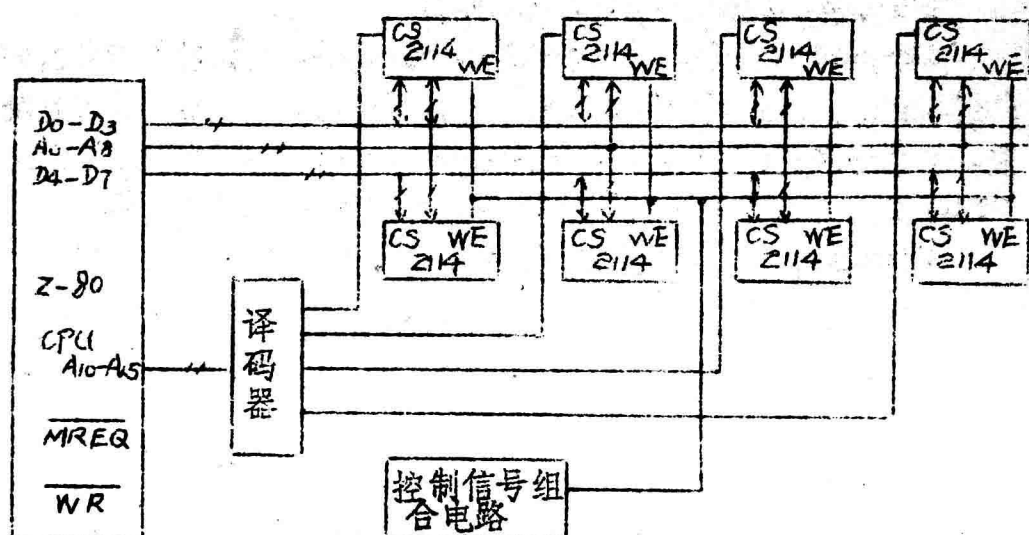


图1.4 RAM与CPU连接

存储器体的物理地址分配，亦常常是系统设计时要考虑决定的。图中的4K存储空间可以分配在64K空间的任何区域。以TP801为例，设计要求将地址分配在2000H-2FFFFH地址段。故在硬件连接上要加地址译码电路，利用A₁₀~A₁₅的六根地址线，经过译码分别控制4组2114芯片组。其译码关系如下：

A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	
0	0	1	0	0	0	对应2000-23FF
0	0	1	0	0	1	对应2400-27FF
0	0	1	0	1	0	对应2800-2BFF
0	0	1	0	1	1	对应2C00-2FFF

因此，利用译码器不同的译码输出可以对存储地址进行分配。

存储器的读出与写入须要有读/写信号进行控制，因此要根据CPU提供的可被利用的控制信号，结合芯片须要的端，在两者之间设计合理可靠的控制电路。例TP801的2114芯片只要求有WE(写)信号，不须要读信号，故不需要Z-80的RD(读)信号而只用了WR(写)信号；同时为了防止存储器读/写和外部设备读/写发生冲突，在控制电路中用了MREQ信号进行联锁。

§ 1.3 键盘与 CPU 之间的接口

TP-801 的键盘是系统中的外部输入设备，它相当于控制终端的键盘部分，只是 TP-801 的键盘是最简单的，它没有字符发生功能，只有十六进制码输入和其他功能输入。把这样的一个键盘去和 CPU 衔接起来便是系统设计中要解决的外部设备的接口问题。

TP801 的 CPU 与键盘的连接如图 1.5 所示。

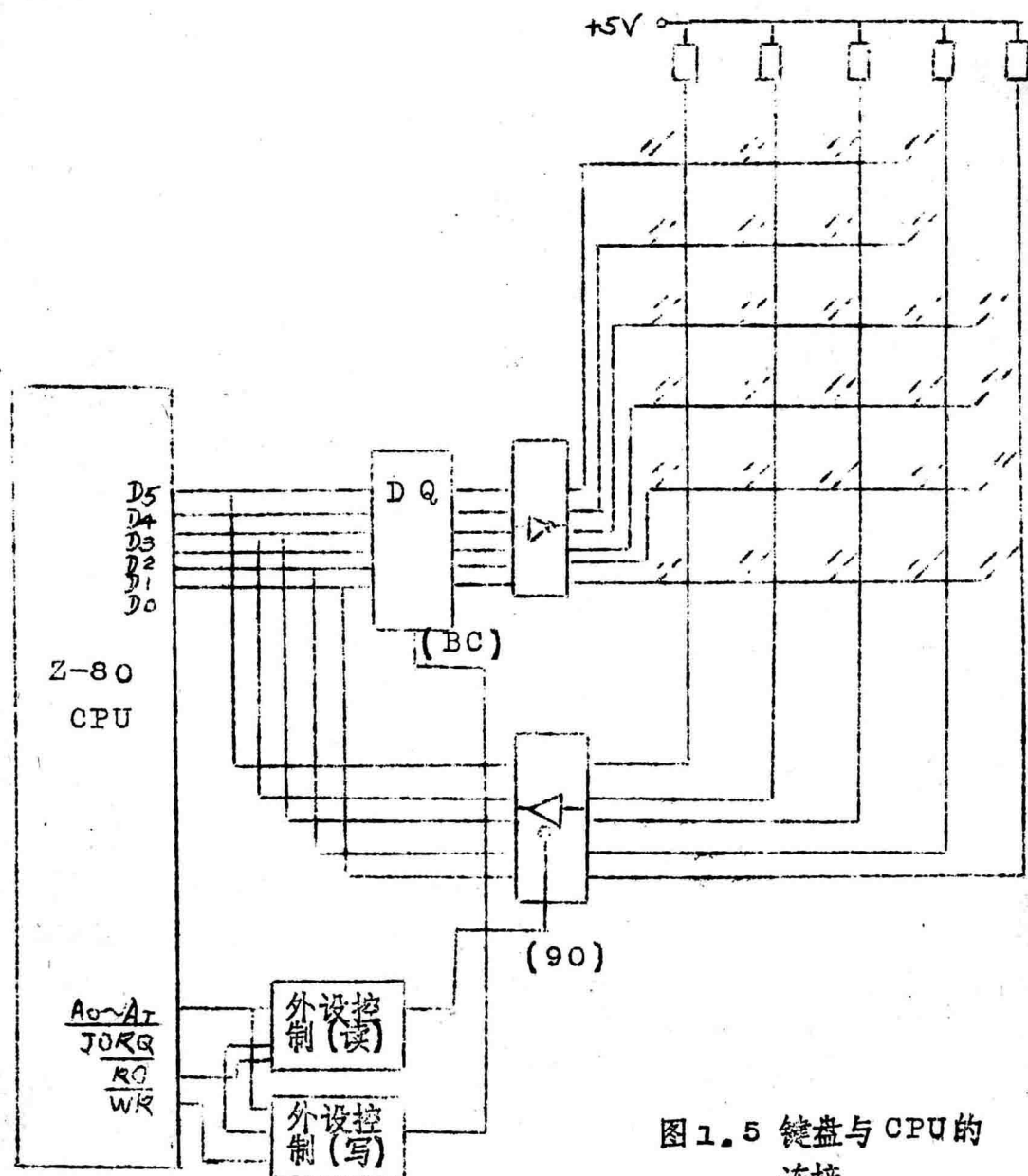
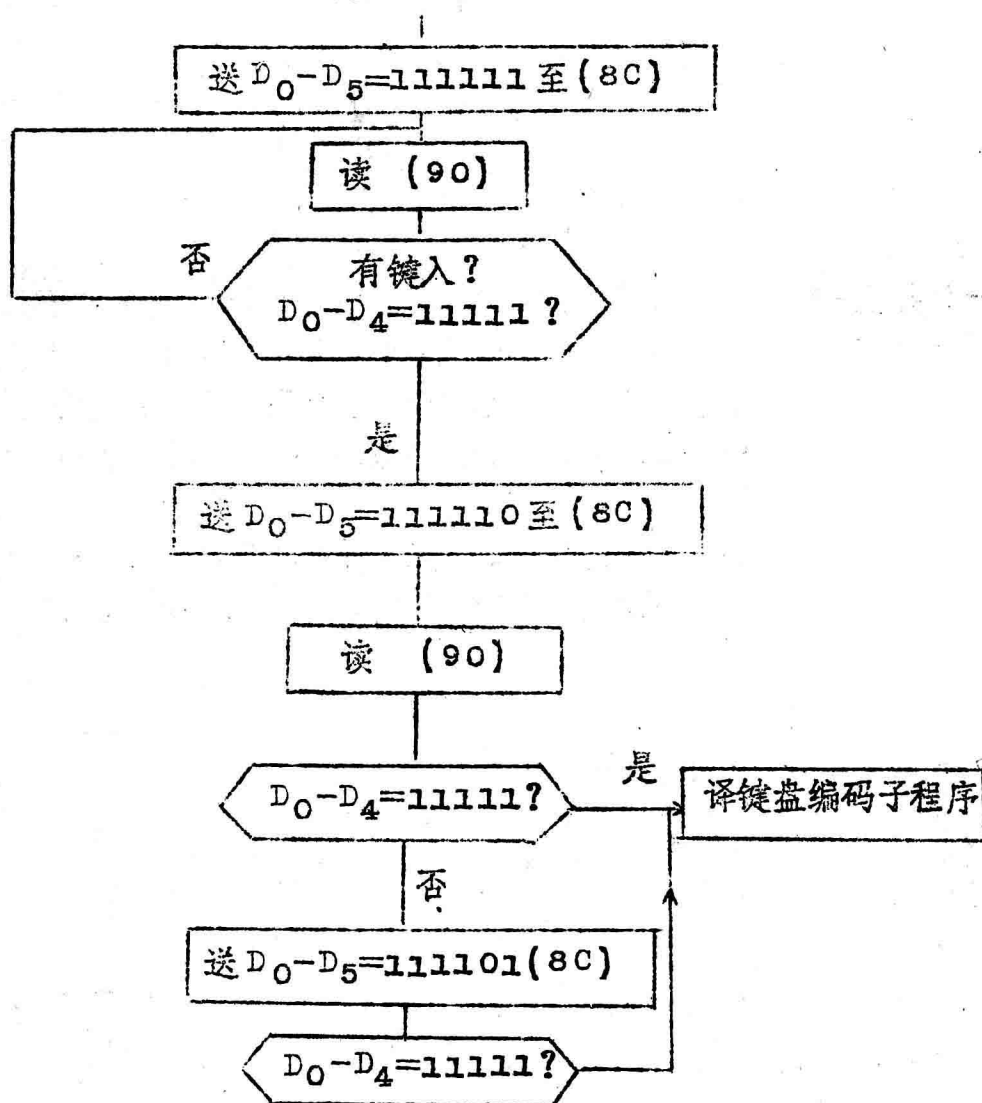


图 1.5 键盘与 CPU 的连接

由图可知，键盘通过一锁存器和一缓冲器与CPU连接。在键盘输入子程序的执行下，向外设地址(8C)和(90)进行读和写。这样便能识别键盘上输入的什么编码。因此，外设与CPU之间不但在硬件要有接口电路，并且在软件方面也有所谓输入输出子程序的软件接口。

完成TP801键盘输入的子程序的流程如下：

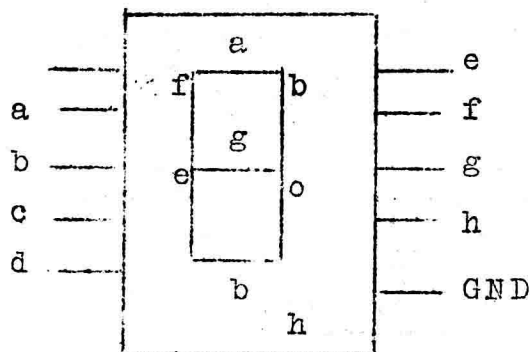
键盘输入子程序



§ 1.4 CPU与显示器的接口

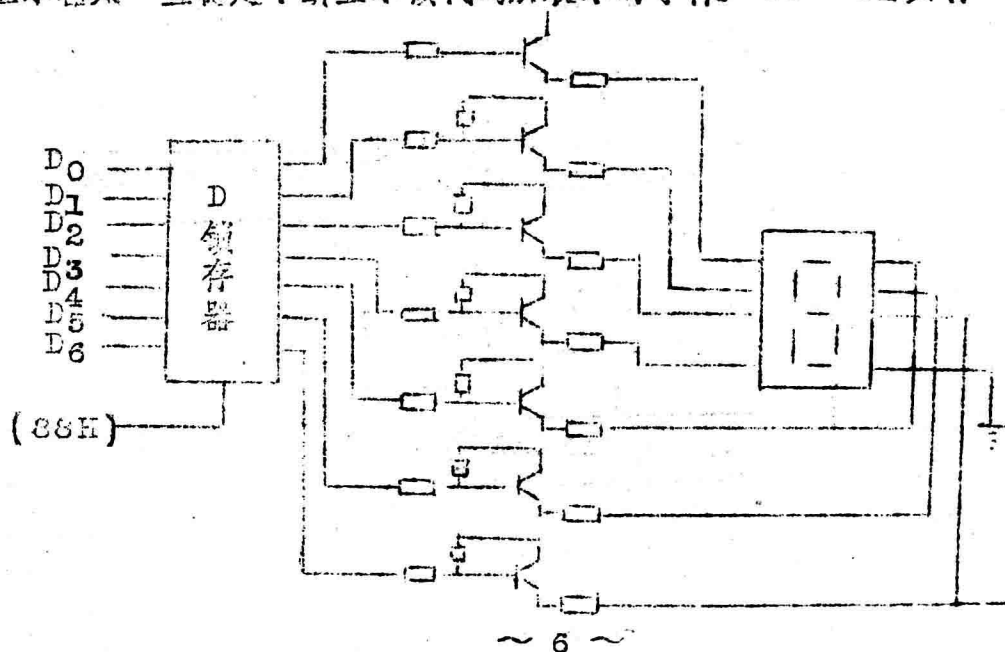
TP-801采用了七段发光二极管(7-LED)显示器作为显示输出外部设备。7-LED只能显示0-F十六进制数及其它非字符符号,不能全部显示A-Z26个英文字母。

7-LED的显示原理如图1.6所示。如果GND端接地后,a-h



中那一端接上+5V电源后,相应的那段LED即发光显示。因此欲使它显示一位十六进制码是很容易的。你只要把显示器接成如图1.7所示电路。由程序向锁存器中送一显示的代码,即可显示出由该代码组成的字样,例如把一个1000000送到相应的fedcba端,则显示为“0”字样。

按照这样的显示电路,显示字样时,只要是锁存器中代码不变,则显示器则一直稳定不断显示该代码所表示的字样。TP-801具有



6个7-LED，其中4个用来显示地址，2个用来显示数据。这样，如果用图1.7所示电路进行联接的话，则共需要同样的六套电路，并需要6个外设地址口，这对单板机而言，显然是器件过多，不甚经济。故TP-801只采用了一套图1.7那样的电路，另外加了一点控制电路，去控制7-LED的GND端。由于7-LED的显示必须要在GND为零电位时才能工作，如果GND为高电平，则即使在a-J端加有信号电位也不能显示。利用GND端的开关特性，再从软件上设法使各7-LED在时间上错开显示，那么一套D锁存器便可多用了。当然，这样的显示方法是时亮时灭的。因此，TP-801的7-LED显示是需要由程序不断快速扫描才能维持人眼不能觉察的闪动。这一点在用户使用TP801的显示程序时要注意。

§1.5 CPU与磁带录音机间的接口

作为微型机系统常采用软磁盘和硬磁盘作为系统的外存贮器。只有在单板机这样的小系统中才采用廉价而低速的民用磁带录音机。

利用磁带录音机存贮数字信息，在美国已公认采用“Kansas City标准”的规定。

其规定如下：

1. 八个频率为 $2400H_2$ 的周波表示逻辑“1”；
2. 四个频率为 $1200H_2$ 的周波表示逻辑“0”；
3. 一个记录字符的构成为：一个逻辑0的起始位，7或8个数据位，两个或两个以上的订止位（TP801采用一个七位ASCII数据字符和一个订止位）；
4. 七个ASCII数据位的次序为：最低位在先，最高位在后；
5. 在数据块之前有30秒以上的全1导引段，之后有5秒的全1结尾段；
6. 数据的传递速率为300波特；
7. 数据块内容不作规定。

TP801采用CTC通道1作为定时方式，设定CTC 1产生4800Hz或2400Hz的脉冲，经过一次2分频获得2400Hz和1200Hz的输出，接到家用盒式录音机的耳机输入端，进行记录。这个过程称为转储(DUMP)。即将内存的程序永久存放在磁带上。

在磁带上的程序返回到内存中去的过程，称为输入(Load)。从

磁带上返回的代表“0”和“1”的2400Hz和1400Hz的音频信号，通过TP801的频率检测器转换成数字信息。

在磁带上的信息或数据是以ASCII字符的代码存放的，因此无论是转储或输入，均由程序（TPBUG中有关子程序）将在二进制码与ASCII字码之间进行转换。

由此可见，磁带机与CPU之间的接口实际上就是完成异步串行接受与发送的工作。

§ 1.6 并行输入与输出的接口PIO

TP-801提供了一个用来进行并行输入与输出的接口芯片，型号为Z:108-PIO。PIO的提供使用户能方便地应用TP-801进行用户所需要的外部设备的连接。例如A/D或D/A转换的接口便可由此接出。

有关PIO及CTC二芯片的工作原理与使用方法在后续章节专门介绍。

由TP801的系统简介可见，设计微型机系统的重要内容为：

1. CPU的选择
2. 内存的选择与CPU的接口设计
3. 外部设备的选择与CPU的接口设计
4. 为管理这些接口与外部设备所需要的软件

为简使用户进行微机系统的设计，国外许多厂家专门提供各种用途的模块结构，并设计出一些大家通用的系统总线，用户只需要象“搭积木”那样很方便地组成你所希望的微型机系统。例如TP801单板机上留有S-100总线的插座，若在S-100总线上提供了S-100总线信号以后，则任何厂商生产的能与S-100总相插接的插接板便可直接插上使用，例如，用户若想用TP-801单板机具有多路A/D与D/A变换的功能，那么，你只须要购置一块CROMEMCO公司的D+7A板或其他公司生产的类似的A/D板即可。又例如你的TP-801系统感到内容4K不够用，那么，你可从市场上购买到8K、16K、32K，直到64KRAM的插板，插在S-100总线的插座上即可。

本章的目的是想通过 TP-801 的简单介绍，使读者一开始对微型机系统设计中的问题有一概括了解，以便今后对局部问题进行介绍时不脱离整体的概念。并为今后的主要实验手段 TP-801 机的使用打下基础。

第 二 章 Z80-PIO

§ 2.1 概 述

Z80-PIO (并行输入/输出电路)是把通用的输入/输出接口电路集成在一个芯片上。在使用之前，利用 I/O 指令对它进行编程称为程序初始化，使其能与多种外部设备相接，而不必重新更改逻辑电路。因此使用它来当接口极其灵活、方便。就是说，通过执行程序可以使 PIO 的状态瞬息改变。例如，输出口可以在一个程序中间变成输入口。可以利用 Z80-PIO 做接口外部设备有：大多数的键盘、纸带输入机、穿孔机、打印机和 PROM 程序写入器等。

下面介绍 PIO 的主要功能

1. 一片 PIO 有两个几乎一样的 8 位口；口 A，一般为输入口；口 B，一般为输出口，且每个口有两根“联络”信号线。用于信息联络用。

2. 每一个口子，有下列四种不同工作方式：

- ① 字节输出
- ② 字节输入
- ③ 字节双向总线 (只有口 A 可选用)
- ④ 位控方式

所有这些方式都配有中断控制用的“联络”信号，当 A 选字节双向总线方式时，借用 B 口的这对“联络”信号线。所以此时 B 口只能选用位控方式了。

3. 有实现链式优先中断的逻辑，有中断允许入 LEI 线和中断允许出 IEO 线，可以实现中断排队；能自动提供中断矢量，而不用外加

逻辑。采用中断方式传送数据时，是在中断方式 2 控制下实现的。

4. 全部输入输出电平都与 TTL 兼容。

5. B 口 8 个输出都能驱动复合晶体管。

6. 只需单一的 5 V 电源和单相时钟信号。

§ 2.2 PIO 的方框及引脚

一、PIO 的方框图

Z80-PIO 的方框图请看图 2-1。Z80-PIO 的内容是由 CPU 总线接口、内部控制逻辑、电路组成。CPU 总线接口逻辑，允许 PIO 直接与 CPU 相接而不要外加逻辑电路。但是，若组成大的系统，可能还需要地址译码器及驱动器。内部控制逻辑使 CPU 数据总线与外部设备口（口 A 和口 B。）同步。两个 I/O 口几乎是一样的，每个口的内部逻辑请看图 2-2。它们均由六个寄存器和“联络”控制逻辑电路组成。

这六个寄存器是：

- 一个 8 位数据输出寄存器，数据由 CPU 通过 OUT 指令写入此寄存器。

- 一个 8 位数据输入寄存器。数据通过 IN 指令从这个寄存器读入 CPU。

- 一个 2 位方式控制寄存器，它指明口子是在输入、输出、双向或控制工作方式。

- 一个 8 位的输入/输出选择寄存器，它决定在位控方式下相应的数据引脚是输入，还是输出。这个寄存器中的每一位控制一根相应的数据引脚。若此寄存器相应位为“1”该位的数据引脚为输入，寄存器相应位为“0”该位的数据引脚为输出。若我们在口 A 输入/输出选择寄存器中存入 00H 控制字则口 A 的八根数据引脚全部是输出线。

- 一个 2 位屏蔽寄存器，它只用于位控方式，此寄存器可分别对每位实行屏蔽，当它与屏蔽控制寄存器配合使用时，可在任何一个或全部未屏蔽的引脚达到了指定的状态（高或低）时引起中断。

以上介绍的六个寄存器，前两个是数据寄存器对于同一个口只占用同一个端口地址。

外设与CPU之间的全部数据传送都通过这两个寄存器来进行的，由联络控制逻辑引出的二根“联络”控制线（STB和RDY），它们由方式控制寄存器赋以功能。是用来控制PIO和外设之间的数据传送的。后四个寄存器统称为控制寄存器，对于同一个口也只占用一个端口地址，这四个控制寄存器在程序初始化时，设定初值，赋以PIO相应的功能。

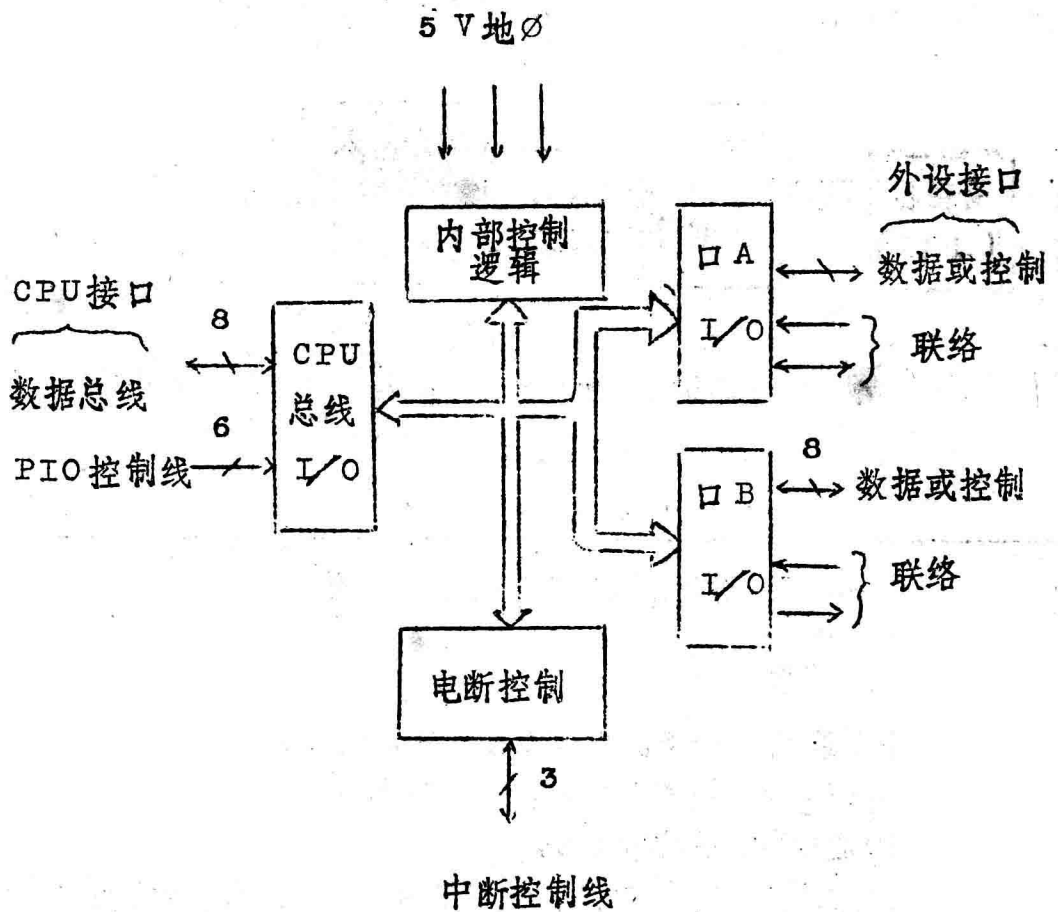


图 2 . 1 PIO 的方框图

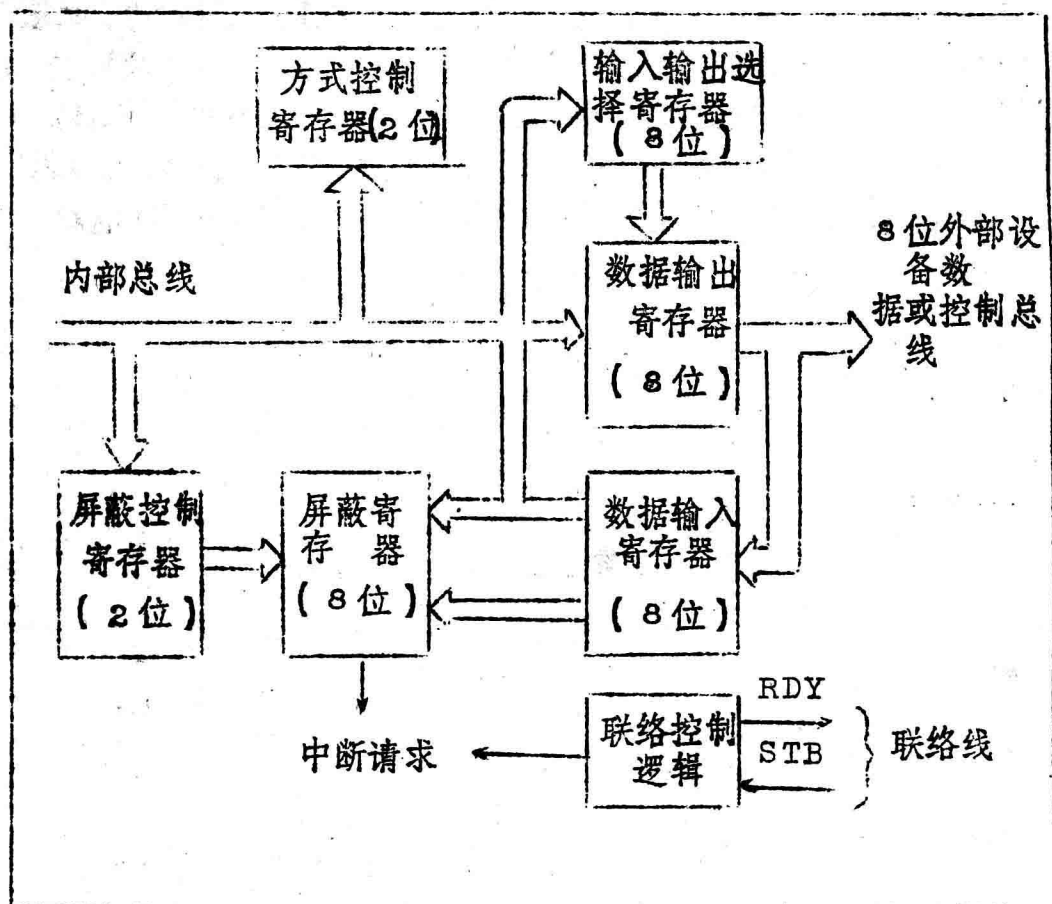


图 2.2 PIO 口的方框图

二、PIO的引脚

PIO的引脚图见2-3。共40条引脚，这些引脚的作用如下：

1. D_1-D_0 为数据总线(双向, 三态)。这组总线用来作CPU和PIO之间传送数据和命令。
2. CE 为芯片允许(输入, 低电平有效)。只有当此信号为低电平时, 才允许CPU访问这个PIO芯片。 CE 接译码器输出。
3. $B/\bar{A}$ 为口子A或口子B选择线(输入), 当此线为低电平时选中口A; 高电平时, 选中口B。通常将此引脚接至地址总线的 A_6 。
4. $C/\bar{D}$ 为数据寄存器或控制寄存器选择线(输入), 当此线

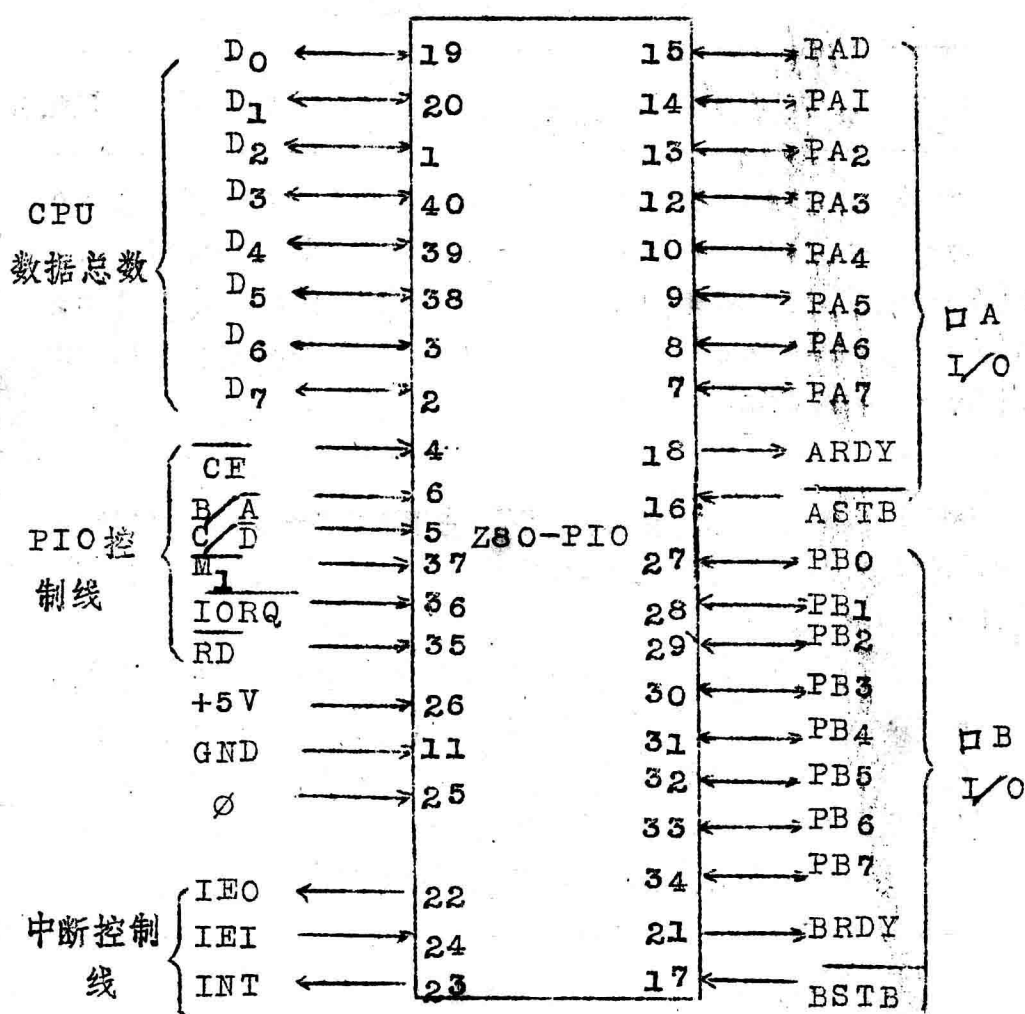


图 2.3 PIO 引脚布置图

为低电平时，访问数据寄存器，即数据总线被用来传送数据；当此信号为高电平时，访问控制寄存器，即CPU通过数据总线向PIO写入的信息是一个控制命令从 $\overline{CE}$ ， $B/\overline{A}$ ， $C/\overline{D}$ 三根信号线的含义及连接，决定了PIO的地址，一片PIO占有四个相邻口地址，PIO口地址的形成归纳于表2-1。