

物联网与 嵌入式系统

应用开发



主 编○杨维剑

副主编○王梅英 符长友 魏 扬

Wulianwang

Yu Qianrushi Xitong
Yingyong Kaifa



西南交通大学出版社

物联网与 嵌入式系统

应用开发



主 编◎杨维剑
副主编◎王梅英 符长友 魏 扬

Wulianwang
Yu Qianrushi Xitong
Yingyong Kaifa

内 容 简 介

本书主要介绍了物联网与嵌入式系统的关系以及物联网应用中嵌入式系统的开发。并以S3C6410为核心，详细介绍了在Linux、WinCE6.0、Android系统软件下，构建嵌入式开发环境、嵌入式系统移植与开发以及软硬件综合调试等内容，最后给出了在物联网应用中常用的嵌入式系统开发实例。本书可作为普通高等学校物联网工程及其相关专业的教材，也可供从事物联网及其相关专业的人士阅读。

图书在版编目（C I P）数据

物联网与嵌入式系统应用开发 / 杨维剑主编. —成

都：西南交通大学出版社，2017.6

ISBN 978-7-5643-5464-0

I . ①物… II . ①杨… III . ①互联网络 - 应用 - 高等
学校 - 教材 ②智能技术 - 应用 - 高等学校 - 教材 ③微型计
算机 - 系统开发 - 高等学校 - 教材 IV . ①TP393.4
②TP18③TP360.21

中国版本图书馆 CIP 数据核字（2017）第 117269 号

物联网与嵌入式系统应用开发

责任编辑 / 李芳芳

主 编 / 杨维剑

助理编辑 / 梁志敏

封面设计 / 墨创文化

西南交通大学出版社出版发行

(四川省成都市金牛区二环路北一段 111 号西南交通大学创新大厦 21 楼 610031)

发行部电话：028-87600564

网址：<http://www.xnjdcbs.com>

印刷：成都蓉军广告印务有限责任公司

成品尺寸 185 mm × 260 mm

印张 19 字数 499 千

版次 2017 年 6 月第 1 版 印次 2017 年 6 月第 1 次

书号 ISBN 978-7-5643-5464-0

定价 45.00 元

课件咨询电话：028-87600533

图书如有印装质量问题 本社负责退换

版权所有 盗版必究 举报电话：028-87600562

前 言

物联网专业面向现代信息处理技术，培养从事物联网领域的系统设计、系统分析与科技开发及研究方面的高等工程技术人才。

物联网专业要求学生具有扎实的电子技术、现代传感器和无线网络技术、物联网相关高频和微波技术，有线和无线网络通信理论、信息处理、计算机技术、系统工程等方向的基础理论，同时掌握物联网系统的传感层、传输层与应用层关键设计等专门知识和技能，并且具备在本专业领域跟踪新理论、新知识、新技术的能力以及较强的创新实践能力。

目前物联网技术发展很快，涉及多种网络技术，不同网络各具特点，适用于不同的应用环境，所以，教学大纲要求掌握多种网络技术（3G、GPRS/蓝牙，WiFi，ZIGBEE，专用网络等）、网络间路由和数据处理、无线有线网关设计等新技术。

物联网的核心技术是嵌入式软件技术，教学大纲强调嵌入式软件开发设计能力的重要性。要求学生具有较强的软件设计能力，这对于掌握物联网网络协议栈和实现物联网通信非常重要；同时也要求学生掌握5 000~10 000行无线单片机C语言软件开发能力，并且能够全面掌握嵌入式、单片机、无线单片机软件和硬件技术。

让学生同时具有物联网与嵌入式方面的知识和能力，是社会发展的需要。编制一本适合我院物联网专业高年级学生使用的物联网与嵌入式系统应用教材，符合我院人才培养的目的和要求。本书由此应运而生。

本书分为九章：第1章着重介绍物联网与嵌入式系统关系，第2章着重介绍了基于S3C6410嵌入式CPU的核心板、SDK底板原理图设计，第3章着重介绍了嵌入式硬件设计与制作，第4章着重介绍构建Tiny6410建立Linux开发环境，第5章着重介绍了基于S3C6410 WindowsCE 6.0开发环境，第6章着重介绍建立Android编译环境，第7章着重介绍了Tiny6410下linux系统移植与开发，第8章着重介绍了Tiny6410下WindowsCE 6.0系统移植与开发，第9章着重介绍了Tiny6410下Android系统移植与开发。

本书第1、2、3、8章由杨维剑编写，第4、5章由王梅英编写，第6、7章由符长友编写，第9章由魏扬编写，并负责全书的校对。

全书得到了朱文忠、蒋华龙、凌军、居锦武、杨善红、项菲等老师的大力支持、帮助，在此表示衷心的感谢！

全书由杨维剑任主编，王梅英、符长友、魏扬任副主编。由于作者水平有限，加之时间仓促，书中难免有不当之处，敬请读者批评指正。

作 者
2017年3月

目 录

第 1 章 物联网与嵌入式系统关系	1
1.1 单片机与嵌入式关系	1
1.2 片上系统 (SoC) 知识模块	4
1.3 无线通信和无线网络知识模块	9
1.4 高频微波知识模块	14
1.5 RFID 知识模块	15
1.6 物联网传输层技术	23
第 2 章 基于 S3C6410 的硬件结构与接口	27
2.1 S3C6410 处理器概述	27
2.2 存储器映射	42
2.3 系统控制器	47
2.4 存储器子系统	64
2.5 DRAM 控制器	69
2.6 SRAM 控制器	73
2.7 ONENAND 控制器	75
2.8 NAND FLASH 控制器	78
2.9 GPIO	86
2.10 DMA 控制器	88
2.11 主机接口	93
2.12 USB 主机控制器	100
2.13 USB 2.0 高速 OTG	102
2.14 高速 MMC 控制器	104
2.15 MIPI HIS 接口控制器	105
2.16 SPI 接口	108
2.17 IIC 总线接口	111
2.18 UART 接口	115
2.19 PWM 定时器	121
2.20 RTC 实时时钟	129

2.21	看门狗定时器	131
2.22	AC97 控制器	133
2.23	IIS 总线接口	133
2.24	PCM 音频接口	137
2.25	红外控制器	139
2.26	ADC 和触摸屏接口	142
2.27	键盘接口	144
2.28	IIS 多音频接口	147
第 3 章 Tiny6410 开发板		151
3.1	Tiny6410 核心板接口说明	151
3.2	Tiny6410SDK 增强版底板接口资源简介	153
3.3	TinySDK 标准版通用底板介绍	154
3.4	开发底板接口说明	155
第 4 章 建立 LINUX 开发环境		163
4.1	安装并设置 Fedora9	163
第 5 章 建立 WindowsCE 6.0 开发环境		174
5.1	安装 Visual Studio 2005 及补丁	175
5.2	安装 WindowsCE 6.0 及补丁	180
5.3	安装第三方软件腾讯 QQ	185
5.4	安装 BSP 及内核工程示例	187
第 6 章 建立 Android 编译环境		189
6.1	建立 Android 编译环境	189
6.2	配置和编译 U-boot	190
6.3	配置和编译 Linux 内核	191
6.4	从源代码开始创建 Android	192
6.5	制作安装或运行文件系统映像	192
第 7 章 Tiny6410 下 linux 系统移植与开发		194
7.1	解压安装源代码及其他工具	194
7.2	配置和编译 U-boot	198
7.3	配置和编译内核 (Kernel)	199

7.4 配置和编译 busybox	201
7.5 制作目标板文件系统映像	202
7.6 嵌入式 Linux 应用程序示例	203
7.7 嵌入式 Linux 驱动程序示例	224
7.8 编译 Qtopia-2.2.0	233
7.9 编译与安装 arm 版本的 QtE-4.8.5	235
7.10 在 Qtopia-2.2.0 环境下测试 Qt 程序	236
7.11 开机自动运行 Qt4 程序	237
7.12 Qt4 程序的屏幕旋转	237
7.13 在 Python 中访问和操作硬件	237
7.14 在 PC 上通过 ssh 远程访问开发板	238
7.15 Qt 版本的选择	238
7.16 开源的 Qt4 视频播放器（支持电视同步输出）	239
7.17 开源的“广告机”示例程序	240
 第 8 章 Tiny6410 下 WindowsCE 6.0 系统移植与开发	241
8.1 配置和编译 WindowsCE 6.0 内核及 Bootloader	241
8.2 编译缺省内核示例工程	241
8.3 在 BSP 中修改 LCD 类型及串口输出功能	243
8.4 在 BSP 中配置使用一线精准触摸屏	244
8.5 关于 BootLoader	245
8.6 创建 SDK	246
8.7 安装 SDK	247
8.8 体验 WindowsCE6	249
 第 9 章 Tiny6410 下 Android 系统移植与开发	268
9.1 安装 Android	268
9.2 触摸屏校准	268
9.3 旋转屏幕显示	269
9.4 Android 状态栏上的快捷图标说明	270
9.5 播放 mp3	270
9.6 调节音量大小	271
9.7 录音功能	271
9.8 使用 WiFi 无线上网	272

9.9	图形界面的有线网络设置	273
9.10	使用 3G 上网卡拨号上网	275
9.11	使用 3G 上网卡收发手机短信	280
9.12	使用 USB 蓝牙	281
9.13	使用优盘	286
9.14	背光调节设置	287
9.15	串口助手	288
9.16	LED 测试	289
9.17	PWM 蜂鸣器测试	289
9.18	ADC 测试	289
9.19	IIC-EEPROM 测试	290
9.20	使用 USB 摄像头	290
9.21	GPS 定位功能	291
9.22	TV-Out 电视输出	292
9.23	使用 GV310 模块拨打电话和收发短信	293
	参考文献	296

第1章 物联网与嵌入式系统关系

物联网是新一代信息技术的重要组成部分，是互联网与嵌入式系统发展到高级阶段融合的产物。它囊括了多个学科，具有无限多的应用领域。物联网有3个源头：智慧源头、网络源头、物联源头。智慧源头是微处理器，网络源头是互联网，物联源头是嵌入式系统。

无论是通用计算机还是嵌入式系统，都可以溯源到半导体集成电路。微处理器的诞生，为人类工具提供了一个归一化的智力内核。在微处理器基础上的通用微处理器与嵌入式处理器，形成了现代计算机知识革命的两大分支，即通用计算机与嵌入式系统的独立发展时代。通用计算机经历了从智慧平台到互联网的独立发展道路；嵌入式系统则经历了智慧物联到局域智慧物联的独立发展道路。物联网是通用计算机的互联网与嵌入式系统单机或局域物联在高级阶段融合后的产物。物联网中，微处理器，以“智慧细胞”形式，赋予物联网“智慧地球”的智力特征。因此，必须从3个源头和多学科视角，来科学地定义与诠释物联网。

与嵌入式系统一样，与物联网相关的学科有微电子学科、计算机学科、电子技术学科，以及无限多的对象应用学科。任何一个学科在诠释物联网时都会出现片面性。有专家认为在诠释物联网时要有“瞎子摸象”的精神，综合不同的视角，才能逼近事物的真相。物联网面临无法说清“物联”本质的尴尬境地，其根本原因是现代计算机知识革命进入通用计算机与嵌入式系统的独立发展时代后，嵌入式系统没有独立的形态，人们看到的只是通用计算机，看不到嵌入式系统，也不了解嵌入式系统的物联史。

物联网的物联源头是嵌入式系统。嵌入式系统诞生于嵌入式处理器，距今已有30多年历史。早期经历过电子技术领域独立发展的单片机时代，进入21世纪，才进入多学科支持下的嵌入式系统时代。从诞生之日起，嵌入式系统就以“物联”为己任，具体表现为：嵌入物理对象中，实现物理对象的智能化。

1.1 单片机与嵌入式关系

1.1.1 嵌入式系统的定义与特点

如果我们了解了嵌入式（计算机）系统的由来与发展，对嵌入式系统就不会产生过多的误解，而能历史地、本质地、普遍适用地定义嵌入式系统。

1. 嵌入式系统的定义

按照历史性、本质性、普遍性要求，嵌入式系统应定义为：“嵌入对象体系中的专用计算机系统”。“嵌入性”“专用性”与“计算机系统”是嵌入式系统的三个基本要素。对象系统则是指嵌入式系统所嵌入的宿主系统。

2. 嵌入式系统的特点

嵌入式系统的特点与定义不同，它是由定义中的三个基本要素衍生出来的。不同的嵌入式

系统其特点会有所差异。与“嵌入性”相关的特点：由于是嵌入对象系统中，必须满足对象系统的环境要求，如物理环境（小型）、电气/气氛环境（可靠）、成本（价廉）等要求。与“专用性”相关的特点：软、硬件的裁剪性；满足对象要求的最小软、硬件配置等。与“计算机系统”相关的特点：嵌入式系统必须是能满足对象系统控制要求的计算机系统。与上两个特点相呼应，这样的计算机必须配置有与对象系统相适应的接口电路。

另外，在理解嵌入式系统定义时，不要与嵌入式设备相混淆。嵌入式设备是指内部有嵌入式系统的产品、设备，例如，内含单片机的家用电器、仪器仪表、工控单元、机器人、手机、PDA 等。

3. 嵌入式系统的种类与发展

按照上述嵌入式系统的定义，只要满足定义中三要素的计算机系统，都可称为嵌入式系统。嵌入式系统按形态可分为设备级（工控机）、板级（单板、模块）、芯片级（MCU、SoC）。有些人把嵌入式处理器当作嵌入式系统，但由于嵌入式系统是一个嵌入式计算机系统，因此，只有将嵌入式处理器构成一个计算机系统，并作为嵌入式应用时，这样的计算机系统才可称作嵌入式系统。

嵌入式系统与对象系统密切相关，其主要技术发展方向是满足嵌入式应用要求，不断扩展对象系统要求的外围电路（如 ADC、DAC、PWM、日历时钟、电源监测、程序运行监测电路等），形成满足对象系统要求的应用系统，所以，嵌入式系统作为一个专用计算机系统，要不断向计算机应用系统发展。因此，可以把定义中的专用计算机系统引申成满足对象系统要求的计算机应用系统。

1.1.2 嵌入式系统的独立发展道路

1. 单片机开创了嵌入式系统独立发展道路

嵌入式系统虽然起源于微型计算机时代，然而，微型计算机的体积、价位、可靠性都无法满足广大对象系统的嵌入式应用要求，因此，嵌入式系统必须走独立发展道路。这条道路就是芯片化道路。将计算机做一个芯片上，从而开创了嵌入式系统独立发展的单片机时代。

在探索单片机的发展道路时，有过两种模式，即“Σ模式”与“创新模式”。“Σ模式”本质上是通用计算机直接芯片化的模式，它将通用计算机系统中的基本单元进行裁剪后，集成在一个芯片上，构成单片微型计算机；“创新模式”则完全按嵌入式应用要求设计全新的，满足嵌入式应用要求的体系结构、微处理器、指令系统、总线方式、管理模式等。Intel 公司的 MCS-48、MCS-51 就是按照创新模式发展起来的单片形态的嵌入式系统（单片微型计算机）。MCS-51 是在 MCS-48 探索的基础上，进行全面完善的嵌入式系统。历史证明，“创新模式”是嵌入式系统独立发展的正确道路，MCS-51 的体系结构也因此成为单片嵌入式系统的典型结构体系。

2. 单片机的技术发展史

单片机诞生于 20 世纪 70 年代末，经历了 SCM、MCU、SoC 三大阶段。

(1) SCM 即单片微型计算机（Single Chip Microcomputer）阶段，主要是寻求最佳的单片形态嵌入式系统的最佳体系结构。“创新模式”获得成功，奠定了 SCM 与通用计算机完全不同的发展道路。在开创嵌入式系统独立发展道路上，Intel 公司功不可没。

(2) MCU 即微控制器（Micro Controller Unit）阶段，主要的技术发展方向是：不断扩展满

足嵌入式应用中，对象系统要求的各种外围电路与接口电路，突显其对象的智能化控制能力。它所涉及的领域都与对象系统相关，因此，发展 MCU 的重任不可避免地落在电气、电子技术厂家。从这一角度来看，Intel 逐渐淡出 MCU 的发展也有其客观因素。在发展 MCU 方面，最著名的厂家当数 Philips 公司。Philips 公司以其在嵌入式应用方面的巨大优势，将 MCS-51 从单片微型计算机迅速发展到微控制器。因此，当我们回顾嵌入式系统发展道路时，不要忘记 Intel 和 Philips 的历史功绩。

(3) 嵌入式系统的独立发展之路，就是寻求应用系统在芯片上的最大化解决；因此，专用单片机的发展自然形成了 SoC 化趋势。随着微电子技术、IC 设计、EDA 工具的发展，基于 SoC 的单片机应用系统设计会有较大的发展。因此，对单片机的理解可以从单片微型计算机、单片微控制器延伸到单片应用系统。

1.1.3 嵌入式系统的两种应用模式

嵌入式系统的嵌入式应用特点，决定了它的多学科交叉特点。作为计算机的内涵，要求计算机领域人员介入其体系结构、软件技术、工程应用方面的研究。然而，了解对象系统的控制要求，实现系统控制模式必须具备对象领域的专业知识。因此，从嵌入式系统发展的历史过程，以及嵌入式应用的多样性中，客观上形成了两种应用模式。

1. 客观存在的两种应用模式

嵌入式计算机系统起源于微型机时代，但很快就进入独立发展的单片机时代。在单片机时代，嵌入式系统以器件形态迅速进入传统电子技术领域中，以电子技术应用工程师为主体，实现传统电子系统的智能化，而计算机专业队伍并没有真正进入单片机应用领域。因此，电子技术应用工程师以自己习惯性的电子技术应用模式，从事单片机的应用开发。这种应用模式最重要的特点是：软、硬件的底层性和随意性；对象系统专业技术的密切相关性；缺少计算机工程设计方法。

虽然在单片机时代，计算机专业淡出了嵌入式系统领域，但随着后 PC 时代的到来，网络、通信技术得以发展；同时，嵌入式系统软、硬件技术有了很大的提升，为计算机专业人士介入嵌入式系统应用开辟了广阔天地。计算机专业人士的介入，形成的计算机应用模式带有明显的计算机的工程应用特点，即基于嵌入式系统软、硬件平台，以网络、通信为主的非嵌入式底层应用。

2. 两种应用模式的并存与互补

由于嵌入式系统最大、最广、最底层的应用是传统电子技术领域的智能化改造，因此，以通晓对象专业的电子技术队伍为主，用最少的嵌入式系统软、硬件开销，以 8 位机为主，带有浓重的电子系统设计色彩的电子系统应用模式会长期存在下去。

另外，计算机专业人士会愈来愈多地介入嵌入式系统应用，但囿于对象专业知识的隔阂，其应用领域会集中在网络、通信、多媒体、商务电子等方面，不可能替代原来电子工程师在控制、仪器仪表、机械电子等方面的应用。因此，客观存在的两种应用模式会长期并存下去，在不同的领域中相互补充。电子系统设计模式应从计算机应用设计模式中学习计算机工程方法和嵌入式系统软件技术；计算机应用设计模式应从电子系统设计模式中了解嵌入式系统应用的电路系统特性、基本的外围电路设计方法和对象系统的基本要求等。

3. 嵌入式系统应用的高低端

由于嵌入式系统有过很长的一段单片机的独立发展道路，大多是基于 8 位单片机实现最底层的嵌入式系统应用，带有明显的电子系统设计模式特点。大多数从事单片机应用开发人员都是对对象系统领域中的电子系统工程师，加之单片机的出现，立即脱离了计算机专业领域，以“智能化”器件身份进入电子系统领域，没有带入“嵌入式系统”概念。因此，不少从事单片机应用的人，不了解单片机与嵌入式系统的关系，在谈到“嵌入式系统”领域时，往往理解成计算机专业领域的，基于 32 位嵌入式处理器，从事网络、通信、多媒体等的应用。这样，“单片机”与“嵌入式系统”形成了嵌入式系统中常见的两个独立的名词。但由于“单片机”是典型的、独立发展起来的嵌入式系统，从学科建设的角度出发，应该把它统一成“嵌入式系统”。考虑到原来单片机的电子系统底层应用特点，可以把嵌入式系统应用分成高端与低端，把原来的单片机应用理解成嵌入式系统的低端应用，含义为它的底层数性以及与对象系统的紧耦合。

1.1.4 单片机与嵌入式区别与联系

1. 硬件组成区别

单片机是在一块集成电路芯片中包含了微控制器电路，以及一些通用的输入/输出接口器件。从构成嵌入式系统的方式看，根据现代电子技术发展水平，嵌入式系统可以用单片机实现，也可以用其他可编程的电子器件实现。其余硬件器件根据目标应用系统的需求而定。

2. 软件组成区别

制造商出厂的通用单片机内没有应用程序，所以不能直接运行。增加应用程序后，单片机就可以独立运行。

嵌入式系统一定要有控制软件，实现控制逻辑的方式可以完全用硬件电路，也可以用软件程序。

3. 主次关系的区别

单片机现在已经被认为是通用的电子器件了，单片机自身为主体。

嵌入式系统在物理结构关系上是从属的，是被嵌入安装在目标应用系统内；但在控制关系上却是主导的，是控制目标应用系统运行的逻辑处理系统。尽管可以用不同方式构成嵌入式系统，但是一旦构成之后，嵌入式系统就是一个专用系统。专用系统中，可编程器件的软件可以在系统构建过程中植入，也可以在器件制造过程中直接生成，以降低制造成本。控制逻辑复杂的单片机会需要操作系统软件支持；控制逻辑简单的嵌入式系统也可以不用操作系统软件支持。两者没有简繁区别。

1.2 片上系统（SoC）知识模块

20 世纪 90 年代初，电子产品的开发出现两个显著的特点：产品深度复杂化和上市时限缩短。基于门级描述的电路级设计方法已经赶不上新形势的发展需要，于是基于系统级的设计方法开始进入人们的视野。随着半导体工艺技术的发展，特别是超深亚微米（VDSM, 0.25 μm）工艺技术的成熟，使得在一块硅芯片上集成不同功能模块成为可能。这种将各种功能模块集成于一块芯片上的完整系统，就是片上系统（System on Chip, SoC）。SoC 是集成电路发展的必然趋势。

SoC 设计技术始于 20 世纪 90 年代中期，它是一种系统级的设计技术。如今，电子系统的设计已不再是利用各种通用集成电路（Integrated Circuit, IC）进行印刷电路板（Printed Circuit Board, PCB）板级的设计和调试，而是转向以大规模现场可编程逻辑阵列（Field-Programmable Gate Array, FPGA）或专用集成电路（Application-Specific Integrated Circuit, ASIC）为物理载体的系统级的芯片设计。使用 ASIC 为物理载体进行芯片设计的技术称为片上系统技术，即 SoC；使用 FPGA 作为物理载体进行芯片设计的技术称为可编程片上系统技术，即（System on Programmable Chip）。SoC 技术和 SoPC 技术都是系统级芯片设计技术（统称为广义 SoC）。

到目前为止，SoC 还没有一个公认的准确定义，但一般认为它有三大技术特征：采用深亚微米（DSM）工艺技术、IP 核（Intellectual Property Core）复用以及软硬件协同设计。SoC 的开发是从整个系统的功能和性能出发，利用 IP 复用和深亚微米技术，采用软件和硬件结合的设计和验证方法，综合考虑软硬件资源的使用成本，设计出满足性能要求的高效率、低成本的软硬件体系结构，从而在一个芯片上实现复杂的功能，并考虑其可编程特性和缩短上市时间。使用 SoC 技术设计的芯片，一般有一个或多个微处理器以及数个功能模块。各个功能模块在微处理器的协调下，共同完成芯片的系统功能，为高性能、低成本、短开发周期的嵌入式系统设计提供了广阔前景。

SoPC 技术最早是由美国 Altera 公司于 2000 年提出的，是现代计算机辅助设计技术、电子设计自动化（Electronics Design Automation, EDA）技术和大规模集成电路技术高度发展的产物。SoPC 技术的目标是将尽可能大而完整的电子系统在一块 FPGA 中实现，使得所设计的电路在规模、可靠性、体积、功能、性能指标、上市周期、开发成本、产品维护及其硬件升级等多方面实现最优化。SoPC 的设计以 IP 为基础，以硬件描述语言为主要设计手段，借助计算机为平台的 EDA 工具，自动化、智能化地自顶向下地进行。

系统级芯片设计是一种高层次的电子设计方法，设计人员针对设计目标进行系统功能描述，定义系统的行为特性，生成系统级的规格描述。这一过程可以不涉及实现工艺。一旦目标系统以高层次描述的形式输入计算机后，EDA 系统就能以规则驱动的方式自动完成整个设计。为了满足上市时间和性能要求，系统级芯片设计广泛采用软硬件协同设计的方法进行。

1.2.1 软硬件协同设计的背景

系统级芯片设计是微电子设计领域的一场革命，它主要有 3 个关键的支撑技术：

（1）软、硬件的协同设计技术。主要是面向不同目标系统的软件和硬件的功能划分理论（functional partition theory）和设计空间搜索技术。

（2）IP 模块复用技术。IP 是指那些集成度较高并具有完整功能的单元模块，如 MPU、DSP、DRAM、Flash 等模块。IP 模块的再利用，除了可以缩短芯片的设计时间外，还能大大降低设计和制造的成本，提高可靠性。IP 可分为硬 IP 和软 IP。SoPC 中使用的 IP 多数是软 IP。软 IP 可重定制、剪裁和升级，为优化资源和提高性能提供了很大的灵活性。

（3）模块以及模块界面间的综合分析和验证技术。综合分析和验证是难点，要为硬件和软件的协同描述、验证和综合提供一个自动化的集成开发环境。

过去，最常用的设计方法是层次式设计，把设计分为 3 个域：行为域描述系统的功能；结构域描述系统的逻辑组成；物理域描述具体实现的几何特性和物理特性。采用自顶向下的层次式设计方法要完成系统级、功能级、寄存器传输级、门级、电路级、版图级（物理级）的设计，

经历系统描述、功能设计、逻辑设计、电路设计、物理设计、设计验证和芯片制造的流程，是一个每次都从头开始的设计过程。传统的 IC 设计方法是先设计硬件，再根据算法设计软件。在深亚微米设计中，硬件的费用是非常大的。当设计完成后，发现错误进行更改时，要花费大量的人力、物力和时间，且设计周期变长。

现在，芯片的设计是建立在 IP 复用的基础之上的，利用已有的芯核进行设计重用，完成目标系统的整体设计以及系统功能的仿真和验证。一般采用从系统行为级开始的自顶向下设计方法，把处理机制、模型算法、软件、芯片结构、电路直至器件的设计紧密结合起来，在单个芯片上完成整个系统的功能。同 IC 组成的系统相比，由于采用了软硬件协同设计的方法，能够综合并全盘考虑整个系统的各种情况，可以在同样的工艺技术条件下实现更高性能的系统指标。既缩短开发周期，又有更好的设计效果，同时还能满足苛刻的设计限制。

1.2.2 软硬件协同设计的发展过程

嵌入式系统设计早期，主要有两种方式：一是针对一个特定的硬件进行软件开发；二是根据一个已有的软件实现其具体的硬件结构。前者是一个软件开发问题；后者是一个软件固化问题。早期的这种设计没有统一的软硬件协同表示方法；没有设计空间搜索，从而不能自动地进行不同的软硬件划分，并对不同的划分进行评估；不能从系统级进行验证，不容易发现软硬件边界的兼容问题；上市周期较长。因此，早期的设计存在各种缺陷和不足。使用软硬件协同设计后，从系统功能描述开始，将软硬件完成的功能作全盘考虑并均衡，在设计空间搜索技术下，设计出不同的软硬件体系结构并进行评估，最终找到较理想的目标系统的软硬件体系结构，然后使用软硬件划分理论进行软硬件划分并设计实现。在设计实现时，始终保持软件和硬件设计的并行进行，并提供互相通信的支持。在设计后期对整个系统进行验证，最终设计出满足条件限制的目标系统。以 FPGA 为基础的 SoPC 的软硬件协同设计，为芯片设计实现提供了更为广阔自由空间。

1.2.3 软硬件协同设计涉及的内容

目前，SoPC 中的软硬件协同设计主要涉及以下内容：系统功能描述方法、设计空间搜索（DSE）支持、资源使用最优化的评估方法、软硬件划分理论、软硬件详细设计、硬件综合和软件编译、代码优化、软硬件协同仿真和验证等几个方面，以及同系统设计相关的低压、低功耗、多层布线、高总线时钟频率、I/O 引脚布线等相关内容。

系统功能描述方法解决系统的统一描述。这种描述应当是对软硬件通用的，目前一般采用系统描述语言的方式。在软硬件划分后，能编译并映射成为硬件描述语言和软件实现语言，为目标系统的软硬件协同工作提供强有力的保证。

设计空间搜索提供了一种实现不同设计方式、理解目标系统的机制，设计出不同的软硬件体系结构，使最优化的设计实现成为可能。

最优化的评估方法解决软硬件的计量和评估指标，从而能够对不同的设计进行资源占用评估，进而选出最优化的设计。

FPGA 的评估可以做到以引脚为基本核算单位。软硬件划分理论从成本和性能出发，决定软硬件的划分依据和方法。基本原则是高速、低功耗由硬件实现；多品种、小批量由软件实现；处理器和专用硬件并用以提高处理速度和降低功耗。划分的方法从两方面着手：一是面向软件，从软件到硬件满足时序要求；二是面向硬件，从硬件到软件降低成本。在划分时，要考虑目标

体系结构、粒度、软硬件实现所占用的成本等各种因素。划分完成后，产生软硬件分割界面，供软硬件沟通、验证和测试使用。

软硬件详细设计完成划分后的软件和硬件的设计实现。硬件综合是在厂家综合库的支持下，完成行为级、RTL 以及逻辑级的综合。代码优化完成对设计实现后的系统进行优化，主要是与处理器相关的优化和与处理器无关的优化。与处理器相关的优化受不同的处理器类型影响很大，一般根据处理器进行代码选择、主要是指令的选择；指令的调度（并行、流水线等）、寄存器的分配策略等；与处理器无关的优化主要有常量优化、变量优化和代换、表达式优化、消除无用变量、控制流优化和循环内优化等。

软硬件协同仿真和验证完成设计好的系统的仿真和验证，保证目标系统的功能实现、满足性能要求和限制条件，从整体上验证整个系统。

1.2.4 软硬件协同设计的系统结构

软硬件协同设计在实际应用中表现为软硬件协同设计平台的开发。从系统组成的角度，可以用图来表述软硬件协同设计平台的系统组成。其中设计空间搜索部分由体系结构库、设计库、成本库、系统功能描述和系统设计约束条件组成。设计空间搜索的任务是对不同的目标要求找到恰当的解决办法。体系结构库是存放协同设计支持的各种体系结构数据库，一般是通过不同的模型表现出来。到目前为止，使用较多的模型有状态转换模型（有限状态机）、事件驱动模型、物理结构组成模型、数据流程模型和混合模型等。体系结构的丰富程度决定了对目标系统的软硬件协同设计的支持力度。设计库中包含可以使用的程序或网表的设计执行数据库，为新的设计提供参考依据。成本库中提供设计成本的计算方法以及由目标系统的资源消耗、电源消耗、芯片面积、实时要求等组成的数据库，是工作在给定平台上的明确界定。在设计空间搜索中还有一个比较重要的步骤，是对一个给定设计进行评估，主要有评估目标系统的成本、性能、正确性等。经过评估后的设计可以进行软硬件划分，产生硬件描述、软件描述和软硬件界面描述三个部分，以及各个部分的具体实现并优化。最后进行硬件综合、软硬件集成、系统仿真和测试。

1.2.5 软硬件协同设计流程

面向 SoPC 的软硬件协同设计流程从目标系统构思开始。对一个给定的目标系统，经过构思，完成其系统整体描述，然后交给软硬件协同设计的开发集成环境，由计算机自动完成剩余的全部工作。一般而言，还要经过模块的行为描述、对模块的有效性检查、软硬件划分、硬件综合、软件编译、软硬件集成、软硬件协同仿真与验证等各个阶段。其中软硬件划分后产生硬件部分、软件部分和软硬件接口界面三个部分。硬件部分遵循硬件描述、硬件综合与配置、生成硬件组建和配置模块；软件部分遵循软件描述、软件生成和参数化的步骤，生成软件模块。最后把生成的软硬件模块和软硬件界面集成，并进行软硬件协同仿真，以进行系统评估和设计验证。

1.2.6 SoPC 的软硬件协同设计的优势

同 SoPC 相比，SoC 具有如下缺点：首先，使用 ASIC 的试制和流片风险大、成本高、成功率不高，一旦制片后就不能再进行修改。其次，使用 ASIC 设计芯片系统时，由于微控制器、功能模块等 IP 是根据目标系统性能进行选择的，一旦选定，所选择的 IP 的性能就不能再修改，也就基本上决定了目标系统的性能，使得目标系统的性能优化空间相当狭窄，同时也使得设计

完成后的目标系统的硬件升级变得不可能。再有，就是这种方式的硬件设计只能是流于拼装和连接选定的硬件系统结构，指令不可更改，根据指令系统来进行编程。设计人员的创造发挥自由度狭小，限制了人的能动性在设计中应有的作用。

SoPC 的可编程特性对这些问题没有限制。SoPC 技术在电子设计上给出了一种以人的基本能力为依据的软硬件综合解决方案；同时涉及底层的硬件系统设计和软件设计，在系统化方面有了广大的自由度。开发者在软硬件系统的综合与构建方面可以充分发挥创造性和想象力，使得多角度、多因素和多结构层面的大幅度优化设计成为可能，使用其可编程特性与 IP 核相结合，可以快速、低廉地开发出不同的协处理器，从而真正实现硬件编程、升级和重构。随着 FPGA 制造工业的发展，这种优势将会更加明显。

1.2.7 支持 SoPC 软硬件协同设计的工具

1. Cadence Virtual Component Codesign. (VOC)

第一个为 IP 复用所设计的工业系统级 HW/SW codesign 开发平台环境。在早期设计时就可以确认软硬件划分的临界体系结构。它通过电子供给链进行交流和交换设计信息，为系统库和 SoC 提供必要的框架。

2. System C

一种通过类对象扩展的基于 C/C++ 的建模平台，支持系统级软硬件协同设计仿真和验证，是建立在 C++ 基础上的新型建模方法，方便系统级设计和 IP 交换。在 System C 语言描述中，最基本的构造块是进程。一个完整的系统描述包含几个并发进程，进程之间通过信号互相联系，且可以通过外在时钟确定事件的顺序和进程同步。System C 可以将源码的硬件描述综合成门级网表，以便 IC 实现或综合成一个 Verilog HDL（或 VHDL 的 RTL 描述）从而使 FPGA 综合。用 System C 开发的硬件模型可以用标准的 C++ 编译器来编译，经编译后形成一个可执行的应用程序，设计人员可以通过 console 来观察系统的行为，验证系统功能和结构。

3. 美国 Altera 公司的 Quartus II 软件

一种综合性开发平台，具有强大的平面规划和布局布线能力，可以进行时序和资源优化；是业内唯一支持在系统更新 RAM/ROM 和常量的软件，可以方便地在系统执行试验而不必重新编译设计或重新配置 FPGA 的其余部分，大大减小了设计周期；容易使用，保持了可编程逻辑器件领域上的性能领导地位。作为系统生成工具的 SoPC Builder，集成在 Quartus II 软件的所有版本中。SoPC Builder 提高了 FPGA 设计人员的工作效率。设计人员采用 PCI 接口和 DDR/DDR2 外部存储器，可以迅速生成系统，进行引脚分配，提高设计集成度和可重用性。

软硬件协同设计作为系统级设计的支持技术，理论和技术还在不断地发展和完善中。研究开发功能强大的软硬件协同设计平台，是这一技术逐渐走向成熟的标志，而基于 FPGA 实现的 SoPC 技术相对于基于 ASIC 实现的 SoC 技术，提供了一种更灵活且成本低廉的系统级芯片设计方式。国内外都在研发支持 SoPC 技术的软硬件协同设计平台。在国内，这方面的研究开发已经展开并取得了初步的成果。北京大学计算机系杨芙清院士和程旭教授等，已经成功开发出国内第一个微处理器软硬件协同设计平台；上海嵌入式系统研究所开发的基于 FPGA 实现处理器的 ECNUX 开发平台，1.0 版本已经完成，功能强大的 2.0 版本正在开发过程中。在不久的将来，随着软硬件协同设计技术研究的深入，支持 FPGA 设计实现的功能强大的软硬件协同设计

平台将会出现，并加速推进嵌入式系统的设计开发进程。

1.3 无线通信和无线网络知识模块

无线网络（wireless network）是采用无线通信技术实现的网络。无线网络既包括允许用户建立远距离无线连接的全球语音和数据网络，也包括为近距离无线连接进行优化的红外线技术及射频技术。无线网络与有线网络的用途十分类似，最大的不同在于传输媒介的不同，利用无线电技术取代网线，可以和有线网络互为备份。

1.3.1 什么是无线网络

主流应用的无线网络分为通过公众移动通信网实现的无线网络（如 4G、3G 或 GPRS）和无线局域网（WiFi）两种方式。GPRS 手机上网方式，是一种借助移动电话网络接入 Internet 的无线上网方式，因此只要用户所在城市开通了 GPRS 上网业务，就可在任何一个角落通过计算机来上网。

无线网络相对于我们普遍使用的有线网络而言是一种全新的网络组建方式。无线网络在一定程度上扔掉了有线网络必须依赖的网线。这样一来，用户可以在无线网络覆盖的任何一个角落，享受网络的乐趣，而不必迁就于网络接口的布线位置。

1.3.2 技术原理

1. 无线局域网分类

网络按照区域分类可以分为局域网、城域网和广域网。

2. 调制方式

11MbpsDSSS 物理层采用补码键控（CCK）调制模式。CCK 与现有的 IEEE802.11DSSS 具有相同的信道方案，在 2.4 GHz ISM 频段上有三个互不干扰的独立信道，每个信道约占 25 MHz。因此，CCK 具有多信道工作特性。

3. 网络标准

常见标准有以下几种：

- IEEE802.11a：使用 5 GHz 频段，传输速度 54 Mbps，与 802.11b 不兼容；
- IEEE 802.11b：使用 2.4 GHz 频段，传输速度 11 Mbps；
- IEEE802.11g：使用 2.4 GHz 频段，传输速度主要有 54 Mbps、108 Mbps，可向下兼容 802.11b；
- IEEE802.11n 草案：使用 2.4 GHz 频段，传输速度可达 300 Mbps，标准尚为草案，但产品已层出不穷。

目前 IEEE802.11b 最常用，但 IEEE802.11g 更具下一代标准的实力，802.11n 也在快速发展中。

IEEE802.11b 标准含有确保访问控制和加密两个部分，这两个部分必须在无线 LAN 中的每个设备上配置。拥有成百上千台无线 LAN 用户的公司需要可靠的安全解决方案，可以从一个控制中心进行有效的管理。缺乏集中的安全控制是无线 LAN 只在一些相对较小的公司和特定应用中得到使用的原因。