



普通高等教育“十三五”规划教材



微电子与集成电路设计系列规划教材

半导体薄膜 技术基础

◎ 李晓千 刘 勳 王 奇 编著

中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

普通高等教育“十三五”规划教材
微电子与集成电路设计系列规划教材

半导体薄膜技术基础

李晓干 刘 勳 王 奇 编著

电子工业出版社
Publishing House of Electronics Industry
北京·BEIJING

内 容 简 介

本书对当前主要应用的薄膜技术及相关设备进行了深入浅出的介绍,主要包括作为最重要的半导体衬底的硅单晶材料学、薄膜基础知识、PVD 技术、CVD 技术及其他相关的薄膜加工技术,在对各种技术进行介绍的同时,还对各种技术所应用的设备进行简要介绍。本书提供配套电子课件。

本书作为半导体薄膜技术的入门书籍,既有薄膜技术的基本理论介绍,又提供了大量的设备基本结构知识,可以作为微电子等相关专业学生的教学参考书,对从事薄膜技术的工程技术人员而言,也可以作为相关的参考资料。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

半导体薄膜技术基础 / 李晓干, 刘勤, 王奇编著. — 北京: 电子工业出版社, 2018.2

微电子与集成电路设计系列规划教材

ISBN 978-7-121-32880-0

I. ①半… II. ①李… ②刘… ③王… III. ①半导体薄膜技术—高等学校—教材 IV. ①TN304.055

中国版本图书馆 CIP 数据核字(2017)第 247690 号

策划编辑: 王晓庆

责任编辑: 王晓庆

印 刷: 三河市鑫金马印装有限公司

装 订: 三河市鑫金马印装有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编: 100036

开 本: 787×1092 1/16 印张: 9.25 字数: 237 千字

版 次: 2018 年 2 月第 1 版

印 次: 2018 年 2 月第 1 次印刷

定 价: 49.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010)88254888, 88258888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式: (010)88254113, wangxq@phei.com.cn。

前 言

硅集成电路无疑是这个时代所创造的奇迹之一，正是这种能将数以千万计的元器件集成于一块面积只有几平方厘米的硅芯片上的能力，造就了今天的信息时代。硅集成电路技术综合应用了多种不同领域的科学技术成果。薄膜技术的应用就是人们开发新材料和新器件的研究结晶，通过不同的技术手段，在半导体材料上进行薄膜的生长、腐蚀，形成所需要的各种结构，实现设计器件的功能。半导体薄膜技术已经成为硅集成电路制造工艺中不可或缺的重要一环。

半导体薄膜技术的发展几乎涉及所有的前沿学科，而半导体薄膜技术的应用与推广又渗透到各个学科及应用技术的领域中。为此，许多国家对半导体薄膜技术和薄膜材料的研究开发极为重视。从发展趋势看，在科学发展日新月异的今天，大量具有各种不同功能的薄膜得到了广泛的应用，薄膜作为一种重要的材料，在材料领域中占据着越来越重要的地位。目前，人们已经设计和开发出了多种不同结构和不同功能的薄膜材料，这些材料在化学分离、化学传感器、人工细胞、人工脏器、水处理等许多领域中，具有重要的潜在应用价值，被认为是 21 世纪膜科学与技术领域的重要发展方向之一。

本书主要介绍硅单晶材料学、薄膜基础知识、氧化技术、蒸发技术、溅射技术(PVD)、化学气相沉积(CVD)技术及其他一些半导体薄膜加工技术。集成电路芯片的制造过程实际上就是在衬底上多次反复进行薄膜的形成、光刻和掺杂等工艺加工过程的组合。在半导体工艺中，首要任务是解决薄膜加工工艺问题。集成电路技术的发展，要求制备薄膜的品种不断增加，对薄膜的性能要求日益提高，新的薄膜制备方法也不断涌现并逐渐成熟。本书主要介绍集成电路加工工艺过程中常用的薄膜制备技术，在介绍薄膜制备技术之前，对集成电路的发展历程和今后的发展趋势进行介绍，对集成电路制造中常用的衬底材料——硅的制备也进行详细介绍，然后讨论薄膜物理学。在介绍每一种薄膜制备工艺的过程中，还对各个制备工艺的设备原理进行简单介绍。通过本书的学习，读者可以掌握基本的半导体薄膜制备技术，了解薄膜制备工艺的特点和应用场所，了解不同薄膜制备工艺所制备薄膜的特点及相关测试方法，并对相关制造设备有一定了解，同时，还对部分相关设备的生产厂商进行简要介绍。

本书提供配套电子课件，请登录华信教育资源网 (<http://www.hxedu.com.cn>) 注册下载，也可联系本书编辑 (wangxq@phei.com.cn, 010-88254113) 索取。

我们希望本书不仅成为一本简单的教材，还可以成为广大工程技术人员的一本参考手册。由于半导体薄膜的技术内容非常丰富，本书不可能包含所有的薄膜技术，所以本书以半导体薄膜技术的基础研究为目的，在此基础上再深入研究各种薄膜制备技术，将不是很困难的事。

本书由李晓干、刘勔、王奇共同编写。其中，李晓干主要编写了绪论、薄膜基础知识、氧化技术和真空镀膜技术，刘勔编写了硅单晶材料学、CVD 技术和其他半导体薄膜技术，王奇编写了溅射工艺部分。全书由李晓干、刘勔进行统稿。

由于半导体薄膜技术的发展日新月异，涉及的科学技术领域繁多，编写者的水平有限，在编写中存在错误在所难免，欢迎广大读者批评指正！

作者

2018年1月

目 录

第 1 章 绪论	1
本章小结	5
习题	6
第 2 章 硅单晶材料学	7
2.1 硅及其化合物的基本性质	7
2.2 硅的晶体结构	13
2.3 硅的生长加工方法	16
2.4 硅材料与器件的关系	19
本章小结	21
习题	22
第 3 章 薄膜基础知识	23
3.1 薄膜的定义及应用	23
3.2 薄膜结构、缺陷及基本性质	26
3.2.1 薄膜的基本结构及缺陷	26
3.2.2 薄膜的基本性质	29
3.3 薄膜衬底材料的一般知识	34
3.3.1 玻璃衬底	34
3.3.2 陶瓷衬底	35
3.3.3 单晶体衬底	36
3.3.4 衬底清洗	37
3.4 薄膜的性能检测简介	39
3.4.1 薄膜的厚度检测	39
3.4.2 薄膜的可靠性	42
本章小结	43
习题	43
第 4 章 氧化技术	44
4.1 二氧化硅 (SiO_2) 薄膜简介	45
4.2 氧化技术原理	47
4.2.1 热氧化技术的基本原理	48

4.2.2	水汽氧化	49
4.2.3	湿氧氧化工艺原理	50
4.2.4	三种氧化工艺方法的优缺点	51
4.3	氧化工艺的一般过程	52
4.4	氧化膜质量评价	56
4.4.1	SiO ₂ 薄膜表面观察法	56
4.4.2	SiO ₂ 薄膜厚度的测量	56
4.5	热氧化过程中存在的一般问题分析	59
4.5.1	氧化层厚度不均匀	59
4.5.2	氧化层表面的斑点	59
4.5.3	氧化层的针孔	59
4.5.4	SiO ₂ 氧化层中的钠离子污染	60
	本章小结	60
	习题	60
第 5 章	溅射技术	62
5.1	离子溅射的基本原理	62
5.1.1	溅射现象	62
5.1.2	溅射产额及其影响因素	63
5.1.3	选择溅射现象	68
5.1.4	溅射镀膜工艺	69
5.2	溅射工艺设备	71
5.2.1	直流溅射台	72
5.2.2	射频溅射台	76
5.2.3	磁控溅射	77
5.3	溅射工艺应用及工艺实例	79
	本章小结	81
	习题	81
第 6 章	真空蒸镀技术	82
6.1	真空蒸镀技术简介	82
6.2	真空蒸镀工艺的相关参数	84
6.2.1	工艺真空度	84
6.2.2	饱和蒸气压	86
6.2.3	蒸发速率和沉积速率	86
6.3	真空蒸镀源	87
6.4	真空蒸镀设备	88

6.4.1	电阻加热式蒸镀机（蒸发器）	90
6.4.2	电子束蒸发台	92
	本章小结	94
	习题	95
第 7 章	CVD 技术	96
7.1	CVD 技术简介	96
7.2	常用 CVD 技术简介	97
7.3	低压化学气相沉积（LPCVD）	101
7.4	等离子体增强化学气相沉积（PECVD）	105
7.5	CVD 系统的模型及基本理论	113
7.6	CVD 工艺系统简介	115
7.6.1	CVD 的气体源系统	116
7.6.2	CVD 的质量流量控制系统	116
7.6.3	CVD 反应腔室内的热源	117
	本章小结	117
	习题	117
第 8 章	其他半导体薄膜加工技术简介	119
8.1	外延技术	119
8.1.1	分子束外延（MBE）	119
8.1.2	液相外延（LPE）	121
8.1.3	气相外延（VPE）	122
8.1.4	选择外延（SEG）	123
8.2	离子束沉积和离子镀	124
8.3	电镀技术	126
8.4	化学镀	129
8.5	旋涂技术	129
8.6	溶胶-凝胶法	131
	本章小结	132
	习题	132
	参考文献	134

第1章 绪 论

学习目标

通过本章的学习，要求了解以下几点：

- (1) 了解半导体薄膜技术是硅集成电路中重要的一部分；
- (2) 简单了解薄膜技术的发展历史；
- (3) 薄膜的研究工作是如何开始的；
- (4) 薄膜技术的发展趋势；
- (5) 简单了解几种常用的薄膜制备工艺。

硅集成电路无疑是我们这个时代所创造的奇迹之一，正是这种能够将数以千万计的元器件集成于一块面积只有几平方厘米的硅芯片上的能力造就了今天的信息时代。在过去的几十年里，芯片的复杂性一直是以指数增长的速度在不断增加的，这主要是由于器件尺寸的持续缩小、器件工艺技术的不断改进及一些创新方法实现某些特定功能的灵巧发明。

硅集成电路技术可以说综合应用了多种不同领域的科学技术成果。光刻技术中所使用的能够制作出各种微细图形的光学分布重复光刻机，就是傅里叶光学理论在众多最先进的工程技术领域中的应用之一。等离子刻蚀技术则包含当今制造工艺技术中某些最复杂的化学反应过程，而离子注入技术则利用高能物理的研究成果，薄膜技术的应用就是人们开发新材料和新器件的研究结晶，通过不同的技术手段在半导体材料上进行薄膜的生长、腐蚀，形成所需要的各种结构，实现所设计的器件的功能，半导体薄膜技术，已经成为硅集成电路制造工艺中不可或缺的重要一环。

在一千多年以前，人们就开始利用贵金属薄膜的制备技术来制作陶瓷器皿表面的彩釉。在几个世纪前，人们就已经发现了薄膜产生的干涉现象。光学薄膜是薄膜技术中最早被深入研究的薄膜。随着光学透镜的发展，各种增透膜、减反射膜、分光膜等被精确地制备、监测和分析研究。对薄膜形成机理的研究始于20世纪20年代，为了解决白炽灯内壁形成的不透明的薄膜，人们开始研究这个薄膜形成的过程，这是研究真空蒸发镀膜的开始。因此，精确地研究薄膜形成的机理是与电真空技术的发展有密切联系的。科学和生产实践的发展事实说明，电子学的发展深刻地影响着当今社会的各个领域，而在电子学发展过程中，新材料和新器件的制造起着重要的作用，薄膜科学就是开发新材料和新器件非常重要的研究领域。电子器件的发展，尺寸越来越小，响应速度越来越快，如此发展趋势要求研究亚微米和纳米级的薄膜制造技术，这类薄膜技术包括单晶薄膜、多晶薄膜、非晶薄膜和有机分子膜等。这是科学技术的发展趋势，也是薄膜科学技术的发展趋势。

薄膜的研究工作首先是从研究如何制备薄膜这种特殊形态的材料开始的。绝大多数的薄膜是涂覆或生长在衬底之上的，由于衬底材料和薄膜材料种类繁多，因此发展了各种薄膜制备技术。薄膜的制备技术主要分为：物理气相沉积（PVD），如蒸发、溅射、离子镀、等离子镀和分子束外延等方法；化学气相沉积（CVD），如气相沉积、液相沉积、电解沉积、辉光放电沉积和金属有机物化学气相沉积（MOCVD）等方法；此外，还有许多独特的制备方法，如离子注入、各种涂覆方法等。下面简单介绍几种常用的薄膜制备工艺。

1. 磁控溅射工艺

磁控溅射工艺是 PVD 工艺的一种，一般的溅射法可被用于制备金属、半导体、绝缘体等多材料，且具有设备简单、易于控制、镀膜面积大和附着力强等优点。而 20 世纪 70 年代发展起来的磁控溅射法更是实现了高速、低温、低损伤。磁控溅射原理图如图 1-1 所示。溅射工艺是以一定能量的粒子（离子或中性原子、分子）轰击固体表面，使固体近表面的原子或分子获得足够大的能量而最终逸出固体表面的工艺。溅射只能在一定的真空状态下进行。溅射工艺主要用于溅射刻蚀和薄膜沉积两个方面。溅射刻蚀时，被刻蚀的材料置于靶极位置，受氩离子的轰击进行刻蚀。刻蚀速率与靶极材料的溅射产额、离子流密度和溅射室的真空度等因素有关。溅射刻蚀时，应尽可能从溅射室中除去溅出的靶极原子。常用的方法是引入反应气体，使之与溅出的靶极原子反应生成挥发性气体，通过真空系统从溅射室中排出。沉积薄膜时，溅射源置于靶极，受氩离子轰击后发生溅射。如果靶材是单质的，则在衬底上生成靶极物质的单质薄膜；若在溅射室内有意识地引入反应气体，使之与溅出的靶材原子发生化学反应而沉积于衬底，便可形成靶极材料的化合物薄膜。通常，制取化合物或合金薄膜是用化合物或合金靶直接进行溅射而得的。在溅射中，溅出的原子是与具有数千电子伏的高能离子交换能量后飞溅出来的，其能量较高，往往比蒸发原子高 1~2 个数量级，因而用溅射法形成的薄膜与衬底的粘附性较蒸发更佳。若在溅射时衬底加适当的偏压，可以兼顾衬底的清洁处理，这对生成薄膜的台阶覆盖也有好处。另外，用溅射法可以制备不能用蒸发工艺制备的高熔点、低蒸气压物质膜，便于制备化合物或合金的薄膜。溅射主要有离子束溅射和等离子体溅射两种方法。

2. 真空蒸发工艺

真空蒸发工艺是将固体材料置于高真空环境中加热，使之升华或蒸发并沉积在特定的衬底上，以获得薄膜的工艺方法。真空蒸发工艺在微电子术中主要用于制作有源元件、器件的接触及其金属互连、高精度低温度系数的薄膜电阻器，以及薄膜电容器的绝缘介质和电极等。蒸发主要有电子束蒸发、多源蒸发、瞬时蒸发、激光蒸发和反应蒸发等方法。真空蒸发所得到的薄膜，一般都是多晶膜或无定形膜，经历成核和成膜两个过程。蒸发的原子（或分子）碰撞到基片时，或是永久附着在基片上，或是吸附后再蒸发而离开基片，其中有一部分直接从基片表面反射回去。真空蒸发多晶薄膜的结构和性质，与蒸发速度、

衬底温度有密切关系。一般来说，衬底温度越低，蒸发速率越高，膜的晶粒越细越致密。真空蒸发原理图如图 1-2 所示。

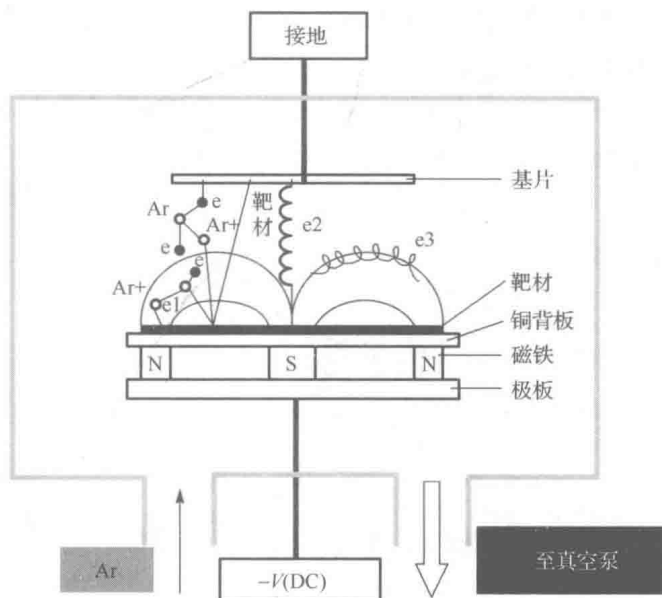


图 1-1 磁控溅射原理图

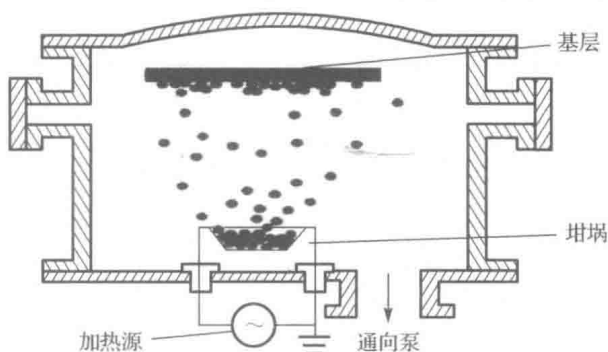


图 1-2 真空蒸发原理图

3. MBE (分子束外延)

MBE (Molecular Beam Epitaxy) 分子束外延是一种新的晶体生长技术，其方法是將半导体衬底放置在超高真空的腔体中，需要生长的单晶物质按元素的不同分别放在喷射炉中，由分别加热到相应温度的各元素喷射出的分子流能在半导体衬底上生长出极薄的单晶体和几种物质交替的超晶格结构。MBE 工艺腔体示意图如图 1-3 所示。分子束外延主要研究的是不同结构和不同材料的晶体和超晶格生长。MBE 工艺温度低，可以严格控制外延层的厚度和薄膜的组成及掺杂浓度，但是 MBE 的生长速度缓慢，衬底加工面积小。

MBE 作为成熟的技术早已经应用到了微波器件和光电器件的制作中，但是由于

MBE 设备昂贵，所以普及率并不高。MBE 能对半导体异质结进行选择性的掺杂，大大地扩展了掺杂半导体所能达到的性能和现象的范围，但同时晶体生长的参数提出了更为严格的要求，如何控制晶体生长参数是 MBE 的关键技术之一。MBE 作为一种高级真空蒸发形式，随着器件性能要求的不断提高，其作为不可缺少的工艺和手段将发挥重要的作用。

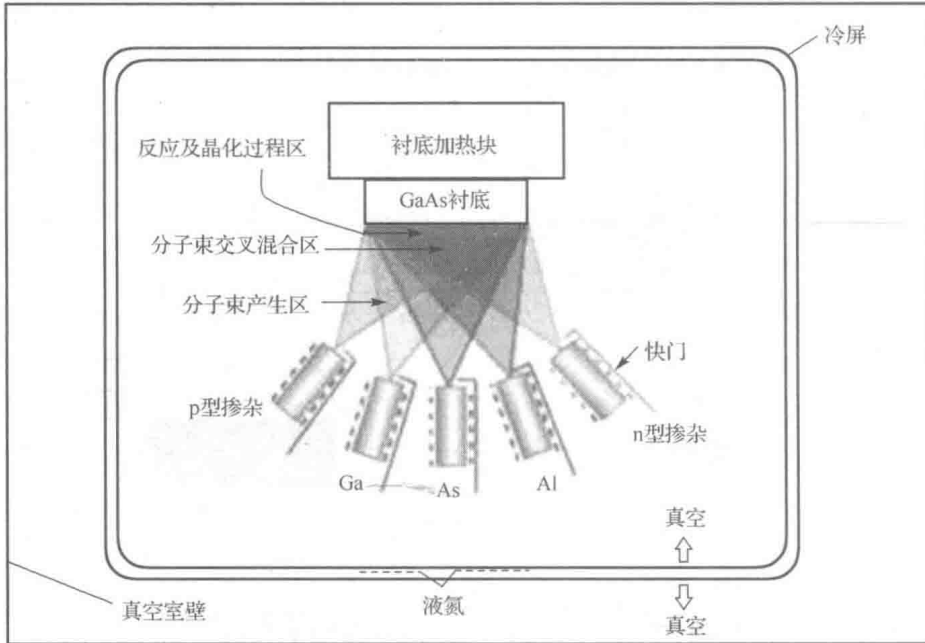


图 1-3 MBE 工艺腔体示意图

目前世界上许多国家和地区都在研究 MBE 技术，MBE 技术的发展推动了以砷化镓为主的 III-V 族半导体及其他多元多层异质材料的生长，大大地促进了新型微电子技术领域的发展。

4. MOCVD

MOCVD (Metal-Organic Chemical Vapor Deposition) 金属有机化合物化学气相沉积是在气相外延生长 (VPE) 的基础上发展起来的一种新型气相外延生长技术。MOCVD 是以 III 族、II 族元素的有机化合物和 V、VI 族元素的氢化物等作为晶体生长源材料的，以热分解反应方式在衬底上进行气相外延，生长各种 III-V 族、II-VI 族化合物半导体及它们的多元固溶体的薄层单晶材料。MOCVD 工作示意图如图 1-4 所示。通常 MOCVD 系统中的晶体生长都是在常压或低压 ($10\sim 100\text{Torr}$) 下通 H_2 的冷壁石英 (不锈钢) 反应室中进行的，衬底温度为 $500^\circ\text{C}\sim 1200^\circ\text{C}$ ，用射频感应加热石墨基座 (衬底基片在石墨基座上方)， H_2 通过温度可控的液体源鼓泡携带金属有机物到生长区。MOCVD 几乎可以生长所有化合物及合金半导体，这种工艺方法非常适合生长各种异质结构材料，MOCVD 可以生长超薄的外延层，并且台阶覆盖率好，能够获得很陡的界面过渡。MOCVD 的薄膜生长速度易于控制，可以生长高纯度的材料，能够在大面积的半导体衬底上面生长薄膜，均匀性良好。

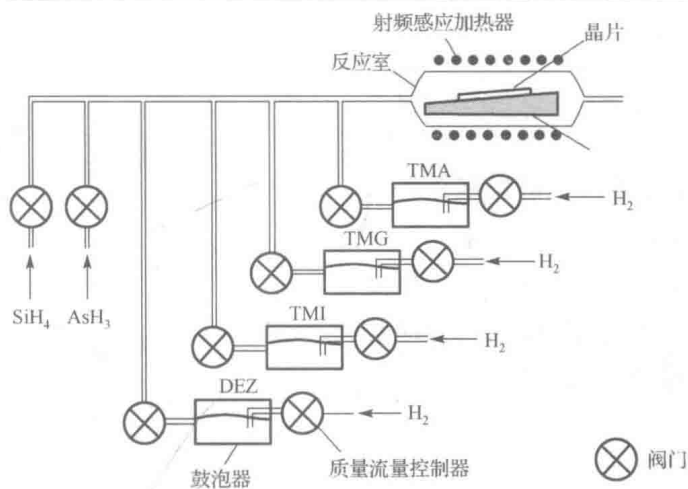


图 1-4 MOCVD 工作示意图

5. Spin-coating

Spin-coating 就是采用类似光刻胶匀胶的方式，通过旋转涂覆的方式在半导体衬底上获得厚度一致的薄膜材料的工艺方法。Spin-coating 原理示意图如图 1-5 所示。通常在半导体衬底的中心滴入需要旋涂的材料，然后通过低速旋转半导体衬底，让这种材料逐渐覆盖浸润整个半导体衬底表面，然后通过高速旋转达到所要求材料的薄膜厚度。Spin-coating 的工艺参数主要是由旋转速度、时间和所旋涂材料的粘度等决定的。

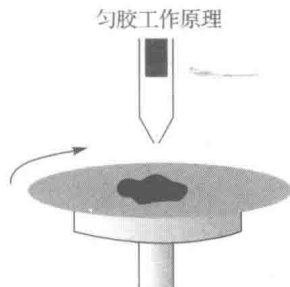


图 1-5 Spin-coating 原理示意图

在集成电路加工工艺过程中，需要利用各种薄膜，这些薄膜中，有些是器件的结构层，如多晶硅薄膜太阳能电池中的多晶硅薄膜，有些是集成电路中加工过程中起辅助作用的薄膜，如离子注入工艺中利用二氧化硅薄膜作为阻挡层，在完成离子注入工艺后，这层阻挡层薄膜通常会被去除。

本章小结

本章对薄膜科学技术的发展做了简要的介绍，并介绍了目前在产业界常用的几种半导体薄膜加工技术。通过本章的学习，可以对半导体薄膜技术有简单的了解，对进一步学习半导体薄膜技术起到启蒙作用。

习 题

1. 简述半导体薄膜技术的发展趋势。
2. 薄膜制造技术主要有哪几种？
3. MOCVD 工艺具有哪些优点和特点？
4. Spin-coating 工艺影响薄膜质量的因素有哪些？
5. MBE 的主要研究内容是什么？

第2章 硅单晶材料学

学习目标

通过本章的学习，需要了解和掌握：

- (1) 硅及其常见化合物的基本性质；
- (2) 了解硅在自然界的常见形式；
- (3) 二氧化硅薄膜的几种常见生长方法；
- (4) 硅单晶的生长方法；
- (5) 硅的晶体结构；
- (6) 了解硅材料与半导体器件的关系。

硅元素在地球表面的含量仅次于氧元素，占将近 25.7%，硅元素在自然界中通常以氧化物的形式存在，由于将硅元素从它的氧化物中还原出来是非常困难的一件事，因此硅元素并不是最早被发现的元素。硅在自然界中的分布很广，是组成岩石矿物的一种基本元素，以石英砂和硅酸盐的形式最为常见。

2.1 硅及其化合物的基本性质

随着固体电子学的兴起和兴盛，硅元素在日常生活中扮演着越来越重要的角色。在我们的日常生活中，半导体硅器件的影响无处不在。从日常交通工具中所使用的探测器（加速度传感器），到所使用的通信工具（移动电话），硅片所具有的识别、存储、放大、开关和处理电信号的能力，使硅在固体电子学中的地位显得越发重要。

高纯的单晶硅是重要的半导体材料，通过掺杂工艺可以形成 N 型或 P 型半导体，可以广泛应用于加工制作二极管、三极管、晶闸管和各种集成电路。在现代通信中，利用纯度很高的二氧化硅可以拉制出高透明度的玻璃纤维（光纤），代替了笨重的电缆进行通信信号的传输。光纤通信的容量很高，并且保密性好，光纤通信使人类的生活发生了革命性的改变。而没有经过提纯的单晶硅及其金属化合物组成的合金，常被用来增强铝、镁、铜等金属的强度。硅衬底及在硅衬底上加工的集成电路如图 2-1 所示。

纯净的元素硅在室温情况下，仅仅具有微弱的导电性。当掺入 V 族元素磷（P）、砷（As）、锑（Sb）时，杂质原子取代共价硅原子，晶体成为以电子导电为主的 N 型（图 2-2(a) 所示掺杂半导体），当掺入 III 族元素硼（B）时，杂质取代共价硅原子，晶体成为以空穴导电为主的 P 型（图 2-2(b) 所示掺杂半导体）。

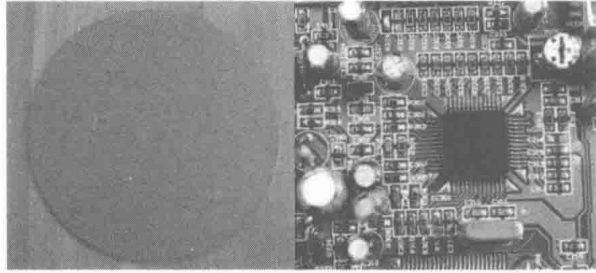


图 2-1 硅衬底及在硅衬底上加工的集成电路

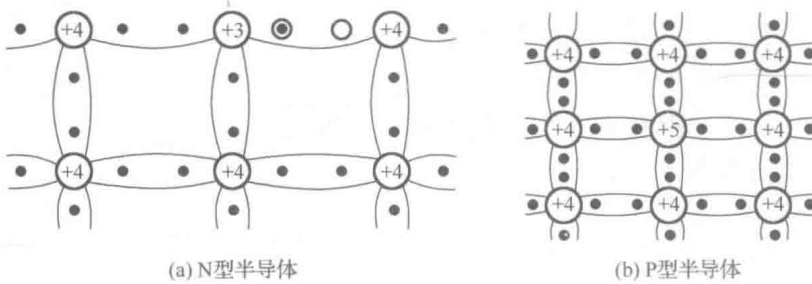


图 2-2 掺杂半导体

当在同一晶体上控制各部分掺入不同原子时,在这两种不同导电类型的材料间的界面便形成了 PN 结(如图 2-3 所示)。形成 PN 结、控制掺杂、控制衬底杂质浓度及缺陷是整个半导体工艺的基础。

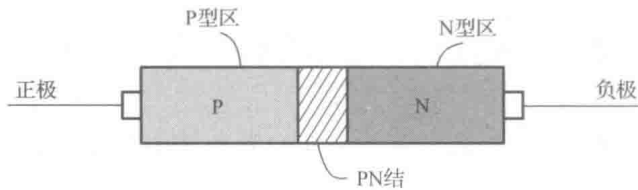


图 2-3 PN 结

硅在自然界中分布非常广,但是通常不以单质的形式出现。单质硅通常有无定形硅和晶体硅两种同素异形体。晶体硅为灰黑色,无定形硅为黑色,密度为 $2.32\sim 2.34\text{g/cm}^3$,熔点为 1410°C ,沸点为 2355°C 。晶体硅属于原子晶体,不溶于水、硝酸和盐酸,溶于氢氟酸和碱溶液,硬而有金属光泽(如图 2-4 所示)。

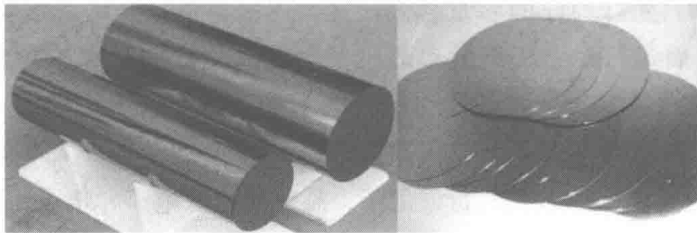


图 2-4 单晶硅锭和硅片

硅的电导率与温度有很大的关系,随着温度的升高,电导率增大,在 1480°C 左右达

到最大，而温度超过 1600℃时，硅的电导率又随温度的升高而减小。单晶硅的物理性质如表 2-1 所示。

表 2-1 单晶硅的物理性质

系 列	类 金 属
族	IVA 族
周期	3
元素分区	p 区
密度	2328.3kg/m ³
常见化合价	+4
硬度	6.5
地壳含量	25.7%
弹性模量	190GPa (有些文献中为这个值)
密度	2.33g/cm ³ (18℃)
熔点	1687K (1414℃)
沸点	3173K (2900℃)
摩尔体积	12.06×10 ⁻⁶ m ³ /mol
汽化热	384.22kJ/mol
熔化热	50.55 kJ/mol
蒸气压	4.77Pa (1683K)
间接带隙	1.1eV (室温)
电导率	2.52×10 ⁻⁴ /(m·Ω)
电负性	1.90 (鲍林标度)
比热	700 J/(kg·K)

硅原子具有明显的非金属特性，硅原子位于元素周期表第IV主族，原子序数为 14，核外有 14 个电子。硅原子的电子结构使硅原子处于亚稳定结构，硅原子的价电子相互之间以共价键结合，由于共价键比较稳定，所以硅具有较高的熔点和密度。硅的化学性质比较稳定，常温下很难与其他物质（氢氟酸和碱溶液除外）发生反应。硅晶体中没有明显的自由电子，它能导电，但电导率不及金属，且随温度的升高而增大，具有半导体性质。在加热的状态下，硅能与单质元素卤素、氮、碳等非金属作用，也能与某些金属如镁、钙、铁、铂等作用形成硅化物。

硅的化合物有很多，在半导体薄膜技术中常用的有氧化硅、氮化硅。单质形态下的多晶硅也是常用的一种薄膜技术。下面简要介绍这几种常用的含硅薄膜的一些基本性质。

二氧化硅是硅的氧化物，化学式为 SiO₂。常温下，纯二氧化硅为无色固体，不溶于水，不溶于除氢氟酸和热浓磷酸以外的其他酸，能与熔融碱类发生化学作用。硅在自然界中通常以晶体型（石英）和无定形两种形式存在，如图 2-5 所示。