

工程师自学笔记系列丛书

# FPGA

## 自学笔记——设计与验证

袁玉卓 曾凯锋 梅雪松 编著

配多媒体教学视频



学无止境  
治学严谨  
学以致用

非外借



北京航空航天大学出版社  
BEIHANG UNIVERSITY PRESS

工程师自学笔记系列丛书

# FPGA 自学笔记

## ——设计与验证

袁玉卓 曾凯锋 梅雪松 编著

北京航空航天大学出版社

## 内 容 简 介

本书以 Intel Cyclone IV E 系列 FPGA 为例,系统介绍了 FPGA 的硬件结构、电路设计以及逻辑设计和验证流程。书中以若干个具有工程实用意义的案例为背景,详细介绍了 FPGA 数字逻辑设计中常见的功能模块设计思路、FPGA 片上资源的使用方法、开发软件中各种调试工具的使用,包括 SignalTap II、In-System Sources and Probes Editor、In-System Memory Content Editor。本书最后通过若干个综合性实例,讲解了复杂数字系统的设计方法和验证思路。作为实用型 FPGA 教程,本书的每一个实验都有完整的仿真和验证过程,即强调了仿真验证在 FPGA 设计中的重要作用。

本书可作为工程应用类、电子信息类专业本科生以及相关专业的 EDI 基础类课程的教材;也可作为 FPGA 自学人员,以及从事 FPGA 开发的工程技术人员的培训教材和参考用书。

### 图书在版编目(CIP)数据

FPGA 自学笔记:设计与验证 / 袁玉卓,曾凯锋,梅雪松编著. -- 北京:北京航空航天大学出版社,2017.8  
ISBN 978-7-5124-2474-6

I. ①F… II. ①袁… ②曾… ③梅… III. ①可编程  
序逻辑器件—系统设计 IV. ①TP332.1

中国版本图书馆 CIP 数据核字(2017)第 178749 号

版权所有,侵权必究。

### FPGA 自学笔记

#### ——设计与验证

袁玉卓 曾凯锋 梅雪松 编著

责任编辑 杨 昕

\*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@buaacm.com.cn 邮购电话:(010)82316936

涿州市新华印刷有限公司印装 各地书店经销

\*

开本:710×1 000 1/16 印张:29.5 字数:664 千字

2017 年 8 月第 1 版 2017 年 8 月第 1 次印刷 印数:3 000 册

ISBN 978-7-5124-2474-6 定价:69.00 元

---

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

# 序

---

初识小梅哥(梅雪松)是在电子发烧友论坛,当时小梅哥已经是 FPGA 板块的版主,经常在论坛更新自己的笔记以及相关研发经验。当其众筹第一款 FPGA 学习套件时,便早早做了预定,一转眼已过了两年多的时间。

回忆起自己学习 FPGA 的道路也是历经曲折,在本科二年级时参加了全国大学生电子设计竞赛,获得一等奖后又承担了一项国家级的大学生创新创业训练计划,当时的几位好友开始以 ARM 学习为主,由于自己所学专业的要求便开始了 FPGA 的学习。学习之初,仍沿用以前学习单片机的路子,从点亮第一个 LED 灯,然后开始驱动各类基本的外设,由于只是急于见到一个实验现象,所以并没有对 FPGA 开发的本质进行详细的了解。还记得当初,在各种网站搜寻下载各种资料,然而却没有找到一个系统化的入门教学文档,因此在那段时间下载的大部分资料至今也没有打开过。在研究生学习期间,在完成日常工作之余,那颗不安分的心又躁动起来,偶然得到一块 Altera 官方的 DENECK 开发板,这款开发板接口相对丰富但配套资料甚少,学习过程也非常坎坷。两次学习过程都没有对 FPGA 开发有一个正确的认识,那时真希望能有一本可以系统讲解 FPGA 的书籍,能带领我走进 FPGA 的世界,了解真正的开发流程以及设计技巧。结合以上两段学习经历,也逐渐意识到评价一块开发板的好坏与否,不仅体现在其是否具有丰富的接口供用户使用,更为重要的便是与之配套的学习资料。

正是基于以上经历,了解到小梅哥的初衷也是真正想让初学者尽量少走弯路,同时他在群里积极解答并解决大家在设计过程中的各种问题,当开始众筹时,便有幸成为了前几位预定学习套件的用户。得益于小梅哥丰富的教学视频,这次学习的过程,完全抛弃了以往重实验现象而轻设计与验证过程的心态,从建立第一个工程开始,就重视 FPGA 设计的本质、技巧、激励文件的编写以及功能/时序仿真,再次加深了对可编程逻辑电路的理解。小梅哥录制的视频不仅涵盖基础开发软件的使用、组合逻辑设计、时序逻辑设计、状态机、IP 核等基础知识,而且对常见各类外设的驱动原理及实现过程进行了详尽的讲解,在每一讲教程中均使用了一定的篇幅进行仿真及验证。

在视频直播录制的那段时间,小梅哥也鼓励大家做笔记并在群里交流,同时自己也力所能及地在群里解答相关疑问,在这个过程中发现大家的问题往往都集中在若干个点上。基于这种现象,小梅哥也整理了一个答疑文档,从开发软件的使用到各种设计过程可能遇到的问题均进行了详细的解释,初学者只需搜索相关问题的关键词便可以直

接找到答案。

视频录制结束,看到无论是群里还是论坛里,均反映视频录制的效果非常好,要再配上文档就锦上添花了,于是自己便开始依据小梅哥的视频编写配套文档。在文档推出后的半年多时间里我们又多次修正更改,期间也一直有网友问小梅哥有没有书,但是深感出书压力以及承担的责任,便没有敢想,因此作罢。直到北京航空航天大学出版社的董宜斌编辑与我们联系,给我们鼓励,才让我们放下包袱,将写一本真正适用于初学者的 FPGA 入门书籍再次提上日程。

在编书期间我们战战兢兢、如履薄冰,生怕文中有些许纰漏对初学的读者造成影响,总是想着如何才能真正让这本书对读者有用,读过之后能有些许收获。本书名为《FPGA 自学笔记——设计与验证》,因此不仅涉及设计,还将一定的篇幅留给了验证,从简单的激励仿真文件创建到仿真模型的编写及应用。板级验证也包括了使用各种内部工具,例如 ISSP、SignalTap 等,希望能让读者在学习之初就建立规范的设计及验证思想,方便在以后的大型工程中尽快开展工作及设计。百尺之楼起于累土,希望读者多多重视基础的学习以及知识体系框架的搭建,避开只求现象不求原理的学习误区。在阅读本书以及观看教学视频的学习过程中,希望读者能不仅知其然而且知其所以然,在过程中多问几个为什么,我们也会在群里或者论坛里进行解答。

袁玉卓

2017 年 5 月

# 序

# 二

说起跟 FPGA 的遇见,我得从研究生一年级开始说起。当时实验室任务较少,自由学习时间较多,便有了学点什么的想法。由于本科期间就有学习 FPGA 的想法,所以正好可以将想法付诸行动。学习之前,就在网上查找了如何学习 FPGA 以及相关的书籍,回答都不尽相同,并没有找到一个明确的答案,不过在网上或书中都多次提到了夏宇闻老师编著的一些书。于是,我就买了夏老师编写的《Verilog 数字系统设计教程》一书,开始了 FPGA 学习之旅。当时还没有买开发板,只有这本书,书中相关的实例设计与仿真教程,对于 Verilog 语言入门很有帮助。由于对 Quartus II 软件使用不熟,书中也没提到这方面的实际使用步骤,在实际使用软件进行模块设计时经常遇到一些问题,周围也没有学习 FPGA 的小伙伴可以交流,只能在网上找解决办法。因此,有时候解决一个小问题就要花费较长时间,就这样在 FPGA 的学习道路上慢慢摸爬滚打着。

学习之初,没有购买开发板进行实际的板级的验证性学习,主要有两个原因:一是对 FPGA 还不了解,不想随便买个开发板;二是市面上可选择的开发板太多,让初学者很难选择。学习之余我曾想在淘宝上购买一块适合初学者使用的开发板,浏览过很多,甚至都将一些选择加入了购物车,却一直没有下单。在寻找开发板的过程中,对比了网上浏览过的开发板后发现,提供的接口大同小异,这样就让我在选择上侧重于开发板所提供的配套教程的好坏上,从而将选择的范围缩小,最后发现各种开发板能提供的文档教程太多太杂,让我这个初学者很难判断这些文档的质量,总让我感觉并非是我想要的。我想要的开发板,是其提供的配套教程能够让我了解 FPGA 的开发流程,并能快速入门的学习指导,而不仅仅是陪衬开发板的资料。

可能是缘分吧,机缘巧合之下,有一次在电子发烧友论坛上查找一些问题,看到小梅哥在众筹第一版 FPGA 学习套件。这是我第一次知道小梅哥这个人,于是在论坛上了解到有关他学习 FPGA 的笔记以及相关研发经验,了解到小梅哥的初衷是真正想让初学者在学习 FPGA 的道路上尽量少走弯路。了解了这些以后,对小梅哥就有种莫名的亲切感,让我觉得选择跟着小梅哥学习 FPGA 就是对的。于是我毫不犹豫地立即预定了小梅哥的 FPGA 学习套件。

现在看来,当初的选择是对的,通过学习观看小梅哥的视频教程,解决了我在看书过程中遇到的很多问题,同时熟悉了 FPGA 的开发流程、设计技巧。视频教程不仅包括开发软件的使用、数字系统设计基础知识的讲解,还包括对各种常见接口协议原理的详细讲解和设计验证。教程无处不在强调仿真验证对 FPGA 设计的重要性,这一点我感触比较深,很多时候当设计好一个实例后,就想立刻下载到开发板看实验现象,觉得

去做仿真是浪费时间,直接下板测试看现象会更快一点,更直观一点。然而,事与愿违,结果往往并不是很美好,有时候一遍一遍地修改程序和下载程序,问题还是没能解决,最后还是通过仿真才很快找到问题所在。当遇到问题时,并不是无厘头地去乱找原因,很多时候可以通过仿真找到原因。仿真更容易发现设计出现的问题,这足以说明,仿真并不是一个可有可无的东西,对于初学者来说,仿真对于 FPGA 设计很重要,可以帮助你有效地找到设计过程出现的问题,以便能快速解决问题和完善设计。

在学习小梅哥视频教程期间,自己根据视频开始编写一些文档,最初只是想记录下自己的学习过程和做一些学习笔记,后来,笔记在小梅哥的指导完善后,有幸得到小梅哥的认可,将其收录到配套的硬件板卡文档教程中,在文档推出后的半年多时间里我们又多次进行修正更改。直到有一天,小梅哥联系我,问我愿不愿意参与到《FPGA 自学笔记——设计与验证》一书的编写中。这是我想都没敢想过的事,出书并非易事,需要编书人有足够的经验和学识,毕竟我学习 FPGA 的时间也不久,虽然心里愿意,但唯恐自己的能力不够,会在文中出现一些错误对初学者造成不好的影响。小梅哥的鼓励与指导让我打消了这些担心,这样写书一事正式提上日程。写书期间,不敢有一点儿懈怠,时刻想着如何才能更清楚无误地表达设计与验证的过程,让初学者更加直观地了解开发的过程,能够学有所获,避免误导初学者。在书稿修订期间,邀请了一些热心 FPGA 的爱好者对书稿进行了试读,他们在提出了少量意见的同时对书稿的内容极为称赞,认为这本书确实能够启发和帮助初学者更好、更快地入门。

书如其名,《FPGA 自学笔记——设计与验证》其内容包括设计与验证两个方面,不同于一些只重设计不重验证的书籍,这本书让初学者在学习之初就能把设计与验证放在同等重要的地位,而不单单只是设计。验证不仅能方便地检验设计的正确性,而且能快速有效地帮助设计者找到问题并完善设计,这对日后在较大工程的开发中具有至关重要的作用。

希望读者在阅读本书以及观看教学视频的学习过程中,能够善于总结文档,即便工作之后也要保持这个良好的习惯。当我们遇到问题,并通过查找资料或是请教他人顺利解决了问题的时候,那么你有必要记下解决这类问题的方法,以便日后举一反三。学习一门技术不是一蹴而就的事情,需要花时间、花精力才会有所收获。

寄语:

对于《FPGA 自学笔记——设计与验证》这本书,我的寄语是遇见,我遇见了 FPGA 及小梅哥视频教程,它们带给了我相当多的惊喜,痛并快乐着。遇见仿佛是一种神奇的安排,它是一切的开始。也希望从今天开始,《FPGA 自学笔记——设计与验证》这本书和大家的遇见,能够带给大家更多的美好。

因为从某种意义上来说,世间一切,都是遇见,就像冷遇见暖,有了雨;春遇见冬,有了岁月;天遇见地,有了永恒;人遇见了人,有了生命。那么,《FPGA 自学笔记——设计与验证》遇见了你们,会怎样呢?

曾凯锋

2017年5月

# 序

# 三

开始计划写这本书的时候, Altera 还没有加入 Intel, Xilinx 的 ZYNQ 也才刚刚开始有人探索, “Altera 大学计划”第一次将亚洲创新大赛由传统的 SoPC 大赛换成了 SoC 大赛, 软核变硬核, 性能增强了几倍。那个时候, 能出版一本讲 FPGA 设计的书, 会得到非常高的评价。而我, 则由于工作变动, 中间拖沓了半年, 准备动笔时发现, Altera 即将成为 Intel 的可编程事业部, 基于嵌入式硬核的 SoC FPGA 芯片开始获得大量的关注, 且有不少大大小小的公司在着手这方面的教学内容与板卡设计。原计划编写的内容在新技术、新产品面前, 显得非常不值得一提。感觉大家的目光都集中在前沿的可编程 SoC 上, 我再编写这样一本单纯讲解 FPGA 数字逻辑设计的书会显得与时代脱节。于是, 编书的动力就没有那么强烈了, 这事, 就这么放了下来。

在此期间, 我也在 SoC FPGA 方面做了积极的探索, 学习了 Cyclone V SoC 的开发流程, 从裸机到基于 Linux 嵌入式系统, 实现了 FPGA 和 ARM Cortex - A9 CPU 之间的双向控制和数据传输。在做完这些之后, 我就感觉自己遇到了瓶颈, 其原因主要来自于两个方面: 一方面是对 Linux 软件开发不熟悉, 而 SoC FPGA 的处理器端应用又恰好需要对 Linux 的底层和应用有一定的了解; 另一方面是对 FPGA 设计经验的欠缺。比如, 在使用到 SoC FPGA 架构的场合, 往往都是一些较为复杂的系统, 且系统本身就对 FPGA 的设计内容要求较高, 如视频流的处理、运算加速逻辑的设计、通信接口的实现等。所以, 欠缺了任何一方面的知识, 在使用 SoC FPGA 架构的时候都会困难重重。如果在 FPGA 方面没有扎实的功底, 那么 SoC FPGA 也只能当做通用的嵌入式处理器使用, 无法将其结构的优势发挥出来。如果没有 ARM 嵌入式处理器方面的扎实功底, 那么 SoC FPGA 也仅仅只能是个 FPGA。

凭着一股热情, 我还是推出了手把手讲解 FPGA 开发的视频教程——“小梅哥 FPGA 设计思想与验证方法”。视频教程一推出, 就得到了众多网友的支持, 在服务大批 FPGA 初学者的同时, 更是结识了一批有想法、有激情的伙伴, 如本书的另两位作者——山东大学的研友袁玉卓(现已继续攻读博士学位)和杭州电子科技大学的研友曾凯锋。很多网友建议我出一本详细讲解 FPGA 开发的书, 我也确实有此想法, 首先是希望能带领大家入门并掌握 FPGA 的开发技巧, 其次也是对自己所学知识做一总结, 但同时也担心因为自己水平有限, 编写模糊的地方可能会误导读者。

所以, 当我们决定编写这本书时, 就抱着谦逊的心态, 在书本中尽量避免带有强烈



主观意识的表达,尽量多讲细节,讲流程,将自己认为在学习和开发中需要注意的问题表达清楚。同时,在内容安排上,也尽量做到循序渐进,让读者能够按照由陌生到熟悉,由浅到深的模式慢慢学习,避免过分地追求高大上而忽视基础知识的学习和训练。

在这里,也想向本书的读者阐述一下自己对于学会 FPGA 的认识:能够开发 FPGA,不是指你能够将多少现成的代码连接并调试通过,而是自己有能力去编写这样的代码。学会 FPGA,不仅仅是编写的代码能够在目标板上运行出预期的效果,更重要的是编写的代码经过了完整的理论验证(仿真+时序分析)。要知道,板级现象正确并不能证明当前设计就没有潜在的问题了。学会 FPGA,实际就是要获得独立完成设计的能力。

总之,无论你将来是选择去做高速接口还是从事 SoC FPGA 开发,亦或是进入 IC 设计行业进行 IC 的设计,扎实的编程和验证技能,都是对一个开发者最基本的要求,这也是本书编写的主旨——设计与验证。希望本书能够给您的 FPGA 学习和开发带来一个理性的开端。

梅雪松

2017 年 5 月

# 前 言

随着现场可编程逻辑器件结构和工艺的发展,FPGA 的性能和容量逐年提升,同时功耗和价格持续降低。近年来,已经有越来越多的企业考虑并在其实际项目或产品中加入 FPGA,或者直接以 FPGA 作为核心控制单元。FPGA 作为一种硬件逻辑器件,其开发思路与常规的 MCU 或处理器有较大的差别,如何正确地学习并掌握 FPGA 的开发方法,对于高效地使用 FPGA 至关重要。

笔者曾自学 FPGA 近两年,但始终不得要领,后经专业人士指点,方才领悟 FPGA 之所以难学,是难在没有掌握正确的学习和开发方法。一旦掌握了正确的学习方法,一切就变得轻松了。在 FPGA 的学习和开发中最为关键的一点就是验证。

作为一本入门级的 FPGA 技术教材,本书主要针对刚接触 FPGA 的读者。这一类读者,往往都有一定的 MCU 开发经验,也正是这一点,让很多自学 FPGA 的人往往一开始就按照 MCU 开发的惯性思维来对待 FPGA,结果就是耗费了几倍的精力,却没有太大的进步。所以本书在编排时,重点关注 FPGA 的开发流程。每个实验,无论是最基础的点亮 LED 灯,还是综合的多模块数字系统设计,以及复杂的 SDRAM 控制器设计,都严格按照“设计+验证”的流程进行。首先,通过知识背景的介绍,讲解设计中需要注意的问题;接着,一步一步地根据设计需求完成设计中的每一个部分;然后,编写 Testbench 文件,使用 ModelSim 软件对设计进行仿真验证;最后,仿真验证通过后,再配置到 FPGA 器件中运行,如果板级运行不正确,则再回到仿真波形中查找可能的错误原因,在必要时使用板级验证工具如 Signaltap II 进行板级调试。

本书按照循序渐进的过程,分成 6 章,具体内容如下:

第 1 章,主要介绍了 FPGA 的硬件架构和软件开发工具的安装与基本使用。

第 2 章,介绍了本书所依靠的 FPGA 学习平台 AC620 开发板的相关特性,并通过一个实例介绍了 FPGA 的开发流程。

第 3 章,介绍了基于 FPGA 的一些基本数字逻辑电路设计,这些设计所依靠的背景都是大家所熟悉的一些内容,因此比较容易接受,方便大家能够轻松入门。

第 4 章,介绍了 Cyclone IV E FPGA 上专用硬件资源 PLL、嵌入式块 RAM 的使用;同时,本章通过这些硬件资源的使用,介绍了在 Quartus Prime 软件中调用 IP 进行设计的方法。

第 5 章,为进阶数字系统设计,主要介绍了项目中比较实用的一些外设的驱动

开发。

第6章,为综合数字系统设计,通过若干个具有一定难度的综合实例,展示了FPGA复杂系统开发的常见思路和实现方法。

建议读者能够按照书中的描述,依照编排顺序进行学习和实验。

本书在编写期间得到了许多FPGA爱好者的大力帮助,如Doby(杜育轩)、Rabbit(董洋)、Sealike(梁旗)、Nobug(王铖)、星空下屋顶、CCXX、CrazyUI、海盗船长、鲲鹏展翅、Multimeter、马世雄、冰河(赵然)、破伞(覃晓)等。本书部分图片的整理得到了山东建筑大学于雪的大力帮助,杭州电子科技大学的李群英同学参与了部分文稿编写,在此表示感谢。

此外,还有许多没有提到的朋友,在此一并表示感谢。

本书的编写可能存在疏漏或不足的地方,希望读者看到书中疏漏之处能与我们取得联系,不胜感谢。

本书配套的相关视频及技术文件可在<http://www.corecourse.cn>网站中观看和下载。

作者

2017年5月

# 目 录

第 1 章 从头认识 FPGA .....	1
1.1 Cyclone IV E FPGA 原理与应用 .....	1
1.1.1 Cyclone IV E 概述 .....	1
1.1.2 Cyclone IV E 扩展资源介绍 .....	4
1.1.3 重点电路设计 .....	5
1.2 Intel FPGA 开发环境 .....	17
1.2.1 Quartus 软件的发展史 .....	18
1.2.2 Quartus Prime 的下载 .....	18
1.2.3 Quartus Prime 的安装 .....	21
1.2.4 Quartus Prime 软件的基本使用 .....	27
第 2 章 FPGA 开发软硬件平台介绍 .....	39
2.1 AC620 开发套件 .....	39
2.1.1 AC620 开发板的功能特点 .....	39
2.1.2 AC620 开发板的使用 .....	43
2.2 Intel FPGA 开发流程 .....	57
2.2.1 建立工程 .....	57
2.2.2 设计输入 .....	61
2.2.3 分析和综合 .....	61
2.2.4 功能仿真 .....	62
2.2.5 综合与布局布线 .....	66
2.2.6 时序仿真 .....	66
2.2.7 I/O 分配以及生成配置文件 .....	67
2.2.8 配置 FPGA 下载 .....	68
2.3 FPGA 设计的烧写与投产 .....	69
2.3.1 FPGA 固件存储方案 .....	69
2.3.2 Cyclone IV E FPGA 固件烧写方案 .....	69
2.3.3 烧写文件 JIC 的产生 .....	70

第 3 章	FPGA 基本数字逻辑设计 .....	74
3.1	组合逻辑电路设计——译码器 .....	74
3.1.1	译码器工作原理 .....	74
3.1.2	译码器 Verilog 实现 .....	75
3.1.3	激励创建及仿真测试 .....	76
3.2	时序逻辑电路设计——计数器 .....	79
3.2.1	计数器工作原理 .....	80
3.2.2	计数器的 Verilog 实现 .....	81
3.2.3	仿真及板级验证 .....	82
3.3	IP 核应用——计数器 .....	85
3.3.1	IP 核创建流程 .....	85
3.3.2	仿真及板级验证 .....	89
3.3.3	已生成 IP 核的参数修改 .....	90
3.3.4	Quartus II 中 IP 核参数的修改 .....	94
3.4	BCD 计数器设计与验证 .....	95
3.4.1	BCD 码原理 .....	95
3.4.2	BCD 计数器的 Verilog 实现 .....	96
3.4.3	激励创建及仿真测试 .....	97
3.4.4	级联 BCD 计数器设计与仿真 .....	98
3.5	阻塞赋值与非阻塞赋值原理分析 .....	103
3.5.1	不同赋值方式的对比与实现 .....	103
3.5.2	不同赋值方式的仿真及测试 .....	105
3.6	状态机设计实例 .....	108
3.6.1	状态机工作原理 .....	108
3.6.2	字符串检测状态机实现 .....	110
3.6.3	激励创建及仿真测试 .....	113
3.7	独立按键消抖设计与验证 .....	115
3.7.1	按键的物理结构及电路设计 .....	115
3.7.2	硬件电路实现按键消抖 .....	116
3.7.3	状态机实现按键消抖 .....	118
3.7.4	激励创建及仿真测试 .....	124
3.7.5	任务及随机函数的使用 .....	125
3.8	模块化设计基础——加减法计数器 .....	129
3.8.1	模块功能划分 .....	129
3.8.2	模块功能设计 .....	129
3.8.3	仿真及板级验证 .....	132
3.9	8 位七段数码管驱动设计与验证 .....	134

3.9.1	数码管驱动原理 .....	134
3.9.2	三线制数码管电路设计 .....	137
3.9.3	数码管动态扫描驱动设计 .....	138
3.9.4	ISSP 生成及使用 .....	145
3.9.5	板级调试与验证 .....	149
3.9.6	Quartus II 中 ISSP 的使用方法 .....	152
3.10	串口发送模块的设计与验证 .....	153
3.10.1	异步串行通信原理及电路设计 .....	154
3.10.2	UART 异步串行通信发送模块的设计与实现 .....	157
3.10.3	激励创建及仿真测试 .....	162
3.10.4	按键控制串口发送设计 .....	163
3.11	串口接收模块的设计与验证 .....	165
3.11.1	串口接收原理分析 .....	166
3.11.2	UART 异步串行通信接收模块的设计与实现 .....	167
3.11.3	仿真及板级验证 .....	171
<b>第 4 章</b>	<b>FPGA 片上专用资源使用 .....</b>	<b>176</b>
4.1	嵌入式 RAM 的使用——双端口 RAM .....	176
4.1.1	Cyclone IV 体系结构及嵌入式存储器原理 .....	176
4.1.2	IP 核使用——dpram .....	178
4.1.3	激励创建及仿真测试 .....	182
4.2	搭建串口收发与双口 RAM 存储的简易应用系统 .....	185
4.2.1	系统模块功能划分及接口设计 .....	185
4.2.2	顶层文件设计 .....	185
4.2.3	控制模块设计 .....	186
4.2.4	仿真及板级验证 .....	187
4.3	嵌入式 RAM 的使用——ROM .....	190
4.3.1	IP 核使用——ROM .....	191
4.3.2	激励创建及仿真测试 .....	193
4.3.3	SignalTap II 使用及板级验证 .....	195
4.4	嵌入式块 RAM 的使用——FIFO .....	201
4.4.1	FIFO 的相关知识 .....	202
4.4.2	IP 核的使用——FIFO .....	204
4.5	PLL 锁相环介绍与简单应用 .....	213
4.5.1	PLL 相关知识 .....	213
4.5.2	IP 核的使用——PLL .....	215
4.5.3	仿真及板级验证 .....	219

<b>第 5 章</b>	<b>FPGA 进阶数字逻辑设计</b>	223
5.1	无源蜂鸣器驱动设计与验证	223
5.1.1	无源蜂鸣器电路设计	223
5.1.2	无源蜂鸣器驱动原理	224
5.1.3	PWM 发生器模块设计	225
5.1.4	仿真及板级验证	227
5.2	线性序列机与串行接口 DAC 驱动设计与验证	232
5.2.1	DAC 芯片概述及电路设计	232
5.2.2	TLV5618 型 DAC 芯片输出电压计算原理	234
5.2.3	TLV5618 型 DAC 接口时序	235
5.2.4	线性序列机设计思想与接口时序设计	236
5.2.5	基于线性序列机的 DAC 驱动设计	238
5.2.6	仿真及板级测试	241
5.3	线性序列机与串行接口 ADC 驱动设计与验证	243
5.3.1	ADC 芯片概述及电路设计	244
5.3.2	ADC128S022 型 ADC 接口时序	245
5.3.3	ADC128S022 接口时序设计	247
5.3.4	基于线性序列机的 ADC 驱动设计	249
5.3.5	仿真及板级测试	252
5.4	HT6221 红外遥控解码设计与验证	257
5.4.1	红外遥控系统的组成及电路设计	257
5.4.2	红外遥控协议分析(NEC 协议)	258
5.4.3	红外解码模块设计	260
5.4.4	仿真及板级验证	265
5.5	TFT 显示屏驱动设计与验证	267
5.5.1	TFT 触摸屏驱动电路设计	268
5.5.2	RGB 接口 TFT 屏扫描方式	270
5.5.3	RGB 接口 TFT 屏时序分析	271
5.5.4	RGB 接口 TFT 屏驱动设计	272
5.5.5	仿真及板级验证	275
<b>第 6 章</b>	<b>FPGA 综合数字系统设计</b>	280
6.1	八通道数字电压表	280
6.1.1	数字电压表功能划分	280
6.1.2	按键输入模块	281
6.1.3	通道选择模块	281
6.1.4	ADC 控制模块——ADC128S022	282
6.1.5	数据预处理模块	282

6.1.6	码制转换模块 .....	284
6.1.7	数码管驱动模块 .....	287
6.1.8	顶层设计 .....	288
6.1.9	基于查找表的数据电压换算 .....	289
6.2	双通道幅频相可调 DDS 信号发生器 .....	292
6.2.1	DDS 原理与实现 .....	293
6.2.2	数/模转换器(DAC)驱动模块设计 .....	299
6.2.3	串口命令接收与解析 .....	303
6.2.4	信号发生器顶层设计 .....	315
6.2.5	系统测试 .....	316
6.3	串口读/写 EEPROM .....	317
6.3.1	I <sup>2</sup> C 基本概念 .....	317
6.3.2	I <sup>2</sup> C 协议时序介绍 .....	318
6.3.3	I <sup>2</sup> C 器件地址 .....	319
6.3.4	I <sup>2</sup> C 存储器地址 .....	320
6.3.5	I <sup>2</sup> C 写时序 .....	321
6.3.6	I <sup>2</sup> C 读时序 .....	323
6.3.7	I <sup>2</sup> C 读/写器件控制器设计 .....	325
6.3.8	I <sup>2</sup> C 控制器仿真验证 .....	335
6.3.9	串口读/写 EEPROM 系统设计 .....	341
6.3.10	串口读/写 EEPROM 仿真验证 .....	351
6.3.11	串口读/写 EEPROM 板级验证 .....	355
6.4	基于串口猎人的虚拟示波器 .....	359
6.4.1	系统结构 .....	359
6.4.2	模块详解 .....	361
6.4.3	仿真验证 .....	375
6.4.4	基于串口猎人的板级验证 .....	385
6.5	SDRAM 控制器设计 .....	391
6.5.1	SDRAM 基本概念 .....	391
6.5.2	SDRAM 存取原理 .....	392
6.5.3	SDRAM 器件引脚说明 .....	394
6.5.4	SDRAM 特性 .....	395
6.5.5	SDRAM 操作命令介绍 .....	396
6.5.6	SDRAM 操作时序 .....	403
6.5.7	SDRAM 控制器设计 .....	418
6.5.8	SDRAM 控制器仿真验证 .....	425
6.5.9	SDRAM 控制器设计优化 .....	430



6.5.10 优化控制器仿真验证 .....	436
6.6 串口传图帧缓存设计 .....	440
6.6.1 系统结构 .....	440
6.6.2 仿真验证 .....	446
6.6.3 板级验证 .....	450
参考文献 .....	454