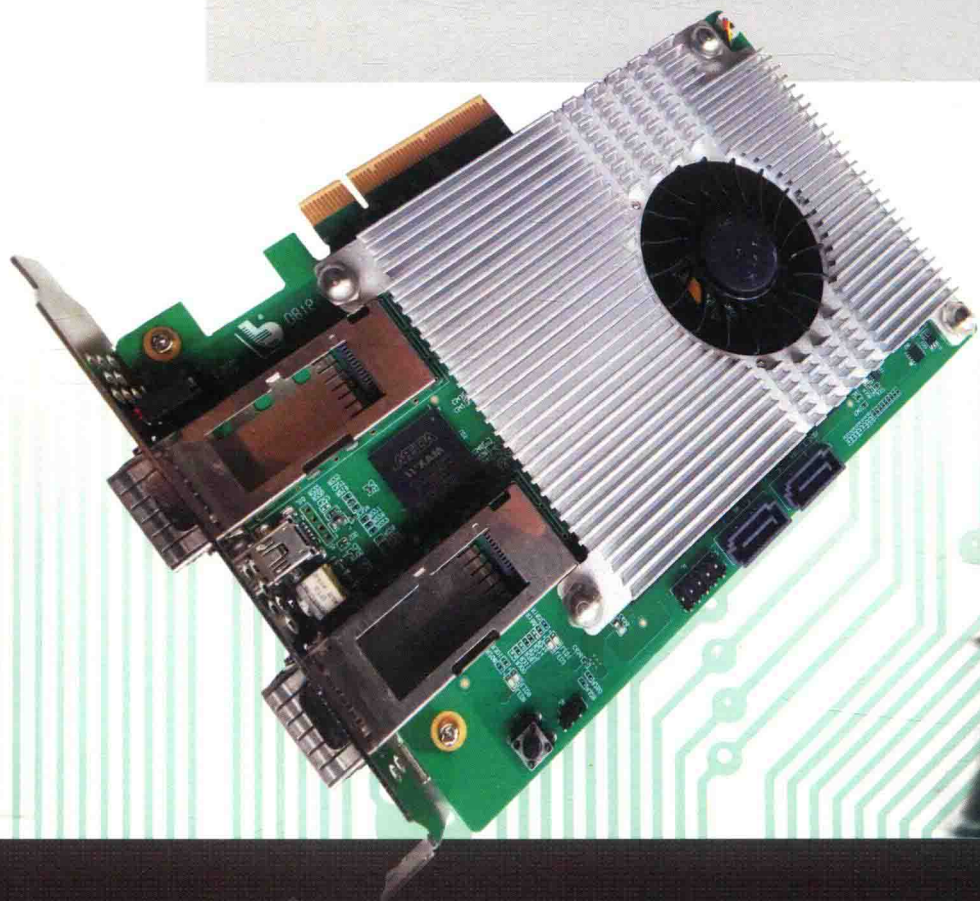


EDA 精品智汇馆

# 信号、电源完整性 仿真设计与 高速产品应用实例

■ 毛忠宇 杨晶晶 刘志瑞 李生 编著



非  
外  
借

EDA 精品智汇馆

# 信号、电源完整性仿真设计与高速 产品应用实例

毛忠宇 杨晶晶 刘志瑞 李 生 编著

电子工业出版社

Publishing House of Electronics Industry

北京 · BEIJING

## 内 容 简 介

目前市面上信号与电源完整性仿真书籍的内容普遍偏于理论知识或分散的仿真样例,给读者的感觉往往是“只见树木不见森林”。针对这种情况,本书基于一个已成功开发的高速数据加速卡产品,从产品的高度介绍所有的接口及关键信号在开发过程中信号、电源完整性仿真的详细过程,对涉及的信号与电源完整性仿真方面的理论将会以图文结合的方式展现,方便读者理解。为了使读者能系统地了解信号与电源完整性仿真知识,书中还加入了 PCB 制造、电容 S 参数测试夹具设计等方面的内容,并免费赠送作者开发的高效软件工具。

本书编写人员都具有 10 年以上的 PCB 设计、高速仿真经验,他们根据多年的工程经验把产品开发与仿真紧密结合在一起,使本书具有更强的实用性。本书适合 PCB 设计工程师、硬件工程师、在校学生、其他想从事信号与电源完整性仿真的电子人员阅读,是提高自身价值及竞争力的不可多得的参考材料。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。  
版权所有,侵权必究。

### 图书在版编目(CIP)数据

信号、电源完整性仿真设计与高速产品应用实例 / 毛忠宇等编著. —北京:电子工业出版社, 2018.1  
(EDA 精品智汇馆)

ISBN 978-7-121-33122-0

I. ①信… II. ①毛… III. ①电子电路—计算机辅助设计—教材 IV. ①TN702.2

中国版本图书馆 CIP 数据核字(2017)第 293115 号

策划编辑:张 剑 (zhang@phei.com.cn)

责任编辑:刘真平

印 刷:北京京师印务有限公司

装 订:北京京师印务有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本:787×1 092 1/16 印张:24.5 字数:627.2 千字

版 次:2018 年 1 月第 1 版

印 次:2018 年 5 月第 3 次印刷

定 价:88.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010) 88254888, 88258888。

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式:zhang@phei.com.cn。

# 序 言 1

认识“小广东”阿毛——毛忠宇这位同门小师弟有 20 多年了，他记忆力超强，几十年前的芝麻旧事都能翻出来；说话风趣（就是普通话还不够标准），爱好广泛，从流行的红木家私到各种茗茶饮品，样样都能点评几句；而且爱钻研，在日常工作中总会编点应用程序来“偷偷懒”，业务能力挺强，因软硬件皆有涉及，从板级设计到封装芯片协同设计都有深厚的积累，并常常提出些独到的想法和见解。

记得去年冬天阿毛与我谈过出版 SI 方面书籍的想法，提到市面上关于高速设计方面的书很多，但是缺乏基于具体实际产品开发应用方面的书籍，如能借助目前团队众多的实际产品实例，从产品开发角度来介绍高速设计理念，则既不需要涉及太多太深的理论，又能让开发工程师方便应用这些知识快速解决手中的实际问题，将是对业界 SI 知识的一个很好的补充。当时我深有同感，想不到大半年时间已经成册。纵观手稿，前面几个章节介绍了关于 PCB 设计制作的一些重要内容，这是他们的强项，不懂 PCB 的制造及设计 SI 又如何能落地！后面的章节针对高速数据加速卡实际产品案例展开，详细介绍了如何有效解决目前工程师面临的绝大部分各种接口的高速总线信号完整性问题，当然也少不了高速设计中最麻烦的孔处理；最后介绍了如何有效解决热门的电源完整性问题，并且推荐了阿毛自我感觉良好的几个小程序。笔者曾有幸参观过他们公司设备齐全的高速实验室，对书中如何有效利用测试方法处理电容模型寄予厚望。

希望本书能带给大家一个不同角度的视野，使得产品开发时使用 SI 仿真方法更接地气；也希望他们能根据书中内容再通过网络平台安排一些线下的培训课程，设计相应的测试对比实验，效果会更佳。

陈兰兵

2017 年秋于上海

## 序 言 2

本书作者在写第一本《IC 封装基础与工程设计实例》的时候，就找我作序，当时被我拒绝了。原因很简单，市面上牛人牛作品太多，多得让人无从分辨，真要写好书，就要耐得住寂寞，没有“板凳一坐十年冷”的精神是不行的，不能走“畅销”路线。

随着互联网的普及，我们真正进入了一个信息爆炸的时代。按理说学习这事应该很容易才对，因为信息资源随手可得，但人们慢慢发现，学习并非易事，很多所谓的“学习”往往让人“听了兴奋，过了无痕”。这时，对工程师们来说，找到靠谱的向导和货真价实的参考书尤为重要。作者在完成第一部作品之后，所在的团队陆陆续续出版了 10 多部作品，都是基于一线的工程实践案例编写的，其对电子工程技术的专注与无私分享精神让人钦佩。

我认为，一部优秀的工程技术作品首先要有扑面而来的干货。如果通篇皆是理论而没有工程实践，就不能算是合格的作品，理论和实践必须“知行合一”。在浏览本书目录之后，疑虑即被打消，FPGA、DDR4、PCIe、USB、QSFP+等都是主流高速应用，甚至对 PCB 板材、高速过孔、电容模型、电源等都有介绍，作者用一个功能完整的高速大数据加速卡项目作为主线贯穿了全书内容，以实际量产的工程作品作为案例而不是 DEMO 应用，这很难得。工程师们最需要的就是能手把手照着做、有参考意义的书，本书毫无疑问是满足了这个需求的。其次，作者的“售后服务”也很有特色，在 EDA365 网站开辟的答疑版块和公众号让人很容易联系到作者本人进行答疑交流，而不是卖完书就撒手不管，体现了对读者负责的态度。

好书是用来读的，而不是用来收藏的。每逢世界读书日，朋友圈里都会有很多关于阅读问题的探讨，我们的人均阅读量比起欧美等发达国家来说要少很多，我们真的不爱学习吗？问题在哪里？我想，除了我们缺乏良好的阅读习惯之外，书本身的吸引力也是影响因素之一。我们很多人不是不愿意学习和读书，而是缺乏好书，缺乏货真价实能理论联系实际的优秀作品。为何优秀的作品不容易见到？其实不仅书籍作品如此，生活中很多东西都是这样的，甚至连马桶盖都要去日本买，真的是因为国人崇洋媚外吗？我想，根源还是在于我们缺乏足够优秀的产品。要想有优秀的产品，就必须具备工匠精神。什么是工匠精神？我想就是能经得住各种短期利益诱惑，能专心致志，板凳一坐十年冷，把一件产品做到极致的那种精神。电子科技产品要靠实实在在的技术研发和大量的工程实践积累才有可能做到极致，而在这些技术研发工作中，高速互连技术又是基础支撑，基础支撑平台扎实了，上层建筑才更加稳固。

在很多 500 强大公司里，往往信号完整性仿真工作就有几十号人的团队，其他如电磁兼容性、PCB Layout、可制造性工艺、高速板材与连接器选型验证、测试等分工通常一应俱全，有了完善的底层基础技术支撑，上层建筑才能水到渠成。可惜的是，限于资金、规模等很多原因，很多中小型企业往往并不具备这样专业分工的资源，随着信号速率越来越快，底层的基础技术研究常常成为很多中小企业的困扰。例如在单片机时代，PCB 上一条导线随便绕板两圈布线，只要能连通，系统就能跑起来。但在 DDR、PCIe 等高速信号大量应用的场景下，两根线差 1cm 可能就无法正常工作，硬件研发工程师们不得不严肃地对待信号完整性、电源完整性等问题。市面上关于信号完整性仿真类的书已经有不少，但大多偏向软件使用或理论教学，真正以成功量产的真实产品为案例的不多，本书的出版无疑为电子工程师们多提供了一种选择。

这些年我们国家的科技实力取得了长足的进步，FAST 天眼、量子通信、大飞机、航母等让人目不暇接，在这些大型工程的背后，是无数前仆后继的工程师们的汗水与智慧，相信总有一天我们的电子科技水平会赶上甚至超过西方发达国家。在有些领域，比如手机产品，华为、小米、oppo/vivo 等已经走出国门并取得了不错的成绩，只要工匠精神不息，相信其他领域也会一一突破，总有一天国人不再去日本买马桶盖。

蒋学东

2017 年 10 月于深圳

# 前 言

1995 年刚走出校门，当时所接触电子产品的信号速率不是太高，PCB 设计大多只需按 Design Rule 或凭自己的经验处理即可，信号完整性问题不是很突出，甚至还没有信号完整性的概念。随着时间的推移，各类高速芯片相继出现，从产品设计到产品交付的时间越来越短，这种仅凭经验设计及调试硬件的方式已不能满足产品开发的需求，针对新出现的问题，国内一些公司开始在产品开发过程中引入信号及电源完整性仿真手段。

当时国内在信号与电源完整性方面的研究还处于空白阶段，加上互联网交流也刚开始，很难找到信号与电源完整性方面的实用参考材料。作者在国内接触的第一本 SI 方面的书籍为 Howard Johnson 英文版的 *High-Speed Digital Design*，这本原著由陈兰兵在一次去国外出差时买回，当时在公司内被集体研究并广为传播，可以说这本书对国内 PCB 设计时使用信号与电源完整性方法的发展起到了革命性的作用。现在信号与电源完整性的研究在国内已非常普及，出现了许多关于信号与电源完整性应用方面的参考书籍。关于国内信号与电源完整性的发展历程可以参考笔者的《华为研发 14 载：那些一起奋斗过的互连岁月》一书，其中相关章节内容基本上是国内信号与电源完整性仿真发展的一个缩影。

虽然现在市面上有着种类繁多的关于信号与电源完整性仿真的书籍，但在通过 EDA365 平台与广大网友交流时总会听到这样的声音：

- (1) 缺少信号与电源完整性仿真在实际产品中的全过程实例；
- (2) 市面上信号与电源完整性仿真这类书籍总体上原理偏多，即使有例子也不够系统；
- (3) 内容重复较多，原创内容较少等。

针对这种状况，为了方便初学者更快地掌握信号与电源完整性仿真的方法及工具使用，并在此基础上快速上手进行项目仿真，本书的编写以一个成功开发的高速数据加速卡产品为信号与电源完整性仿真对象，全书自始至终介绍了此高速产品在开发过程中各类信号接口的仿真过程，对于涉及的信号与电源完整性仿真方面的理论则以较为简单的图文结合的方式展开，以方便读者更好地理解。除此之外，为增加读者的系统性知识，还加入了 PCB 制造及电容 S 参数模型夹具设计方面的内容，并在最后免费提供两个作者自己开发的用于提高 PI 仿真效率的软件工具。因而本书除了内容系统、完整外，更偏于实用性，即使是一个完全没有信号与电源完整性仿真概念的电子工程师，也可以在极短的时间内掌握常见信号的信号与电源完整性仿真流程及方法，并对项目进行初步仿真设计。

本书内容共分为 14 章，系统地介绍了一个实际产品开发过程中所用的全部接口信号的 SI 与 PI 仿真详细过程。其中，第 1、12、13、14 章由毛忠宇编写，第 4、9、11 章（PI 原理部分）由杨晶晶编写，第 2、5、10、11 章（PI 仿真操作部分）由刘志瑞编写，第 3、6、7、8 章由李生编写，全书由毛忠宇统筹规划并最终定稿。

各章内容主要包括:

第 1 章 产品简介

第 2 章 PCB 材料

第 3 章 PCB 设计与制造

第 4 章 信号完整性仿真基础

第 5 章 过孔仿真与设计

第 6 章 Sigrity 仿真文件导入与通用设置

第 7 章 QSFP+信号仿真

第 8 章 SATA 信号仿真

第 9 章 DDRx 仿真

第 10 章 PCIe 信号仿真

第 11 章 电源完整性仿真

第 12 章 电容概要

第 13 章 电容建模与测试

第 14 章 PI 仿真平台电容模型高效处理

本书编写人员均具有 10 年以上 PCB 设计、高速仿真经验,通过将产品开发与仿真设计紧密结合,使本书具更高的实用性,是一本非常接地气的信号与电源完整性仿真的入门实践教材。

本书从构思到初稿完成虽较仓促,我们还是尽了最大的努力使内容尽可能详尽及更具系统性,但受到时间、知识与能力等方面的限制,书中难免会有错误及考虑不周的地方,恳请广大读者给予指正。如在阅读本书过程中有疑问,可以通过邮箱 [76235148@qq.com](mailto:76235148@qq.com) 或微信公众账号 [amo\\_eda365](#) 与作者联系。



微信公众号: [amo\\_eda365](#)

毛忠宇

2017 年 8 月  
于深圳



# 目 录

<b>第1章</b>	<b>产品简介</b> .....	1
1.1	产品实物图 .....	1
1.2	产品背景 .....	1
1.3	产品性能与应用场景 .....	1
1.4	产品主要参数 .....	2
1.5	主要器件参数 .....	2
1.6	产品功能框图 .....	3
1.7	电源模块 .....	3
1.8	时钟部分 .....	4
1.9	DDR3 模块 .....	5
1.10	散热设计 .....	8
1.11	产品结构图 .....	9
1.12	产品其他参数 .....	9
<b>第2章</b>	<b>PCB 材料</b> .....	10
2.1	PCB 的主要部件及分类 .....	10
2.1.1	PCB 的主要部件 .....	10
2.1.2	PCB 分类 .....	12
2.2	基材介绍 .....	15
2.3	高速板材选择 .....	22
<b>第3章</b>	<b>PCB 设计与制造</b> .....	27
3.1	PCB 设计要求 .....	27
3.2	制板工艺要求 .....	34
3.3	常用 PCB 光绘格式 .....	37
3.4	拼板设计 .....	39
3.5	基准点设计 .....	41
3.6	PCB 加工流程简介 .....	43

<b>第4章</b>	<b>信号完整性仿真基础</b>	50
4.1	信号完整性问题	50
4.2	信号完整性问题产生原因	52
4.3	传输线	54
4.3.1	常见的微带线与带状线	54
4.3.2	传输线的基本特性	55
4.3.3	共模与差模	58
4.4	反射	60
4.5	串扰	65
4.6	仿真的必要性	70
4.7	仿真模型	71
4.7.1	IBIS 模型	71
4.7.2	HSPICE 模型	82
4.7.3	IBIS-AMI 模型	87
4.7.4	S 参数	88
4.8	常用信号、电源完整性仿真软件介绍	89
<b>第5章</b>	<b>过孔仿真与设计</b>	94
5.1	过孔介绍	94
5.2	过孔对高速信号的影响要素及分析	96
5.3	过孔优化: 3D_Via_Wizard 过孔建模工具的使用	103
5.3.1	使用 3D_Via_Wizard 创建差分过孔模型	104
5.3.2	差分过孔仿真	109
5.4	产品单板高速差分信号过孔优化仿真	119
5.5	背钻工艺简介	121
<b>第6章</b>	<b>Sigrity 仿真文件导入与通用设置</b>	124
6.1	PCB 导入	124
6.1.1	ODB++ 文件输出	124
6.1.2	PCB 文件格式转换	128
6.1.3	SPD 文件导入	131
6.2	SPD 文件设置	133
6.3	仿真分析与结果输出	140
6.3.1	仿真扫描频率设置	141



6.3.2 结果输出与保存	142
---------------	-----

## 第7章 QSFP+信号仿真

7.1 QSFP+简介	146
7.2 QSFP+规范	150
7.3 仿真网络设置	152
7.4 QSFP+光模块链路在 ADS 中的仿真	160
7.5 仿真结果分析	173
7.5.1 添加信号判断标准	173
7.5.2 TX0 与 RX0 差分信号回环仿真分析	177
7.6 PCB 优化设计比较与建议	180
7.6.1 焊盘隔层参考分析比较	180
7.6.2 高速差分不背钻过孔分析比较	183
7.6.3 QSFP+布线通用要求	186

## 第8章 SATA 信号仿真

8.1 SATA 信号简介	188
8.2 SATA 信号规范	191
8.3 仿真网络设置	193
8.4 SATA 信号链路在 SystemSI 中的仿真	201
8.4.1 建立 SystemSI 仿真工程	202
8.4.2 创建仿真链路	203
8.4.3 添加仿真模型	204
8.4.4 设置链接属性	211
8.4.5 设置仿真参数	215
8.4.6 仿真分析	216
8.5 结果分析与建议	216

## 第9章 DDRx 仿真

9.1 DDRx 简介	222
9.2 项目介绍	223
9.3 DDR3 前仿真	226
9.4 DDR3 后仿真	232
9.4.1 仿真模型编辑	232
9.4.2 PCB 的导入过程	235
9.4.3 仿真软件通用设置	236

9.4.4	DDR3 写操作 .....	245
9.4.5	DDR3 读操作 .....	246
9.4.6	仿真结果分析 .....	247
9.5	DDR3 同步开关噪声仿真 .....	249
9.6	时序计算与仿真 .....	251
9.7	DDR4 信号介绍 .....	256
<b>第10章</b>	<b>PCIe 信号仿真 .....</b>	<b>261</b>
10.1	PCIe 简介 .....	261
10.2	PCIe 规范 .....	264
10.3	仿真参数设置 .....	266
10.3.1	调用仿真文件 .....	266
10.3.2	定义 PCIe 差分信号 .....	267
10.3.3	设置 PCIe 网络端口 .....	270
10.3.4	仿真分析 .....	272
10.3.5	S 参数结果与输出 .....	273
10.4	PCIe 链路在 ADS 中的仿真 .....	277
10.4.1	建立 ADS 仿真工程 .....	277
10.4.2	ADS 中导入 S 参数文件 .....	279
10.4.3	ADS 频域仿真 .....	283
10.4.4	ADS 时域仿真 .....	287
10.4.5	通道的回环仿真 .....	293
10.5	PCIe 通用设计要求 .....	294
<b>第11章</b>	<b>电源完整性仿真 .....</b>	<b>297</b>
11.1	电源完整性 .....	297
11.2	电源完整性仿真介绍 .....	299
11.3	产品单板电源设计 .....	300
11.4	产品单板 AC 仿真分析实例 .....	301
11.4.1	PCB 的 AC 仿真设置与分析 .....	302
11.4.2	仿真结果分析 .....	314
11.5	产品单板 DC 仿真分析实例 .....	317
11.5.1	PCB 的 DC 仿真设置与分析 .....	318
11.5.2	DC 仿真结果分析 .....	327
11.6	PCB 电源完整性设计关键点 .....	334

<b>第12章</b> 电容概要 .....	338
12.1 电容主要功能 .....	338
12.2 电容分类 .....	340
12.3 电容多维度比较 .....	345
12.4 电容参数 .....	347
12.5 电容等效模型 .....	348
12.6 FANOUT .....	350
12.7 产品电容的摆放与 FANOUT .....	350
12.8 SIP 封装电容 .....	351
12.9 电容在设计中的选择与注意事项 .....	352
<b>第13章</b> 电容建模与测试 .....	353
13.1 电容 S 参数模型测试夹具设计 .....	353
13.2 电容 S 参数 RLC 拟合 .....	358
13.3 电容 S 参数模型测试方式 .....	359
13.4 电容 S 参数模型 .....	359
13.5 电容 RLC 拟合提取过程 .....	360
13.6 电容库调用时的连接方式设定 .....	368
13.7 常用电容等效 R、L、C 值及谐振表 .....	369
<b>第14章</b> PI 仿真平台电容模型高效处理 .....	370
14.1 背景 .....	370
14.2 处理 ODB++ 文件小软件工具使用 .....	371
14.3 Sigrity 调入处理过的 ODB++ 文件 .....	372
14.4 BOM 处理技巧 .....	373
14.5 License 免费授权 .....	374

# 第1章 产品简介

## 1.1 产品实物图

本书的信号与电源完整性仿真实例都是围绕着此加速卡产品的各接口的信号进行的，图 1-1、图 1-2 所示为产品的正反面实物图，具体的仿真过程将在后面的章节中展开。

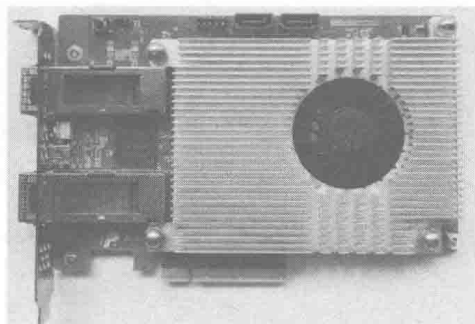


图 1-1 产品正面图

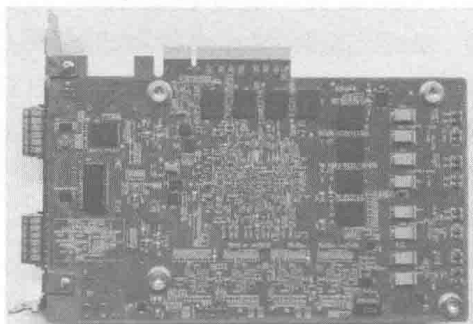


图 1-2 产品反面图

## 1.2 产品背景

随着计算技术的飞速发展，很多场合如金融、军事等领域等都需要对大量的数据进行快速处理，如果使用传统的 CPU 方案，会占用大量的 CPU 处理时间，而 CPU 对某类特定的数据处理也达不到最大的效率。基于 FPGA（Field Programmable Gate Array，现场可编程门阵列）的数据加速卡可以利用 FPGA 的可编程等优势，更加适合处理这类问题。

FPGA 具有高集成度、高速、高可靠性等各类优点，可以通过使用硬件描述语言完成适用于各种特殊应用场景的算法设计，通过控制 FPGA 从而在一块芯片上实现系统要求的所有功能，使用 FPGA 为主要器件的数据处理加速卡是 FPGA 应用的一个典型场景。

本书所用案例是基于数据加速卡的一个成功高速产品，详细介绍此加速卡产品设计过程中各类高速接口的信号与电源完整性仿真过程。本书的仿真过程都基于实际成功的项目，对想从事 SI 的电子工程师是一本非常好的理论联系实际的教材。

## 1.3 产品性能与应用场景

本数据加速卡产品为半长、全高的 PCIe x8 板卡，主要芯片为 Altera 公司高带宽、低功耗的 Stratix V GX/GS FPGA；应用于高端应用环境：金融、网络交换、安全管理场合等，它提供高集成性和高灵活性的处理能力；数据卡集成了 16GB 以上的板载内存 DDR3 和 QDRII/II+，前面板有两组 QSFP+接口支持各组 40GigE 接口（或 8 个万兆以太网）；产品有两组 SerDes SATA 接口，可使外部存储设备提供板对板的直接通信；PCIe x8 接口为底板与 FPGA 之间提

供了最高 8GB 的高带宽数据连接。

该产品还具有底板硬件管理控制模块 (CPLD+USB)，极大地简化了上层软件的平台管理。USB2.0、RS-232 和 JTAG 为单板提供了丰富的调试接口。

拥有上述的性能与接口特性，本产品可用于创建和部署高性能、高效率的 FPGA 计算系统解决方案，尤其适用于突发性、出现频率高、数据量大的场合。

## 1.4 产品主要参数

产品主要特点及参数如下：

- 核心器件 Altera Stratix V GX FPGA；
- PCIe x8 接口支持 PCIe 1.0、PCIe 2.0、PCIe 3.0；
- 双路 QSFP+接口支持 40GigE 或 10GigE 光接口；
- 最高支持双通道 128 位、16GB DDR3 内存（颗粒）；
- 最高支持 72MB QDRII/II+；
- 双路 SATA 接口；
- 电压、电流监控；
- 温度监控；
- 通用接口：USB2.0、RS-232、JTAG。

## 1.5 主要器件参数

### 1. FPGA

- Altera Stratix V GX/GS FPGA；
- 36 组全双工、高性能 SerDes 收发器；
- 最高速率达到 14.1 Gbps；
- 多达 952000 逻辑单元 (LE) 提供；
- 高达 62MB 的嵌入式存储器；
- 1.4 Gbps 的 LVDS 接口；
- 最多 3926 个  $18 \times 18$  精度可调乘法器；
- 嵌入式 HardCopy 模块。

### 2. 内存

- 双通道 128 位最高支持 16GB 内存颗粒；
- 4 组 18 位 QDRII/II+颗粒，最高支持 72MB。

### 3. 128MB NOR Flash PCIe 接口

- 采用 PCIe x8 接口，支持 PCIe 1.0、2.0、3.0，能与 FPGA 内核直接通信。

#### 4. QSFP+接口

- 前面板上有两路 QSFP+ Cage;
- 直接通过 8 路 SerDes 与 FPGA 直连 (无须外接 PHY);
- 每个支持 40 千兆以太网或 4 个 10 千兆以太网接口;
- 可以选择性适于用作 SFP+。

#### 5. Serial ATA 接口

- 双路 SATA 接口, 与 FPGA 直连。

#### 6. USB2.0 接口

- 上层软件通过 USB2.0 接口, 与单板上的 CPLD、FPGA、Flash 进行通信;
- 控制管理各个模块运行;
- 直接读取 IIC、SPI 等接口传送入芯片的数据, 监控各个模块电压、电流、功耗、温度等信息。

#### 7. RS-232、JTAG 接口

- 辅助调试接口。

## 1.6 产品功能框图

产品总体功能及信号流向如图 1-3 所示。FPGA 与各种模块间的信号流向如图中箭头所示。FPGA 与各接口间的数据信号通信质量通过进行信号与电源完整性仿真得到质量保证。

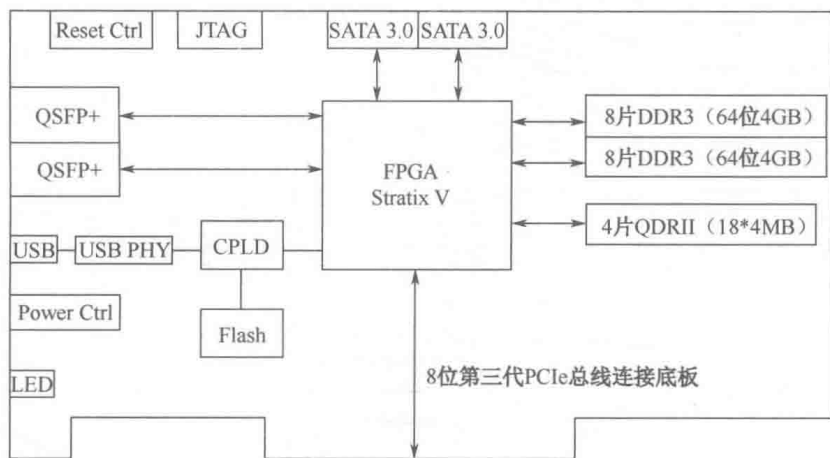


图 1-3 产品功能框图

## 1.7 电源模块

单板由主板 PCIe 接口输入 12V 电压供电, 最大支持功耗 60W, 设计上不支持外部接口供电。电源转换时提供的最大电流如图 1-4 所示, 这些是产品电源完整性仿真时的重要参考。



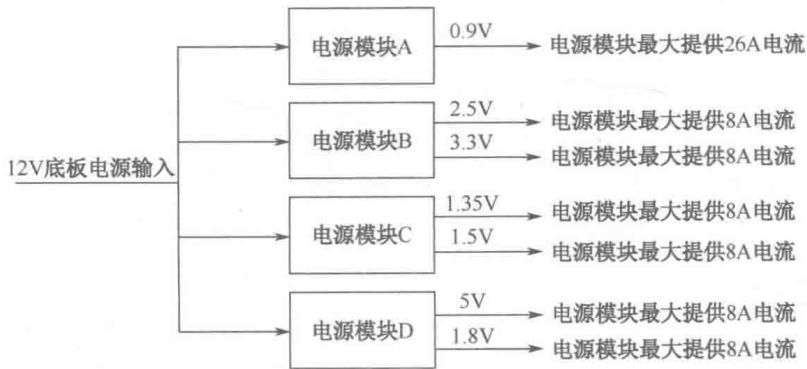


图 1-4 总电源种类及转换图

- 电源模块 A 提供 0.9V 电压，为 FPGA 的核心电压；
- 电源模块 B 提供 3.3V 和 2.5V 电压，分别给 FPGA、CPLD、时钟芯片及接口芯片使用；
- 电源模块 C 提供 1.35V 和 1.5V 电压，分别给 FPGA、DDR3 芯片使用；
- 电源模块 D 提供 5V 和 1.8V 电压，分别给 FPGA、QDR 芯片、单板风扇使用。

## 1.8 时钟部分

FPGA 时钟由 PCB 上的两片时钟芯片 SI5338 提供，时钟分布如图 1-5 所示。

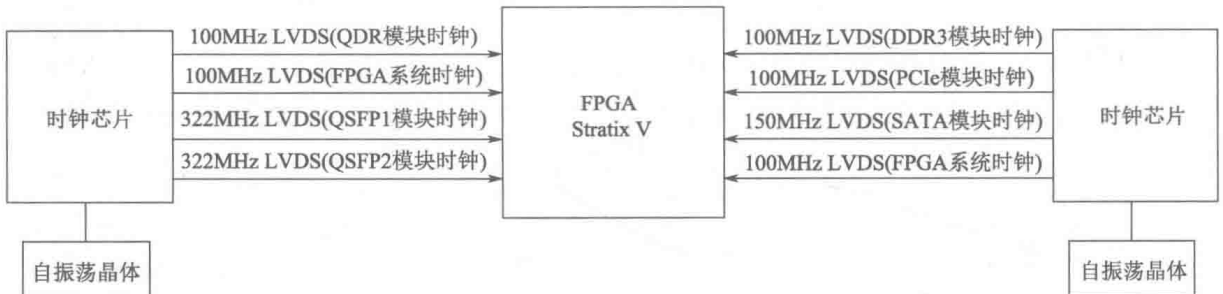


图 1-5 单板时钟分布图

时钟芯片由各自的 25MHz 振荡器提供时钟源，通过内部锁相环生成 FPGA 各个模块所需要的时钟，如表 1-1 所示。

表 1-1 时钟分布详细列表

时钟功用	时钟频率	时钟信号名	对应引脚	所属 Bank
FPGA 系统时钟	100MHz	Clock8	AL7/AM7	4A
FPGA 系统时钟	100 MHz	Clock12	G7/G8	7A
DDR3 模块时钟	100 MHz	DDR3_Clock	AE17/AE16	4D
QDR 模块时钟	100 MHz	QDR_Clock	J23/J24	8D
PCIe 模块时钟	100 MHz	PCIe_Clock	AD33/AD34	GXB_L0
SATA 模块时钟	150 MHz	SATA_Clock	T33/T34	GXB_L2