



普通高等教育“十三五”规划教材

电子信息类精品教材

微机原理与接口技术

Microcomputer Principle and Interface Technology

(第2版)

• 张颖超 叶彦斐 陈逸菲 周丽 孙宁 杨乐 编著



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

普通高等教育“十三五”规划教材
电子信息类精品教材



微机原理与接口技术

(第2版)

张颖超 叶彦斐 陈逸菲 编著
周丽 孙宁 杨乐

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书是根据电气与电子信息类本科专业的共同要求而编写的,共15章,分为原理篇、接口篇和拓展篇。

原理篇包括微型计算机基础、8086/8088 CPU 及其指令系统、汇编语言程序设计、存储器技术、输入/输出技术、中断技术等。指令系统和汇编语言部分引入了 DEBUG 调试结果截图,以及与 C 语言的比较内容,同时保证了比较内容的相对独立性。

接口篇以自动气象站设计为例,导入了 8259A、8253、8255A、8251A 等可编程接口芯片和 A/D 转换器。

拓展篇包括总线技术、高性能微处理器及新技术、实验指导。其中接口部分的实验均基于 Proteus 平台,具有较大的灵活性。

本书内容深入浅出,通过案例导入、问题牵引、比较学习、点线面循序渐进等方式,实现了理论与应用的有机融合,使本书具有较强的可读性。本书在每一章给出了内容提要、教学目标,学习指导和典型例题,为读者学习提供了全方位的辅导。本书适合作为高等学校电气与电子信息类各专业的教材或参考书,还可供从事微机系统设计与应用的工程技术人员阅读和参考。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

微机原理与接口技术 / 张颖超等编著. —2 版. —北京: 电子工业出版社, 2017.9

电子信息类精品教材

ISBN 978-7-121-31856-6

I. ①微… II. ①张… III. ①微型计算机—理论—高等学校—教材②微型计算机—接口技术—高等学校—教材 IV. ①TP36

中国版本图书馆 CIP 数据核字(2017)第 130868 号

责任编辑: 韩同平 特约编辑: 邹凤麒 王 博 段丹辉

印 刷: 三河市良远印务有限公司

装 订: 三河市良远印务有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编: 100036

开 本: 787×1092 1/16 印张: 24.25 字数: 776 千字

版 次: 2011 年 2 月第 1 版

2017 年 9 月第 2 版

印 次: 2017 年 9 月第 1 次印刷

定 价: 55.90 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

第 2 版前言

本书第 1 版于 2011 年出版,被列为“江苏省高等学校精品教材”,配套课件在 2013 年全国高校多媒体课件竞赛中获奖。本教材是作者数十年微机教学经验的总结和多项江苏省高校教育教学成果奖的结晶,自出版以来受到了许多高校老师的青睐和广大读者的欢迎,不仅纷纷选作教材或学习用书,而且还提出了不少宝贵的意见和建议;此外,微机技术发展迅速,教学改革不断创新,互联网+的应用日趋成熟。综合考虑以上因素,这次的第 2 版在保持第 1 版教材特色的基础上,在内容和结构上主要做了以下几个方面的修订。

(1) 在原有的原理篇和接口篇的基础上增加了拓展篇。

- 把第 1 版中高性能微处理器及其新技术一节的内容拓展为一章,移入拓展篇,重点新增了微机技术的发展历程和微处理器的最新技术。
- 总线技术一章修改后移入拓展篇,重点新增了总线技术的最新发展和应用。
- 新增了以仿真技术为支撑的实验和实训一章,以满足课程实践性强的特点。

(2) 增加了教学指导和辅导内容。在每一章的开始增加了内容提要 and 教学目标,结尾增加了学习指导和典型例题,同时在每一节增加了适量的练习题。此外,在每一章还增加了部分例题,最后提供了 2 套自测试卷及答案。修订后的教材为读者学习提供了全方位的辅导。

(3) 对部分章节进行精简,特别是对指令系统和汇编语言程序设计的部分内容做了删减。

(4) 对部分可供自学或者有选择性的教学内容,教材中加星号(*)表示。

全书共 15 章,分为原理篇、接口篇和拓展篇。

原理篇由第 1~7 章组成。第 1 章介绍了微机的发展、结构及特点。以一个模型微型计算机执行指令的过程为切入点,建立了对微型计算机工作原理的初步认识。第 2 章以 8086/8088 CPU 为实例,介绍了 CPU 的构成和特点,并以此为基础讨论了总线操作与时序的概念。第 3 章 8086/8088 CPU 的指令系统和第 4 章汇编语言程序设计引入了与 C 语言的比较内容,实现了两种语言的互补学习;部分内容给出了 DEBUG 环境下的示例,便于读者理解。第 5 章存储器技术,从存储器分类和基本存储单元电路入手,把存储原理和存储器与 CPU 的连接结合起来进行讨论,并引入了现代存储技术的基本内容。第 6 章输入/输出技术以接口、端口、输入/输出方式为主线,讨论了接口的功能、不同输入/输出方式的基本原理和特点。第 7 章中断技术,借中断式输入/输出的基础讨论了中断的概念和中断管理的方法,在此基础上阐明了 8086/8088 CPU 的中断系统。本篇是学习接口篇的基础。

接口篇由第 8~12 章组成。本篇开始以自动气象站的设计为例,导入了中断控制器 8259A (第 8 章)、定时/计数器 8253 (第 9 章)、并行接口 8255A (第 10 章)、串行接口 8251 (第 11 章) 等可编程接口芯片和 A/D 转换器 (第 12 章)。每一章都讨论了各个可编程接口芯片的功能、结构、初始化方法和应用设计。第 12 章对 A/D、D/A 转换器的转换原理、接口方法进行了系统讨论。在分步学习与设计的基础上,最后通过集成设计完成一个基本的自动气象站系统的设计工作。本篇在讨论各类常用接口芯片的基本功能和特点的基础上侧重应用。

拓展篇由第 13~15 章组成。第 13 章概述总线的分类、功能及特点,常用的和最新的总线控制方法和标准。第 14 章以 80486 为重点介绍高性能微处理器及其发展,然后阐述了当前高性能微处理器的关键新技术。第 15 章为实验和实训,主要包括汇编语言部分和接口部分的基本实验,覆盖了理论部分的主要知识点。接口实验均基于 Proteus 仿真软件,具有较大的灵活性。

本教材具有以下特色:

(1) 案例导入和问题教学相融合, 抓住微机课程特点, 注重理论联系实际

微机系统运行时各个部件同时工作, 内容前后交叉联系密切, 不可分离, 但是教学中必须分开讲解, 这是微机教学的特点也是难点。本书通过案例(自动气象站)导入和问题牵引相融合来解决这一难题: 把 8253、8255A、8251A、8259A 等可编程接口芯片以及 A/D 转换器等全部合理导入, 采用整体到局部再到整体, 循序渐进、适当循环提高的方法来组织内容。

(2) 通过比较教学法, 借 C 语言基础, 促汇编语言学习

汇编语言和 C 语言思维方式不同, 语言间既有区别又有联系, 而大部分学习微机原理的学生都有良好的 C 语言基础, 通过比较教学实现互补, 既能促进汇编语言的学习, 又能深化对 C 语言的理解和找准 C 语言概念与汇编语言的异同。教材在该部分内容的处理上, 保证了与 C 语言比较内容的相对独立性, 可以像没有 C 语言存在一样使用。

(3) 巧借 DEBUG 调试结果辅助汇编语言的学习, 强化与实践的结合

在指令系统和汇编语言编程的讨论中, 巧妙地借用 DEBUG 环境下的调试结果截图来说明指令的内涵、程序执行过程和 DEBUG 软件的使用, 特别是对指令与标志位的关系、转移类指令目的地址与目标程序的关系的比较论述等问题的准确理解大有益处, 同时也拉近了课堂教学与上机实习的距离。

(4) 电子资源丰富

- 电子课件注重用多媒体手段刻画抽象问题, 提高教学效果。计算机指令运行过程和内部原理很抽象, 我们借助动画等多媒体技术着重对其进行刻画, 如指令的读取、存储、执行和指令间的关联、时序及输入/输出过程等。这有助于学习效率的提高。
- 新版教材还提供课后习题答案, 以及第 15 章的实验参考程序和仿真电路。这些教材资源将帮助教师更好地展开教学工作。

本书配套的电子课件、部分源程序、部分习题答案等教学资源, 读者可以登录华信教育资源网(www.hxedu.com.cn)下载, 也可以联系编者索取(ch_yi_f@126.com)。

(5) 集教材、辅导书、实验指导书为一体

新版教材在每一章列出了重点难点, 给出了学习指导和典型例题, 并提供了自测试卷和答案。新增的第 15 章对汇编语言部分的主要知识点和接口部分的主要芯片, 都设计了实验项目。接口实验部分引入了 Proteus 仿真软件, 方便教师和学生使用。

(6) 二维码的使用, 更是方便了读者学习和知识的拓展

为了丰富教材内容, 同时不增加教材篇幅和出版成本, 部分实例和内容采用二维码的形式, 方便读者下载和在线学习。

本书由南京信息工程大学张颖超、河海大学叶彦斐、南京信息工程大学陈逸菲、周丽、苏宁和杨乐编写。张颖超教授负责全书的统编定稿。本书得到了南京信息工程大学教材建设基金的资助。

书中不足之处, 敬请读者及时指正(ch_yi_f@126.com)。衷心感谢所有阅读和关心本书的朋友!

编著者

反侵权盗版声明

电子工业出版社依法对本作品享有专有出版权。任何未经权利人书面许可，复制、销售或通过信息网络传播本作品的行为；歪曲、篡改、剽窃本作品的行为，均违反《中华人民共和国著作权法》，其行为人应承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。

为了维护市场秩序，保护权利人的合法权益，本社将依法查处和打击侵权盗版的单位和个人。欢迎社会各界人士积极举报侵权盗版行为，本社将奖励举报有功人员，并保证举报人的信息不被泄露。

举报电话：(010) 88254396；(010) 88258888

传 真：(010) 88254397

E-mail: dbqq@phei.com.cn

通信地址：北京市海淀区万寿路 173 信箱

电子工业出版社总编办公室

邮 编：100036

目 录

原 理 篇

第 1 章 微型计算机基础	(2)
1.1 微型计算机发展概述	(2)
1.2 微型计算机系统的组成、结构与 工作过程	(4)
1.2.1 微型计算机系统的组成与结构	(4)
1.2.2 微机系统的工作过程	(6)
1.3 常用数制与编码表示方法	(9)
1.3.1 计算机中常用的数制	(9)
1.3.2 计算机中信息的编码表示	(11)
1.4 微型计算机中的数据表示方法	(12)
1.4.1 无符号数与有符号数	(12)
1.4.2 有符号二进制数的计算	(13)
1.5 本章学习指导	(14)
1.5.1 本章主要内容	(14)
1.5.2 典型例题	(15)
本章习题	(16)
第 2 章 8086/8088 微处理器	(17)
2.1 8086/8088 微处理器特点	(17)
2.2 8086/8088 微处理器结构	(18)
2.2.1 8086/8088 功能结构	(18)
2.2.2 8086/8088 寄存器结构	(20)
2.2.3 8086/8088 存储器寻址	(22)
2.2.4 8086/8088 外部引脚	(23)
2.3 8086/8088 CPU 工作模式和引脚	(26)
2.3.1 8086/8088 最小工作模式	(26)
2.3.2 8086/8088 最大工作模式	(27)
2.4 8086 的总线时序	(31)
2.4.1 最小工作模式典型时序	(31)
2.4.2 最大工作模式典型时序	(34)
2.5 本章学习指导	(36)
2.5.1 本章主要内容	(36)
2.5.2 典型例题	(37)
本章习题	(38)
第 3 章 8086/8088 指令系统	(39)
3.1 寻址方式	(39)

3.2 数据传送指令	(43)
3.2.1 MOV 指令	(43)
3.2.2 栈指令	(44)
3.2.3 交换指令 XCHG	(46)
3.2.4 累加器专用传送指令	(47)
3.2.5 地址传送指令	(48)
3.2.6 标志位传送指令	(49)
3.3 算术运算指令	(50)
3.3.1 加法指令	(50)
3.3.2 减法指令	(52)
3.3.3 乘除法指令	(53)
3.3.4 符号扩展指令	(55)
3.3.5 十进制调整指令	(55)
3.4 逻辑运算指令	(56)
3.5 移位指令	(59)
3.5.1 算术逻辑移位指令	(59)
3.5.2 循环移位指令	(60)
3.6 处理器控制指令及标志位处理指令	(61)
3.7 本章学习指导	(62)
3.7.1 本章主要内容	(62)
3.7.2 典型例题	(63)
本章习题	(64)
第 4 章 汇编语言程序设计	(66)
4.1 汇编语言基础	(66)
4.1.1 汇编语言的语句组成	(66)
4.1.2 数据项	(67)
4.1.3 表达式	(68)
4.1.4 数据定义	(69)
4.1.5 分析运算符与合成运算符	(71)
4.1.6 符号定义	(72)
4.1.7 定位定义	(73)
4.2 顺序程序设计	(74)
4.2.1 最简单的汇编语言程序	(74)
4.2.2 包含多个段的汇编语言程序	(75)
4.3 分支程序设计	(78)

4.3.1 转移指令	(78)	5.5.3 并行主存系统及新型 RAM	(132)
4.3.2 分支程序举例	(81)	5.6 本章学习指导	(134)
4.4 循环程序设计	(85)	5.6.1 本章主要内容	(134)
4.4.1 循环程序的基本结构	(85)	5.6.2 典型例题	(136)
4.4.2 循环指令	(86)	本章习题	(138)
4.4.3 循环程序举例	(87)	第 6 章 输入/输出接口技术	(139)
4.5 DOS 系统功能调用	(89)	6.1 I/O 接口概述	(140)
4.5.1 常用系统功能调用	(89)	6.1.1 接口的功能及其作用	(140)
4.5.2 DOS 系统功能调用举例	(91)	6.1.2 接口的分类	(141)
4.6 子程序设计	(93)	6.1.3 简单 I/O 接口芯片	(142)
4.6.1 调用与返回指令	(93)	6.2 I/O 端口及其编址方法	(143)
4.6.2 过程定义	(95)	6.2.1 I/O 端口	(143)
4.6.3 参数和结果的传递	(96)	6.2.2 I/O 端口的编址方法	(144)
4.6.4 子程序设计举例	(102)	6.3 输入/输出方式及其接口	(145)
4.7 字符串处理	(103)	6.3.1 程序控制传输方式	(146)
4.7.1 字符串操作指令	(103)	6.3.2 中断传输方式	(150)
4.7.2 重复指令前缀	(106)	6.3.3 DMA 方式	(152)
4.7.3 字符串处理程序举例	(107)	6.3.4 4 种 I/O 方式的比较	(156)
4.8 本章学习指导	(108)	6.4 本章学习指导	(157)
4.8.1 本章主要内容	(108)	6.4.1 本章主要内容	(157)
4.8.2 典型例题	(110)	6.4.2 典型例题	(158)
本章习题	(112)	本章习题	(159)
第 5 章 存储器技术	(113)	第 7 章 中断技术	(160)
5.1 存储器概述	(113)	7.1 中断的基本概念及其应用	(160)
5.1.1 半导体存储器分类	(113)	7.2 中断系统的功能和中断优先级	(162)
5.1.2 存储器性能指标	(114)	7.2.1 基本概念	(162)
5.1.3 存储器系统结构	(115)	7.2.2 中断优先级	(162)
5.2 随机读写存储器	(116)	7.3 8086/8088 的中断操作	(166)
5.2.1 静态 RAM	(117)	7.3.1 中断的分类	(166)
5.2.2 动态 RAM	(119)	7.3.2 中断类型码、中断向量和 中断向量表	(166)
5.3 只读存储器	(121)	7.4 中断响应过程与时序	(170)
5.3.1 掩模型 ROM 和可编程 ROM	(121)	7.4.1 硬件中断的响应过程和 中断服务	(170)
5.3.2 可擦除可编程 ROM (EPROM)	(121)	7.4.2 中断指令和软件中断的响应 过程	(173)
5.3.3 电可擦除可编程 ROM (E ² PROM)	(123)	7.5 本章学习指导	(176)
5.4 CPU 与存储器的连接	(123)	7.5.1 本章主要内容	(176)
5.4.1 存储器扩展	(123)	7.5.2 典型例题	(177)
5.4.2 存储器译码	(126)	本章习题	(178)
5.5 现代微机的存储体系	(129)		
5.5.1 Cache-主存存储层次	(129)		
5.5.2 主辅存存储层次	(131)		

第 8 章 可编程中断控制器 8259A (182)

- 8.1 8259A 的主要功能及结构 (182)
- 8.2 8259A 的工作过程 (185)
 - 8.2.1 单片 8259A 的工作过程 (186)
 - 8.2.2 多片 8259A 级联的工作过程 (186)
- 8.3 8259A 的中断管理 (188)
 - 8.3.1 中断优先级管理 (188)
 - 8.3.2 中断结束管理 (189)
 - 8.3.3 中断嵌套管理 (189)
 - 8.3.4 中断屏蔽管理 (193)
- 8.4 8259A 的编程 (194)
 - 8.4.1 初始化命令字 (194)
 - 8.4.2 初始化的程序流程 (196)
 - 8.4.3 操作命令字 (196)
- 8.5 8259A 的应用举例 (200)
 - 8.5.1 8259A 在 X86 系统中的应用 (201)
 - 8.5.2 8259A 在自动气象站中的
应用 (202)
- 8.6 本章学习指导 (203)
 - 8.6.1 本章主要内容 (203)
 - 8.6.2 典型例题 (205)
- 本章习题 (207)

第 9 章 可编程定时/计数器

8253/8254 (208)

- 9.1 8253 的引脚功能和编程结构 (209)
 - 9.1.1 8253 的引脚功能 (209)
 - 9.1.2 8253 的编程结构 (209)
 - 9.1.3 8253 内部寄存器的选择 (210)
- 9.2 8253 的编程 (211)
 - 9.2.1 8253 的控制字 (211)
 - 9.2.2 8253 的计数初值 (211)
 - 9.2.3 8253 的初始化编程 (212)
 - 9.2.4 8253 的计数器读操作 (213)
- 9.3 8253 的工作方式 (214)
 - 9.3.1 方式 0 (215)
 - 9.3.2 方式 1 (216)
 - 9.3.3 方式 2 (217)
 - 9.3.4 方式 3 (218)
 - 9.3.5 方式 4 (220)
 - 9.3.6 方式 5 (222)

- 9.3.7 6 种工作方式的比较 (224)

9.4 8253 的应用举例 (225)

- 9.4.1 8253 多通道串联的应用 (225)
- 9.4.2 8253 在自动气象站中的应用 (226)

9.5 8254 芯片 (228)

9.5 本章学习指导 (230)

- 9.5.1 本章主要内容 (230)
- 9.5.2 典型例题 (231)

本章习题 (233)

第 10 章 可编程并行接口芯片

8255A (234)

- 10.1 并行接口概述 (234)
- 10.2 8255A 概述 (235)
 - 10.2.1 8255A 内部结构和芯片引脚 (235)
 - 10.2.2 8255A 的工作方式和初始化
编程 (237)
- 10.3 8255A 的工作过程分析 (239)
 - 10.3.1 方式 0 (239)
 - 10.3.2 方式 1 (240)
 - 10.3.3 方式 2 (242)
- 10.4 8255A 的应用举例 (244)
 - 10.4.1 8255A 在打印机接口中的应用 (244)
 - 10.4.2 8255A 在自动气象站中的
应用 (245)
- 10.5 本章学习指导 (252)
 - 10.5.1 本章主要内容 (252)
 - 10.5.2 典型例题 (252)
- 本章习题 (254)

第 11 章 串行通信与可编程接口

芯片 8251A (255)

- 11.1 串行通信基础 (255)
 - 11.1.1 串行通信方式 (256)
 - 11.1.2 数据传送方式 (257)
 - 11.1.3 信号传输方式 (258)
 - 11.1.4 串行接口标准 (258)
- 11.2 可编程串行接口芯片 8251A (261)
 - 11.2.1 8251A 概述 (261)
 - 11.2.2 8251A 初始化编程 (264)
 - 11.2.3 8251A 应用举例 (267)
 - 11.2.4 8251A 在自动气象站中的
应用 (268)

11.3 本章学习指导	(270)	12.1.6 D/A 转换器应用	(283)
11.3.1 本章主要内容	(270)	12.2 A/D 转换器及其与主机的接口	(286)
11.3.2 典型例题	(271)	12.2.1 A/D 转换接口	(286)
本章习题	(272)	12.2.2 A/D 转换原理及实现	(291)
第 12 章 A/D、D/A 转换技术及其		12.2.3 A/D 转换器技术指标及选型	(294)
接口设计	(274)	12.2.4 模数 A/D 转换器 ADC0809	(295)
12.1 D/A 转换器及其与主机的接口	(275)	12.2.5 12 位 A/D 转换器 AD574	(298)
12.1.1 D/A 转换器组成	(275)	12.2.6 自动气象站框架设计	(301)
12.1.2 D/A 转换原理	(276)	12.3 本章学习指导	(302)
12.1.3 D/A 转换器技术指标及选型	(278)	12.3.1 本章主要内容	(302)
12.1.4 数模 D/A 转换器 DAC0832	(279)	12.3.2 典型例题	(303)
12.1.5 串行接口 D/A 转换器	(282)	本章习题	(304)
拓 展 篇			
*第 13 章 总线技术	(307)	14.3.5 线程级并行技术	(342)
13.1 总线概述	(307)	14.3.6 低功耗管理(LPM)技术	(343)
13.2 总线控制	(309)	14.4 本章学习指导	(344)
13.2.1 总线仲裁	(309)	本章习题	(344)
13.2.2 总线握手	(310)	第 15 章 实验指导	(345)
13.3 常用总线标准	(312)	15.1 汇编语言上机及 DEBUG	
13.3.1 ISA 总线	(312)	调试实验	(345)
13.3.2 PCI 总线	(314)	15.2 分支结构程序设计实验	(346)
13.3.3 USB 总线	(317)	15.3 循环结构程序设计实验	(347)
13.3.4 IEEE 1394 总线	(321)	15.4 子程序设计实验	(348)
13.3.5 SCSI 总线	(321)	15.5 DOS 系统功能调用实验	(350)
13.3.6 AGP 总线	(322)	15.6 简单并行接口实验	(352)
13.3.7 PCI-E 总线	(322)	15.7 8253 实验	(353)
13.3.8 I ² C 总线	(323)	15.8 8255A 实验	(354)
13.3.9 SPI 总线	(324)	15.9 8251A 实验	(357)
13.4 本章学习指导	(325)	15.10 DAC0832 实验	(359)
本章习题	(325)	15.11 ADC0809 实验	(360)
*第 14 章 高性能微处理器及其		15.12 中断控制实验	(362)
新技术	(326)	附录 A 自测试题	(365)
14.1 32 位微处理器芯片	(326)	A.1 试卷一	(365)
14.1.1 80X86 芯片发展	(326)	A.2 试卷一答案	(368)
14.1.2 典型 32 位微处理器	(329)	A.3 试卷二	(369)
14.2 64 位 CPU 简介	(334)	A.4 试卷二答案	(372)
14.3 高性能微机技术	(337)	附录 B 基本逻辑门电路图形符号	
14.3.1 流水线(Pipeline)技术	(337)	对照表	(374)
14.3.2 精简指令集(RISC)技术	(338)	附录 C ASCII 编码表	(375)
14.3.3 多媒体扩展(MMX)技术	(339)	参考文献	(377)
14.3.4 单指令多数据(SIMD)技术	(341)		

原理篇

微型计算机发展迅速，结构特点鲜明。本篇首先以一个模型微型计算机执行指令的过程为切入点，建立读者对微型计算机工作原理的初步认识。接着以 8086/8088 CPU 为实例，讨论 CPU 的构成和特点，并以此为基础讨论总线操作与时序的概念，这有助于正确理解微机的工作原理和指令。指令系统和汇编语言部分在内容编排上先介绍了数据传送、算术运算、逻辑和移位等指令，然后结合程序设计介绍了各类转移指令、循环指令和串操作指令等。存储系统从存储器分类和基本存储单元电路入手，把存储原理和存储器与 CPU 的连接结合起来讨论，并引入了现代存储技术的基本内容。输入/输出技术以接口、端口、输入/输出方式为主线，讨论了接口的功能、不同输入/输出方式的基本原理和特点，实现了人与计算机的交流。中断技术借中断式输入/输出的基础讨论了中断的概念和中断管理的方法，在此基础上阐明了 8086/8088 CPU 的中断系统。

本篇是接口篇学习的基础。

第 1 章 微型计算机基础

内容提要:

微型计算机的基础知识对认知和学习微机原理与接口技术非常重要。本章介绍微型计算机的发展、组成和结构,以及微型计算机的主要编码形式及相应的运算规则。

教学目标:

- 了解计算机的发展阶段和特点
- 掌握微型计算机的组成和结构
- 掌握数制及相互转换方法
- 掌握有符号数在计算机中的表示方法和加减运算规则
- 掌握 BCD 数的编码方式及运算中出现的问题

1.1 微型计算机发展概述

1971 年,第一个 4 位的微处理器 Intel 4004 由英特尔(Intel)公司研制成功,利用该处理器组成的 MCS-4 作为世界上第一台微型机掀起了计算机大普及的浪潮。微处理器是微型机的核心部件,微处理器是将中央处理器(CPU)和一组称为寄存器(Registers)的特殊存储器集成在一片大规模集成电路或超大规模集成电路封装起来的器件。狭义地说,微处理器就是 CPU。微型机的发展是以 CPU 的发展来表征的。

计算机的发展一般可划分为以下几个阶段。

第一代,1971 年开始,4 位和低档 8 位微处理器时代。典型产品有 Intel 4004(1971 年,仅用于计算器样品研制,改进型为 Intel 4040)和 Intel 8008(1972 年),如图 1.1-1 和图 1.1-2 所示。

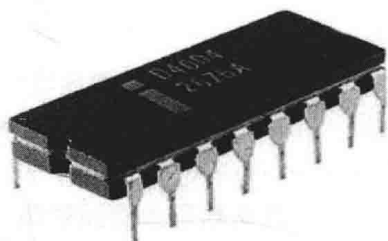


图 1.1-1 Intel 4004

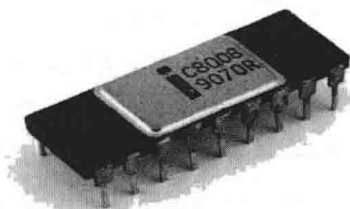


图 1.1-2 Intel 8008

Intel 4004 有 16 个引脚,集成了 2300 个晶体管,能执行 4 位运算,最高频率为 740kHz,平均执行指令时间为 $10\mu\text{s}\sim 15\mu\text{s}$,支持 8 位指令集及 12 位地址。Intel 8008 有 0.5MHz 和 0.7MHz 两种频率,能执行 8 位运算,整体效能要比 Intel 4004 好很多。

第二代,1973 年开始,8 位微处理器时代。典型产品有 Intel 8080(1973 年),Motorola MC6800、MC6502(1974 年),Zilog Z80(1976 年),Intel 8085(1977 年)。

Intel 8080 集成了 6000 只晶体管,主频为 2MHz,平均执行指令时间为 $1\mu\text{s}\sim 2\mu\text{s}$,有 16 位地址总线和 8 位数据总线,包含 7 个 8 位寄存器,支持 16 位内存,同时也包含一些输入/输出端口,这也是一个相当成功的设计,有效地解决了外部设备内存寻址能力不足的问题。

第三代, 1978 年开始, 16 位微处理器时代。典型产品有 Intel 8086(1978 年), Intel 8088(1979 年), Zilog Z8000(1979 年), Motorola MC68000(1979 年), Intel 80286(1982 年)。

Intel 8086 集成了 29 000 只晶体管, 主频为 5MHz, 平均指令执行时间为 $0.5\mu\text{s}$, 采用 16 位寄存器、16 位数据总线, 标志着第三代微处理器问世; Intel 8088 是一个以 Intel 8086 为基础的微处理器, 采用 16 位寄存器和 8 位外部数据总线。Intel 80286 处理器集成了大约 13 万个晶体管, 最大主频为 20MHz, 采用 16 位数据总线和 24 位地址总线。80286 有两种工作模式: 实模式和保护模式。在实模式下, 80286 直接访问内存的空间被限制在 1MB 内; 而在保护模式下, 80286 可以直接访问 16MB 的内存, 并具有异常处理机制, 这为后来的微软的多任务操作系统 Windows 准备了条件。

第四代, 1983 年开始, 32 位微处理器时代。典型产品有 Zilog Z80000(1983 年), Motorola MC68020(1984 年), Intel 80386(1985 年), Intel 80486(1989 年), Motorola MC68030、MC68040(1989 年)。

Intel 80386 集成了约 27.5 万只晶体管, 主频 $16\sim 40\text{MHz}$, 平均指令执行时间小于 $0.1\mu\text{s}$, 数据总线和地址总线都是 32 位, 首次采用高速缓存(外置)解决内存速度瓶颈问题。80386 除了有实模式和保护模式外, 还增加了“虚拟 86”工作模式。在真实模式下, 80386 直接访问内存空间被限制在 1MB; 在保护模式下, 80386-DX 可以直接访问 4GB 内存, 并具有异常处理机制; 在虚拟 86 模式下, 可以同时模拟多个 8086 处理器来加强多处理能力。

Intel 80486 的前身是 Intel 80386, 在结构上有很大的突破, 它有内置资料快取芯片, 一个浮点运算处理器和多重管线, 在最佳的条件下, 80486 的核心可以在一个时钟周期内处理一个指令。

第五代, 1993 年开始, X86 架构处理器时代。典型产品有 Intel Pentium(1993 年), Intel Pentium Pro(1995 年), Pentium MMX(1996 年), Pentium II(1997 年), Pentium III(1999 年), Pentium 4(2000 年)等。第五代微处理器是适应人们对多媒体信息和大流量数据处理要求产生的。

Intel Pentium 系列主频从 Pentium 的 66MHz 到 Pentium 4 的最高 3.6GHz, 采用了全新的超标量架构, 内部有两条管线并行工作, 每个时钟周期执行两条运算指令, 片内有两片 8KB Cache, 节省了 CPU 的存取时间; Pentium 系列后期型号增加了 MMX 多媒体指令, 从而拥有更强大的数据处理能力。

第六代, 至今, 64 位和双核微处理器时代。典型产品有 Intel Pentium D 系列, Core Duo 系列, Intel Itanium 系列, AMD Athlon(速龙)等。

内核是 CPU 的最主要部分(CPU 中间隆起的部分就是内核), CPU 所有的计算、接收/存储命令、处理数据都由核心执行。

Core(酷睿)系列是 Intel 公司为结束使用长达 12 年之久的 Pentium 处理器而推出的。它采用先进的双核架构, 将两个处理器内核封装在一起, 支持新的 SSSE3 指令集, 全面支持 64 位内存扩展技术。

AMD 和 Intel 的双核技术在物理结构上是不一样的。AMD 将两个内核做在一个晶元上, 通过直连架构连接起来, 集成度更高; Intel 则是将放在不同晶元上的两个内核封装在一起。

练习题 1

1.1-1 目前制造计算机所采用的电子器件是 ()。

- A. 晶体管 B. 电子管 C. 中小规模集成电路 D. 超大规模集成电路

1.1-2 从第一代到第四代计算机的体系结构都是相同的, 都是由运算器、控制器、存储器以及输入输出设备组成的, 称为 () 体系结构。

- A. 艾伦·图灵 B. 冯·诺依曼 C. 比尔·盖茨 D. 罗伯特·诺伊斯

1.2 微型计算机系统的组成、结构与工作过程

微型计算机和大、中、小型机一样，基本结构都是基于冯·诺依曼结构的，如图 1.2-1 所示，由运算器、控制器、存储器、输入设备和输出设备 5 部分组成。

1.2.1 微型计算机系统的组成与结构

1. 微型计算机的组成

微型计算机包括微处理器、存储器、输入/输出(I/O)接口电路和系统总线，如图 1.2-2 所示。它最大的特点就是将控制器和运算器集成在一起，也就是我们常说的中央处理器(CPU)。随着电路集成度的提高，整个 CPU 集成在一个集成电路芯片上，统称为微处理器(Microprocessor)；一般在不引起混淆的情况下，CPU 就是微处理器。

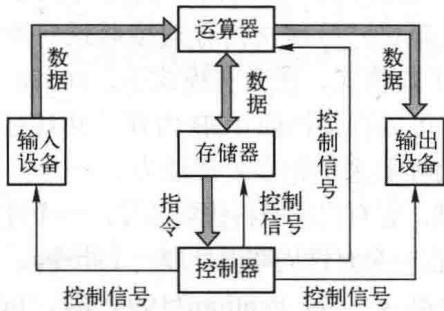


图 1.2-1 冯·诺依曼结构

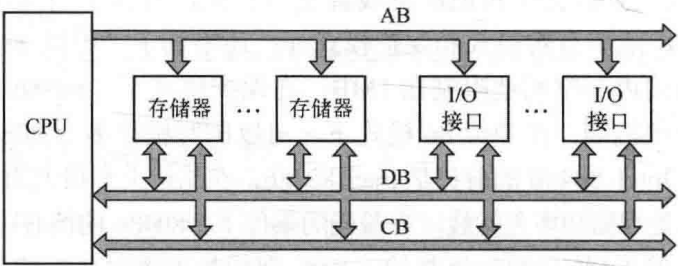


图 1.2-2 微型计算机的组成

(1) CPU

CPU 是微型计算机的核心，包括运算器、控制器和寄存器三个主要部分，主要进行指令译码、算术逻辑运算，通过外部系统总线和存储器或输入/输出接口电路来进行信息交换等。运算器又叫做算术逻辑单元(ALU)，主要负责算术逻辑运算；控制器一般由指令寄存器、指令译码器和控制电路组成，主要负责指令译码并根据指令要求，发出相应控制信息；寄存器主要负责存放经常使用的数据。CPU 的一个重要指标是字长，即它在单位时间内一次可处理的二进制的位数，如 16 位机、32 位机、64 位机，即指 CPU 的字长。

(2) 存储器

这里的存储器主要指主存储器(又叫内存储器)，是具有记忆功能的部件，用来存放数据和程序。存储器中存放信息的最小单位叫存储单元，每个存储单元都用一个地址来标识，也就是说通过地址即可找到某个存储单元，也就可以访问存储单元里存放的信息了。微机中常用的存储容量单位有“位(bit)”、“字节(Byte)”、“字(Word)”等，1bit 即二进制中 0 或 1 所占大小，1Byte = 8bit，1Word = 2Byte = 16bit。通常一个存储单元，存放一个字节信息。若有 1 个字，则需要 2 个存储单元存放，且根据小尾顺序原则存储，即高字节放高地址、低字节放低地址。以图 1.2-3 所示的存储器结构为例，假设要存放字数据 0201H，需要连续的 2 个存储单元，其中低字节 01H 存储在低地址单元 10000H，高字节 02H 存储在高地址单元 10001H。

存储器读操作：CPU 发地址信息，经过地址总线送到译码电路译码，选中相应的存储单元，CPU 发读控制

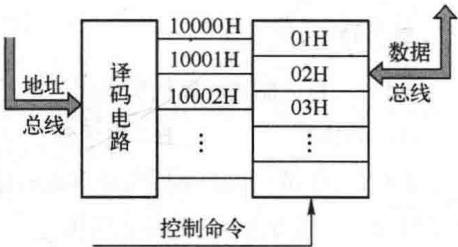


图 1.2-3 存储器结构

命令，相应存储单元中的数据通过数据总线被读出。注意，被读的存储单元中内容不变，除非重新写入新的信息。

存储器写操作：CPU 发地址信息，经过地址总线送到译码电路译码，选中相应的存储单元，CPU 发写控制命令，通过数据总线将数据写入相应存储单元。

(3) 输入/输出接口

输入/输出接口电路是外围设备与 CPU 的连接电路，在两者之间进行信息交换的过程中，起暂存、缓冲、类型变换及时序匹配的作用。外部设备是指微型计算机上配备的输入/输出设备，其功能是为微型计算机提供具体的输入/输出手段。常用的输入设备有键盘、鼠标和扫描仪等，常用的输出设备有显示器、打印机和绘图仪等，磁盘、光盘既是输入设备，又是输出设备。由于各种外部设备的工作速度、驱动方法差别很大，无法与 CPU 直接匹配，所以不能将它们简单地连接到系统总线上，需要有一个接口电路来充当它们和 CPU 间的桥梁，通过接口电路来完成信号变换、数据缓冲、与 CPU 联络等工作，这种接口电路叫做 I/O 接口。

(4) 总线

总线负责在 CPU 和存储器、输入/输出接口电路间传送地址、数据、控制信息，分为地址总线(AB)、数据总线(DB)和控制总线(CB)。

地址总线：是 CPU 用来向存储器或 I/O 端口传送地址的，是三态单向总线。地址总线宽度决定了 CPU 的寻址能力。一般地， n 根地址线可寻址 2^n 个存储单元。假设一个存储单元容量为一个字节，则有 20 根地址总线的系统，其存储器寻址范围为 2^{20} 字节即 1MB。

数据总线：是 CPU 与存储器及外设交换数据的通路，是三态双向总线。CPU 进行读操作时，外部数据通过数据总线送往 CPU；写操作时，CPU 中的数据通过数据总线送往外部。数据线的多少决定了一次能够传送数据的位数。

控制总线：是用来传输控制信号的，协调系统中各部件的操作，传送方向就具体控制信号而定，有输出控制、输入状态等信号。控制总线决定了系统总线的特点，如功能、适应性等。

2. 微型计算机的性能指标

微型计算机的主要性能指标如下：

(1) 主频：是指微型计算机 CPU 的时钟频率。微机运行的速度与主频有关，一般来说，相同架构的处理器主频越高，速度越快。

(2) 字长：指微型计算机能够直接处理的二进制数的位数。字长越长，运算速度越高，功能越强。

(3) 内存容量：指微机存储器能存储信息的字节数。内存容量越大，能存储信息越多，信息处理能力越强。

(4) 存取周期：指主存储器完成一次读写所需的时间。存取时间越短，即存取速度越快，相应的整机运算速度越快。存取周期与主存储器指标有关。

(5) 运算速度：指微机每秒所能执行的指令条数，单位用 MIPS(百万条指令/秒)表示。

(6) 内核数目：指封装在一个处理器内的处理器内核数目，内核越多则 CPU 处理并行计算的能力越强。

(7) 高速缓存：又称 Cache，其作用是使数据存取的速度适应 CPU 的处理速度。对于同类 CPU 来说，高速缓存的容量越大，CPU 的执行效率越高，速度越快。

3. 微型计算机系统

以微型计算机为主体，配上外部输入/输出设备和软件就构成了微型计算机系统，也就是说微机系统是由硬件系统和软件系统组成的。

硬件系统包括微处理器、系统总线、内存储器、I/O 接口和外部设备等,也称为裸机。

软件系统是为了运行、管理和维护微机而编制的各种程序的总和,它包括系统软件和应用软件。系统软件通常包括操作系统、语言处理程序、诊断调试程序、设备驱动程序以及为提高机器效率而设计的各种程序。应用软件是指用于特定应用领域的专用软件,它又分为两类:一类是为解决某一具体应用、按用户的特定需要而编制的应用程序;另一类是可以适合多种不同领域的通用性的应用软件,如文字处理软件、绘图软件、财务管理软件等。

1.2.2 微机系统的工作过程

1. 相关概念

微机按照程序自动完成信息处理任务,其工作过程实质上就是执行程序的过程;微机在时钟脉冲作用下有条不紊地执行指令,即按照时序进行工作。时钟周期是计算机中最小的时间单位;利用总线进行数据传递所花的时间叫总线周期,一个基本的总线周期需要 4 个时钟周期;完成一条指令所需的时间称为指令周期,一个指令周期往往包括多个总线周期。

2. 微机工作过程

程序是由一条条指令组合而成的,指令通常由操作码和操作数构成,操作码表示要进行什么样的操作,操作数则是参与操作的对象,机器内部指令是以二进制代码形式出现。执行一项信息处理任务的程序代码,是以字节为单位按顺序存放在存储器的一段连续的存储区域内(程序存储)。微机工作时,CPU 中的控制器部分,按照程序指定的顺序(由代码段寄存器 CS 及指令指针寄存器 IP 指引),到存放程序代码的内存区域中去取指令代码,在 CPU 中完成对代码的分析;然后由 CPU 的控制器部分依据对指令代码的分析结果,适时地向各个部件发出完成该指令功能的所有控制信号(程序控制)。

根据冯·诺依曼的设计,执行一条指令又可分为以下 5 个基本操作:取指令、分析指令、取操作数、执行指令、保存结果。

取指令是从存储器某个地址单元中取出要执行的指令送到 CPU 内部的指令寄存器暂存;分析指令又称为指令译码,把保存在指令寄存器中的指令送到指令译码器,译出该指令对应的操作信号,控制各个部件的操作;如果需要,则取操作数,取操作数过程就是发出取数据命令,到存储器取出所需的操作数;执行指令即根据指令译码,向各个部件发出相应控制信号,完成指令规定的各种操作;如果需要保存计算结果,则把结果保存到指定的存储器单元中。

3. 一个程序工作的例子

一个典型的 8 位微处理器结构如图 1.2-4 虚线框内所示,其内部主要包括以下部分。

(1) 累加器(Accumulator, A)和算术逻辑单元(Arithmetic Logic Unit, ALU)

累加器用于在运算和传输过程中临时存储数据;算术逻辑单元主要完成算术和逻辑运算,同时将操作结果的特征状态送入标志寄存器(FLAGS, F)。

(2) 寄存器组

寄存器组包括通用寄存器、段寄存器、标志寄存器和程序计数器寄存器(Program Counter, PC)。通用寄存器用来寄存参与运算的数据或地址信息;段寄存器用来存放存储器段基址;标志寄存器存放正在执行的程序的状态以及相应的控制信息;程序计数器寄存器(PC)的作用是指明下一条指令在存储器中的地址,每取一个指令字节,PC 自动加 1,如果程序需要转移或分支,只要把转移地址放入 PC 即可。

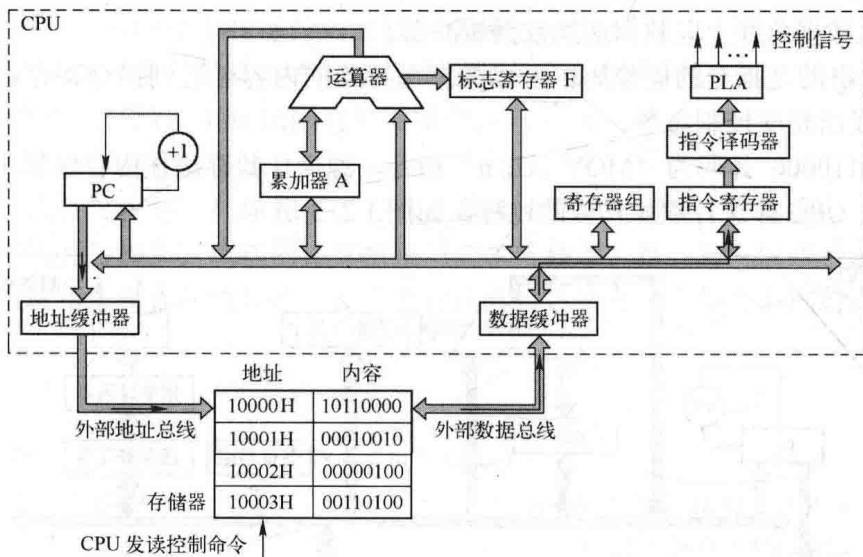


图 1.2-4 CPU 取第一条指令

(3) 指令寄存器、指令译码器和定时及产生控制信号的电路

指令寄存器用来存放当前正在执行的指令代码；指令译码器用来对指令代码进行分析、译码，根据指令译码的结果，输出相应的控制信号；时序逻辑产生出各种操作电位、不同节拍的信号、时序脉冲等执行此条命令所需的全部控制信号。

(4) 内部总线和总线缓冲器

内部总线把 CPU 内各寄存器和 ALU 连接起来，以实现各单元之间的信息传送。内部总线分为内部数据总线和地址总线，分别通过数据缓冲器和地址缓冲器与芯片外的系统总线相连。

以图 1.2-4 中的模型机为例来说明微机的工作过程。假设计算“12H + 34H”，我们知道需要编写程序，微机才能自动执行该操作，程序如下：

```
MOV AL, 12H      ; 将 12H 送到累加器中
ADD AL, 34H      ; 计算 12H+34H，结果送回累加器
```

编译后，两条指令对应的机器指令（二进制码）为：

```
10110000 00010010 ; "MOV AL, 12H" 的机器指令
                  ; 10110000 是操作码，00010010 是操作数
00000100 00110100 ; "ADD AL, 34H" 的机器指令
                  ; 00000100 是操作码，00110100 是操作数
```

两条指令译码后共有 4 个字节，存储器中 1 个存储单元存放 1 字节信息，所以这段程序在存储器中占 4 个存储单元（假设它存放在存储器从 10000H 开始的 4 个单元里）。

CPU 取第一条指令过程如图 1.2-4 所示，程序计数器 PC 用来存放并生成指令地址，如程序载入存储器开始执行时，赋给 PC 第一条指令的首地址，本例中即为 10000H，将 10000H 单元中的内容送入数据缓冲器，通过 PC 加 1 操作，可以依次取指令执行。

CPU 取第一条指令的过程：

- ① PC 的内容 10000H 送到地址缓冲器。
- ② PC 的内容送入地址缓冲器后，PC 自动加 1，即由 10000H 变为 10001H。
- ③ 把地址缓冲器中内容 10000H 送到外部地址总线上至存储器，经地址译码器译码后，选中 10000H 单元。
- ④ CPU 发读控制命令。
- ⑤ 在读控制命令控制下，存储器把 10000H 单元中的内容（即第一条指令的操作码 10110000）