 高端集成电路制造工艺丛书

“十三五”国家重点图书出版规划项目

等离子体蚀刻及其在大规模 集成电路制造中的应用

◎张海洋 等 编著

*Plasma Etching and Its Application in
Large Scale Integrated Circuit Manufacturing*

清华大学出版社





www.taylorandfrancis.com

Taylor & Francis Group
Taylor & Francis Group

納米光子結構與其在太陽能 應用中的製造中的應用

王國治 著



*Photonics Technology and Its Applications in
Energy Storage, Manufacturing, Optical Communication*

王國治 著



Taylor & Francis
Taylor & Francis Group



高端集成电路制造工艺丛书

“十三五”国家重点图书出版规划项目

*Plasma Etching and Its Application in
Large Scale Integrated Circuit Manufacturing*

等离子体蚀刻及其在大规模 集成电路制造中的应用

◎张海洋 等 编著

清华大学出版社
北京

内 容 简 介

本书共9章,基于公开文献全方位地介绍了低温等离子体蚀刻技术在半导体产业中的应用及潜在发展方向。以低温等离子体蚀刻技术发展史开篇,对传统及已报道的先进等离子体蚀刻技术的基本原理做相应介绍,随后是占据了本书近半篇幅的逻辑和存储器产品中等离子体蚀刻工艺的深度解读。此外,还详述了逻辑产品可靠性及良率与蚀刻工艺的内在联系,聚焦了特殊气体及特殊材料在等离子体蚀刻方面的潜在应用。最后是先进过程控制技术在等离子体蚀刻应用方面的重要性及展望。

本书可以作为从事等离子体蚀刻工艺研究和应用的研究生和工程技术人员的参考书籍。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

等离子体蚀刻及其在大规模集成电路制造中的应用/张海洋等编著. —北京:清华大学出版社,2018
(高端集成电路制造工艺丛书)

ISBN 978-7-302-48959-7

I. ①等… II. ①张… III. ①大规模集成电路—集成电路工艺—等离子刻蚀 IV. ①TN405.98

中国版本图书馆CIP数据核字(2017)第294058号

责任编辑:文怡

封面设计:台禹微

责任校对:李建庄

责任印制:李红英

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦A座

邮 编:100084

社总机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者:三河市铭诚印务有限公司

经 销:全国新华书店

开 本:185mm×260mm

印 张:24.25

字 数:619千字

版 次:2018年2月第1版

印 次:2018年2月第1次印刷

印 数:1~2000

定 价:128.00元

产品编号:065536-01

未来十年是以开放式创新为标识的物联网高速发展的时期,是新硬件时代即将开启的黎明。全球物联网规模化的期望已经使世界半导体行业成为蓝海。芯片技术、传感器、云计算的有机结合会让万物相连和无处不在的高度智能化成为可能。而低功耗、小尺寸和稳定性强的芯片是实现未来的智能家居、可穿戴设备、无人驾驶汽车、多轴无人飞行器、机器人厨师等新生事物的基石。顺应时代的需求,2014年《国家集成电路产业发展推进纲要》出台,并推出十年千亿扶植基金计划。2015年政府工作报告中首次提出“中国制造2025”规划,其中集成电路放在新一代信息技术产业的首位。这些对于集成电路制造业核心工艺技术之一的低温等离子体蚀刻的发展无疑既是机遇又是严峻的考验和挑战。

在摩尔定律提出50周年的2015年,英特尔、三星、台积电等公司均进入14/16nm FinFET工艺量产阶段。2016年在台积电公司的2020年技术路线发展蓝图上,EUV工艺因其提高密度、大幅简化工艺而第一次成为5nm量产标配。2016—2020年这5年间,10nm、7nm甚至5nm将依次量产,由此可见技术节点更迭依然摧枯拉朽,丝毫不见摩尔定律脚步迟滞的迹象。FinFET教父胡正明教授在2016年坦言:半导体行业还有百年的繁荣。5nm之后,未来集成电路的发展方向大体可以分成三类:①依靠半导体制造工艺改进持续缩小数字集成电路的特征尺寸的More Moore;②依靠电路设计以及系统算法优化提升系统性能的More than Moore;③依靠开发CMOS以外的新器件提升集成电路性能的Beyond CMOS。而存储器是芯片制造领域的另一制高点,它与数据相伴而生且需求量巨大。在传统存储器DRAM、NAND Flash等遭遇微缩瓶颈的境况下,目前全球半导体巨擘皆正大举发展次世代存储器,如磁阻式随机存取存储器、相变存储器及电阻式动态随机存取存储器。在这些新兴领域里,等离子体蚀刻依然扮演着不可或缺的重要角色。

过去近半个世纪中,蚀刻技术已从简单的各向同性灰化发展到离子能量分布/电子能量分布级的精密控制技术。本书的内容基于已经公开发表的文献以及蚀刻团队对等离子体蚀刻在集成电路制造应用的全面深刻理解,共分9个章节,包括低温等离子体半导体蚀刻技术的基本原理;等离子体蚀刻技术发展史及前沿蚀刻技术的前瞻,诸如原子层蚀刻、中性粒子束蚀刻、离子束蚀刻、带状束定向蚀刻以及异步脉冲蚀刻等;逻辑制程的经典蚀刻过程介绍;传统及各种新型存储器中等离子体蚀刻技术的解读;蚀刻过程相关的缺陷聚焦;蚀刻过程和产品质量的已知关联;特殊气体在蚀刻中潜在应用的探索;特殊材料蚀刻的综述涉及了三五族元素、石墨烯、黑磷、拓扑材料以及自组装材料等;先进控制过程在等离子体蚀刻过程中应用涵盖了等离子体蚀刻过程的模型建立,已公开的先进控制技术实例,未来可能的黑灯工厂的全厂控制系统的架构。

本书是年轻的蚀刻团队在百忙之中历时两年笔耕不辍。希望这本书对于等离子体蚀刻在高端半导体制造中的研发和应用能够管窥一斑,也希望它能成为有意愿致力于半导体高端制造等离子体蚀刻工艺应用的工程人员的参考书籍。因经验有限,不妥之处,还请诸位专家、学者及工程技术人员斧正。

张海洋

2017年12月于上海浦东张江

第 1 章 低温等离子体蚀刻技术发展史·····	1
1.1 绚丽多彩的等离子体世界·····	3
1.2 低温等离子体的应用领域·····	4
1.3 低温等离子体蚀刻技术混沌之初·····	5
1.4 低温等离子体蚀刻技术世纪初的三国演义·····	7
1.5 三维逻辑和存储器时代低温等离子体蚀刻技术的变迁·····	9
1.6 华人在低温等离子体蚀刻机台发展中的卓越贡献·····	10
1.7 未来低温等离子体蚀刻技术展望·····	12
参考文献·····	13
第 2 章 低温等离子体蚀刻简介·····	15
2.1 等离子体的基本概念·····	17
2.2 低温等离子体蚀刻基本概念·····	18
2.3 等离子体蚀刻机台简介·····	23
2.3.1 电容耦合等离子体机台·····	23
2.3.2 电感耦合等离子体机台·····	24
2.3.3 电子回旋共振等离子体机台·····	25
2.3.4 远距等离子体蚀刻机台·····	25
2.3.5 等离子体边缘蚀刻机台·····	26
2.4 等离子体先进蚀刻技术简介·····	27
2.4.1 等离子体脉冲蚀刻技术·····	27
2.4.2 原子层蚀刻技术·····	31
2.4.3 中性粒子束蚀刻技术·····	34
2.4.4 带状束方向性蚀刻技术·····	35
2.4.5 气体团簇离子束蚀刻技术·····	37
参考文献·····	40
第 3 章 等离子体蚀刻在逻辑集成电路制造中的应用·····	43
3.1 逻辑集成电路的发展·····	45

3.2	浅沟槽隔离蚀刻	46
3.2.1	浅沟槽隔离的背景和概况	46
3.2.2	浅沟槽隔离蚀刻的发展	47
3.2.3	膜层结构对浅沟槽隔离蚀刻的影响	48
3.2.4	浅沟槽隔离蚀刻参数影响	51
3.2.5	浅沟槽隔离蚀刻的重要物理参数及对器件性能的影响	53
3.2.6	鳍式场效应晶体管中鳍(Fin)的自对准双图形的蚀刻	54
3.2.7	鳍式场效应晶体管中的物理性能对器件的影响	57
3.2.8	浅沟槽隔离蚀刻中的负载调节	58
3.3	多晶硅栅极的蚀刻	62
3.3.1	逻辑集成电路中的栅及其材料的演变	62
3.3.2	多晶硅栅极蚀刻	63
3.3.3	台阶高度对多晶硅栅极蚀刻的影响	66
3.3.4	多晶硅栅极的线宽粗糙度	68
3.3.5	多晶硅栅极的双图形蚀刻	71
3.3.6	鳍式场效应晶体管中的多晶硅栅极蚀刻	73
3.4	等离子体蚀刻在锗硅外延生长中的应用	75
3.4.1	西格玛型锗硅沟槽成型控制	77
3.4.2	蚀刻后硅锗沟槽界面对最终西格玛型沟槽形状及 硅锗外延生长的影响	79
3.5	伪栅去除	81
3.5.1	高介电常数金属栅极工艺	81
3.5.2	先栅极工艺和后栅极工艺	82
3.5.3	伪栅去除工艺	82
3.6	偏置侧墙和主侧墙的蚀刻	86
3.6.1	偏置侧墙的发展	86
3.6.2	侧墙蚀刻	87
3.6.3	先进侧墙蚀刻技术	88
3.6.4	侧墙蚀刻对器件的影响	89
3.7	应力临近技术	90
3.7.1	应力临近技术在半导体技术中的应用	90
3.7.2	应力临近技术蚀刻	92
3.8	接触孔的等离子体蚀刻	93
3.8.1	接触孔蚀刻工艺的发展历程	93
3.8.2	接触孔掩膜层蚀刻步骤中蚀刻气体对接触孔尺寸及 圆整度的影响	94
3.8.3	接触孔主蚀刻步骤中源功率和偏置功率对接触孔侧壁 形状的影响	97
3.8.4	接触孔主蚀刻步骤中氧气使用量的影响及优化	98
3.8.5	接触孔蚀刻停止层蚀刻步骤的优化	100

3.8.6	晶圆温度对接触孔蚀刻的影响	102
3.9	后段互连工艺流程及等离子体蚀刻的应用	103
3.9.1	后段互连工艺的发展历程	103
3.9.2	集成电路制造后段互连工艺流程	105
3.10	第一金属连接层的蚀刻	110
3.10.1	第一金属连接层蚀刻工艺的发展历程	110
3.10.2	工艺整合对第一金属连接层蚀刻工艺的要求	113
3.10.3	第一金属连接层蚀刻工艺参数对关键尺寸、轮廓图形及电性能的影响	114
3.11	通孔的蚀刻	116
3.11.1	工艺整合对通孔蚀刻工艺的要求	116
3.11.2	通孔蚀刻工艺参数对关键尺寸、轮廓图形及电性能的影响	116
3.12	金属硬掩膜层的蚀刻	120
3.12.1	金属硬掩膜层蚀刻参数对负载效应的影响	121
3.12.2	金属硬掩膜层材料应力对负载效应的影响	123
3.12.3	金属硬掩膜层蚀刻侧壁轮廓对负载效应的影响	124
3.13	介电材料沟槽的蚀刻	125
3.13.1	工艺整合对介电材料沟槽蚀刻工艺的要求	125
3.13.2	先通孔工艺流程沟槽蚀刻工艺参数对关键尺寸、轮廓图形及电性能的影响	125
3.13.3	金属硬掩膜先沟槽工艺流程沟槽蚀刻工艺对关键尺寸、轮廓图形及电性能的影响	129
3.14	钝化层介电材料的蚀刻	133
3.15	铝垫的金属蚀刻	133
	参考文献	137
第4章	等离子体蚀刻在存储器集成电路制造中的应用	141
4.1	闪存的基本介绍	143
4.1.1	基本概念	143
4.1.2	发展历史	143
4.1.3	工作原理	143
4.1.4	性能	144
4.1.5	主要厂商	145
4.2	等离子体蚀刻在标准浮栅闪存中的应用	147
4.2.1	标准浮栅闪存的浅槽隔离蚀刻工艺	148
4.2.2	标准浮栅闪存的浅槽隔离氧化层回刻工艺	152
4.2.3	标准浮栅闪存的浮栅蚀刻工艺	154
4.2.4	标准浮栅闪存的控制栅极蚀刻工艺	157
4.2.5	标准浮栅闪存的侧墙蚀刻工艺	162
4.2.6	标准浮栅闪存的接触孔蚀刻工艺	163

4.2.7	特殊结构闪存的蚀刻工艺	180
4.2.8	标准浮栅闪存的 SADP 蚀刻工艺	182
4.3	3D NAND 关键工艺介绍	186
4.3.1	为何开发 3D NAND 闪存	186
4.3.2	3D NAND 的成本优势	187
4.3.3	3D NAND 中的蚀刻工艺	190
4.4	新型存储器与系统集成芯片	195
4.4.1	SoC 芯片市场主要厂商	197
4.4.2	SoC 芯片中嵌入式存储器的要求与器件种类	197
4.5	新型相变存储器的介绍及等离子体蚀刻的应用	199
4.5.1	相变存储器的下电极接触孔蚀刻工艺	200
4.5.2	相变存储器的 GST 蚀刻工艺	203
4.6	新型磁性存储器的介绍及等离子体蚀刻的应用	204
4.7	新型阻变存储器的介绍及等离子体蚀刻的应用	210
4.8	新型存储器存储单元为何多嵌入在后段互连结构中	212
4.8.1	新型存储器存储单元在后段互连结构中的嵌入形式	212
4.8.2	存储单元连接工艺与标准逻辑工艺的异同及影响	213
	参考文献	215
第 5 章	等离子体蚀刻工艺中的经典缺陷介绍	219
5.1	缺陷的基本介绍	221
5.2	等离子体蚀刻工艺相关的经典缺陷及解决方法	222
5.2.1	蚀刻机台引起的缺陷	222
5.2.2	工艺间的互相影响	229
5.2.3	蚀刻工艺不完善所导致的缺陷	236
	参考文献	243
第 6 章	特殊气体及低温工艺在等离子体蚀刻中的应用	245
6.1	特殊气体在等离子体蚀刻中的应用	247
6.1.1	气体材料在半导体工业中的应用及分类	247
6.1.2	气体材料在等离子体蚀刻中的应用及解离原理	251
6.1.3	特殊气体等离子体蚀刻及其应用	252
6.2	超低温工艺在等离子体蚀刻中的应用	266
6.2.1	超低温等离子体蚀刻技术简介	266
6.2.2	超低温等离子体蚀刻技术原理分析	266
6.2.3	超低温等离子体蚀刻技术应用	268
	参考文献	270
第 7 章	等离子体蚀刻对逻辑集成电路良率及可靠性的影响	273
7.1	等离子体蚀刻对逻辑集成电路良率的影响	275

7.1.1	逻辑集成电路良率简介	275
7.1.2	逻辑前段蚀刻工艺对逻辑集成电路良率的影响	280
7.1.3	逻辑后段蚀刻工艺对逻辑集成电路良率的影响	286
7.2	等离子体蚀刻对逻辑集成电路可靠性的影响	289
7.2.1	半导体集成电路可靠性简介	289
7.2.2	等离子体蚀刻对 HCI 的影响	292
7.2.3	等离子体蚀刻对 GOI/TDDB 的影响	293
7.2.4	等离子体蚀刻对 NBTI 的影响	295
7.2.5	等离子体蚀刻对 PID 的影响	297
7.2.6	等离子体蚀刻对 EM 的影响	299
7.2.7	等离子体蚀刻对 SM 的影响	303
7.2.8	等离子体蚀刻对 low-k TDDB 的影响	304
	参考文献	308
第 8 章	等离子体蚀刻在新材料蚀刻中的展望	311
8.1	硅作为半导体材料在集成电路应用中面临的挑战	313
8.2	三五族半导体材料在集成电路中的潜在应用及其蚀刻方法	317
8.2.1	磷化铟的蚀刻	318
8.2.2	铟镓砷的蚀刻	321
8.2.3	镓砷的蚀刻	325
8.3	锗在集成电路中的潜在应用及其蚀刻方法	326
8.4	石墨烯在集成电路中的潜在应用及其蚀刻方法	328
8.5	其他二维材料在集成电路中的潜在应用及其蚀刻方法	333
8.6	定向自组装材料蚀刻	335
	参考文献	338
第 9 章	先进蚀刻过程控制及其在集成电路制造中的应用	341
9.1	自动控制技术	343
9.2	传统工业先进过程控制技术	344
9.3	先进过程控制在集成电路制造中的应用	345
9.4	先进过程控制在等离子体蚀刻工艺中的应用	352
9.4.1	等离子体蚀刻建模	352
9.4.2	等离子体蚀刻过程识别	355
9.4.3	等离子体蚀刻过程量测	363
9.4.4	等离子体蚀刻先进控制实例	364
	参考文献	374

低温等离子体蚀刻技术发展史

摘 要

2015年,在摩尔定律提出50周年之际,英特尔公司用14nm工艺开发出的处理器已包含19亿个晶体管。万倍放大之下,星罗云布的晶体管由状如立交桥密布的铜线互相连接,最小金属栅极长度、最小铜线宽度只有几十纳米,大概是一根头发丝直径的千分之一。低温等离子体蚀刻技术则是在芯片上雕刻出这种复杂微观结构的重要工艺之一。过去近半个世纪中,等离子体蚀刻技术已经从简单各向同性的氧气灰化技术发展应用到实际应用中的原子层蚀刻技术,控制电子能量分布、离子能量分布及离子能量角度分布的脉冲技术。华人在等离子体蚀刻机台发展史上的贡献可圈可点,留下了浓墨重彩的一笔。等离子体蚀刻机台国际市场版图几经更迭。目前在领跑的第一集团中,以电感式激发等离子体的美国泛林半导体公司、应用材料公司以及电容式激发等离子体的日本东京电子公司为主导,微波电子回旋共振激发等离子体的日本日立机台公司为辅。国内21世纪初崛起的中微半导体公司和北方微电子公司,已在先进技术节点的工艺中崭露头角。随着逻辑10nm以下技术节点量产的渐行渐近,逻辑5nm可能是最后一个沿用传统硅材料作为沟道的技术节点。特殊材料的蚀刻、特殊蚀刻气体潜在性应用等领域的技术开发迫在眉睫。2016年6月,鳍式场效应晶体管之父胡正明教授在集微网独家专访中提到:半导体行业还有一百年的荣景。这意味着等离子体蚀刻技术目前刚过而立之年,还有许多未知领域有待于进一步探索和开发。

作者简介



张海洋,1997年秋获得天津大学化工研究所工学博士学位,2002年夏获得美国休斯敦大学化工系哲学博士学位,研究方向为等离子体蚀刻先进过程控制。目前供职于中芯国际集成电路制造(上海)有限公司技术研发中心,教授级高级工程师,国务院政府特殊津贴专家。在过去追赶摩尔定律的十几年中,专注于大规模先进集成电路制造技术中成套等离子体蚀刻工艺研发(90nm、65nm、45nm、28nm和14nm)、各种先进存储器中特种蚀刻工艺研发以及国产蚀刻机台在高端逻辑工艺中的验证。已获授权和受理半导体制造领域国际专利百余项,指导发表国际会议文章八十余篇。国家“万人计划”科技创新领军人才、2015年度上海市先进技术带头人、科技部中青年科技创新领军人才。

1.1 绚丽多彩的等离子体世界

古埃及神秘的赫尔墨斯哲学被誉为西方的易经,在其7项宇宙终极密码论说中的“振动原理”讲到:“没有任何东西是静止的,一切都在动,一切都在振动(Nothing Rests, Everything Moves, Everything Vibrates).”无独有偶,1918年诺贝尔物理学奖获得者德国科学家普朗克(Max Planck)认为:大千世界的所有物质都是由快速振动的量子组成的,物质能量正比于其振动频率以及层次。振动频率反映了物质中粒子的有序程度,从低到高分别对应于熟知的物质形态:固体、液体、气体和等离子体。在这4类物质中,等离子体内的粒子是最无序的。在同一类物质形态内振动频率也千差万别,例如等离子体中的太阳风约为 9×10^4 Hz,日冕则约为 9×10^6 Hz,对等离子体而言,其振动频率通常和等离子体密度的平方根成正比。1665年,荷兰科学家惠更斯(Christiaan Huygens)提出的低频能量转换成高频能量的共振原理可以解释从固体、液体、气体到等离子体逐级无序程度的提高。在高频能量作用下,固体晶格空间被共振分解形成液体,液体粒子结合键被共振瓦解形成气体,气体中电子被共振脱离中性粒子束缚成为自由电子从而形成等离子体。

大体上讲,等离子体是部分或完全电离的准电中性气体,由电子、正/负离子、中性粒子(激发态/基态)、自由基、光子等组成。宇宙学理论认为物质的最初形态是等离子体,从宇宙诞生之初 $10\mu\text{s}$ 的夸克-胶子等离子体到3min的氢等离子体构成的原子核时代。但人类首次认知等离子体则是在1879年英国科学家克鲁克斯(William Crookes)研究电现象时的偶然发现。Plasma这个希腊词汇由美国科学家朗缪尔(Irving Langmuir)和托克斯(Lewi Tonks)在1929年第一次提出,用来描述气体放电管里的辉光等离子体。根据印度科学家沙哈(Meghnad Saha)估算:在浩瀚的宇宙中以及人类生存的地球上,大于99%的可见物质都处于等离子体状态。图1.1中罗列了各种经典等离子体的大致分布情况,人类的生存环境属于高密度低温度区域,在这个低能级区域没有天然等离子体存在。天然等离子体包括太空中的太阳核心、日冕

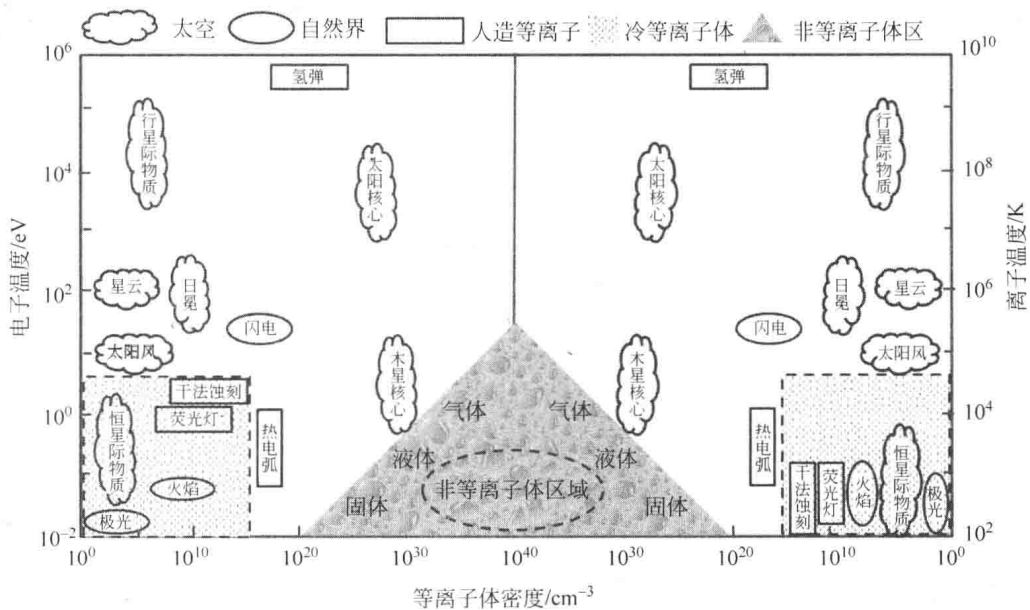


图 1.1 经典等离子体种类分布

及太阳风等,自然界中的闪电、火焰及极光等。人造等离子体应用数以千计,经典的应用有电弧、干法蚀刻和荧光灯等。等离子体世界密度跨度近 30 个数量级,温度跨度达 8 个数量级,其中天然等离子体间不是完全割裂的。例如地球大气外侧的磁层和电离层就是太阳辐射和宇宙射线激励地球表面的大气层而产生的;来自于日冕的日地之间的太阳风与地球表面的磁层和电离层(均为等离子体)作用会在南北极产生极风。等离子体另外一个重要分类方式是依据等离子体粒子温度,可分为热平衡、局部热平衡和非热平衡 3 种,其中非热平衡等离子体有别于热平衡以及局部热平衡等离子体的一个主要特征是其电子温度和离子温度的二元性,即其电子温度远远高于其离子温度,故常被称为冷等离子体(属于非热平衡的低温等离子体)。在太空、自然界和人造等离子体中都有冷等离子体存在,例如恒星际物质、火焰、干法蚀刻和荧光灯。

等离子体世界博大精深,历经百年艰辛的探索,依然难以窥其全貌。援引中国科学技术大学刘万东教授世纪之初的素描^[1]来细细品味等离子体的特性:“等离子体中的两性:相互独立又相互扶持,平和时若即若离,逃逸时则携手并肩;等离子体中的相互作用:长则绵绵,短则眈眈,远可及周天之外,近可抵唇齿之间;等离子体的集体行为:自由与束缚兼得,温和与暴虐并存;等离子体的自洽禀性:可以欺之以妩媚,不可催之以强蛮,若以力,人人奋愤可兵,以弱,则诺诺列队而从。电子离子,以其简洁的库仑作用,本不堪言,然一成群体,即如此绚丽。”

1.2 低温等离子体的应用领域

在过去近一个世纪的时间里,因为可调节的超高电子温度(1~20eV)和较低离子/气体温度这一独特的非热平衡性质,人造低温等离子体的实际应用数以千计^[2],并且还有不断增加的趋势,几乎涉及人类生活的各个领域,对高科技的发展及传统行业的改造有着深远的影响。图 1.2 从光学、热学、化学、力学和电学几个方面列出了相应的代表性应用。有家喻户晓的等

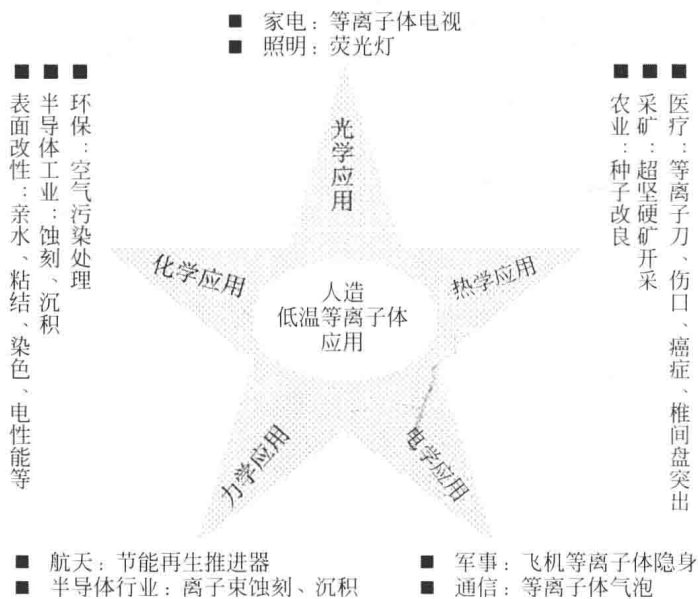


图 1.2 经典低温等离子体技术应用分布

离子体电视,纺织工业中材料表面的改性,采矿业中超坚硬矿石的开采,农业上模拟太空环境的种子改良,追赶摩尔定律的半导体制造技术,与人类生存环境密切相关的空气污染治理和垃圾处理,探索中的妙手回春的医疗技术,以及未来军事上的飞机隐身技术,等离子体气泡通信干扰和航天中的节能再生推进器等。每一个领域都孕育着丰富的宝藏。其中,本书的核心等离子体蚀刻工艺占集成电路制造业(半导体)上千道复杂工序中的20%以上。

半导体行业传奇定律——摩尔定律的核心是每隔最多两年单位面积芯片上集成的晶体管数量会翻番。半导体行业从20世纪80年代的微米级发展到21世纪初的纳米级,以及目前10nm以下的原子级。1971年第一代英特尔商用处理器4004由 $10\mu\text{m}$ 工艺制造包括2300个晶体管,而2015年初英特尔公司开发出的第五代处理器Broadwell-U^[3]则由14nm工艺制造包括19亿个晶体管。2015年7月,IBM研发出7nm芯片样品。摩尔定律揭示了信息技术进步的速度,在PC时代和智能手机时代,人们见证了摩尔定律的神奇。2015年戈登·摩尔(英特尔公司联合创始人)在摩尔定律提出50周年之际表示,摩尔定律还能够有效5~10年。这意味着未来十年,世界半导体行业依然是激动人心的领域。同时,未来十年也是以开放式创新为特色的物联网高速发展和新硬件时代即将开启的黎明。全球物联网规模化的期望已经使世界半导体行业成为蓝海。芯片技术、传感器、云计算的有机结合会让万物相连和无处不在的高度智能化成为可能。而低功耗、小尺寸和稳定性强的芯片是实现未来的智能家居、可穿戴设备、无人驾驶汽车、多轴无人飞行器、机器人厨师等新生事物的基石。顺应时代的需求,2014年《国家集成电路产业发展推进纲要》出台,并推出十年千亿扶植基金计划。2015年两会政府工作报告中,李克强总理提到的“中国制造2025”规划中将集成电路放在新一代信息技术产业的首位。这对于集成电路制造业核心工艺技术之一的低温等离子体蚀刻技术而言既是机遇又提出了严峻的考验和挑战。

1.3 低温等离子体蚀刻技术混沌之初

低温等离子体蚀刻是确保集成电路制造产品质量和技术先进性的重要工艺之一,涵盖了光刻胶改性、掩膜图形准确复制到晶圆表面、晶圆纵深方向上各种复杂结构成型、材料表面的蚀刻后处理(残余材料去除、聚合物清理、表面改性、去氧化、电荷释放等)等功能。图1.3总结了低温等离子体蚀刻技术过去近半个世纪的发展历程和目前最先进逻辑、存储器制程、微处理器中各种可工业化的蚀刻技术。20世纪60年代集成电路制造关键技术湿法蚀刻存在化学药品浪费、废料处理、无法蚀刻氮化硅(芯片顶层钝化保护)^[4]等问题。为了解决这些问题,最初的低温等离子体蚀刻技术的出现是1968年艾文(S. M. Irving)开始利用氧气等离子体进行光刻胶灰化。因此低温等离子体蚀刻又称干法蚀刻(也称电浆蚀刻)以有别于湿法蚀刻。1969年艾文申请了利用 CF_4 等离子体进行等离子体蚀刻的专利(US3615956),第一个设计了圆筒形低温等离子体电感耦合式光刻胶灰化反应器,并于1972年申请了美国专利(US3837856)。1972年艾德·雅格布(Adir Jacob)申请了多个在圆筒形蚀刻机中利用 CF_4 和 O_2 进行蚀刻的专利(US3795557)。时至今日,等离子体灰化方式依然在最先进制程中被广泛采用,不过已经不再局限于氧气,氢气、氮气、氨气、氟基气体等都被使用于保证光刻胶的无残余去除。当然,湿法蚀刻在一些特殊成型制程中至今依然发挥着其独特的作用,例如45nm逻辑制程开始引入的西格玛形状的锗硅沟槽、LED中的硅基板 54.7° 成型以及金属催化湿法定向蚀刻(Metal Assisted Chemical Etch)等。

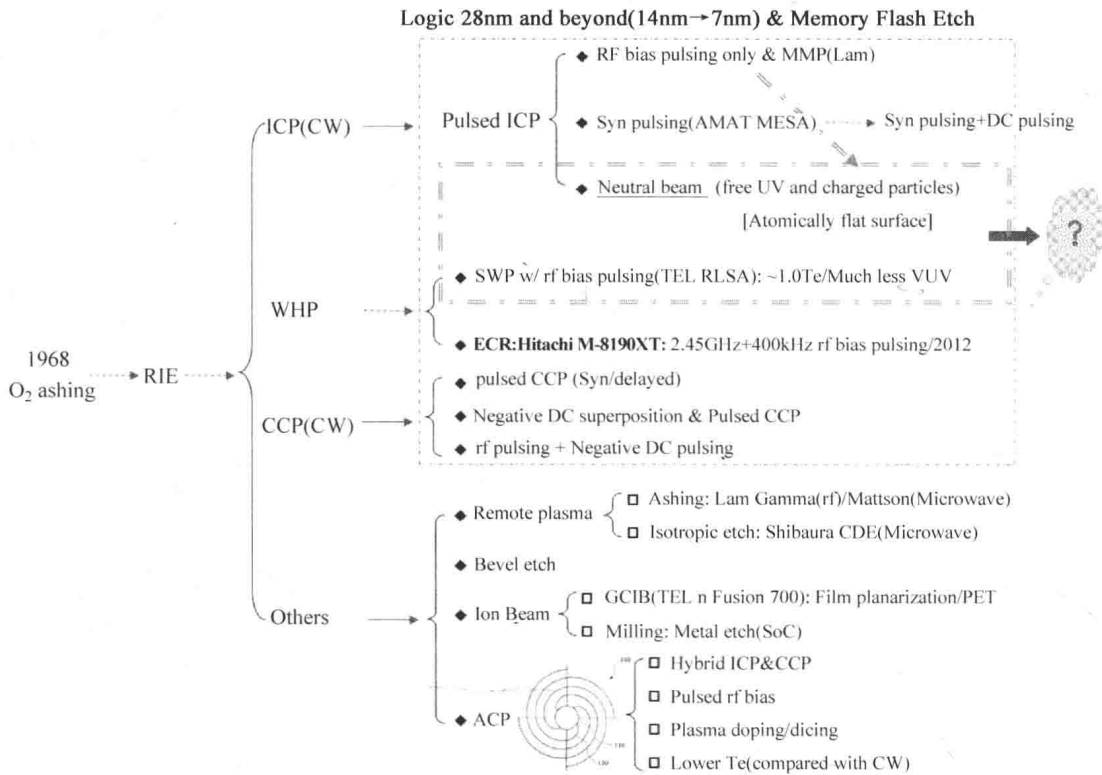


图 1.3 低温等离子体蚀刻技术发展分布

第一个“平行板”型等离子体蚀刻机(A-24D)由美国德州仪器公司(Texas Instruments)的瑞恩伯格(Alan Reinberg)设计并于1971年申请专利(US3757733)。这种腔体设计是目前各种先进蚀刻机台腔体的鼻祖(见图1.3)。其莲蓬头式上电极设计在所有先进等离子体机台腔体中仍得以保留。受到瑞恩伯格的启发,他的同事张(Christopher Chang,美国南加州大学博士)成功地把铝蚀刻由湿法蚀刻转换到瑞恩伯格的平行板等离子体蚀刻机。此外,A-24D在实际应用中遇到的尘粒问题因瑞恩伯格的同事沈其昌(C. C. Shen,美国康奈尔大学博士,中芯国际公司成立之初曾任技术研发中心顾问)提出的腔体壁加热设计得以解决。早期等离子体蚀刻以各向同性为主,直到1973年,美国惠普公司的穆托山(Steven Y. Muto)用 CF_4 、 SF_6 和 CCl_2F_2 实现了第一个真正各向异性(以垂直蚀刻为主)的等离子体蚀刻(US3971684)。1975年英国的亨内克^[5](Rudolf A. H. Heinecke)提出在 CF_4 中掺入 H_2 或者 C_2F_6 、 C_3F_8 、 CHF_3 来提高硅对于二氧化硅蚀刻时的选择比。常说的反应离子蚀刻(RIE)就是平行板反应器上电极接地仅依赖下电极输入13.56MHz射频电源来电容式激发等离子体。“平行板”型商业化机台——等离子体1号(Plasma 1),由美国应用材料公司的勒斯勒尔(Richard Rosler)在1976年推出。该公司的王宁国博士在1983年因Hexode-Type RIE机台设计获得了该年度半导体国际奖。高深宽比的垂直硅侧壁图形的实现则直到1988年德州仪器公司的道格拉斯(Monte Douglas)在硅蚀刻气体中引入HBr(US4855017)方得到成功。时至今日(14nm及以下),HBr依然在硅蚀刻保形中发挥着重要作用。RIE机台在20世纪80年代是业界主力机台,也是20世纪90年代3大主流机台的前身。

可以看到,等离子体蚀刻技术诞生后的十余年,里程碑式的技术大多出自美国公司。相应的理论研究如雨后春笋般地在美国高校展开。加州大学伯克利分校电子工程研究生院的利伯