

中国电子教育学会高教分会推荐
普通高等教育电子信息类“十三五”课改规划教材

EDA技术及应用

主 编 龚成莹
副主编 王宏斌



西安电子科技大学出版社
<http://www.xduph.com>

中国电子教育学会高教分会推荐

普通高等教育电子信息类“十三五”课改规划教材

EDA 技术及应用

主 编 龚成莹

副主编 王宏斌

西安电子科技大学出版社

内 容 简 介

本书以基本概念为基础,以实际技能应用为主线,对 EDA 技术及应用进行了阐释。全书共 8 章,内容包括:EDA 技术概述、可编程逻辑器件特性与应用、Quartus II 的使用、VHDL 基础、VHDL 语句、有限状态机设计、常用逻辑电路的 VHDL 程序设计和 VHDL 设计应用实例等。

本书注重应用能力的培养,将理论与实际应用有机地结合起来。在各章末均配有习题,有些章还配有实训项目,便于读者巩固所学内容。

本书内容由浅入深、强化应用,可作为应用型本科院校电子、通信、自动化及计算机等专业本科生的教材,也可作为成人教育、在职人员培训、高等教育自学人员和相关技术人员的参考书。

图书在版编目(CIP)数据

EDA 技术及应用/龚成莹主编. —西安:西安电子科技大学出版社,2017.5

普通高等教育电子信息类“十三五”课改规划教材

ISBN 978-7-5606-4413-4

I. ① E… II. ① 龚… III. ① 电子电路—电路设计—计算机辅助设计 IV. ① TN 702.2

中国版本图书馆 CIP 数据核字(2017)第 086528 号

策 划 刘玉芳

责任编辑 祝婷婷 马武装

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029) 88242885 88201467

邮 编 710071

网 址 www.xduph.com

电子邮箱 xdupfb001@163.com

经 销 新华书店

印刷单位 陕西天意印务有限责任公司

版 次 2017 年 5 月第 1 版 2017 年 5 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 16.75

字 数 395 字

印 数 1~3000 册

定 价 32.00 元

ISBN 978-7-5606-4413-4/TN

XDUP 4705001-1

如有印装问题可调换

前 言

EDA 技术是计算机与电子设计技术相结合的一门崭新的技术,它给电子产品设计与开发带来了革命性的变化。EDA 技术融多学科于一体,又渗透于各个学科之中,打破了软件和硬件的壁垒,使计算机的软件技术与硬件实现、设计效率和产品性能合二为一。基于 EDA 技术的设计方法正在成为电子系统设计的主流,EDA 技术已成为许多高等院校电子类专业学生必须掌握的一门重要技术。

本书以基本概念为基础、以实际技能应用为主线,内容简明扼要,突出重点知识讲解,强化应用,穿插实例讲解,注重实践能力的培养。在编写过程中,编者总结了几年来 EDA 技术课程的教学经验,力求在内容、结构、理论教学和实践教学等方面充分体现应用型本科教育的特点。

本书共 8 章内容。第 1 章对 EDA 技术的相关基础知识进行简要介绍,使读者对 EDA 技术有一个整体的认识。第 2 章对可编程逻辑器件的基本结构、编程和配置方式进行简单的介绍。第 3 章通过使用 Quartus II 9.1 集成开发环境,详细介绍原理图输入设计和 VHDL 文本输入设计的完整开发过程。第 4 章讲解超高速集成电路硬件描述语言(VHDL)的程序结构和语言要素,引导读者开始进行深入学习。第 5 章介绍 VHDL 的相关语句。第 6 章重点介绍用 VHDL 设计不同类型有限状态机的方法和实用技术。第 7 章通过介绍编码器、译码器、计数器、分频器和寄存器等常用逻辑器件的 VHDL 描述方法,使读者进一步学习数字系统的设计方法和步骤,并熟悉文本设计的编辑、编译、波形仿真和编程下载的全过程。第 8 章介绍电子密码锁、数字频率计等应用实例,通过相对复杂的设计项目,从不同层面展示各种设计思路和方法。

本书在表达上层次清晰,脉络分明;在内容组织上力求简明扼要,突出常用的基本知识描述,删除不常用或少用的知识点,多讲实例,力求使读者循序渐进、举一反三。书中各章都安排了习题,绝大部分章节安排了针对性较强的实训项目,从而使读者在学习每一章内容时能及时得到强化训练。

本书由龚成莹任主编,王宏斌任副主编,何辉和王媛斌参编。第 1、4、7 章由龚成莹编写,第 2、5、6 章由王宏斌编写,第 3、8 章由何辉编写,附录由王媛斌编写。龚成莹负责制定编写大纲,并负责全书统稿。

由于作者水平有限,书中难免出现不妥和有待商榷之处,恳请广大读者批评指正。

编 者

2016 年 12 月

目 录

第 1 章 EDA 技术概述	1	3.1.1 Quartus II 软件的开发流程	26
1.1 EDA 技术	1	3.1.2 Quartus II 软件的功能与特点	27
1.1.1 EDA 技术的概念	1	3.1.3 Quartus II 软件的安装	28
1.1.2 EDA 技术的发展	1	3.2 Quartus II 原理图输入设计	30
1.1.3 EDA 技术的特点	3	3.2.1 应用基本元件库设计 1 位全加器	31
1.1.4 EDA 技术的应用	3	3.2.2 应用 MAX + plus II 老式宏函数 设计分频器	43
1.2 EDA 基础知识	3	3.2.3 应用宏功能模块设计十进制 计数器译码显示	44
1.2.1 可编程逻辑器件	3	3.2.4 应用层次化设计法设计 4 位 二进制加法器	49
1.2.2 可编程逻辑语言	4	3.3 Quartus II 文本编辑输入设计	51
1.2.3 常用 EDA 工具	5	3.3.1 二选一数据选择器的文本输入设计 ..	52
1.3 EDA 设计流程	6	3.3.2 8 线-3 线编码器的文本输入设计	54
本章小结	8	3.3.3 D 触发器的文本输入设计	55
习题	8	本章小结	56
习题	8	习题	57
习题	8	实训项目	57
第 2 章 可编程逻辑器件特性与应用	10	第 4 章 VHDL 基础	67
2.1 可编程逻辑器件概述	10	4.1 VHDL 概述	67
2.1.1 可编程逻辑器件的发展	10	4.1.1 VHDL 的起源	67
2.1.2 可编程逻辑器件的分类	11	4.1.2 常用的硬件描述语言比较	67
2.1.3 可编程逻辑器件的基础	12	4.1.3 VHDL 的特点	69
2.2 可编程逻辑器件的基本结构	13	4.2 VHDL 的描述结构	70
2.2.1 简单 PLD 的基本结构	13	4.2.1 库	70
2.2.2 CPLD 的基本结构	16	4.2.2 程序包	71
2.2.3 FPGA 的基本结构	17	4.2.3 实体	71
2.2.4 FPGA 和 CPLD 的比较	20	4.2.4 结构体	74
2.3 FPGA/CPLD 的编程与配置	21	4.2.5 配置	74
2.3.1 JTAG 方式的编程	21	4.3 VHDL 的描述方式	75
2.3.2 PC 并行口配置 FPGA	23	4.3.1 行为描述方式	75
2.3.3 Altera 公司的可编程逻辑器件的 配置/编程	23	4.3.2 数据流描述方式	76
本章小结	24	4.3.3 结构描述方式	77
习题	25		
第 3 章 Quartus II 的使用	26		
3.1 Quartus II 软件概述	26		

4.3.4 描述方式比较	78	第 6 章 有限状态机设计	151
4.4 VHDL 的语言要素	82	6.1 有限状态机概述	151
4.4.1 VHDL 的文字规则	82	6.1.1 有限状态机的概念及特点	151
4.4.2 VHDL 的数据对象	84	6.1.2 有限状态机的分类	152
4.4.3 VHDL 的数据类型	87	6.1.3 有限状态机的结构	152
4.4.4 VHDL 的操作符	89	6.1.4 有限状态机的设计流程	156
本章小结	90	6.2 Moore 型状态机的设计	157
习题	91	6.2.1 单进程 Moore 型状态机	157
实训项目	95	6.2.2 多进程 Moore 型状态机	158
第 5 章 VHDL 语句	99	6.3 Mealy 型状态机的设计	162
5.1 顺序语句	99	本章小结	163
5.1.1 赋值语句	100	习题	164
5.1.2 IF 语句	101	实训项目	167
5.1.3 CASE 语句	103	第 7 章 常用逻辑电路的 VHDL	
5.1.4 LOOP 语句	106	程序设计	173
5.1.5 NEXT 语句	109	7.1 常用组合逻辑电路设计	173
5.1.6 EXIT 语句	110	7.1.1 门电路	173
5.1.7 WAIT 语句	112	7.1.2 加法器	176
5.1.8 RETURN 语句	114	7.1.3 减法器	178
5.1.9 NULL 语句	115	7.1.4 编码器	180
5.2 并行语句	115	7.1.5 译码器	184
5.2.1 并行信号赋值语句	116	7.1.6 多路选择器	187
5.2.2 进程语句	119	7.1.7 比较器	189
5.2.3 块语句	120	7.1.8 乘法器	191
5.2.4 元件例化语句	123	7.2 常用时序逻辑电路设计	193
5.2.5 生成语句	126	7.2.1 触发器	193
5.2.6 断言语句	130	7.2.2 锁存器	198
5.3 属性语句	132	7.2.3 计数器	200
5.3.1 数值类属性	132	7.2.4 分频器	204
5.3.2 函数类属性	134	7.2.5 寄存器	210
5.3.3 信号类属性	135	本章小结	213
5.3.4 数据区间类属性	136	习题	213
5.3.5 用户定义属性	137	实训项目	216
5.4 子程序	137	第 8 章 VHDL 设计应用实例	220
5.4.1 过程(Procedure)	138	8.1 节日彩灯控制器	220
5.4.2 函数(Function)	138	8.1.1 原理分析	220
本章小结	140	8.1.2 设计方案	220
习题	140	8.1.3 功能实现	220
实训项目	145		

8.2 电子密码锁	225	8.5 出租车计价器设计	235
8.2.1 原理分析	225	8.5.1 原理分析.....	235
8.2.2 设计方案	225	8.5.2 设计方案.....	235
8.2.3 功能实现	225	8.5.3 功能实现.....	236
8.3 数字频率计	228	本章小结	241
8.3.1 原理分析	228	习题	242
8.3.2 设计方案	228	实训项目	244
8.3.3 功能实现	229		
8.4 篮球赛 24 秒计时器	233	附录 1 实训电路结构图.....	250
8.4.1 原理分析	233	附录 2 芯片引脚对照表.....	258
8.4.2 设计方案	234	参考文献	260
8.4.3 功能实现	234		

第1章 EDA 技术概述

EDA(Electronic Design Automation)技术是实现电子系统或电子产品自动化设计的技术,与电子技术、微电子技术的发展密切相关,同时它吸收了计算机科学领域大多数的最新研究成果。EDA 工具是以计算机作为基本工作平台,利用计算机图形学、拓扑逻辑学、计算数学以及人工智能学等多种计算机应用学科的最新成果所开发出来的一整套电子 CAD 通用软件工具。可以说,EDA 技术是一种帮助电子设计工程师从事电子组件产品和系统设计的综合技术。

1.1 EDA 技术

1.1.1 EDA 技术的概念

EDA 技术是在电子 CAD 技术的基础上发展起来的。它以计算机为工作平台,融合了应用电子技术、计算机技术、信息处理及智能化技术的最新成果,以实现电子产品的自动设计。利用 EDA 工具,电子设计师可以从概念、算法、协议等方面开始设计电子系统,大量的工作可以通过计算机来完成,并可以将电子产品从电路设计、性能分析到设计出 IC 版图或 PCB 版图的整个过程在计算机上自动处理完成。EDA 的应用范畴很宽,在机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域都有 EDA 的应用。目前 EDA 技术已在各大公司、企事业单位和科研教学部门得到广泛使用。例如在飞机制造过程中,从设计、性能测试及特性分析直到飞行模拟都可能涉及 EDA 技术。本书所指的 EDA 技术,主要针对的是电子电路设计、PCB 设计和 IC 设计。EDA 设计可分为系统级、电路级和物理实现级。就此而言,本书所指的 EDA 技术是以大规模可编程逻辑器件为设计载体,以硬件描述语言为系统逻辑描述的主要表达方式,以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具,通过有关软件完成电子系统设计到硬件系统实现的一门新技术。它可以实现逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真,完成对于特定目标芯片的适配编译、逻辑映射、编程下载等工作,最终形成集成电子系统或专用集成芯片。

1.1.2 EDA 技术的发展

EDA 技术是伴随着计算机、集成电路、电子系统技术的设计而发展起来的,其发展过程可分为计算机辅助设计(CAD)阶段、计算机辅助工程设计(CAE)阶段和电子系统设计自动化(ESDA)阶段。

1. 计算机辅助设计(CAD)阶段

20 世纪 70 年代,随着中小规模集成电路的开发应用,传统的手工制图设计印刷电路板和集成电路的方法已无法满足设计精度和效率的要求,因此工程师们开始进行二维平面图形的计算机辅助设计,以便从繁杂、机械的版图设计工作中解脱出来,由此便产生了第一代 EDA 工具,即 CAD(计算机辅助设计)工具。这一阶段是 EDA 发展的初级阶段,其主要特征是利用计算机辅助进行电路原理图的编辑、PCB 布线。CAD 工具可以减少设计人员繁琐重复的劳动,但自动化程度低,需要人工干预整个设计过程。CAD 工具大多以微机为工作平台,易于学用,设计中小规模的电子系统时可靠有效,现仍有很多这类专用软件被广泛地应用于工程设计。

2. 计算机辅助工程设计(CAE)阶段

20 世纪 80 年代,为适应电子产品在规模和制造方面的需要,出现了以计算机仿真和自动布线为核心技术的第二代 EDA 技术,即 CAE(计算机辅助工程设计)技术。这一阶段的主要特征是以逻辑模拟、定时分析、故障仿真、自动布局布线为核心,重点解决电路设计的功能检测等问题,使设计师能在产品制作之前预知产品的功能与性能。CAE 工具已经具备了自动布局布线、电路的逻辑仿真、电路分析和测试等功能,其作用已不仅仅是辅助设计,而是可以代替人进行某种思维。与 CAD 技术相比,CAE 技术除了具有图形绘制功能外,又增加了电路功能设计和结构设计,并且通过电气连接网络表将两者结合在一起,以实现工程设计。

3. 电子系统设计自动化(ESDA)阶段

20 世纪 90 年代,尽管 CAD/CAE 技术取得了巨大的成功,但并没有把人从繁重的设计工作中彻底解放出来。在整个设计过程中,自动化和智能化程度还不高,各种工具软件界面千差万别,学习使用起来比较困难,并且互不兼容,这些都直接影响到设计环节间的衔接。基于以上不足,EDA 技术继续发展,进入了以支持高级语言描述、可进行系统级仿真和综合技术为特征的第三代 EDA 技术,即 ESDA(电子系统设计自动化)阶段。这一阶段采用一种新的设计概念,即自顶而下(Top-to-Down)的设计程式和并行工程的设计方法。设计者的精力主要集中在所要设计电子产品的准确定义上,而由 EDA 系统去完成电子产品的系统级至物理级的设计。ESDA 极大地提高了系统设计的效率,使广大的电子设计师开始实现“概念驱动工程”的梦想。设计师们摆脱了大量的辅助设计工作,而把精力集中于创造性的方案与概念构思上,从而极大地提高了设计效率,使设计更复杂的电路和系统成为可能,并且使产品的研制周期大大缩短。

随着市场需求的增长、集成工艺水平以及计算机自动设计技术的不断提高,EDA 技术也有突飞猛进的发展,总的趋势表现在以下几个方面:

(1) 在一个芯片上完成系统级的集成已成为可能。

(2) 可编程逻辑器件开始进入传统的 ASIC 市场。

(3) EDA 工具和 IP 核应用更为广泛。

(4) 高性能的 EDA 工具得到长足的发展,其自动化和智能化程度不断提高,为嵌入系统设计提供了功能强大的开发环境。

(5) 计算机硬件平台性能大幅度提高,为复杂的 SOC 设计提供了物理基础。

1.1.3 EDA 技术的特点

利用 EDA 技术进行的电子系统设计,具有以下几个特点:① 用软件的方式设计硬件;② 用软件方式设计的系统到硬件系统的转换是由有关开发软件自动完成的;③ 设计过程中可用有关软件进行各种仿真;④ 系统可现场编程、在线升级;⑤ 整个系统可集成在一个芯片上,体积小、功耗低、可靠性高。由此可见,EDA 技术是现代电子设计的发展方向。

EDA 技术涉及面广、内容丰富,从教学和实用的角度看,主要应掌握以下四个方面的内容:① 大规模可编程逻辑器件;② 硬件描述语言;③ 软件开发工具;④ 实验开发系统。其中,大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体;硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段;软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动设计工具;实验开发系统则是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。

EDA 技术具有以下明显的优势:① 大大降低了设计成本,缩短了设计周期;② 拥有各类库的支持;③ 简化了设计文档的管理;④ 日益强大的逻辑设计仿真测试技术;⑤ 设计者拥有完全的自主权,再无受制于人的困扰;⑥ 设计语言的标准化、开发工具的规范化、设计成果的通用性、良好的可移植与可测试性,为系统开发提供了可靠的保证;⑦ 能将所有设计环节纳入统一的自顶向下的设计方案中;⑧ 整个设计流程充分利用计算机的自动设计能力,在各个设计层次上利用计算机完成不同内容的仿真模拟,而且在系统板设计结束后仍可利用计算机对硬件系统进行完整全面的测试。

1.1.4 EDA 技术的应用

从应用领域来看,EDA 技术已经渗透到各行各业,如前所述,包括机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域,都有 EDA 的应用。另外,EDA 软件的功能日益强大,原来功能比较单一的软件,现在也增加了很多新的用途。

1.2 EDA 基础知识

1.2.1 可编程逻辑器件

可编程逻辑器件(Programmable Logic Device, PLD)是一种可由用户根据需要自行构造逻辑功能的数字集成电路,目前主要有两大类型:CPLD(Complex PLD)和 FPGA(Field Programmable Gate Array)。它们的基本设计方法是:借助于 EDA 软件,用原理图、状态机、布尔表达式、硬件描述语言等方法,生成相应的目标文件,最后用编程器或下载电缆将目标文件下载到目标器件以实现相应的硬件功能。PLD 的开发工具一般由器件生产厂家提供,但随着器件规模的不断增加,软件的复杂性也随之提高,目前已有专门的软件公司推出功能强大的设计软件。目前,主要的可编程器件生产厂家有 Altera 公司、Xilinx 公司及 Lattice 公司。

Altera 公司在 20 世纪 90 年代以后发展很快。其主要产品有 MAX3000/7000、FLEX6K/10K、APEX20K、ACEX1K、Stratix 等。其开发工具 MAX+Plus II 是较成功的 PLD 开发平台, 之后又推出了 Quartus II 开发软件。Altera 公司提供了较多形式的设计输入方式, 可绑定第三方 VHDL 综合工具, 如综合软件 FPGA Express、Leonard Spectrum 等。

Xilinx 公司是 FPGA 的发明者。其主要产品有 XC、Virtex、Spartan、CoolRunner、XC9500 等。其早期推出的开发工具为 Foundation, 后逐步被集成开发工具 ISE 取代, 之后又推出用于开发集成 PowerPC 硬核和 MicroBlaze 软核 CPU 的嵌入式开发套件(EDK)和用于在 FPGA 中完成数字信号处理的工具 System Generator for DSP。

Lattice 公司是 ISP(In-System Programmability)技术的发明者。ISP 技术极大地促进了 PLD 产品的发展。与 Altera 和 Xilinx 相比, Lattice 的开发工具比 Altera 和 Xilinx 略逊一筹。其中小规模 PLD 比较有特色, 大规模 PLD 的竞争力还不够强(Lattice 没有基于查找表技术的大规模 FPGA)。Lattice 公司于 1999 年推出可编程模拟器件, 同年收购 Vantis(原 AMD 子公司), 成为第三大可编程逻辑器件供应商; 又于 2001 年 12 月收购 Agere 公司(原 Lucent 微电子部)的 FPGA 部门。其主要产品有 ispLSI2000/5000/8000、MACH4/5 等。

FPGA, 即现场可编程门阵列, 是由美国的 Xilinx 公司率先推出的。FPGA 以查表法结构方式构成逻辑器件, 如 Xilinx 公司的 Spartan 系列、Altera 公司的 FLEX10K、ACEX1K 以及 Cyclone 系列等。FPGA 是由存放在片内 RAM 中的程序来设置其工作状态的, 因此工作时需要对片内的 RAM 进行编程。用户可以根据不同的配置模式, 采用不同的编程方式。

FPGA 的编程无需专用的编程器, 只需使用通用的 EPROM、PROM 编程器即可。当需要修改 FPGA 功能时, 只需要换一片 EPROM 即可。FPGA 能够反复使用。同一片 FPGA、不同的编程数据, 可以产生不同的电路功能。

CPLD, 即复杂可编程逻辑器件。CPLD 以乘积项结构方式构成逻辑器件, 如 Lattice 公司的 ispLSI 系列、Xilinx 公司的 XC9500 系列、Altera 公司的 MAX7000S 系列等。CPLD 也是一种用户根据需要可自行构造逻辑功能的数字集成电路。其基本设计方法是: 借助集成开发软件平台, 用原理图、硬件描述语言等方法生成相应的目标文件, 通过下载电缆将代码直接传送到目标芯片中, 实现数字系统设计。

FPGA 和 CPLD 都是 PLD 器件, 两者的功能基本相同, 只是实现的硬件原理有所区别, 所以有时可以忽略两者的区别, 统称为可编程逻辑器件或 CPLD/FPGA。

1.2.2 可编程逻辑语言

1. VHDL

超高速集成电路硬件描述语言(Very High Speed Integrated Circuit Hardware Description Language, VHDL)是 IEEE 的一种标准设计语言, 它源于美国国防部提出的超高速集成电路计划, 是 ASIC 设计和 PLD 设计的一种主要输入工具。

VHDL 涵盖面广, 抽象描述能力强, 支持硬件的设计、验证、综合与测试。VHDL 能在多个级别上对同一逻辑功能进行描述, 如可以在寄存器级别上对电路的组成结构进行描述; 也可以在行为描述级别上(这也是 VHDL 的优势之处)对电路的功能与性能进行描述。

2. Verilog HDL

Verilog HDL 是专为专用集成电路(Application Specific Integrated Circuit, ASIC)设计而开发的。Verilog HDL 较适合算法级、寄存器传输级 RTL、逻辑级和门级电路的设计。它可以很容易地把完成的设计移植到不同的厂家的不同芯片中去,并且很容易修改设计,更适合电子专业技术人员进行数字系统的设计。

3. ABEL

ABEL 是一种硬件描述语言(也称为 ABEL-HDL),是开发 PLD 的一种高级程序设计语言,由美国 DATA/O 公司于 1983—1988 年间推出。ABEL 支持逻辑方程、真值表和状态图三种逻辑描述方式,具有简单易学的特点。

4. Superlog 语言

1999 年,Co-Design 公司发布了 Superlog 系统设计语言,同时发布了两个开发工具:SYSTEMSIMTM 和 SYSTEMEXTM,一个用于系统级开发,另一个用于高级验证。

5. SystemC 语言

SystemC 语言是由 Synopsys 公司和 CoWare 公司合作开发的。1999 年,40 多家世界著名的 EDA 公司、IP 公司、半导体公司和嵌入式软件公司宣布成立“开放式 SystemC 联盟”。SystemC 语言具有软/硬件协同设计的特点,是一种新的系统级建模语言。

1.2.3 常用 EDA 工具

目前进入我国并具有广泛影响的 EDA 软件有:Multisim10/11(EWB 的仿真软件)、Pspice、AutoCAD、PCAD、Protel、Mentor、Graphics、SMicroSim 等。这些软件都有较强的功能,例如很多软件都可以进行电路设计与仿真,同时还可以进行 PCB 自动布局布线,可输出多种网表文件与第三方软件接口。

当今广泛使用的、以开发 FPGA 和 CPLD 为主的 EDA 工具大致可以分为如下 5 个模块:设计输入编辑器、HDL 综合器、仿真器、适配器(布局布线器)、下载器。

1. 设计输入编辑器

设计输入编辑器一般集成在常用的集成开发软件中,如 Altera 公司的 MAX+plus II 和 Quartus II、Xilinx 公司的 ISE、Lattice 公司的 ispLEVER 等。

2. HDL 综合器

性能良好的 FPGA/CPLD 设计的 HDL 综合器有如下三种:

- (1) Synopsys 公司的 FPGA Compiler、FPGA Express 综合器。
- (2) Synplicity 公司的 Pro/Synplify 综合器。
- (3) Mentor 子公司 Exemplar Logic 的 Leonardo Spectrum 综合器。

3. 仿真器(HDL)

按处理的硬件描述语言类型分,HDL 仿真器可分为 VHDL 仿真器、Verilog 仿真器、Mixed HDL 仿真器(混合 HDL 仿真器,同时处理 Verilog 与 VHDL)、其他 HDL 仿真器(针对其他 HDL 的仿真)。

按仿真的电路描述级别的不同, HDL 仿真器可以单独或综合完成以下各仿真步骤: 系统级仿真、行为级仿真、RTL 级仿真、门级时序仿真。

常用的 FPGA/CPLD 设计的 HDL 仿真器有如下三种:

- (1) Mentor 子公司 Model Technology 的 ModelSim 仿真器。
- (2) Cadence 公司的 NC-Verilog/NC-VHDL/NC-Sim 仿真器。
- (3) Synopsys 公司的 VCS-Verilog/Scirocco-VHDL 仿真器。

4. 适配器(布局布线器)

适配器的作用是完成目标系统在器件上的布局布线。适配/结构综合通常都由可编程逻辑器件厂商提供的专门针对器件开发的软件来完成。这些软件可以单独存在或嵌入在厂商的针对自己产品的集成 EDA 开发环境中。

5. 下载器

下载器的作用是将目标文件配置或固化到目标芯片上。

1.3 EDA 设计流程

EDA 设计流程如图 1.1 所示, 分为六个步骤进行: 设计输入、综合、适配、仿真、下载、硬件测试。

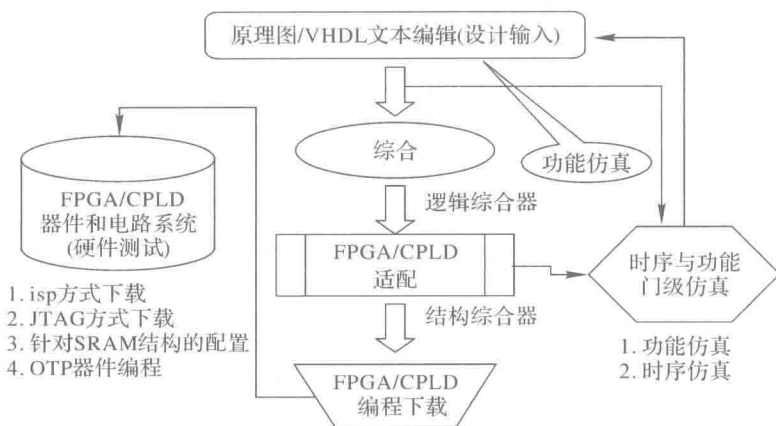


图 1.1 EDA 设计流程图

1. 设计输入

设计输入即将电路系统以一定的表达方式输入计算机, 如图形输入、文本输入等。

1) 图形输入

图形输入有原理图输入、状态图输入、波形图输入。

最常用的是原理图输入, 方法与 Protel 相似。其优点是: 直观; 用于设计规模较小的电路和系统时易于把握电路全局; 可完全控制逻辑资源。其缺点是: 兼容性差, 移植不方便; 大规模电路的易读性下降, 错误排查/整体调整/结构升级困难; 不适于描述逻辑功能;

无法真正实现自顶向下的设计方案, 偏离 EDA 最本质的内涵。

状态图输入方式是以图形的方式表示状态图而进行的输入方式。当填好时钟信号名、状态转换条件、状态机类型等要素后, 就可以自动生成 VHDL 程序。

波形图输入方式是将待设计的电路看成一个黑盒子, 只需告诉 EDA 工具该黑盒子电路的输入和输出时序波形图, EDA 工具即能据此完成黑盒子电路的设计。

2) HDL 文本输入

文本输入方式是使用某种硬件描述语言(HDL)的电路设计文本(如 VHDL 或 Verilog 的源程序)而进行的编辑输入方式。它与传统的计算机软件语言编辑输入基本一致。文本输入是最一般化、最具普遍性的输入方法, 任何支持 VHDL 的 EDA 工具都支持文本方式的编辑和编译。它克服了原理图输入法存在的所有弊端, 能对电子系统进行硬件行为、结构和数据流描述, 常用来设计规模较大、复杂的电子系统, 为 EDA 技术的应用和发展打开了一个广阔的天地。

2. 综合

综合(Synthesis)即将软件描述与给定的硬件结构用某种网表文件的方式对应起来, 成为相应的映射关系。其原理是将设计者在 EDA 平台上编辑输入的 HDL 文本、原理图或状态图形描述, 依据给定的硬件结构组件和约束控制条件进行编译、优化、转换和综合, 最终获得门级电路甚至更底层的电路描述网表文件; 最后输出电路描述网表文件。

3. 适配

适配(Fitter)将由综合器产生的网表文件配置于指定的目标器件, 并产生最终的可下载文件。将综合后的网表文件针对某一具体的目标器件进行逻辑映射操作, 其中包括底层器件配置、逻辑分割、逻辑优化、逻辑布局布线操作。其结果体现为仿真文件(用做精确的时序仿真)、编程文件等。

4. 仿真

仿真包括时序仿真与功能仿真。时序仿真(Timing Simulation)是选择具体器件并完成布局布线后进行的包含延时的仿真, 又称后仿真。功能仿真(Function Simulation)是直接对 VHDL、原理图描述或其他描述形式的逻辑功能进行测试模拟, 了解其功能是否满足原设计的要求, 不考虑信号时延因素的仿真。功能仿真是在设计输入后, 布局布线前的仿真, 又称前仿真。

5. 下载

编程下载(Program)是把适配后生成的下载/配置文件, 通过编程器/编程电缆向 FPGA/CPLD 下载, 以便进行硬件调试和验证。CPLD 器件采用编程(Program), 形成熔丝图文件, 即 JEDEC 文件; FPGA 器件采用配置(Configure), 形成 Bitstream 位流数据文件。

6. 硬件测试

最后, 将含有载入了设计的 FPGA 或 CPLD 的硬件系统进行统一测试, 最终验证设计项目在目标系统上的实际工作情况, 以排除错误、改进设计。

本章小结

EDA 技术是以计算机为工作平台,以硬件描述语言为表达方式,以 EDA 工具软件为开发工具,以可编程逻辑器件为设计载体,以电子系统设计为应用方向的电子产品自动化设计过程。

本章主要介绍 EDA 技术的基本概念和知识体系结构,包括 EDA 技术及其发展和应用情况、硬件描述语言、可编程逻辑器件以及相关的 EDA 工具软件,最后简述了基于 FPGA/CPLD 的 EDA 设计流程。其中给出的一些基本概念,如综合、仿真等在后续章节中会经常用到,因此需加以关注。

习 题

一、填空题

1. 硬件描述语言是 EDA 技术的重要组成部分,是电子系统硬件行为描述、结构描述、数据流描述的语言。它的种类很多,如()、()、()。
2. EDA 即()。
3. 可编程逻辑器件的设计过程可以分为()、()、()、()、()、()六个步骤。
4. 将硬件描述语言转化为硬件电路网表文件的过程称为()。
5. EDA 的设计输入主要包括()和()。
6. 功能仿真是在设计输入完成之后,选择具体器件进行编译之前进行的逻辑功能验证,因此又称为()。
7. 时序仿真是在选择了具体器件并完成布局布线之后进行的时序关系仿真,因此又称为()。

二、选择题

1. 将设计的系统或电路按照 EDA 开发软件要求的某种形式表示出来,并送入计算机的过程称为()。
A. 设计输入 B. 设计输出 C. 仿真 D. 综合
2. 包括设计编译和检查、逻辑优化和综合、适配和分割、布局和布线,生成编程数据文件等操作的过程称为()。
A. 设计输入 B. 设计处理 C. 功能仿真 D. 时序仿真
3. 在设计输入完成之后,应立即对设计文件进行()。
A. 编辑 B. 编译 C. 功能仿真 D. 时序仿真
4. 在 EDA 工具中,能将硬件描述语言转化为硬件电路网表文件的重要工具软件称为()。
A. 仿真器 B. 综合器 C. 适配器 D. 下载器
5. 在 EDA 工具中,能完成在目标系统器件上布局布线的软件称为()。

A. 仿真器 B. 综合器 C. 适配器 D. 下载器

6. 综合是 EDA 设计流程的关键步骤，在下面对综合的描述中()是错误的。

- A. 综合就是把抽象设计层次中的一种表示转化成另一种表示的过程
- B. 综合就是将电路的高级语言转化成低级的,可与 FPGA/CPLD 的基本结构相映射的网表文件
- C. 为实现系统的速度、面积、性能的要求,需要对综合加以约束,称为综合约束
- D. 综合可理解为,将软件描述与给定的硬件结构用电路网表文件表示的映射过程,并且这种映射关系是唯一的(即综合结果是唯一的)

三、简答题

1. 什么是 EDA 技术? 简述 EDA 技术的发展过程。
2. FPGA/CPLD 有什么特点? 二者在存储逻辑信息方面有什么区别?
3. 简述面向 FPGA/CPLD 的 EDA 工程的设计流程。
4. 简述传统设计方法与 EDA 方法的区别。
5. VHDL 有哪些主要特点?
6. 功能仿真模式和时序仿真模式有什么不同?

第2章 可编程逻辑器件特性与应用

利用 EDA 技术进行电子系统设计的最终载体是大规模可编程逻辑器件。可编程逻辑器件(Programmable Logic Device, PLD)是 20 世纪 70 年代发展起来的一种新的集成器件。它是一类半定制的通用性器件,用户可以通过对 PLD 器件进行编程来实现所需的逻辑功能。与专用集成电路 ASIC 相比,PLD 具有灵活性高、设计周期短、成本低、风险小等优势,因而得到了广泛的应用。PLD 目前已经成为数字系统设计的重要硬件基础。

2.1 可编程逻辑器件概述

2.1.1 可编程逻辑器件的发展

自 20 世纪 60 年代以来,数字集成电路经历了从小规模集成电路 SSI、中规模集成电路 MSI、大规模集成电路 LSI,到超大集成电路 VLSI 的发展过程。其间,微电子技术迅猛发展,集成电路的集成规模几乎以平均每 1~2 年翻一番的速度快速增长。

集成电路技术的发展也带来了设计方法的进步。先进的 EDA 技术将传统的“自下而上”的设计方法改变为“自上而下”的设计方法。利用计算机技术,设计者在实验室里就可以设计出合适的 ASIC 专用集成电路芯片。作为 ASIC 的重要分支,可编程逻辑器件 PLD 因其成本低、使用灵活、设计周期短、可靠性高且风险小而得到普遍应用,发展非常迅速。

PLD 从 20 世纪 70 年代发展到现在,已经形成了许多类型的产品,其结构、工艺、集成度、速度等方面都在不断完善和提高。随着数字系统规模和复杂度的增长,许多简单 PLD 产品已经逐渐退出市场。目前使用最广泛的可编程逻辑器件有两类:现场可编程门阵列(Field Programmable Gate Array, FPGA)和复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD)。

最早的 PLD 是 1970 年制成的 PROM 可编程只读存储器,它由固定的与阵列和可编的或阵列组成。它采用熔丝工艺编程,只能写一次,不能擦除和重写。

20 世纪 70 年代中期,出现了可编程逻辑阵列 PLA。它由可编程的与阵列和可编程的或阵列组成。PLA 解决了 PROM 当输入变量增加时会引起存储容量迅速增加的问题,但其价格较贵、编程复杂、支持 PLA 的开发软件有一定难度,因而没有得到广泛应用。

20 世纪 70 年代末期,美国 MMI 公司率先推出可编程阵列逻辑 PAL。它由可编程的与阵列和固定的或阵列组成,采用熔丝编程方式,双极工艺制造,器件的工作速度很高。PAL 的输出结构种类很多、设计灵活,因此成为第一个得到广泛应用的 PLD。

20 世纪 80 年代初,Lattice 公司发明了通用阵列逻辑 GAL。这是一种可电擦写、可重复编程并且可设置加密的 PLD。它采用了输出逻辑宏单元 OLMC 的形式和 E²CMOS 工艺,