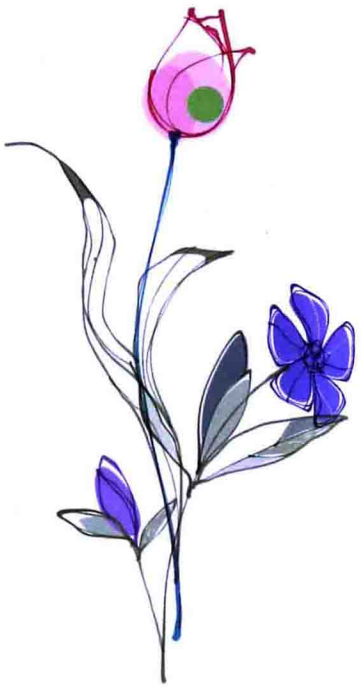
EDA 工 | 程 | 技 | 术 | 丛 | 书 |

Xilinx大学计划推荐用书

国内首本系统论述Xilinx Zynq SoC与嵌入式Linux操作系统软硬件协同设计的中文著作

Xilinx大学计划大中华区经理谢凯年博士作序！



PRACTICAL DESIGN GUIDE FOR XILINX ZYNQ SOC RUNNING EMBEDDED LINUX

AN APPROACH COMPATIBLE WITH ARM CORTEX-A9

Xilinx Zynq SoC与嵌入式Linux设计实战指南

兼容ARM Cortex-A9的设计方法

陆启帅 陆彦婷 王地 著

Lu Qishuai Lu Yanting Wang Di

清华大学出版社

EDA 工|程|技|术|丛|书|

PRACTICAL DESIGN GUIDE FOR XILINX ZYNQ SOC RUNNING EMBEDDED LINUX
AN APPROACH COMPATIBLE WITH ARM CORTEX-A9

Xilinx Zynq SoC与嵌入式Linux设计实战指南

兼容ARM Cortex-A9的设计方法

陆启帅 陆彦婷 王地 著
Lu Qishuai Lu Yanting Wang Di

清華大學出版社

内 容 简 介

本书系统介绍了 Xilinx Zynq-7000 SoC 与嵌入式 Linux 设计方法与实践。全书以 Zynq PS(ARM Cortex-A9)为核心,以 Zynq PL(FPGA)为可编程外设,详细介绍了从底层硬件系统到上层操作系统及 GUI 设计原理和方法,详细讲解了底层外设接口控制程序、嵌入式 Linux 操作系统移植以及应用程序。全书共分 14 章,内容包括 Zynq 初体验、Zynq 集成开发环境、Zynq 启动流程及镜像制作、GPIO 原理及实现、中断原理及实现、定时器原理及实现、通用异步收发器原理及实现、OLED 原理及实现、Zynq 双核运行原理及实现、嵌入式 Linux 系统构建、嵌入式 Linux 系统实现、u-boot 原理及移植、Linux 内核原理及移植和嵌入式网络视频设计及实现。

本书由浅入深,从最简单的流水灯、Hello World 开始,使读者可以完成裸机控制程序设计、嵌入式 Linux 环境搭建、嵌入式操作系统移植以及应用程序设计等。

本书理论与实践相结合,可以作为信息类专业大学本科高年级和研究生的教学参考用书,也可作为从事嵌入式系统设计的工程技术人员参考用书。

图书在版编目(CIP)数据

Xilinx Zynq SoC 与嵌入式 Linux 设计实战指南:兼容 ARM Cortex-A9 的设计方法/陆启帅,陆彦婷,王地著. —北京:清华大学出版社,2014

(EDA 工程技术丛书)

ISBN 978-7-302-37344-5

Ⅰ. ①X…　Ⅱ. ①陆…　②陆…　③王…　Ⅲ. ①可编程序逻辑器件—系统设计—指南　Ⅳ. ①TP332.1-62

中国版本图书馆 CIP 数据核字(2014)第 160117 号

责任编辑:盛东亮
封面设计:李召霞
责任校对:梁　毅
责任印制:何　芊

出版发行:清华大学出版社
网　　址:http://www.tup.com.cn, http://www.wqbook.com
地　　址:北京清华大学学研大厦 A 座　　邮　　编:100084
社 总 机:010-62770175　　邮　　购:010-62786544
投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn
质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn
课 件 下 载:http://www.tup.com.cn,010-62795954

印 刷 者:北京鑫丰华彩印有限公司
装 订 者:三河市少明印务有限公司
经　　销:全国新华书店
开　　本:185mm×260mm　　**印　张**:21.25　　**字　数**:532 千字
版　　次:2014 年 11 月第 1 版　　**印　次**:2014 年 11 月第1 次印刷
印　　数:1～2500
定　　价:59.00 元

产品编号:055170-01

序

我们生活在一个快速连接的世界中——全球有超过 60 亿台移动计算设备相互连接，并且每天都持续增加约 100 万台移动计算设备。预计到 2020 年，全球移动计算设备总数将达到 300 亿台。随着物联网（IoT）以及万联网（IoE）的发展，海量大数据的存储、传输、处理、挖掘技术出现了极大的挑战。从处理响应速度来看，计算的处理响应速度从文字时代的秒级，到多媒体时代的百毫秒级、视频时代的十毫秒级，会迅速推进到 5G 时代的 1 毫秒级。对海量数据在 1 毫秒内完成处理，将是未来数十年摆在电子信息系统设计工程师面前的巨大难题。

随着摩尔定律走向深纳米时代，在 20nm 以下的工艺节点，每个节点的性价比提高幅度会比上一代逐渐减少，而前期的一次性工程费用（NRE）投入巨大，服务客户数量稀少，使得专用集成电路（ASIC）及专用标准集成电路（ASSP）在商业模式上步入绝境，赢利的公司数量锐减直至最后消亡，尚能存活的将是可编程器件。

面对海量的计算任务，多核并行曾是解决方案之一，但受制于算法可并行部分的局限，更多的核并不能带来更高的效率，加速效能也逐渐走到了尽头。此外，受单颗芯片发热量密度限制，即使芯片上集成的晶体管越来越多，但可同时运行的晶体管数目却趋于恒定，多余的晶体管将沦为暗硅（Dark Silicon）。因此，设计者不得不将目光转向冯·诺依曼架构之外的计算构架，例如领域定制化计算（Domain Specific Computing），它可在保持灵活性的同时，发挥每一个晶体管的计算能力，当然这也离不开可编程器件技术的长足发展。

在系统级别，大数据与软件定义一切，虚拟化一切的趋势，使得系统构架工程师不得不寻求更灵活、更智慧、更快速、更绿色的解决方案。而这些解决方案的核心往往与软件、硬件及 I/O 均可编程的芯片——赛灵思公司的 All Programmable 芯片相关。

在教育领域，除了需要培养能够应对未来数十年技术挑战的电子信息系统工程师之外，教学本身也充满了变革和机遇。随着大型开放式网络课程（MOOC）的兴起，在统一平台下通过互联网，以翻转课堂的方式，打破业界与教育界的壁垒，完成软件与硬件、理论与实验、年级与院系的全面贯通，将是很多电子信息类学科教育工作者的更高追求。

赛灵思大学计划将不遗余力地帮助教育工作者应对这些变革，与清华出版社合作将 All Programmable 全面可编程技术系统地引入到新型知识传播体系中去，培养能够应对下一代电子系统设计挑战的卓越工程师，为实现将“中国制造”变成“中国智造”的梦想，提供充足的智力和人才保障。

谢凯年

Xilinx 大学计划大中华区经理

前言

2012年7月，作者有幸和北京化工大学何宾老师进行项目合作，在相关项目的应用中，了解到赛灵思公司(Xilinx)的Zynq芯片，被其全新设计理念所吸引。Zynq是赛灵思公司推出的行业第一个可扩展处理平台，旨在为视频监视、汽车驾驶辅助以及工厂自动化等高端嵌入式应用提供所需的处理。

作者从事天文望远镜控制研究相关工作，在部分天文仪器终端设备中，需要使用ARM处理器运行Linux操作系统，以方便网络通信和图行界面设计。市场上的ARM处理器外设比较固定，而天文仪器设备上的某些外设市场上比较少见，通常需要另外设计扩展电路来实现，这就给研发周期、难度和稳定性带来一定的麻烦。Zynq将双核ARM嵌入FPGA内，可以利用其双核ARM运行操作系统，进行界面和通信设计，利用Zynq的FPGA部分进行并行运算和接口扩展设计，从而简化了设计难度和复杂度。从作者应用Zynq设计经验来看，综合考虑设计难度、稳定性和价格等因素。Zynq非常适合高端仪器仪表等嵌入式应用场合，也适合高等学校作为ARM和FPGA的教学平台。

本书介绍Xilinx Zynq-7000 SoC ARM Cortex-A9常用外设接口原理以及嵌入式Linux原理。全书以Zynq PS(ARM Cortex-A9)为核心，以Zynq PL(FPGA)部分为可编程外设，详细讲解了从底层硬件系统到上层操作系统及GUI原理，设计实现了底层外设接口控制程序、嵌入式Linux操作系统移植以及应用程序。全书共分14章，内容包括Zynq初体验、Zynq集成开发环境、Zynq启动流程及镜像制作、GPIO原理及实现、中断原理及实现、定时器原理及实现、通用异步收发器原理及实现、OLED原理及实现、Zynq双核运行原理及实现、嵌入式Linux系统构建、嵌入式Linux系统实现、u-boot原理及移植、Linux内核原理及移植和嵌入式网络视频设计及实现。每章内容要点如下。

第1章主要介绍Zynq的两个主要组成部分PL和PS的实例。

第2章主要介绍Zynq的硬件平台和软件集成开发环境。

第3章主要介绍Zynq的启动流程和启动镜像文件制作方法。

第4章主要介绍Zynq的GPIO设计，包括GPIO原理、Zynq GPIO的相关寄存器配置和GPIO编程实例。

第5章主要介绍ARM中断原理，包括Zynq中断体系架构、中断类型和中断寄存器，最后设计实现一个中断实例。

第6章主要介绍Zynq定时器原理，包括私有定时器、私有看门狗定时器和全局定时器，并设计实现3个定时器实例。

第7章主要介绍通用异步收发器原理，包括寄存器配置和设计实现方法。

第8章主要介绍OLED的硬件IP核设计和OLED的软件驱动设计。

第9章主要介绍Zynq双核运行原理及实现方法。

第10章主要介绍嵌入式Linux环境搭建，包括环境设计、交叉编译器安装和嵌入式

QT 移植。

第 11 章主要介绍在 Zynq 运行 Linux 系统，主要包括硬件平台设计、启动文件设计、内核编译和添加自定义设备等。

第 12 章主要介绍 u-boot 原理及移植方法。

第 13 章主要介绍 Linux 内核的原理及移植方法。

第 14 章主要介绍基于 Zynq、嵌入式 Linux 和 Qt 的网络视频设计及实现方法。

掌握 Xilinx Zynq 嵌入式系统设计技术，重要的是在学习本书基本设计方法的基础上，多在硬件平台上进行实际练习和操作，并在作者提供的实例基础上进行修改验证。这样读者就能够独立地从事 Xilinx Zynq 嵌入式系统的设计和开发工作。

感谢作者的同事陆彦婷博士、王地博士、郑兆瑛博士和王佑高级工程师，他们参与了本书部分章节的编写或者对相关的设计案例进行了测试，此外还帮助完成了书中一部分表格和插图的绘制工作，也要感谢北京化工大学何宾老师，他为作者提供了一套硬件平台，并且对全书的组织设计提出了建议。

同时，还要感谢中国科学院南京天文光学技术研究所自适应光学课题组在软件和硬件平台方面给予的大力支持和帮助。特别感谢课题组负责人张思炯研究员，正因为有他的大力支持，才能使作者将 Xilinx Zynq 嵌入式系统最新的技术及时地介绍给广大读者。最后，对清华大学出版社的编辑和领导的辛勤工作表示感谢。正是由于他们的支持和帮助，使得作者能在短时间内完成该书的编写和定稿工作。

虽然作者花费了大量的精力和时间用于该书的编写，但是由于作者的能力有限，书中一定会存在不足之处。在此，也恳请广大读者、同仁对本书提出宝贵的修改意见。

陆启帅

2014 年 10 月

目录

第一篇 Zynq 开发基础

第二篇 Zynq 底层硬件设计

目录

目录

目录

目录

目录

第一篇 Zynq开发基础

本篇重点介绍 Zynq 入门基础知识，主要内容包括 Zynq 的 PL(FPGA)部分和 PS(ARM)部分入门实例、Zynq 硬件平台和软件集成开发环境以及 Zynq 启动流程和镜像制作 3 部分。

读者通过这部分的学习，可以了解 Zynq 的基本组成，PL 和 PS 部分的关系，能够熟练使用 Xilinx 软件集成开发环境，了解 Zynq 启动流程并且能制作启动镜像。

第1章 Zynq初体验

本章内容旨在引导读者熟悉 Zynq 芯片的基本组成。为便于读者快速上手，本章详细介绍两个实例：Zynq 的 PL(FPGA)部分实例和 PS(ARM)部分实例。其中 PL 部分设计实现一个流水灯实例，PS 部分设计实现一个最简单的 Hello World 实例。两个实例均在 ZedBoard 开发板上通过验证。

1.1 PL 部分设计实现

Zynq 是赛灵思公司(Xilinx)推出的行业第一个可扩展处理平台，旨在为视频监控、汽车驾驶辅助以及工厂自动化等高端嵌入式应用提供高性能处理与计算。该系列六款新型器件得到了相关工具和 IP 供应商等生态系统的支持，将完整的 ARM® Cortex™-A9 MPCore 处理器片上系统(SoC)与 28nm 低功耗可编程逻辑紧密集成在一起，可以帮助系统架构师与嵌入式软件开发人员扩展、定制和优化系统。

在单芯片上集成处理器和 FPGA 可编程能力，一直是 FPGA 技术发展的一个重要方向，既有高性能的处理能力，又有灵活的可编程配置。Xilinx Zynq-7000 代表了这种集成芯片最先进的技术，采用了最新的 28nm FPGA 工艺同时集成了最新的双核 ARM Cortex-A9 MPCore，实现了真正紧密的高度集合。而且 Zynq-7000 系列提供了一个开放式设计环境，便于可编程逻辑中双核 Cortex-A9 MPCore 和定制外设 IP 核并行开发，从而加速了产品上市进程。

Zynq 芯片内部可以分为两部分：PS(Processing System)和 PL(Programmable Logic)，其中 PS 部分和传统的处理器内部结构一致，包括 CPU 核、图形加速、浮点运算、存储控制器、各种通信接口外设以及 GPIO 外设等；而 PL 部分就是传统的可编程逻辑和支持多种标准的 IO，它们之间通过内部高速总线(AXI)互联。这种架构既提高了系统性能(处理器和各种外设控制的“硬核”)，又简化了系统的搭建(可编程的外设配置)，同时提供了足够的灵活性(可编程逻辑)。

Zynq 的 PL 部分就是传统意义的 FPGA，可以很方便地定制相关

外设 IP，也可以进行相关的算法设计，和使用普通 FPGA 完全一样。如果不使用 PL，Zynq 的 PS 部分和普通的 ARM 开发一样。Zynq 最大的特点是可以利用 PL 部分灵活的定制外设，挂载在 PS 上，而普通的 ARM，外设是固定的。因此，Zynq 的硬件外设是不固定的，这也是 Zynq 灵活性的一个表现。

本节主要通过一个 LED 流水灯的设计实例，介绍在 Zynq 上只使用 PL 部分的基本设计方法和流程。通过这个实例，读者可以掌握在 Zynq 上只进行 PL 部分设计的基本方法和流程。本实例的功能是在 ZedBoard 开发板上实现 8 个 LED 流水灯功能，把 Zynq 作为传统的 FPGA 使用，仅使用 Zynq 的 PL 部分。

设计原理如图 1-1 所示，该设计使用 ZedBoard 开发板上的 100MHz 时钟源，输入到 Zynq 芯片的 GCLK 引脚，通过计数器，每 0.5 秒轮流点亮开发板上的 8 个 LED。

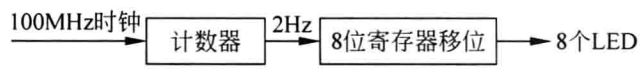


图 1-1　LED 流水灯设计原理

设计流程主要由五步完成。本书所有设计不做仿真设计部分，因此，设计流程中无仿真步骤，本例设计流程如图 1-2 所示。

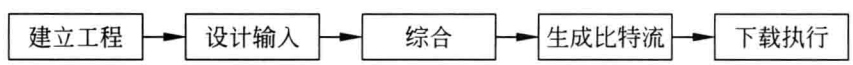


图 1-2　LED 流水灯设计流程

1.1.1　创建工程

下面给出创建 PL 部分 LED 流水灯工程的方法，具体步骤如下。

(1) 在 Windows 环境下，选择“开始”→“所有程序”→Xilinx Design Tools→ISE Design Suite 14.3→ISE Design Tools→Project Navigator 命令，打开 ISE 集成开发环境。

每次启动时，ISE 都会默认恢复到最近使用过的工程界面。第一次使用时，由于此时还没有过去的工程记录，所以工程管理区显示空白，如图 1-3 所示。

(2) 在 ISE 主界面主菜单下选择菜单栏 File→New Project 选项新建工程，输入工程名称 LED。在工程路径中单击 Browse 按钮，将工程放到指定目录。在 Top-level source type(顶层源文件类型)里选择 HDL，如图 1-4 所示，单击 Next 按钮。

(3) 选择所使用的芯片类型以及综合、仿真工具等，如图 1-5 所示，根据 ZedBoard 配置，在图中选择 Zynq XC7Z020-CLG481-1 芯片，并且指定综合工具为 XST(VHDL/Verilog)，仿真工具选为 ISim(VHDL/Verilog)，单击 Next 按钮。

(4) 弹出 Project Summary 界面，里面给出了前面所设置的工程参数列表，单击 Finish 按钮。

(5) 弹出如图 1-6 所示的空工程界面。

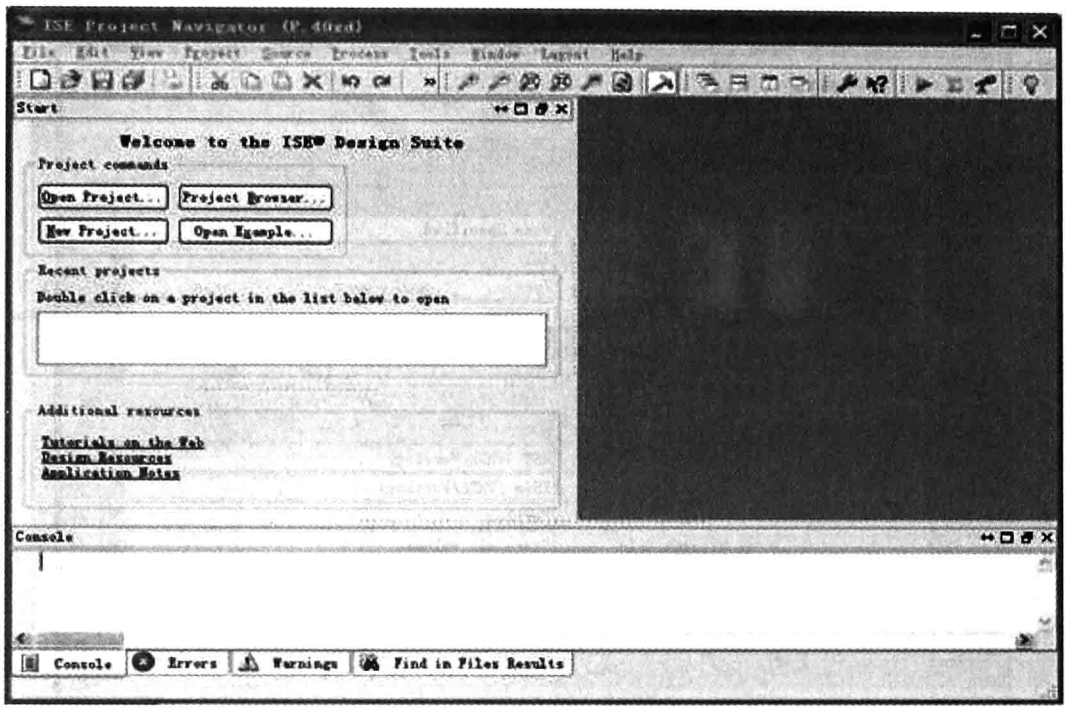


图 1-3　ISE 新建工程

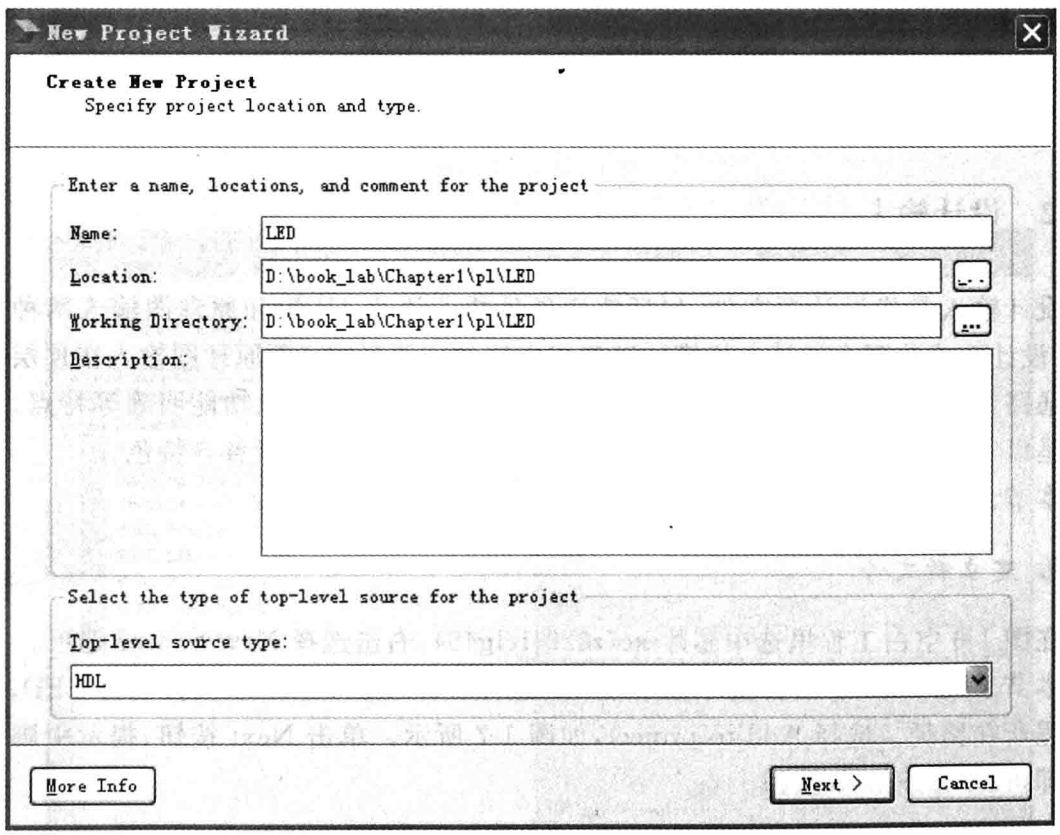


图 1-4　新建工程设置