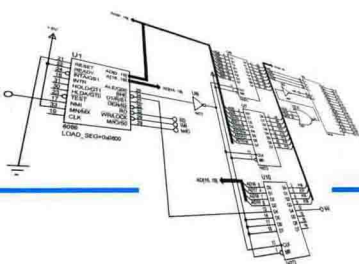


上海市“085工程”资助出版精品教材



微机原理与 接口技术

杨文璐 编著

谢 宏 主审



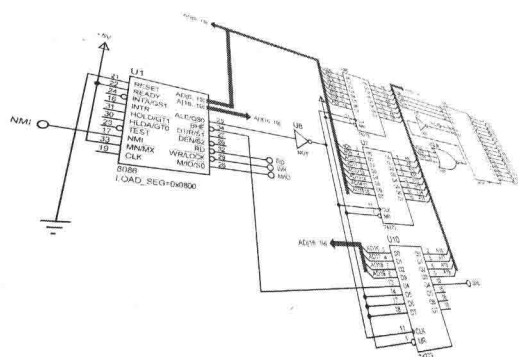
上海交通大学出版社
SHANGHAI JIAO TONG UNIVERSITY PRESS

上海市“085工程”资助出版精品教材

微机原理与接口技术

杨文璐 编著

谢 宏 主审



上海交通大学出版社
SHANGHAI JIAO TONG UNIVERSITY PRESS

内容提要

本书重点讲解以 Intel 微处理器 80x86 为核心构成的 16/32 位微型计算机系统原理及接口技术,主要内容包括微机基础、80x86 CPU 内部结构和外部特性、IA-32 架构的技术特征、80x86 指令系统、汇编语言程序设计、存储器及扩展技术、输入输出接口技术、中断技术以及常用可编程接口芯片等。

本书可作为电子信息工程和通信工程等高等教育专业中“微机原理与接口技术”课程的教学用书,同时也可以为计算机应用和工程技术人员学习提供参考。配套的辅导教材及多媒体课件亦有助于初学者自主学习。

图书在版编目(CIP)数据

微机原理与接口技术 / 杨文璐编著. —上海: 上海交通大学出版社, 2015
ISBN 978-7-313-12647-4

I. ①微… II. ①杨… III. ①微型计算机—理论—高等学校—教材②微型计算机—接口—高等学校—教材
IV. ①TP36

中国版本图书馆 CIP 数据核字(2015)第 028569 号

微机原理与接口技术

编 著: 杨文璐

出版发行: 上海交通大学出版社

邮政编码: 200030

出 版 人: 韩建民

印 制: 昆山市亭林印刷责任有限公司

开 本: 787 mm×1092 mm 1/16

字 数: 595 千字

版 次: 2015 年 3 月第 1 版

书 号: ISBN 978-7-313-12647-4/TP

定 价: 40.00 元

地 址: 上海市番禺路 951 号

电 话: 021-64071208

经 销: 全国新华书店

印 张: 24.25

印 次: 2015 年 3 月第 1 次印刷

版权所有 侵权必究

告读者: 如发现本书有印装质量问题请与印刷厂质量科联系

联系电话: 0512-57751097

前 言

编写目的

“微机原理与接口技术”是电子信息工程和通信工程的专业课程,任何在这些领域及计算机应用领域里学习或工作的工程技术人员都需要了解汇编语言程序设计、一种 C/C++ 语言,以及计算机外围电路接口技术。本书旨在帮助这些专业的读者对 8086 个人计算机的内部原理进行深入理解,为 Intel 微处理器与外围设备接口的理解奠定基础。同时也为从事微机接口和数据采集的工程技术人员、软硬件工程师等提供帮助。

以 Intel 8086 CPU 为核心的 16 位计算机系统与目前流行的 32/64 位系统相比,好像已经过时、学无所用,又加上学生普遍感觉到这门课内容抽象,也就形成了这门课越来越难以引起学生兴趣、教学困难的尴尬局面。如何摆脱这种局面,提高学生的学习兴趣成为该课程教师一直思索和关注的难题。

本书在讲解基础知识方面,依据多年的教学经验,本着“够用为主,拓展为辅”的原则。一方面让读者掌握足够的基础可以继续深入学习;另一方面又将该课程所涉及的新内容和新技术作为阅读材料放在本书中供读者参阅,有利于扩展视野、让读者了解最新的发展趋势。同时,为保持基础知识的完整性,将示例中没有用到的基础资料也作为阅读材料提供,方便读者在以后的学习和工作中查阅。

阅读本书所需要的基础知识

阅读本书的读者需要具备一些数字电路的知识,有助于理解接口电路的设计原理和接口技术。如存储器扩展与接口电路中的译码电路原理与设计技巧、输入与输出锁存芯片的原理、模-数转换原理等。

其他编程语言与编程技巧对学习本书的汇编语言程序设计会有帮助,但并不是必需的。如果读者有志于深入理解微机系统的设计原理及较强系统功能应用,建议学习 Visual Studio C++ 6.0 以上版本的集成开发环境。这有助于快速生成正确字符串、菜单、工具栏、控件、图等资源的实现代码,编写出具有 Windows 环境下所有功能的应用程序。

由于本书所有示例都呈现出可调试和可运行的完整形式,有助于读者验证所学知识点,获得成就感,从而提高学习兴趣。在操作系统方面建议多了解 DOS 和 Windows 操作系统。在 DOS 环境下,通过 EDIT、MASM、LINK 和 DEBUG 软件形成完整的软件调试环境,可充分发挥系统的 BIOS 和 DOS 强大功能;在 Windows 中的 VC++ 环境下,可完成大型的汇编语言程序设计;在 Windows 平台上的虚拟操作系统(或无操作系统)下,可仿真裸机的启动、系统加载和应用程序运行等操作;在 PROTEUS 仿真环境下,不仅可完成高级语言和汇编语言的混合编程,还可完成常用的接口电路的原理仿真功能,比用实验箱实验有更好的拓展性及更大的创新空间。

内容导读

第一章简介微处理器的发展历史、现代微处理器的主要特点。计算机中数的表达方法有原码、反码和补码,重点掌握数的补码表达和算术运算。熟练掌握 ASC II 码中十六进制数 0~9、A~F 对应的 ASC II 码。概述微型计算机的总线结构及工作原理。

第二章详细描述 8086CPU 的内部结构及工作原理、80x86 体系下的存储器管理与访问机制,以及 IA-32 体系中内存管理模式和 CPU 的工作模式。

第三章为汇编语言程序设计奠定基础,主要包括:汇编语言开发环境与工具、MASM 宏汇编工具使用方法、操作数的八种寻址方式以及汇编语言的三种程序结构。

第四章详细介绍 16 位 8086CPU 指令集,并扩展到 32/64 位指令系统。以丰富的示例说明常用指令的使用方法与技巧。

第五章深入学习 80x86 指令系统、编写汇编语言源程序,从数据输入和输出、数据处理等方面理解指令的使用场合与使用方法。介绍 WIN-32 汇编语言程序设计方法、汇编语言与 C/C++ 语言的汇编编程方法。并以一个完整微操作系统演示计算机从启动、加载操作系统及用户程序等整个系统开发过程。

第六章介绍存储器工作原理、80x86 存储器管理模式、存储系统扩展技术与接口方法。

第七章阐述输入输出接口技术、端口的编址技术、数据传送方式及简单输入输出接口设计技术。

第八章详细介绍可编程中断控制器 8259A 的内部结构、工作原理和使用方法。并以多个实例说明中断请求和响应的处理方法。

第九章详细介绍可编程并行接口芯片 8255A 的内部结构、工作原理和应用。以多个实例说明如何设定 8255A 的三种工作方式。

第十章详细介绍可编程定时/计数器 8253 的内部结构、工作原理和六种工作方式。以多个实例说明如何根据应用场合合理设定这六种工作方式。

第十一章分别以 DAC0832 和 ADC0809 介绍模数转换接口电路的设计方法。

使用本书的建议

每章开头都给出了本章的学习内容摘要,及应达到的学习目标。程序设计和接口设计等章节都提供了丰富的汇编语言程序设计或外围芯片接口电路示例,以帮助读者更好地理解本章的知识要点。每章后面都是较为精炼的小结,帮助读者更好地提炼本章的知识点,掌握所学内容的重点和难点。完成每章的习题都能对所学内容的知识点进行进一步强化。也希望读者能借此多多实践,更好地巩固所学内容。

本书的内容基本按照知识点的先后顺序编排。先掌握基础的内容,再由浅入深、由点到面。读者可顺序学习,直到最后可掌握设计任意复杂计算机应用系统所需的基础理论和实践技能。因此,建议读者除先了解计算机基础知识外,认真学习并掌握 8086CPU 内部结构和外部特性,在此基础上学习操作数的寻址方式、汇编语言程序设计、混合语言编程;然后再学习接口技术及常用可编程芯片。最后融会贯通,掌握计算机应用系统的设计与实现技能。

因为计算机接口电路的功能实现是由程序指令来控制的,所以一定要有坚实的汇编语言

程序设计基础,即指令系统和汇编语言程序设计部分(第三章至第五章),这是本书的重中之重。

本书的内容、多媒体课件及相关教学资源是多年的教学积累,“微机原理与接口技术”课程经过上海海事大学的校级重点和精品课程、上海市教委重点课程建设,在师资队伍、教学资源、教学手段、实践教学等各方面都有质和量的提高。

与本书相关的电子资源,如教学课件 PPT、实验指导书、参考文献资料、源程序代码等请与作者联系。

致谢

本书由杨文璐编写,谢宏教授主审,课程组姚楠、袁芳、孙凌燕、王华英等老师都给出了宝贵的建议和意见,贡献了他们丰富的理论教学和实践教学经验,在此向他们表示衷心的感谢。

感谢上海海事大学诸多学生和教授,正是由于他们的宝贵意见和建议,本书才得以不断改进和完善。特别感谢卢学佳、康致力、杨敏等在使用本书的过程中指出了其中的一些错误。

计算机的发展日新月异,教学内容要保持与时俱进是项任重道远的改革之举,限于作者的水平 and 能力,书中的不足之处恳请读者批评指正,帮助我们不断进步。

如果您有评论和建议,或发现了书中的错误,可通过以下方式与作者取得联系:

wlyang@shmtu.edu.cn

whaleryang@hotmail.com

编 者

2015 年 1 月

目 录

第一章 微型计算机基础知识	1
1.1 微型计算机发展概述	1
1.1.1 历史和现状	1
1.1.2 现代微处理器的特点	2
1.2 计算机中的数制和编码	5
1.2.1 计算机中的数制	5
1.2.2 带符号数的表示方法	5
1.2.3 数的定点与浮点表示	8
1.2.4 常用信息编码	8
1.3 微机的结构与工作原理	10
1.3.1 微机的基本结构	10
1.3.2 常用的基本概念	11
1.3.3 微机的总线结构与工作原理	11
1.3.4 计算机的硬件和软件	13
1.4 本章小结	13
1.5 本章习题	13
第二章 微处理器结构及特性	15
2.1 8086CPU 结构与特性	15
2.1.1 通用寄存器组	16
2.1.2 指示器和变址寄存器组	17
2.1.3 段寄存器组	17
2.1.4 指令指示器	17
2.1.5 状态标志寄存器	17
2.1.6 CPU 的引脚及功能	18
2.1.7 CPU 的工作时序	19
2.1.8 8086 系统的存储器结构	21
2.1.9 8086 系统的堆栈	24
2.1.10 最大模式与最小模式	24
2.2 IA-32 位处理器特性	26
2.2.1 80386DX 外部引脚	26
2.2.2 32/64 位寄存器及数据结构	28

2.2.3	IA-32 系统级架构	35
2.2.4	IA-32 架构内存管理	39
2.3	IA-32 CPU 的工作模式	43
2.3.1	实地址模式	44
2.3.2	保护模式	44
2.3.3	虚拟 8086 模式	44
2.3.4	系统管理模式	44
2.4	本章小结	44
2.5	本章习题	45
第三章	IA-32 位汇编语言基础	48
3.1	汇编语言与源程序	48
3.1.1	概述	48
3.1.2	源程序调试准备	48
3.1.3	源程序调试过程	49
3.1.4	汇编程序开发示例	49
3.1.5	汇编语言语句	54
3.2	MASM 宏汇编	56
3.2.1	常量定义	57
3.2.2	变量定义	58
3.2.3	重复操作符 DUP	61
3.2.4	运算符	61
3.2.5	段定义伪指令	65
3.2.6	过程定义伪指令	71
3.2.7	宏结构伪指令	73
3.2.8	其他伪指令	77
3.3	寻址方式	80
3.3.1	立即寻址	81
3.3.2	寄存器寻址	81
3.3.3	直接寻址	82
3.3.4	寄存器间接寻址	82
3.3.5	寄存器相对寻址	83
3.3.6	基址变址寻址	84
3.3.7	相对基址变址寻址	85
3.3.8	隐含寻址	86
3.3.9	比例变址寻址	86
3.3.10	寻址方式综合应用	86

3.4	汇编语言程序结构	89
3.4.1	顺序结构	90
3.4.2	分支结构	90
3.4.3	循环结构程序设计	91
3.5	本章小结	92
3.6	本章习题	94
第四章	IA-32 位指令系统	96
4.1	指令格式	98
4.2	IA-32 位指令系统	99
4.2.1	数据传送指令	99
4.2.2	算术运算指令	113
4.2.3	逻辑运算与移位指令	128
4.2.4	控制转移指令	133
4.2.5	串操作指令	149
4.2.6	处理器控制指令	154
4.2.7	其他指令	154
4.3	本章小结	155
4.4	本章习题	156
第五章	汇编语言程序设计	161
5.1	16 位 MS-DOS 程序设计	161
5.1.1	数据输出到显示器	161
5.1.2	数据输出到文件	169
5.1.3	键盘输入数据	174
5.1.4	数码转换	186
5.1.5	数据排序	195
5.1.6	子程序设计	198
5.1.7	宏程序设计	201
5.1.8	实模式下开机引导用户程序	203
5.2	IA-32 位 WINDOWS 程序设计	213
5.2.1	保护模式下开机引导用户程序	213
5.2.2	开机引导程序的调试	214
5.2.3	Win32 汇编语言程序设计	215
5.2.4	Win32 程序调试	229
5.3	高级语言与汇编语言混合编程	231
5.3.1	混合编程环境	231

5.3.2	在 C/C++ 中嵌入汇编语言	232
5.3.3	在 C/C++ 调用 ASM 子程序	234
5.4	本章小结	237
5.5	本章习题	237
第六章	半导体存储器	240
6.1	概述	240
6.1.1	存储器技术指标	240
6.1.2	存储系统结构	241
6.2	随机存储器(RAM)	242
6.2.1	静态 RAM	242
6.2.2	动态 RAM	243
6.3	只读存储器(ROM)	243
6.4	高速缓存(Cache)	244
6.4.1	Cache 的工作原理	244
6.4.2	Cache 的基本结构	244
6.5	扩展及其与系统总线接口	245
6.5.1	与 CPU 连接的主要问题	245
6.5.2	工作时序	246
6.5.3	片选控制方法	246
6.5.4	芯片扩展及实例	249
6.5.5	存储系统地址空间分析	255
6.6	本章小结	258
6.7	本章习题	258
第七章	输入输出接口技术	260
7.1	概述	260
7.1.1	I/O 接口的概念与功能	260
7.1.2	CPU 与 I/O 设备之间的接口信息	261
7.1.3	I/O 端口编址方式	261
7.1.4	I/O 端口地址译码	262
7.2	输入输出传送方式	264
7.2.1	无条件传送方式	264
7.2.2	查询传送方式	265
7.2.3	中断传送方式	266
7.2.4	直接存储器存取(DMA)传送方式	267
7.2.5	专用 I/O 处理机方式	267

7.3	简单 I/O 接口电路分析与设计实例	267
7.4	本章小结	277
7.5	本章习题	278
第八章	可编程中断控制器 8259A	280
8.1	概述	280
8.2	8086 微处理器的中断方式	282
8.2.1	8086CPU 的中断类型	283
8.2.2	中断向量表	283
8.2.3	中断响应与处理过程	286
8.3	可编程中断控制器 8259A	288
8.3.1	外部引脚和内部结构	288
8.3.2	工作过程	289
8.3.3	工作方式	290
8.3.4	8259A 的编程	292
8.4	8259A 的应用实例	297
8.5	本章小结	302
8.6	本章习题	303
第九章	可编程并行接口芯片 8255A	305
9.1	8255A 的结构和引脚	305
9.2	8255A 控制字及工作方式	307
9.2.1	8255A 控制字	307
9.2.2	8255A 的工作方式	307
9.3	本章小结	320
9.4	本章习题	320
第十章	可编程定时/计数器 8253	322
10.1	概述	322
10.2	内部结构、功能及用途	322
10.2.1	引脚功能	323
10.2.2	8253 的内部结构与主要功能	323
10.3	控制字与初始化	325
10.3.1	控制字	325
10.3.2	初始化	325
10.3.3	计数器中计数值的读取	325
10.4	工作方式与时序	326

10.4.1	方式0——计数结束中断方式	326
10.4.2	方式1——可编程单脉冲计数	327
10.4.3	方式2——频率发生器	329
10.4.4	方式3——方波频率发生器	330
10.4.5	方式4——软件触发选通	332
10.4.6	方式5——硬件触发选通	333
10.5	8253 综合应用	334
10.6	本章小结	345
10.7	本章习题	345
第十一章 模/数和数/模转换器接口技术		347
11.1	概述	347
11.2	DA 转换器及应用	347
11.2.1	DAC0832 引脚及内部结构	347
11.2.2	DAC0832 工作方式	348
11.2.3	DAC0832 应用举例	349
11.3	AD 转换器及应用	356
11.3.1	AD 转换器 ADC0809 引脚及内部结构	356
11.3.2	ADC0809 工作过程	357
11.3.3	ADC0809 转换器与微机的接口及应用	357
11.4	本章小结	359
11.5	本章习题	360
附录		361
1	8086CPU 指令分类速查表	361
2	常用缩写	368
参考文献		373

第一章 微型计算机基础知识

本章主要介绍微处理器发展史,特别是 Intel 系列微处理器的发展概况。详细说明数据在计算机内部的存储方式,符号数的常用表示方法,简单介绍常用的信息编码如 ASC II 码、BCD 码和 Unicode 码等。

目前的微型计算机结构都是基于冯·诺依曼体系结构,在介绍微机基本结构的同时,熟悉一些计算机系统中的常用术语。

读者学习完本章后将能够:

- (1) 使用适当的计算机术语,简述计算机发展的历史及微机的基本结构。
- (2) 对带符号数用原码、反码和补码来表示,并可使用补码进行算术运算。
- (3) 描述计算机系统的软硬件组成框图,以及基于总线结构的工作模式。
- (4) 区分和表示各种表示数字及字母的信息编码,如 BCD 码、ASC II 码等。

1.1 微型计算机发展概述

1.1.1 历史和现状

1944 年,第一代数字计算机 Mark I 在 Howard Aiken 的指导下面世。1946 年,J. Presper Eckert 和 John Mauchly 安装了首台电子数字计算机 ENIAC。该机使用了 18 000 个真空电子管,每秒可进行 4 500 次运算。1953 年,IBM 推出其首台电子计算机 IBM 701。

1971 年,英特尔公司发布了 Intel 4004 四位处理器,被认为是世界上第一个微处理器。1973 年,Xerox 公司的研发人员开发了 Xerox Alto,这是首台采用图形显示器、鼠标、菜单和光标的计算机。

1981 年,微软发布了 MS-DOS。同年,IBM 公司推出了 IBM-PC,采用的 CPU 是英特尔公司的 8088 微处理器。在 1986 年康柏公司先于 IBM 公司推出了 Destpro 386 计算机,首次使用了英特尔公司 16 MHz 386 处理器。

微软公司的创始人比尔·盖茨在一封电子邮件中说:“甚至倒退回 70 年代中期,那时个人电脑还没有面世,猜测计算机会在每张办公桌上出现简直是不可能的,即使在我们创办微软公司的时候,也无法预料以后会发生什么样的变化。在 21 世纪,个人电脑会向上百万的人传输金融数据,人们利用它学习以及工作,它的潜力无穷。”

纵观计算机发展史,按制造器件及工艺大致可分为四代。第一代电子计算机:1946—1957 年,这一阶段计算机主要采用电子管元件作基本器件,体积大,耗电量大,速度慢,可靠性差且维护困难。第二代电子计算机:1958—1964 年,采用晶体管,体积大大缩小,成本降低,速度提高近百倍。第三代计算机:1965—1971 年,集成电路问世,用中大规模集成电路构成计算机的主要部件。第四代计算机:始于 1970 年,大规模集成电路的成功制作并用于计算机,计算机体积进一步缩小,性能进一步提高。

自 1971 年以来,计算机设计制造技术不断地更新换代,大致可分为四个阶段。第一阶段:1971—1973 年,4 位、8 位计算机: Intel 4004, Intel 8008;特点: 操作指令简单,运算功能较差,速度较慢。第二阶段: 1973—1978 年,中档 8 位: Intel 8080, Motorola MC 6800, Zilog 公司的 Z80 和 Intel 8085。第三阶段: 1978—1981 年, Intel 8086/8088, Zilog Z8000, Motorola M68000,特点: 指令丰富,时钟频率 4—8 MHz。第四阶段: 1981 年以后,32 位,64 位 Intel 80386, Motorola 68020; Intel 80486, 80586, P, PⅡ, PⅢ, P4, Core2 处理器等。

现代计算机微处理集成度越来越高,速度越来越快,多核心 CPU 协调工作,超线程和更长数据位数(目前已达到 64 位)等技术都是今后计算机发展的主要趋势。

相对于现代的半导体计算机,可能完成同样功能的还有生物计算机、量子计算机、光计算机等。

自 20 世纪 70 年代以来,科学家发现脱氧核糖核酸(DNA)处在不同的状态下,可产生有信息和无信息的变化。这与电子逻辑器件有共通之处。1994 年,美国南加州大学计算机科学家伦纳德·艾德曼已研制成功一台 DNA 计算机。艾德曼说:“DNA 分子本质上就是数学式,用它来代表信息是非常方便的,试管中的 DNA 分子在某种酶的作用下迅速完成生物化学反应。28.3 g DNA 的运行速度超过了现代超级计算机的 10 万倍。”

量子计算机是一类遵循量子力学规律进行高速数学和逻辑运算、存储及处理量子信息的物理装置。当某个装置处理和计算的是量子信息,运行的是量子算法时,它就是量子计算机。迄今为止,世界上还没有真正意义上的量子计算机。但是,量子计算机使计算的概念焕然一新,这是量子计算机与其他计算机如光计算机和生物计算机等的不同之处。

光计算机是由光代替电子或电流,实现高速处理大容量信息的计算机。其基础部件是空间光调制器,并采用光内连技术,在运算部分与存储部分之间进行光连接,运算部分可直接对存储部分进行并行存取。突破了传统的用总线将运算器、存储器、输入和输出设备相连接的体系结构。运算速度极高、耗电极低,目前尚处于研制阶段。

1.1.2 现代微处理器的特点

1) 多级流水线

每条指令的执行过程都分为取指令、指令译码和执行指令三个步骤。假如每个步骤用时为 T 个时钟周期,则一条指令需要 $3T$ 个时钟周期,5 条指令要花费 $15T$ 个时钟周期。但取指令是 CPU 通过系统总线完成的,而译码与执行指令大部分是在 CPU 内部的译码部件和执行部件串行完成的。因此,就有可能在一条指令的执行过程中,同时译码下一条指令,并取第三条指令。这样 $15T$ 个时钟周期很可能完成 13 条指令的执行,从而大大提高了指令的吞吐量,这就是现代处理器的流水线技术,如图 1.1 所示。目前流水线的深度最大为 31 级。

2) 高速缓存

由于 CPU 的工作频率非常高,而主内存的工作频率相对较低,为充分发挥 CPU 的性能,现代微处理器在 CPU 与主内存之间增加一级或多级高速缓存来协调 CPU 与主内存的速度,尽可能提高整个系统的数据吞吐性能。高速缓存在工作频率上接近 CPU,但容量较小。缓存可多达三级,分别称为 L1、L2 和 L3 缓存,其中 L1 靠近 CPU。早期的 L2 和 L3 可在 CPU 片内或片外,2012 年之后,L2 和 L3 都集成在片内。在容量上 L1 最小,L2 较 L1 大,L3 较 L2 大。

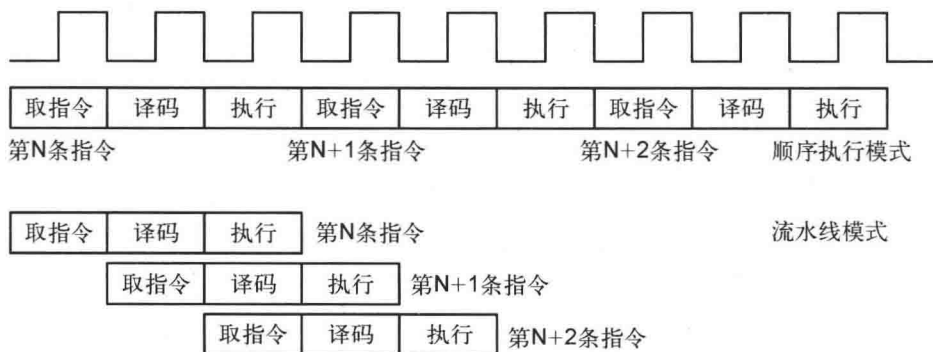


图 1.1 多级流水线技术

由于高速缓存的设计思想是依据程序运行时的局部性规律,即大部分程序的指令常常访问最近使用过的指令和数据,或前后距离较近的指令和数据,比如循环指令、数组操作、串操作指令等。因此如果预先把该指令前后的指令或所用的数据成块地取到高速缓存中,就不必每次都到低速的主内存中去查找了。从而提高了 CPU 的运行效率和系统的数据处理能力。

3) 乱序执行

由于流水线技术的应用,指令在执行前也被进一步拆分成更小的执行单位,即微操作(由微指令完成)。这样,当前后相关一些指令被拆分成微指令后,CPU 会根据高速缓存和内存访问的需要,对微指令的执行顺序重新排序,优化执行顺序,如可在等待获取操作数据的同时执行后面的指令,从而打乱程序指令的先后执行顺序。表面上指令的执行顺序乱了,但大大提高了 CPU 的指令吞吐量。

4) 动态分支预测

在程序指令顺序执行过程中,流水线技术是完美无缺的。但当程序中突然出现了跳转指令时,就会发现在高速缓存中预取的前后相关程序块中可能找不到下一条指令,如 JMP FAR 远跳转指令。这样已提前获取和译码的指令就无效而必须中断执行,流水线技术暂时失效。

针对类似情况,Pentium 开始的现代处理器引入了分支预测技术(Branch Prediction)。它采用一个分支目标缓冲器 BTB(Branch Target Buffer),记录最近使用的转移指令使用情况,并动态预测当前转移指令是否发生分支。如果预测正确则顺序执行,如果预测错误则清空流水线重取指令和数据,因此代价较大。

5) 超线程技术

超线程技术(HT, Hyper-Threading)是英特尔研发的一个技术,于 2002 年发布。超线程技术原先应用于 Xeon 处理器中,当时称为“Super-Threading”。之后陆续应用在 Pentium 4 中,将技术主流化。

通过此技术,英特尔实现在一个实体 CPU 中提供两个逻辑线程。这样本来一个 CPU 只能执行一个线程的限制就被打破,变成一个物理 CPU 可以模拟出两个逻辑 CPU,同时执行两个线程。超线程的未来发展,是提升处理器的逻辑线程,这也是未来微处理器发展的一个方向。

扩展阅读:现代微处理器

8086/8088 微处理器

1978年,英特尔推出了8086微处理器,一年多后推出了8088。都是16位微处理器,2.5 MIPS,可寻址1 MB存储器。一个显著的特点是使用小型的4字节或6字节指令高速缓冲存储器,即指令队列,在指令执行前就可预先取出几条指令排队。这为现代微处理器更大的指令高速缓冲存储器奠定了基础。

80286 微处理器

1983年,英特尔推出了80286微处理器,以提供更强大的数据处理能力和存储容量,满足数据库、电子表格、文字处理等应用需求。80286除可寻址16 MB存储系统外,其指令系统几乎与8086/8088完全相同,只为管理额外的15 MB存储器增加了几条指令。运行速度达到4.0 MIPS。在80286处理器中引进了保护方式操作,用段寄存器的内容作为选择子或描述符表的指针。描述符提供24位基地址,允许寻址16 MB存储空间,支持虚拟存储器管理和各种保护机制,如段界限检查、只读和只执行段选择检查等。硬件任务切换和局部描述符表可实现应用程序与用户程序之间的相互保护。

80386 微处理器

1985年底,英特尔推出了80x86系列中的第一款32位处理器80386,包含32位数据总线和32位地址总线,可寻址4 GB存储系统。被认为是IA-32架构的开始。它对80286以前的微处理器结构做了很大的改进。除提供更高的时钟速度外,80386还包括用于存储管理和存储器分配的硬件电路。80386的指令系统与8086、8088和80286微处理器是兼容的。增加的指令引用32位寄存器,并且管理存储系统。80386处理器同时支持分段和平面存储模式,并把分页机制引进了IA-32结构,用4 KB固定尺寸的页提供一种虚拟存储管理方法,比分段更优越。Intel 386处理器还支持虚拟8086模式。

80486 微处理器

1989年,英特尔推出了80486微处理器,并将微处理器(x86)、算术协处理器(x87)和8 KB的高速缓存合并到一片集成块中(之前的微处理器和算术协处理器是分开的)。把80386处理的指令译码和执行单元扩展为5个流水线段,增加了更多的并行处理能力。80486一个重大的改进是引入了缓存,增加8 KB的一级缓存。该处理器引入了系统管理模式和内存对齐检查机制。

Pentium 微处理器

1993年,英特尔推出了Pentium微处理器,或称为80586。最快时钟频率可达到233 MHz。高速缓冲从8 KB增加到16 KB,包含8 KB的指令高速缓存和8 KB的数据高速缓存。存储容量高达4 GB,数据总线宽度按原定拓宽64位,数据总线传输速度高达66 MHz。除支持4 KB的内存页外,还支持4 MB的内存页。可允许使用双精度浮点数来实现由高速向量生成图形显示,允许虚拟现实软件和视频显示以更逼真的速度在Pentium平台上操作。新型号的Pentium还包含多媒体扩展的附加指令(称为MMX指令)。

Pentium最有创意的特性是它的双整数处理技术,内部有两个独立的整数处理器(超标量技术),可同时执行两条彼此独立的指令,每个时钟周期执行两条指令。另一个增强性能是转移预测技术,加快了循环程序的执行。引入了性能监测机制,监视内部事件和流水线的执行情况。引入了内部错误探测功能和JTAG调试支持。

值得注意的是,此时摩托罗拉、苹果和IBM联合推出了Power PC,又整合了两个整数部件和一个浮点部件的RISC(Reduced Instruction Set Computer 精简指令系统计算机)微处理器。尽管提高了Apple Macintosh的性能,但仍竞争不过Intel微处理器。

Pentium Pro 微处理器

1995年推出的Pentium Pro原称为P6,时钟频率高达166 MHz,内部有16 KB的一级缓存L1(8 KB指令和8 KB数据),256 KB的二级缓存L2。地址总线从32位增加到36位,可寻址4 GB或64 GB存储系统。另一个显著特点使用三个执行部件,可同时执行三条指令。并引入了类似RISC指令的微操作,将原来的x86指令先翻译成等长的微操作后再执行。

Pentium II 和 Xeon 微处理器

1997 年推出的 PII 代表了英特尔的新方向。其中二级缓存 L2 和微处理器放在 PII 模块的电路板上,速度可达 133 MHz,可以存储 512 KB 信息,P II 模块上的微处理器实际是带 MMX 扩展的 Pentium Pro 处理器。之后改进的该系列微处理器速度可达到 450 MHz,32 KB 的 L1 和 2 MB 的 L2。支持 8 ns 的 SDRAM。

Pentium III 微处理器

P III 内核更快,P6 或 PRO 范畴,时钟频率可达 1 GHz,配置 512 KB 高速缓存,从微处理器连接到存储控制器、PCI 控制器和 AGP 控制器的处理器总线速度是 100 MHz 或 133 MHz。引入了单指令多数据扩展新特征,即 SSE。

Pentium 4 和 Core2 微处理器

2000 年末,英特尔推出了 Pentium 4 微处理器,新版本称为 Core2。P4 采用英特尔的 P6 体系结构,主要区别是时钟频率可达 3.2 GHz 或更高,芯片组支持 RAMBUS 存储器总线技术或 DDR 存储器代替 SDRAM 技术。Core2 可达 3 GHz 的处理速度。P4 Extreme 版本含有 2 MB 的 L2,Core2 有 2 MB 或 4 MB 的 L2。

引入的超线程技术可在一块 CPU 芯片内实现两个处理器(逻辑处理器)的功能,来同时执行两个线程。流水线的级数增加到 20~31 级。P4 的 6xx 系列引入了 EM64T 技术,通过 IA-32e 模式支持 64 位计算。

2006 年推出的 Core2 系列处理器,其主要特征是微操作、低功耗、乱序执行和动态执行等。其中微操作是将一些常见的 x86 指令合并成一条微指令操作来执行;动态执行能力进一步增强,每个 CPU 内核在一个时钟周期最多可以执行 4 条指令。

1.2 计算机中的数制和编码

1.2.1 计算机中的数制

在数字电路课程中对数制的表示及转换已有较详细的介绍,其中,二进制、十进制、八进制及十六进制数的表示及它们之间相互的转换需要读者重点复习。要点:一位八进制是三位二进制,一位十六进制是四位二进制;十进制整数除基取余,小数乘基取整,从小数点开始向左和向右排列。

1.2.2 带符号数的表示方法

若字节长为 8 位,由高到低分别为 D7D6D5D4D3D2D1D0,其中最高位 D7 为符号位。符号位用 0 表示正;用 1 表示负,其余各位为数字位,则: $+59=00111011\text{B}$; $-59=10111011\text{B}$ 。这里 B(Binary)表示二进制。

机器数:与一个符号连在一起的一个数。真值,即机器数的数值,如 -0111011B 。机器数主要有三种表示方法:原码、反码和补码。

1) 原码

对于一个带符号数的原码,是将其绝对值对应的二进制数前面加“0”表示正数,前面加“1”表示负数。定义如下: