



# 微處理機

## 設計原理與應用

第八版

陳俊勝 編著

儒林圖書公司 發行

# 微處理機 設計原理與應用



● 陳俊勝 編著

儒林圖書公司 發行

國家圖書館出版品預行編目資料

微處理機設計原理與應用/陳俊勝編著. --八版.

-- 臺北市：儒林, 2014.09

面；公分

ISBN 978-957-499-975-0(平裝)

1.微處理機

471.516

103017325

版  
權  
所  
有

翻  
印  
必究

## 微處理機設計原理與應用

---

書 號：TB-087

編 著 者：陳俊勝

打 字 排 版：編輯部設計

封 面 設 計：編輯部設計

版 次：2014 年 9 月八版一刷

出 版 者：儒林圖書有限公司

出版登記證：行政院新聞局局版台業字第 1492 號

印 刷 者：印藝印刷廠有限公司

製 版：印藝企業有限公司

台北總公司：台北市中正區重慶南路一段 121 號 8 樓 23 室

電話：02-23118971-3 傳真：02-23315111

發 行 部：台北縣泰山鄉楓江路 86 巷 8 號

電話：02-22979888 傳真：02-29096452

網 址：[www.scholars.com.tw](http://www.scholars.com.tw)

E - m a i l：[scholars@scholars.com.tw](mailto:scholars@scholars.com.tw)

戶 名：儒林圖書公司

郵 政 劃 撥：0106792-1

建議售價：NT\$580

# 序 言

內容提要

本書主要是探討典型微處理機系統的基本概念，除了介紹一般微處理機的相關原理外，內容更涵蓋了微處理機的架構、操作、程式規劃，以及各族群成員間的介面方式。

在教材的設計上，除了希望合乎潮流，內容廣泛與實用的要求外，同時也兼顧在此領域研究人員與學生的需求。從本書除了能學到完整清晰的基本觀念與解決問題的方法外，對於微處理機系統規劃與介面方面有興趣的讀者而言，更是一本非常實用的參考書。

## 課程對象

本書內容是針對微處理機相關課程所設計，可做為一學期或兩學期課程的教科書，提供讀者學習微處理機的理論及實際的應用。對於本書每個主題所需要的背景知識，都會做事前的重點複習，使讀者能有條理的學習，不會因無數位電路等技術背景而不得其門而入。

## 課程特色

本書內容由簡單的微處理機原理開始，經過微處理機典型架構、輸入/輸出介面與應用、實際的高階微處理機、組合語言程式設計、週邊相關裝置的應用，最後以單晶片微電腦的設計做為結束。每章都是以循序漸進的方式，慢慢帶領讀者對微處理機個別元件做透徹的了解，逐步建立起整體的概念。

## 課程內容

本書內容非僅限於微處理機一項，因為微處理機必須與其他相關元件相互配合才能發揮功能。本書共分為 10 章，劃分為微處理機的典型架構(1~3 章)，輸入/輸出介面與應用(4~5 章)，實際的高階微處理機(第 6 章)、組合語言程式設計(第 7 章)，記憶體(第 8 章)與單晶片微電腦(第 9 章)等六大部分。

每章節的編排方式，大都是依內容整理、綜合範例與重要考題順序編寫而成。課程內容分為：

### 第 1 章：微處理機原理

從微處理機系統發展的介紹開始，描述微處理機的設計方法、演變、資料儲存方法，並對數位系統的階層式設計做簡單的複習，最後說明基本的微處理機結構。

### 第 2 章：微處理機的組成要素

以典型的 8 位元微處理機模型來辨識微處理機方塊圖中的主要部分，並解釋方塊圖與程式模型間的差異。

### 第 3 章：微處理機的指令與程式

以使用者的角度對微處理機的組織與架構加以描述，除了定義指令集、運算碼與助憶符號等名詞外，同時也介紹可使用的指令格式，以及從記憶體提取資料的定址模式。

## 第4章：微處理機的通訊

從基本的輸入/輸出(I/O)埠使用開始，介紹微處理機與週邊通訊的方法，這包含輪詢法、中斷法、直接記憶體存取。最後並從基本匯流排的觀念來說明匯流排的標準與設計考慮，並介紹一些較著名的匯流排。

## 第5章：微處理機的輸入與輸出

從解釋如何使用 ASCII 碼與資料通訊協定做資料傳輸開始，介紹串列與並列通訊定義下的資料傳輸，同時比較兩者在傳輸上的差異，最後並介紹各類的輸入/輸出介面與裝置。

## 第6章：高階微處理機

先對各類型的高階微處理機做廣泛性的介紹，然後深入探討 Intel 8088/86 微處理機。另外也討論時脈產生器 8284 與匯流排控制器 8288，並比較 80x86 系列微處理機的架構與硬體電路，以及簡介 Motorola 與 RISC 微處理機。

## 第7章：微處理機的程式設計

從介紹微處理機系統的程式設計概念開始，解釋計算機程式的一般作用，然後說明 80x86 組合語言的指令集，以及如何寫出簡單的組合語言程式。

## 第8章：記憶體

描述半導體、磁性與光學記憶體的基本工作原理，並討論當作特殊類型記憶體使用的可規劃元件結構，最後說明如何在系統應用中使用記憶體元件。



## 第9章：單晶片微電腦

介紹有關 8051 的內部硬體架構、組織與指令分析，並說明輸入/輸出埠、中斷、計時/計數器與串列埠等功能的應用。

## 感謝

本書之能順利出版，除了感謝筆者同仁為本書提供了許多寶貴經驗與大力協助外，還要謝謝儒林書局的編輯與同仁們提供了最完善的援助。最後謹希望各位先進與讀者不吝批評與指示。

陳俊勝 謹識

# 目錄

## 第 1 章 微處理機原理

|       |                 |      |
|-------|-----------------|------|
| 1.1   | 導論 .....        | 1-2  |
| 1.1.1 | 微處理機的發展 .....   | 1-2  |
| 1.1.2 | 微處理機的設計方法 ..... | 1-5  |
| 1.2   | 資料的表示方式 .....   | 1-6  |
| 1.2.1 | 基本單位定義 .....    | 1-6  |
| 1.2.2 | 數字系統與轉換 .....   | 1-10 |
| 1.2.3 | 數字表示法 .....     | 1-19 |
| 1.2.4 | 浮點數的表示方式 .....  | 1-31 |
| 1.3   | 數位碼 .....       | 1-38 |
| 1.3.1 | BCD 碼 .....     | 1-39 |
| 1.3.2 | 加三碼 .....       | 1-40 |
| 1.3.3 | 格雷碼 .....       | 1-41 |
| 1.3.4 | 其他十進位碼 .....    | 1-43 |
| 1.3.5 | 偵錯碼 .....       | 1-44 |
| 1.3.6 | 文數字碼 .....      | 1-46 |
| 1.4   | 數位元件 .....      | 1-49 |
| 1.4.1 | 積體電路實作 .....    | 1-49 |
| 1.4.2 | 組合邏輯 .....      | 1-59 |
| 1.4.3 | 序向邏輯 .....      | 1-70 |
| 1.4.4 | 硬體描述語言 .....    | 1-83 |
| 1.5   | 微處理機與微算機 .....  | 1-84 |
| 1.6   | 基本微處理機結構 .....  | 1-87 |
| 1.6.1 | 基本組成 .....      | 1-87 |



|                      |      |
|----------------------|------|
| 1.6.2 微處理機的暫存器 ..... | 1-88 |
| 1.6.3 結構特性 .....     | 1-89 |

## 第 2 章 微處理機的組成要素

|                            |      |
|----------------------------|------|
| 2.1 微處理機模型 .....           | 2-2  |
| 2.1.1 微處理機方塊圖 .....        | 2-3  |
| 2.1.2 資料轉移與運算 .....        | 2-4  |
| 2.2 算術邏輯單元 .....           | 2-5  |
| 2.2.1 功能描述 .....           | 2-5  |
| 2.2.2 組成實例 .....           | 2-7  |
| 2.3 微處理機的暫存器 .....         | 2-17 |
| 2.3.1 累積器 .....            | 2-19 |
| 2.3.2 程式計數器 .....          | 2-21 |
| 2.3.3 狀態暫存器 .....          | 2-23 |
| 2.3.4 堆疊指標 .....           | 2-29 |
| 2.3.5 一般用途暫存器 .....        | 2-32 |
| 2.3.6 記憶位址暫存器 .....        | 2-34 |
| 2.3.7 指令暫存器 .....          | 2-35 |
| 2.3.8 暫時暫存器 .....          | 2-36 |
| 2.4 控制單元 .....             | 2-38 |
| 2.4.1 以序向電路設計法設計控制邏輯 ..... | 2-40 |
| 2.4.2 以多相時脈解碼設計控制邏輯 .....  | 2-51 |
| 2.4.3 以微程式法設計控制邏輯 .....    | 2-60 |
| 2.5 內部匯流排 .....            | 2-72 |

## 第 3 章 微處理機的指令與程式

|                 |     |
|-----------------|-----|
| 3.1 指令集 .....   | 3-2 |
| 3.2 指令的格式 ..... | 3-7 |

|        |                       |      |
|--------|-----------------------|------|
| 3.2.1  | 導論 .....              | 3-7  |
| 3.2.2  | 指令格式的分類 .....         | 3-9  |
| 3.2.3  | 指令的執行過程 .....         | 3-15 |
| 3.3    | 定址模式 .....            | 3-18 |
| 3.3.1  | 立即定址法 .....           | 3-21 |
| 3.3.2  | 直接定址模式 .....          | 3-21 |
| 3.3.3  | 隱含定址模式 .....          | 3-25 |
| 3.3.4  | 間接定址模式 .....          | 3-25 |
| 3.3.5  | 暫存器定址模式 .....         | 3-26 |
| 3.3.6  | 索引定址模式 .....          | 3-29 |
| 3.3.7  | 相對定址模式 .....          | 3-30 |
| 3.3.8  | 基底定址模式 .....          | 3-31 |
| 3.3.9  | 自動遞增或遞減定址模式 .....     | 3-32 |
| 3.3.10 | 定址模式的數值實例 .....       | 3-32 |
| 3.4    | 精簡指令集電腦與複雜指令集電腦 ..... | 3-34 |
| 3.4.1  | CISC 與 RISC 的比較 ..... | 3-34 |
| 3.4.2  | 電腦系統效能評估 .....        | 3-38 |

## 第 4 章 微處理機的通訊

|       |                      |      |
|-------|----------------------|------|
| 4.1   | 微處理機與 I/O 連接 .....   | 4-2  |
| 4.1.1 | I/O 需求 .....         | 4-2  |
| 4.1.2 | I/O 埠與微處理機的連接 .....  | 4-5  |
| 4.2   | 輪詢法 .....            | 4-8  |
| 4.3   | 中斷法 .....            | 4-11 |
| 4.3.1 | 基本概念 .....           | 4-11 |
| 4.3.2 | 微處理機對中斷的處理方式 .....   | 4-18 |
| 4.3.3 | 中斷型態分類 .....         | 4-19 |
| 4.3.4 | 多重中斷要求 .....         | 4-24 |
| 4.3.5 | 可程式中斷控制器：8259A ..... | 4-28 |



|       |                 |      |
|-------|-----------------|------|
| 4.4   | 直接記憶體存取 .....   | 4-33 |
| 4.5   | 匯流排的標準與設計 ..... | 4-41 |
| 4.5.1 | 匯流排基本概念 .....   | 4-41 |
| 4.5.2 | 匯流排的標準 .....    | 4-45 |
| 4.6   | 匯流排的規格 .....    | 4-50 |
| 4.6.1 | 內部匯流排 .....     | 4-50 |
| 4.6.2 | 外部匯流排 .....     | 4-54 |

## 第 5 章 微處理機的輸入與輸出

|       |                       |      |
|-------|-----------------------|------|
| 5.1   | 資料傳輸簡介 .....          | 5-2  |
| 5.2   | 串列傳輸 .....            | 5-6  |
| 5.2.1 | 通訊傳輸的基本概念 .....       | 5-7  |
| 5.2.2 | 串列介面 .....            | 5-9  |
| 5.2.3 | 非同步串列傳輸 .....         | 5-9  |
| 5.2.4 | 同步串列傳輸 .....          | 5-19 |
| 5.2.5 | 可程式通訊元件(8251A) .....  | 5-20 |
| 5.3   | 串列通訊線 .....           | 5-29 |
| 5.4   | 並列傳輸 .....            | 5-32 |
| 5.4.1 | 概論 .....              | 5-32 |
| 5.4.2 | 8255A 可程式週邊介面 .....   | 5-32 |
| 5.5   | 可程式計時/計數器(8254) ..... | 5-47 |
| 5.5.1 | 功能簡介 .....            | 5-47 |
| 5.5.2 | 系統操作 .....            | 5-53 |
| 5.6   | 可程式鍵盤/顯示器介面 .....     | 5-60 |
| 5.7   | USB 介面 .....          | 5-63 |

## 第 6 章 高階微處理機

|     |                 |     |
|-----|-----------------|-----|
| 6.1 | 高階微處理機的發展 ..... | 6-2 |
|-----|-----------------|-----|

|        |                               |      |
|--------|-------------------------------|------|
| 6.1.1  | Intel x86 微處理機的演進 .....       | 6-3  |
| 6.1.2  | x86 相容微處理機 .....              | 6-13 |
| 6.1.3  | 微處理機的散熱問題 .....               | 6-17 |
| 6.2    | 8088/86 微處理機的硬體架構與支援晶片 .....  | 6-20 |
| 6.2.1  | 8088/86 接腳說明 .....            | 6-21 |
| 6.2.2  | 時脈產生器：8284 .....              | 6-31 |
| 6.2.3  | 匯流排控制器：8288 .....             | 6-34 |
| 6.2.4  | 記憶體 .....                     | 6-41 |
| 6.2.5  | 輸入/輸出埠 .....                  | 6-44 |
| 6.2.6  | 輸入/輸出中斷 .....                 | 6-48 |
| 6.2.7  | 直接記憶體存取 .....                 | 6-50 |
| 6.3    | 8088/86 微處理機程式模型與功能 .....     | 6-51 |
| 6.3.1  | 基本工作原理 .....                  | 6-52 |
| 6.3.2  | 8088/86 的基本結構 .....           | 6-53 |
| 6.4    | 80186/88 微處理機簡介 .....         | 6-58 |
| 6.5    | 80286 微處理機架構 .....            | 6-59 |
| 6.5.1  | 接腳說明 .....                    | 6-60 |
| 6.5.2  | 功能方塊 .....                    | 6-64 |
| 6.6    | 80386 的硬體架構 .....             | 6-66 |
| 6.7    | 80486 微處理機架構 .....            | 6-70 |
| 6.8    | Pentium 系列微處理機架構 .....        | 6-72 |
| 6.8.1  | Pentium 微處理機架構 .....          | 6-72 |
| 6.8.2  | Pentium Pro 微處理機架構 .....      | 6-78 |
| 6.9    | Motorola 68xxx 系列微處理機簡介 ..... | 6-80 |
| 6.10   | RISC 微處理機介紹 .....             | 6-84 |
| 6.10.1 | 導論 .....                      | 6-84 |
| 6.10.2 | Intel 80960 系列微處理機 .....      | 6-86 |
| 6.10.3 | Motorola MC88100 微處理機 .....   | 6-87 |
| 6.10.4 | Power PC 微處理機 .....           | 6-88 |



## 第 7 章 微處理機的程式設計

|       |                     |      |
|-------|---------------------|------|
| 7.1   | 程式設計 .....          | 7-2  |
| 7.1.1 | 設計概念 .....          | 7-2  |
| 7.1.2 | 設計實例 .....          | 7-6  |
| 7.2   | 80x86 系列的程式模式 ..... | 7-11 |
| 7.2.1 | 程式模式 .....          | 7-11 |
| 7.2.2 | 記憶體定址 .....         | 7-20 |
| 7.3   | 定址模式 .....          | 7-25 |
| 7.3.1 | MOV 指令描述 .....      | 7-25 |
| 7.3.2 | 資料定址的方式 .....       | 7-26 |
| 7.4   | 80x86 指令的基本概念 ..... | 7-38 |
| 7.5   | 基本組合語言指令 .....      | 7-40 |
| 7.5.1 | 資料轉移指令 .....        | 7-40 |
| 7.5.2 | 堆疊運算指令 .....        | 7-44 |
| 7.5.3 | 算術運算指令 .....        | 7-48 |
| 7.5.4 | 邏輯指令 .....          | 7-63 |
| 7.5.5 | 移位指令 .....          | 7-70 |
| 7.5.6 | 旋轉指令 .....          | 7-75 |
| 7.6   | 程式控制指令 .....        | 7-77 |
| 7.6.1 | 旗標控制指令 .....        | 7-77 |
| 7.6.2 | 跳躍指令 .....          | 7-78 |
| 7.6.3 | 重覆控制指令 .....        | 7-88 |
| 7.6.4 | 字串運算指令 .....        | 7-91 |
| 7.6.5 | 中斷指令 .....          | 7-94 |
| 7.7   | 組合語言組譯器指令 .....     | 7-95 |

## 第 8 章 記憶體

|     |          |     |
|-----|----------|-----|
| 8.1 | 導論 ..... | 8-2 |
|-----|----------|-----|

|       |                         |       |
|-------|-------------------------|-------|
| 8.1.1 | 記憶體分類 .....             | 8-2   |
| 8.1.2 | 記憶體階層 .....             | 8-5   |
| 8.2   | 半導體記憶體基本概念 .....        | 8-8   |
| 8.2.1 | 記憶體陣列 .....             | 8-8   |
| 8.2.2 | 基本儲存元件 .....            | 8-12  |
| 8.3   | 唯讀記憶體(ROM) .....        | 8-19  |
| 8.3.1 | 基本特性 .....              | 8-20  |
| 8.3.2 | 可規劃唯讀記憶體 .....          | 8-28  |
| 8.3.3 | 快閃記憶體 .....             | 8-38  |
| 8.4   | 可讀寫隨機存取記憶體(RAM) .....   | 8-42  |
| 8.4.1 | 靜態 RAM(SRAM) .....      | 8-43  |
| 8.4.2 | 快取記憶體 .....             | 8-48  |
| 8.4.3 | 動態 RAM(DRAM)的基本組成 ..... | 8-50  |
| 8.4.4 | 動態 RAM 的結構與操作 .....     | 8-55  |
| 8.5   | 記憶體的擴充 .....            | 8-65  |
| 8.5.1 | 字組長度的擴充 .....           | 8-65  |
| 8.5.2 | 字組容量的擴充 .....           | 8-75  |
| 8.6   | 特殊類型記憶體 .....           | 8-86  |
| 8.6.1 | 先進先出記憶體 .....           | 8-86  |
| 8.6.2 | 後進先出記憶體 .....           | 8-91  |
| 8.6.3 | 電荷耦合裝置記憶體 .....         | 8-98  |
| 8.7   | 可規劃邏輯裝置 .....           | 8-98  |
| 8.7.1 | 可規劃邏輯陣列 .....           | 8-99  |
| 8.7.2 | 可規劃及陣列邏輯 .....          | 8-104 |
| 8.7.3 | 可規劃邏輯序列 .....           | 8-108 |
| 8.8   | 外部記憶體 .....             | 8-108 |
| 8.8.1 | 碟性裝置 .....              | 8-110 |
| 8.8.2 | 光學記憶體 .....             | 8-115 |

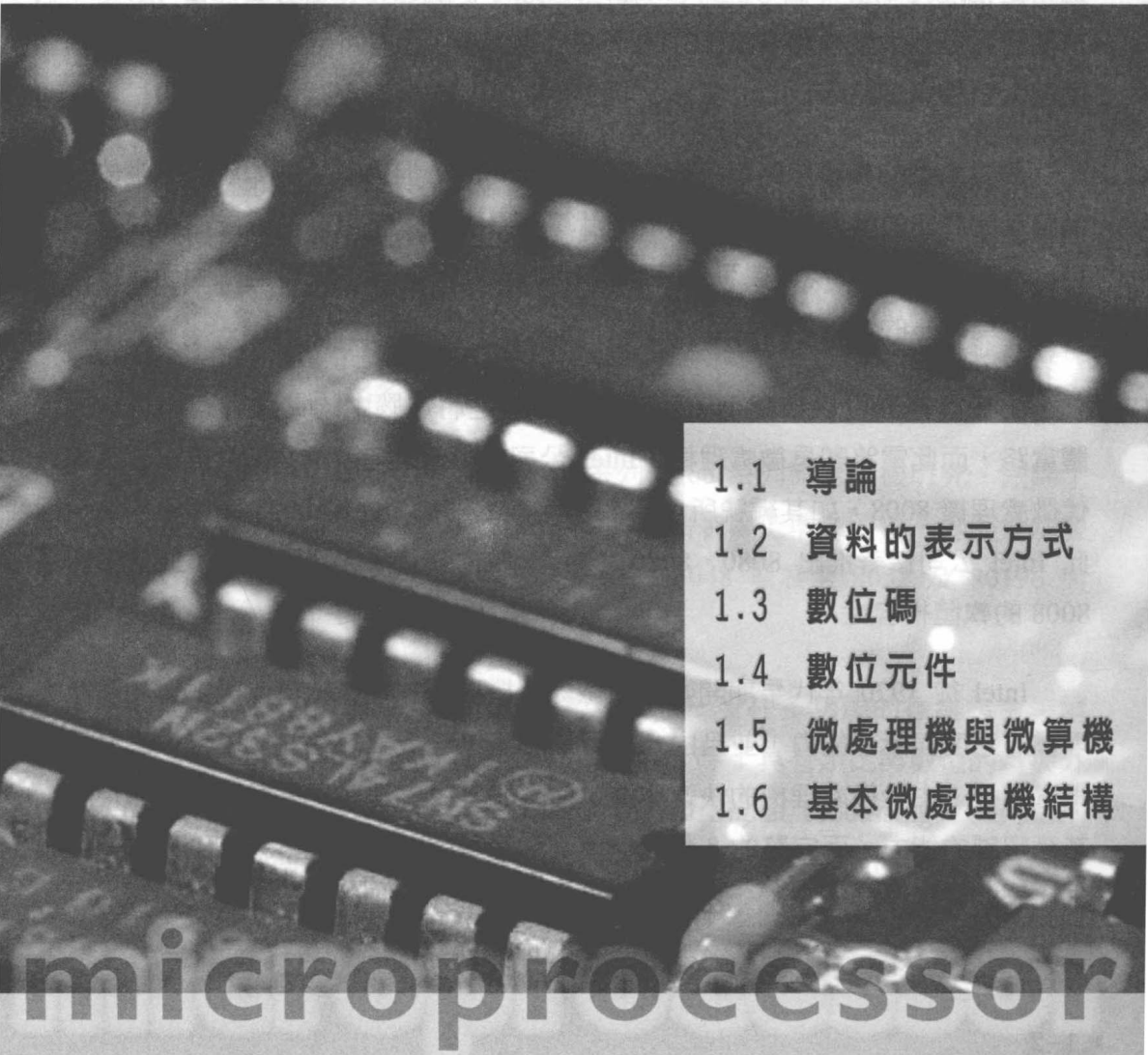


## 第9章 單晶片微電腦

|                                |      |
|--------------------------------|------|
| 9.1 導論 .....                   | 9-2  |
| 9.2 8051 架構 .....              | 9-4  |
| 9.2.1 內部結構 .....               | 9-5  |
| 9.2.2 接腳功能 .....               | 9-6  |
| 9.2.3 系統時序 .....               | 9-12 |
| 9.2.4 系統重置 .....               | 9-12 |
| 9.3 8051 的記憶體組成 .....          | 9-15 |
| 9.3.1 程式記憶體 .....              | 9-16 |
| 9.3.2 資料記憶體 .....              | 9-18 |
| 9.4 8051 輸入/輸出(I/O)埠 .....     | 9-25 |
| 9.4.1 輸入/輸出埠組成 .....           | 9-25 |
| 9.4.2 8051 串列埠 .....           | 9-30 |
| 9.5 計時/計數器 .....               | 9-39 |
| 9.5.1 計時/計數器控制暫存器(TCON) .....  | 9-40 |
| 9.5.2 計時/計數模式控制暫存器(TMOD) ..... | 9-42 |
| 9.5.3 計時/計數器工作模式分析 .....       | 9-43 |
| 9.6 8051 的中斷系統 .....           | 9-46 |
| 9.6.1 中斷結構 .....               | 9-46 |
| 9.6.2 中斷致能暫存器(IE) .....        | 9-50 |
| 9.6.3 中斷優先權暫存器(IP) .....       | 9-51 |
| 9.6.4 計時/計數控制暫存器(TCON) .....   | 9-53 |
| 9.7 省電模式 .....                 | 9-54 |
| 9.8 8051 指令集 .....             | 9-55 |
| 9.8.1 指令格式 .....               | 9-55 |
| 9.8.2 定址模式 .....               | 9-56 |
| 9.8.3 指令集 .....                | 9-58 |

# 第一章

# 微處理機原理

- 
- 1.1 導論
  - 1.2 資料的表示方式
  - 1.3 數位碼
  - 1.4 數位元件
  - 1.5 微處理機與微算機
  - 1.6 基本微處理機結構

microprocessor



## 1.1 導論

### 1.1.1 微處理機的發展

由於固態積體電路技術與電腦技術的發展，使得微處理機具有體積小且價格低廉的特點，因而成為兼具控制及處理功能的產品。微處理機(Microprocessor)通常是指能完成於一個單晶片(Single-chip)或單石(Monolithic)上，在 1960 年代末期已可見到大型積體電路(LSI)，而在 1980 年代已有可容納 100,000 個電晶體的超大型積體電路(VLSI)出現。

許多大型的積體電路都只能完成特定的功能，但仍有少數如記憶裝置的 LSI 電路可完成一般性的功能。例如電子計算器原需要 75~100 個獨立的積體電路包裝，而在 1970 年代中期，可以特殊的 LSI 取代 5~6 個 LSI 電路，因而使得計算器減少為單一的電路。

由於計算器可以被縮小，因此下個目標是將電腦中的電路縮減為單一的積體電路，而此電路即是微處理機。Intel 公司於 1973 年改進 4004 推出真正第一代微處理機 8008，如其編號所示為 8 位元微處理機。由於 8008 速度不夠快，因此 Intel 公司接著推出 8080。8080 能在 1 秒內執行 50 萬個指令。並且保留了 8008 的軟體相容性。

Intel 從 1970 年代早期開始改進微處理機結構，每次結構改進都增加了微處理機的速度與計算能力，並且由 4 位元成長為 8 位元，甚至 16 位元、32 位元的微處理機。由於微處理機的快速改進，使得一些微處理機具有與迷你電腦相同，甚至超越的能力，而完整的 8 位元微處理機系統(包含記憶體與通訊能力)在 1980 年代早期就已發展出來。