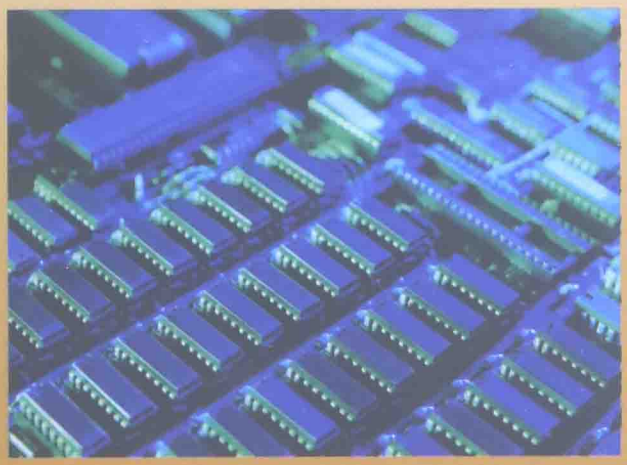
普通高等教育“十一五”国家级规划教材

可编程逻辑器件及EDA技术

数字系统设计与SOPC技术

李景华　杜玉远　主编



東北大學出版社
Northeastern University Press

普通高等教育“十一五”国家级规划教材

可编程逻辑器件及 EDA 技术

——数字系统设计与 SOPC 技术

李景华　杜玉远　主编

东北大学出版社

·沈　阳·

图书在版编目（CIP）数据

可编程逻辑器件及EDA技术：数字系统设计与SOPC技术 / 李景华，杜玉远主编. —沈阳：东北大学出版社，2014.7
ISBN 978-7-5517-0708-4

Ⅰ.①可… Ⅱ.①李… ②杜… Ⅲ.①可编程逻辑器件—高等学校—教材 ②电子电路—电路设计—计算机辅助设计—高等学校—教材 Ⅳ.①TP332.1 ②TN702

中国版本图书馆CIP数据核字（2014）第160451号

出 版 者：东北大学出版社
地址：沈阳市和平区文化路3号巷11号
邮编：110004
电话：024—83687331（市场部）　83680267（社务室）
传真：024—83680180（市场部）　83680265（社务室）
E-mail：neuph @ neupress.com
http：//www.neupress.com
印 刷 者：廊坊市新阳印刷有限公司
发 行 者：东北大学出版社
幅面尺寸：184mm×228mm
印　　张：31.75
字　　数：693千字
出版时间：2014年9月第1版
印刷时间：2014年9月第1次印刷
责任编辑：王兆元
封面设计：唯　美
责任校对：闻　悦
责任出版：唐敏志

ISBN 978-7-5517-0708-4　　定　　价：88.00元

前　言

随着电子技术的飞速发展，可编程逻辑器件及其设计技术正在快速进步，而可编程逻辑器件的应用数字系统设计技术也在不断进步和更新。

20世纪末期，集成电路的制造技术处于深亚微米阶段，其特征尺寸为0.35～0.18μm。在经历短短几年之后，集成电路的制造技术已经发展到90～65nm的水平。这就意味着单片可编程逻辑器件可以集成几千万个PLD门。可编程逻辑器件和ASIC技术的融合，使系统在片SOPC（System On Programmable Chip）技术得以实现。所谓SOPC技术，就是将各种MCU、存储器、各种接口单元以硬核或软核方式集成到可编程逻辑器件中。SOPC作为数字系统设计的一个全新应用领域，需要融入最新的教学内容。因此，我们对本书第一版内容进行了必要的增减。

基于上述考虑，本书保留了第一版中可编程逻辑器件基础、数字系统设计、VHDL、典型数字系统设计方法及其实例等内容。

作者在总结SOPC技术实践的经验和体会的基础上，新增了SOPC技术的应用器件结构与工作原理、SOPC的硬件设计和软件设计及其IP核应用技术等内容。特别详细讲解了Quartus Ⅱ 7.0的使用方法，Nios Ⅱ系统的软件、硬件设计过程和设计实例。

此外，为了使读者更为充分地了解学习新兴的EDA设计工具和设计方法，在本书的最后一章还系统地介绍了Altium公司推出的一体化EDA设计工具Altium Designer V6.5，并且以翔实的例子介绍了基于NanoBoard-NB1开发板的EDA设计实现方法。

本书可作为高等院校电子信息工程、计算机应用、通信工程、微电子、自动控制类专业的本科生和研究生学习数字系统设计课的教材，也可以作为电子系统设计工程师的技术参考书。

本书由李景华、杜玉远、李汇明编写。其中第1、2、3、4章由李汇明和李景华编写，第5、6、7、8、9、10章由杜玉远编写。全书由李景华和杜玉远负责内容编排、定稿与修改。本书在编写过程中参考了相关专家和学者的著作，同时也引用了一些公司的相关数据手册，在此深表谢意。

由于可编程逻辑器件和EDA技术发展迅速，加之编者水平有限，书中可能存在不足或错误，请读者批评指正。

编　者

2014年4月

目　　录

第 1 章　可编程器件和 EDA 技术概述

EDA(Electronic Design Automation，电子设计自动化)技术是以计算机为工作平台，以融合了应用电子技术、计算机技术、智能化技术最新成果而研制成的电子 CAD 通用软件包为开发环境，以电子系统设计为应用方向的电子产品自动化设计过程。它主要包含三方面的设计工作，即 IC 设计、电子电路设计和 PCB 设计。本章主要介绍 EDA 技术的主要特征和发展方向，常用的复杂可编程逻辑器件 CPLD 和现场可编程门阵列 FPGA 的工作原理，并对常用的 EDA 工具和设计技术进行简单介绍。

1.1　EDA 技术的主要特征

20 世纪 90 年代以后，电子系统已经从电路板级系统集成发展成为包括 ASIC、FPGA 和嵌入系统的多种模式，EDA 产业已经成为电子信息类产品的支柱产业。过去几十年内，IC 设计方法经历了从手工设计(Hand Design)、电路仿真(Circuit Simulation)、原理图输入(Schematic Capture)和逻辑仿真(Logic Simulation)、布局(Placement)和布线(Routing)到综合(Synthesis)几个阶段。近年来，微电子技术以惊人的速度发展，其工艺水平已达到纳米级。在一个芯片上可集成数百万乃至上千万个晶体管，工作速度可达到 Gb/s 的数量级，这为制造出规模更大、速度和信息容量更高的芯片系统提供了基础条件。集成电路设计技术的进步也对 EDA 技术提出了更高的要求，大大地促进了 EDA 技术的发展。

以高级语言描述、系统仿真和综合技术为特征的 EDA 技术，代表了当今电子设计技术的最新发展方向。EDA 设计技术的基本流程是设计者按照“自上而下”的设计方法，对整个系统进行方案设计和功能划分。电子系统的关键电路一般用一片或几片专用集成电路(ASIC)实现，采用硬件描述语言(HDL)完成系统行为级设计，最后通过综合器和适配器生成最终的目标器件。这种被称为高层次的电子设计方法，不仅极大地提高了系统的设计效率，而且使设计者摆脱了大量的辅助性工作，将精力集中于创造性的方案与概念的构思上。近年来的 EDA 技术主要有以下特点：

(1) 采用行为级综合工具，设计层次由 RTL 级上升到了系统级；

(2) 采用硬件描述语言描述大规模系统，使数字系统的描述进入抽象层次；

(3) 采用 Floor Planning 技术，使得复杂 IC 的描述规范化，做到在逻辑综合早期设计阶段就考虑到物理设计的影响；

(4) 将可测性电路结构做在可编程 ASIC 芯片上，开发了扫描插入、内建自测试(Built-

in Self-Test)、边界扫描(JTAG)等可测性设计工具，并已集成到EDA系统中；

(5) 为带有嵌入式CPU核的ASIC设计提供软、硬件协同设计工具。

针对当今ASIC的特点(规模大而复杂、数字与模拟电路并存、硬件与软件设计并存产品上市速度快)，建立并行设计工程框架结构的集成化、系统化设计环境，将不同公司的优秀工具集成为一个完整的EDA系统，各种EDA工具在该框架中可以并行使用。

下面介绍与EDA技术密切相关的几个概念。

1．“自上而下”的设计方法

电子设计的最初思路是选用标准集成电路“自底向上”地构造出一个新的系统，这样的设计方法不仅效率低、成本高，而且容易出错。

现代电子系统的设计理念是一种“自上而下”的设计方法。首先从系统设计入手，在顶层对系统进行功能的划分和结构的设计。这一级采用硬件描述语言对高层次的系统进行所谓行为级描述，在系统一级进行验证。然后，用综合优化工具生成具体门电路的网络表，其对应的物理实现通常采用印刷电路板或可编程专用集成电路。由于设计的主要仿真和调试过程是在高层次上完成的，因此有利于早期发现结构设计上的错误，避免设计工作的重复，同时减少了逻辑功能仿真的工作量，提高了设计的成功率。

2．ASIC

ASIC是专用集成电路（Application Specific Integrated Circuit）的简称。它是随着电子产品的复杂度日益提高应运而生的。一个电子系统若由数万个中小规模的IC构成，会产生体积大、功耗大、可靠性差等诸多问题。解决这一问题的有效方法就是采用ASIC芯片进行设计。ASIC按照设计方法的不同，可分为全定制ASIC、半定制ASIC和可编程ASIC。

全定制ASIC芯片是由设计者定义芯片上所有晶体管的几何图形和工艺规则，最后将设计结果交由IC厂家去进行掩模制造，做出产品。这种设计方法的优点是芯片可以获得最优的性能，即面积利用率高、速度快、功耗低；缺点是开发周期长，费用高，只适合大批量产品开发。目前模拟电路的设计通常采用该种方法。

半定制ASIC芯片的版图设计方法分为门阵列设计法和标准单元设计法。这两种方法都是约束性的设计方法，其主要目的就是简化设计，以牺牲芯片性能为代价来缩短开发时间。该方法目前在通信领域仍有较大的应用空间。

可编程ASIC，又称可编程逻辑器件。自20世纪70年代以来，经历了PAL，GAL，CPLD，FPGA几个发展阶段，其中CPLD/FPGA属高密度可编程逻辑器件，目前集成度已高达200万门/片～1000万门/片，它将掩模ASIC集成度高的优点和可编程逻辑器件设计生产方便的特点结合在一起，特别适合于样品研制或小批量产品开发，使产品能以最快的速度上市，而当市场扩大时，它可以很容易地转由掩模ASIC实现，因此开发风险也大为降低，已成为现代高层次电子设计方法的实现载体。

3．硬件描述语言

硬件描述语言(Hardware Description Language，HDL)用软件编程的方式来描述电子系统的逻辑功能、电路结构和连接形式，与传统的门级描述方式相比，它更适合大规模电子系统的设计。早期的硬件描述语言，如 ABEL，HDL，AHDL，由不同的 EDA 厂商开发，互不兼容，而且不支持多层次设计，层次间翻译工作要由人工完成。为了克服以上不足，1985 年美国国防部正式推出了高速集成电路硬件描述语言 VHDL，1987 年 IEEE 采纳 VHDL 为硬件描述语言标准，命名为 IEEE STD 1076—1987，通常称为 87 版；1993 年进一步修订后，形成了更加完备的 IEEE STD 1076—1993 版本，简称为 93 版；最新的 VHDL 标准是 IEEE STD 1076—2001 版本。目前主流的设计工具可以很好地支持这些版本的 VHDL 设计。

4．EDA 系统框架结构

EDA 系统框架结构(Framework)是一套配置和使用 EDA 软件包的规范。目前主要的 EDA 系统都建立了框架结构，如 Cadence 公司的 Design Framework，Mentor 公司的 Falcon Framework，而且这些框架结构都遵守国际 CFI 组织制定的统一技术标准。框架结构能将来自不同 EDA 厂商的工具软件进行优化组合，集成在一个易于管理的统一的环境之下，而且还支持任务之间、设计师之间以及整个产品开发过程中的信息传输与共享，是并行工程和自上而下设计方法的实现基础。

1.2　EDA 技术的设计方法

EDA 技术的每一次进步，都引起了设计层次上的飞跃。物理级设计主要指 IC 版图设计，一般由半导体厂家完成，对电子工程师没有太大的意义。电子工程师所关注的内容主要是电路级设计和系统级设计。

1．电路级设计

电路级设计本质上是基于门级描述的单层次设计。电子工程师接受系统设计任务后，首先确定设计方案，并选择能实现该方案的合适元器件，然后根据具体的元器件设计电路原理图。接着要进行第一次仿真，其中包括数字电路的逻辑模拟、故障分析，模拟电路的交直流分析、瞬态分析。在进行系统仿真时，必须要有元件模型库的支持，计算机上模拟的输入-输出波形代替了实际电路调试中的信号源和示波器。这一层次仿真主要是检验设计方案在功能方面的正确性。

仿真通过后，根据原理图产生的电气连接网络表再进行 PCB 板的自动布局和布线。在制作 PCB 板之前还可以进行 PCB 后分析，其中包括热分析、噪声及窜扰分析、电磁兼容分析、可靠性分析等，并可将分析后的结果参数反标回电路图，进行第二次仿真，也称为后仿真。后仿真主要是检验 PCB 板在实际工作环境中的可行性。

电路级设计的所有工作(包括设计输入、仿真和分析、设计修改等)都是在基本逻辑门这一层次上进行的，需要电子工程师全面地了解系统的功能特性和物理特性，从而将开发

风险消灭在设计阶段。

2. 系统级设计

20 世纪 90 年代以来，电子信息类产品的开发明显呈现两个特点：一是产品复杂程度提高；二是产品上市时限紧迫。为了适应这种市场的需求，一种高层次的电子设计方法——系统级设计方法——应运而生。

高层次设计针对设计目标进行功能描述。设计者无需关心电路细节，而是将精力放在设计方案的制定和创新上，以高层次描述的形式输入计算机。高层次设计只是定义系统的行为特性，不涉及实现工艺，还可以在厂家综合库的支持下，利用综合优化工具，将高层次描述转换为针对某种工艺优化的网络表，可轻易实现工艺优化和系统升级。

系统级设计的流程如下。

- 系统工程师按照“自上而下”的方法进行系统划分。
- 采用 VHDL 语言状态图等方式描述系统，并编译成标准的 VHDL 文件。
- 进行代码级的功能仿真，检验系统功能设计的正确性。
- 对 VHDL 源代码进行综合优化处理，生成门级描述的网络表文件，这是将高层次描述转化为硬件电路的关键步骤。综合的过程要在相应的厂家综合库支持下才能完成。
- 利用产生的网络表文件进行适配前的时序仿真。
- 将综合后的网络表文件针对某一具体的目标器件进行适配，包括底层器件配置、逻辑分割、逻辑优化、布局布线。
- 根据适配后的仿真模型，进行适配后的时序仿真，因为已经得到所描述系统的实际硬件特性(如时延特性)，所以仿真结果能比较精确地预期实现所描述系统的未来芯片的实际性能。如果仿真结果达不到设计要求，就需要修改 VHDL 源代码或选择不同速度和品质的器件，直至满足设计要求。
- 将适配产生的器件编程文件通过编程器或下载电缆载入目标芯片 FPGA 或 CPLD 中。

1.3 可编程逻辑器件简介

1.3.1 从 ASIC 到 FPGA/CPLD

1. ASIC

专用集成电路是设计者根据设计需求所设计的在特殊场合使用的集成电路，是相对标准集成电路而言的，它提供了设计的安全性和系统设计的整合效率。

标准集成电路是指具有标准的芯片功能、可以在市场上购买到的通用器件。例如，以下器件都属于标准集成电路：

(1) 中央处理单元(CPU)；